

存储器测试图形算法概述^{*}

罗 晶 杨士宁 石雪梅

(航天科工防御技术研究试验中心 北京 100854)

摘 要 存储器的高集成度化、高速化,为存储器测试带来了极大挑战。论文介绍了存储器测试图形的原理和发展,基于传统的存储器测试图形,综合描述了目前国内外几种较为新颖的且可用于实际工业生产的存储器测试图形改进算法。

关键词 存储器测试;测试图形;改进的齐步算法

中图分类号 TP391 **DOI**:10.3969/j.issn.1672-9722.2017.04.031

Summary of Test Pattern Algorithm for Memory

LUO Jing YANG Shining SHI Xuemei

(Institute 201 of the Second Academy of China Aerospace Science & Industry Corp., Beijing 100854)

Abstract It brings big challenge to the testing of semiconductor memory with the development of its high integration and speed. The principle and development of test pattern for memory are introduced. Ameliorated test pattern for memory used in industry manufacture based on traditional test pattern for memory is described synthetically at present.

Key Words memory test, test pattern, improved march pattern algorithm

Class Number TP391

1 引言

随着集成电路制造工艺的不断进步,半导体芯片的发展趋于高密度、高速度、高复杂度,给测试带来了极大的挑战^[1]。存储器是集成电路产品中的一个主要门类,主要用来存放数据、指令、程序等信息。存储器的测试一方面可用于判断产品质量是否合格,另一方面通过测试获得一些数据用于改进工艺^[2]。

目前存储器的基本测试方法已经比较成熟,主要有存储器直接存取测试、存储器的宏测试、存储器内建自测试三种,各有利弊。存储器直接存取测试是利用自动测试设备来进行测试,自动测试设备的性能和测试成本使得直接存取测试方式对大容量的存储器并不合适。存储器的宏测试将存储器作为一个宏模块,利用电路内部的扫描路径生成宏模块的测试向量,再通过自动测试设备在电路外部

施加测试矢量,对于较大的存储器,宏测试向量的数据量较大,测试需要较长时间。存储器内建自测试是在存储器外围产生一整套控制电路,实现芯片内置存储器测试模式的自动产生及测试结果的自动判别,这种方法增加芯片的面积,但是具有自动化程度高、测试质量高、测试成本低、测试时间短等优势^[3]。

对于存储器来说,最主要的测试是读写逻辑功能测试,以检测存储单元的故障,包括由于坏的金属连接、坏的元件、芯片逻辑错误等原因引起的功能故障。这些故障通常被简化为几个较为成熟的故障模型,通过不同的测试图形算法来检测故障。

本文以存储器的测试图形为切入点,先简单介绍存储器简化的故障模型,然后介绍常用的存储器测试图形算法以及一些新近提出的改进存储器测试图形算法,对其进行比较,并对将来存储器测试图形的发展进行预期。

^{*} 收稿日期:2016年10月8日,修回日期:2016年11月25日

作者简介 罗晶,女,硕士,助理工程师,研究方向:元器件测试。杨士宁,男,硕士,工程师,研究方向:元器件测试。石雪梅,女,硕士,工程师,研究方向:元器件测试。

2 常用的存储器测试图形算法

对于存储器的功能测试,算法有很多种,分别针对不同的存储器故障模型,包括固定故障、转换故障、耦合故障、图形敏感故障、寻址故障、数据保留故障等。一个高效率的测试算法,需要用尽可能少的

测试图形和尽可能短的测试时间检测到尽可能多的故障。从理论上说,存在覆盖所有故障的测试算法,但是实际上由于时间复杂度的原因无法实现。假设用 N 表示一个存储器的地址数,那么测试图形的复杂度可以用 N 来表示。从表 1 中可以看到复杂度分别为 N 、 $N^{3/2}$ 、 N^2 的测试图形的运行时间^[5]。

表 1 各种测试图形的测试时间

图形 \ 存储容量	1kb	16kb	256kb	1Mb	4Mb	16Mb	64Mb
N 图形($4N$)	0.4ms	6.4ms	102.4ms	0.4s	1.7s	6.6s	26.8s
$N^{3/2}$ 图形($3N^{3/2}$)	10ms	0.625s	40s	5.5min	43min	5.75h	45.5h
N^2 图形($3N^2$)	315ms	1.35min	5.75h	92h	61.5d	2.7a	42.5a

注:计算数据时取测试周期为 100ns(10MHz)。

基于表 1 计算的测试时间,对于较大容量的存储器来说, $N^{3/2}$ 图形和 N^2 图形的测试时间在实际测试中是无法承受的。在实际测试中最常用的算法主要有全“0”/全“1”图形,奇偶校验板图形和齐步“1”/“0”图形,如图 1 所示。这三种图形均为 N 图形。

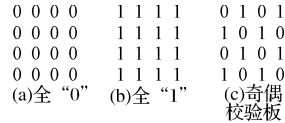


图 1 常见测试图形算法

1) 全“0”/全“1”图形

全“0”/全“1”图形如上图 1 所示,将全部存储单元按顺序写 0、读 0、写 1、读 1,测试图形序列长度为 $4N$,可用于检测存储器的固定故障。

2) 奇偶校验板图形

奇偶校验板图形也称棋盘图形,向存储单元矩阵写入的数据图形是根据存储单元选址地址码的奇偶性而定的,如果存储单元的行地址码和列地址码中有偶数个 1,其奇偶性为 0,则在该存储单元中写“0”,反之写“1”。根据算法写入背景图形,然后逐位读出并检测结果的正确性,再以反码图形重复上述测试过程,测试图形序列长度为 $4N$ 。奇偶校验板图形可用于检测存储器的固定故障、地址译码故障,以及相邻位的短路故障。

3) 齐步图形

齐步图形算法也称 March 算法,是对存储器的每个单元依次进行检验的一种方法,从第一个存储单元开始,逐一 对每个单元进行取反和检验,直到最后一个单元检测结束才完成一遍扫描。齐步算法的流程如图 2 所示,W0、W1、R0、R1 分别表示写“0”、写“1”、读“0”、读“1”。

具体流程为:首先背景图形写全“0”,从低地址

开始沿增址方向顺序读“0”、写“1”(R0W1),一直到最高地址。然后从最高地址开始沿减地址方向顺序读“1”、写“0”(R1W0),测试图形序列长度为 $5N$ 。齐步图形可用于检测全部的固定故障、地址译码故障和转换故障。

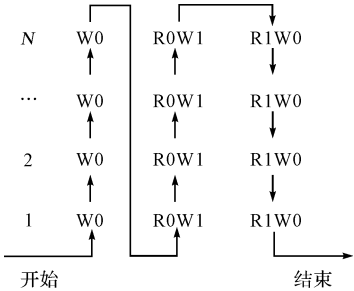


图 2 齐步图形算法示意图

4) 其他测试图形

以上三种测试图形均为 N 型测试图形,其共同特点是测试时间短,但覆盖的故障比较有限。相较而言,齐步算法的效率最高。除此之外,还有很多复杂度更高的图形,比如乒乓算法、蝶形算法等。乒乓算法的故障覆盖率很高,能够有效地检测出固定故障、转换故障、耦合故障和部分图形敏感故障,其测试图形序列长度为 $4N^2 + 2N$,属于 N^2 型测试图形。蝶形算法同样具有很高的故障覆盖率,能够有效地检测出固定故障、地址解码故障和图形敏感故障,属于 $N^{3/2}$ 型测试图形。

这些高复杂度的测试图形都具有一个共同的弊端,时间复杂度太高,测试时间过长,虽然在理论中有很高的故障覆盖率,但在实际生产中很少使用。

因此,在近期关于存储器测试图形算法的研究中,提出了一些改进的 N 图形算法,跟经典的测试算法相比,在不大量增加测试时间的前提下,能够有效地提高故障覆盖率,在下一部分将详细进行介

绍。

3 改进的存储器测试图形算法

目前,国内外经典的 March 算法有 MATS、MATS+、March A、March B、March C、March C-、March C+、March LR、March SR 等。1979 年 Nairt 提出的 MATS 算法对固定故障提供了最短的齐步测试;由 MATS 改进的 MATS+算法能够检测地址解码故障及固定故障;1980 年提出的 March A、March B 算法可用于测试部分连接故障;1991 年, Van de Goor 对 Match C 算法进行改进,提出了 March C-算法,在获得同样的故障覆盖率的前提下降低了 March C 算法的复杂度;March C+在 March C 的基础上增加了 $3N$ 的复杂度,但同时提高了故障覆盖率。March C 算法及其衍生算法现成为存储器测试的主流算法^[3]。本文将介绍三种较为新颖巧妙的改进算法。

1) 棋盘型齐步算法^[6]

这种算法的基本构想是在齐步算法中使用棋盘格式,棋盘算法可以检测出固定故障和相邻单元的桥接故障,齐步图形算法可以覆盖全部的固定故障、地址译码故障和转换故障。将两种算法相结合,不仅可以实现两种算法本来的功能,由于读写特殊性,还可以检测一部分相邻图形敏感故障。

如图 3 为棋盘格齐步算法的示意图,具体的测试过程如下:

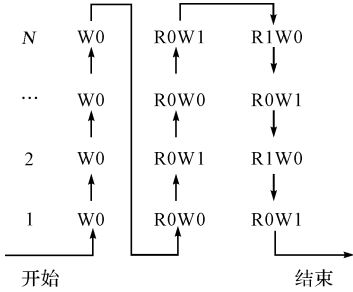


图 3 棋盘格齐步算法示意图

(1)所有存储单元写 0。

(2)读 A0 单元(表示地址为 0 的单元)的“0”,再改写为“0”;读 A1 单元的“0”,再改写为“1”;读 A2 单元的“0”,再改写为“0”;读 A3 单元的“0”,再改写为“1”...直到 A_{n-1} 。此步执行完后,存储器被写为棋盘格式。

(3)读 A_{n-1} 单元的“1”,再改写为“0”;读 A_{n-2} 单元的“0”,再改写为“1”...直到 A0。此步完成后,存储器被写为一个与步骤(2)结束后相反的棋盘格式。

经过改进的棋盘格齐步算法测试图形序列长度为 $5N$,跟齐步图形算法相比,测试时长没有增加,而故障覆盖率明显提高。

2) 基于棋盘算法的改进^[7]

棋盘格图形算法中,对于每一个存储单元来说,只经过了从“0”到“1”的转换或者从“1”到“0”的转换,不能覆盖全部的转换故障。于是对棋盘算法进行了巧妙的改进,具体流程如下:

- (1)写入反棋盘格图形;
- (2)写入棋盘格图形;
- (3)读棋盘格图形;
- (4)写入反棋盘格图形;
- (5)读反棋盘格图形。

该改进算法与棋盘格算法相比,测试图形序列长度增加了 N ,能够检测出全部的转换故障、地址解码故障、固定故障以及相邻单元的桥接故障,故障覆盖率有所提高。

3) March SSE 算法^[8]

March SSE 算法是针对存储器的动态故障检测而改进的算法,如图 4 所示,其具体操作流程如下:

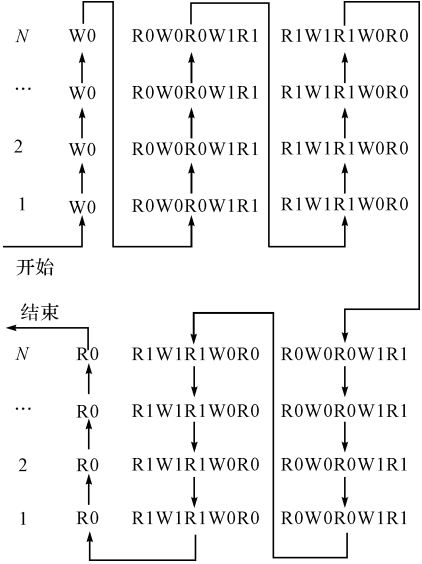


图 4 March SSE 算法示意图

(1)所有存储单元写“0”;

(2)从低地址位递增到高地址位,对每个存储单元依次进行读“0”、写“0”、读“0”、写“1”、读“1”操作;

(3)从低地址位递增到高地址位,对每个存储单元依次进行读“1”、写“1”、读“1”、写“0”、读“0”操作;

(4)从高地址位递减到低地址位,对每个存储单元依次进行读“0”、写“0”、读“0”、写“1”、读“1”操

作;

(5)从高地地址位减到低地址位,对每个存储单元依次进行读“1”、写“1”、读“1”、写“0”、读“0”操作;

(6)所有的存储单元读“0”。其测试图形序列长度为 $22N$,通过改进,除了能够覆盖固定故障、地址解码故障等静态故障意外,还能够覆盖全部的动态读破坏故障、动态读错误故障、动态干扰耦合故障和部分动态伪读破坏故障、动态伪读破坏耦合故障。在检测存储器动态故障的算法中,以较低的测试时间复杂度,获得了较高的故障覆盖率。

4 存储器测试图形算法的应用

在目前的实际测试生产中,采用的都是存储器直接存取测试的方法,考虑到设备能力和测试效率的问题,通常使用的都是经典的 $O(N)$ 型测试图形,仅包括全“0”/全“1”测试图形和奇偶校验板图形,对于大容量的存储器,由于设备测试图形存储容量的限制,仅采用奇偶校验板图形进行测试。这两种算法时间复杂度低,算法编写简单,且覆盖了出现频率较高的基本故障。结合测试图形自动发生器(Automatic Pattern Generator,APG)能够生成复杂度更高的测试图形,但又带来了可读性差、测试时间长、调试不便等问题,因而一些针对某些特殊故障的复杂测试图形更多地还停留在科研阶段^[9~10]。简单、高效、高故障覆盖率的测试图形算法是实际工业生产中追求的最终目标。

上一节提到的基于棋盘算法的改进方法,跟棋盘格算法比较,测试图形序列长度仅增加了 N ,覆盖了全部转换故障,测试图形的编写难度未增加。因此,在设备能力能够满足需求的条件下,在实际测试中采用该改进算法替换传统的棋盘格算法是很有价值的。

齐步法较目前使用的方法具有更高的故障覆盖率,测试图形的复杂度极少量的提高,测试图形编写难度也有所增加。棋盘型齐步算法结合了齐步法和棋盘法的特点,较齐步法有更高的故障覆盖率而未增加时间复杂度,在实际的测试生产中值得去尝试。

5 结语

存储器的测试图形算法始终存在测试时间复杂度和故障覆盖率的矛盾,故障覆盖率高的算法必然时间复杂度大。在目前的工业生产应用中,只能使用时间复杂度为 $O(N)$ 的测试图形,因而根据实际需要,国内外研究人员基于经典 N 型测试图形

算法进行了改进研究,在不大量增加时间复杂度的前提下,提高故障覆盖率。但大多数研究还停留在理论分析层面,未通过实验验证,更没有投入到生产应用中。将来测试算法有可能将测试时间复杂度和故障覆盖率的矛盾调和到更低,也可能出现解决时间复杂度的方法,总之,存储器测试图形算法的研究还有待进一步的研究和发展。

参考文献

- [1] Rajsuman R. System-on-a-chip: Design and Test [C]// America: Advantest America R&D Center, Inc, 2000.
- [2] Cheng WW. SOC testing methodology and practice [C]// Proceedings of the Design, Automation and Test in Europe Conference and Exhibition, 2005: 1530-1531.
- [3] 郭双友. 嵌入式存储器测试算法的研究与实现 [D]. 西安: 西安电子科技大学, 2009.
GUO Shuangyou. Research and Implementation of Embedded Memory Test Algorithms [D]. Xi'an: Xidian University, 2009.
- [4] 曾慧. 改进型 March 算法在内存异常检测中的应用 [D]. 厦门: 厦门大学, 2008.
ZENG Hui. Application of the Improved March Algorithm in Memory Exceptional Test [D]. Xiamen: Xiamen University, 2008.
- [5] 高成, 张栋, 王香芬. 最新集成电路测试技术 [M]. 北京: 国防科技出版社, 2009: 55-61.
GAO Cheng, ZHANG Dong. The latest integrated circuit testing technology [M]. Beijing: National defense science and technology press, 2009: 55-61.
- [6] 王曼雨. 存储器测试算法与实现 [D]. 西安: 西安电子科技大学, 2009.
WANG Manyu. Memory Test Algorithms and Implementation [D]. Xi'an: Xidian University, 2009.
- [7] 刘炎华, 景为平. 存储器故障诊断算法的研究与实现 [J]. 电子与封装, 2006, 6(12): 23-25.
LIU Yanhua, JING Weiping. Research and Implementation of Memory Fault Diagnosis Algorithm [J]. Electronics & Packaging, 2006, 6(12): 23-25.
- [8] 苏彦鹏, 薛忠杰, 须自明, 等. 一种改进的嵌入式存储器测试算法 [J]. 嵌入式软件应用, 2007, 23(1-2): 110-112.
SU Yanpeng, XUE Zhongjie, XU Ziming, et al. An Improved Algorithm of Embedded Memory Test [J]. Embedded Software Applications, 2007, 23(1-2): 110-112.
- [9] 官枫林, 习友宝. 新型的嵌入式存储器测试算法 [J]. 单片机与嵌入式系统应用, 2011, 1(12): 1-3.

GUAN Fenglin, XI Youbao . Improved Test Algorithms of Embedded Memory[J]. Microcontroller and Embedded Systems Applications ,2011,1(12):1-3 .

[10] 周上群 . 一种新的嵌入式系统存储器测试算法及应用 [J]. 桂林电子科技大学学报 ,2013,33(3):228-230 ,

(上接第 734 页)

值信噪比基本没有改变。从表 2 也可以看出当迭代次数为 200 时,基于卷积的稀疏分解机制得到的图像峰值信噪比,比传统的稀疏分解机制在迭代 500 次时高。这也充分说明,基于卷积的稀疏分解机制得到的特征响应系数优于传统的稀疏分解机制。

5 结语

本文基于卷积稀疏表示模型,利用 ADMM 将其分解为几个简单的非约束优化子问题,从而得到特征响应系数。卷积稀疏表示直接把整个图像进行滤波,充分考虑了重叠图像块像素之间的一致性,较之前传统的基于块的稀疏表示,卷积分解机制可以保持特征响应中输入信号的空间信息,进而达到较优的稀疏逼近,更有利于对图像进行重构。下一步可将本文的 CSR_ADMM 优化算法应用于图像去噪,图像超分辨率等问题。

参 考 文 献

[1] Elad M, Figueiredo M A T, Ma Y . On the role of sparse and redundant representations in image processing[J]. Proceedings of the IEEE,2010,98(6):972-982 .

[2] Cheng H, Liu Z, Yang L, et al. Sparse representation and learning in visual recognition : Theory and applications[J]. Signal Processing ,2013,93(6):1408-1425 .

[3] Donoho D L . Compressed sensing [J]. Information Theory , IEEE Transactions on ,2006,52(4):1289-1306 .

[4] Baraniuk R G . Compressive sensing [J]. IEEE signal processing magazine,2007,24(4):118-121 .

[5] Figueiredo M A T, Nowak R D, Wright S J . Gradient projection for sparse reconstruction : Application to compressed sensing and other inverse problems[J]. Selected Topics in Signal Processing ,2007,1(4):586-597 .

[6] Kim S J, Koh K, Lustig M, et al. An interior-point method for large-scale-regularized least squares [J].

235 .

ZHOU Shangqun . Journal of Guilin University of Electronic Technology[J]. A New Memory Testing Algorithm of Embedded System and Its Application ,2013,33(3):228-230,235 .

IEEE journal of selected topics in signal processing ,2007,1(4):606-617 .

[7] Yang J, Zhang Y . Alternating direction algorithms for h-problems in compressive sensing [J]. SIAM journal on scientific computing ,2011,33(1):250-278 .

[8] Mallat S G, Zhang Z . Matching pursuits with time-frequency dictionaries [J]. Signal Processing , IEEE Transactions on ,1993,41(12):3397-3415 .

[9] Engan K, Aase S O, Hakon Husoy J . Method of optimal directions for frame design [C]//Acoustics, Speech, and Signal Processing ,1999,2443-2446 .

[10] Zhang Z, Xu Y, Yang J, et al. A survey of sparse representation : algorithms and applications [J]. Access , IEEE,2015,3:490-530 .

[11] Kervrann C . PEWA : Patch-based Exponentially Weighted Aggregation for image denoising [C]//Advances in Neural Information Processing Systems ,2014:2150-2158 .

[12] Zeiler M D, Krishnan D, Taylor G W, et al. Deconvolutional networks [C]//Computer Vision and Pattern Recognition(CVPR),2010:2528-2535 .

[13] Szlam A, Kavukcuoglu K, LeCun Y . Convolutional matching pursuit and dictionary training [J/OL]. [2010-10-3]. <http://arXiv.org/abs/1010.0422> .

[14] Wohlberg B . Efficient convolutional sparse coding [C]//International Conference on Acoustics, Speech and Signal Processing(ICASSP),2014:7173-7177 .

[15] Gabay D, Mercier B . A dual algorithm for the solution of nonlinear variational problems via finite element approximation[J]. Computers & Mathematics with Applications,1976,2(1):17-40 .

[16] 杨帆 . 数字图像处理与分析[M]. 北京 :北京航空航天大学出版社,2010:39-44 .

YANG Fan . Digital Image Processing and Analysis [M]. Beijing : Beijing University of Aeronautics and Astronautics Press ,2010:39-44 .

[17] Wohlberg B . Convolutional sparse representation of color images[C]//Southwest Symposium on Image Analysis and Interpretation(SSIAI),2016:57-60 .