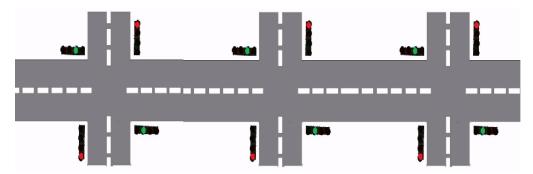


Electrónica Digital

Proyecto Final Clave: INL-349
Profesor: Yobany Díaz Roque

Este documento describe el proyecto final para la materia Electrónica Digital del Instituto Tecnológico de Santo Domingo(INTEC). Este proyecto fue planteado por el Prof. Yobany Díaz Roque. El proyecto que se plantea consiste en lo siguiente:

 Implementar el concepto de semáforos sincronizados para 3 intersecciones viales que deben estar sincronizadas, como la imagen a continuación:



- Deben tener en cuenta lo siguiente:
 - Se debe presentar el estatus de los semáforos y tomar en cuenta los tiempos duración de cada luz de cada semáforo:
 - Los semáforos de la vía principal: Verde (8 segundos), naranja (3 segundos) y rojo (definir por el grupo)
 - Los semáforos de las vías secundarias Verde (definir por el grupo),
 naranja (2 segundos) y rojo (definir por el grupo).
 - Tomar en cuenta un delay de 4 segundos entre los semáforos de la vía principal, por ejemplo, un vehículo que vaya en la vía principal y que tarde 4 segundos para llegar al segundo semáforo debe encontrarlo en verde en ese momento y si tarda 4 segundos más para llegar al tercer semáforo, este último debería estar en verde en ese momento.

 El proceso debe ser continuo y se debe emular el proceso completo utilizando el FPGA.

Algunas directrices a considerar:

- Grupos de 3 integrantes máximo.
- El proyecto tiene un valor tanto en la teoría como en el laboratorio(divididos en el reporte y el proyecto emulado en el FPGA), distribuidos en los siguientes tópicos a evaluar:
 - Reporte: conclusiones, formato IEEE, código, gráficas con sus análisis y conclusiones legibles, diagrama de bloques, diagramas de flujo, etc.
 - Debe implementarse utilizando máquinas de estados, presentando el diagrama de estados.
 - Prototipo: Funcionamiento del proyecto, validación del código, que funcione siempre, se probaran todas las condiciones, etc.
 - O El evaluador realizará preguntas a cada integrante (del reporte y del proyecto), estas preguntas pueden restar puntos al integrante en caso de validarse que no posea conocimientos de cualquier parte del proyecto o de los conceptos de la Electrónica Digital implementados en el mismo.
 - Cualquier otro punto importante para el proyecto no especificado será tomado en cuenta como entregable del proyecto.

• Rubrica de evaluación:

Reporte		
Conclusiones		
Formato IEEE		
Código		
Testbench		
Graficas Legibles		
Análisis de las graficas		
Diagrama de Flujo del Código		
Máquinas de Estado		
Diagramas de Bloque		
Prototipo		
Funcionamiento del Proyecto		
Validación del Código		
Documentación del Código		
Funciona Siempre		

Evaluación por Integrante

El evaluador realizara preguntas a cada integrante (del reporte y del proyecto), estas preguntas pueden restar los puntos del integrante en caso de validarse que no tiene conocimiento de cualquier parte del proyecto.

Grupos:

ID_NUM	NOMBRE	Grupos
1089480	MALDONADO FAMILIA, MIRELYS MASSIEL	Α
1091415	SANTOS MATEO, EMILIO ARIEL	А
1072413	TRINIDAD REYES, DARVIS VLADIMIR	Α
1077961	MATOS FERRERAS, EMIGDIO GABRIEL	В
1085104	SANCHEZ SANTOS, EMIL ENRIQUE	В
1092136	TEJEDA IGLESIAS, SAMUEL OLIVIER	В
1093669	DE JESUS DEL JESUS, AXEL ELIAS	С
1093817	JOGA CASADO, FRANCISCO IGNACIO	С
1087529	MONTERO MENDEZ, JOSE ANGEL	С
1089311	BELLO RODRIGUEZ, DAMPHIS YUNIL	D
1096542	MORILLO CASTILLO, VANTROI MIGUEL	D
1096198	PEREZ PEREZ, SAMUEL GUSTAVO	D
1094253	DÍAZ ADAMES, JESÚS FRANCISCO	E
1096766	JAVIER GERMÁN, CARLOS EDUARDO	Е
1089053	SILVERIO CANO, MARIO AGUSTIN	E
1092228	CAÑAS FERNANDEZ, IAN GABRIEL	F
1092944	DURAN LAPAIX, AIMEE RACHELLE	F
1089614	VALENZUELA LUCIANO, ENYER ALEM	F
1086371	AMARANTE DE LA CRUZ, KATHERINE NICOLE	G
1086819	SEGURA TEJADA, HALID	G
1087396	TAVERAS TEJADA, WELNYS ENMANUEL	G
1086699	BELTRE CARABALLO, RACHELL ALEXANDRA	Н
1089629	GIL ALMANZAR, LUIS ALBERTO	Н
1090106	SANCHEZ JIMENEZ, GERALDO ISAAC	Н