



Voltímetro digital con salida VGA

Electrónica Digital I

Universidad Nacional de San Martín

Alumno: Ignacio Piñeyro

ignaciopineyroo@gmail.com

Fecha de entrega: 19/02/21

Docentes: Miguel Ángel Sagreras - Nicolás Álvarez
Escuela de Ciencia y Tecnología

Introducción

En el presente informe se describe brevemente el proceso de diseño, simulación e implementación de un voltímetro digital con salida VGA utilizando el kit de **FPGA Arty A7-35**, utilizando VHDL como lenguaje de programación para cada uno de los bloques funcionales que lo componen.

Esquema general del proyecto

Dentro del kit FPGA se encuentran el conversor ADC por el cual ingresarán la tensión a ser medida. Una vez convertida la señal analógica a digital, ésta es procesada en el bloque de procesamiento de datos y control, cuyos bloques principales son el de la VGA, encargado de la comunicación entre el kit y el monitor y la presentación de la tensión en pantalla y el bloque Voltímetro, encargado de la adquisición de los datos.

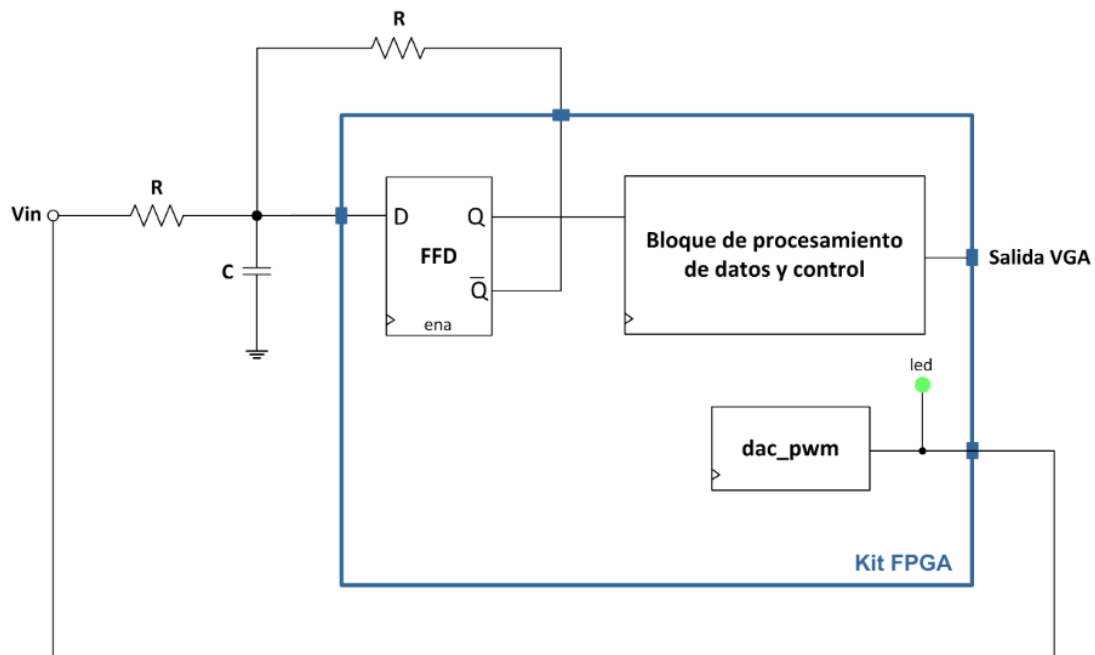


Figura 1: Esquema general del voltímetro digital con salida VGA.

Para realizar la prueba de funcionamiento, se implementó un generador de pulsos de 0 a 3.3V con aumentos de 100mV por ciclo utilizando el DAC de la placa. Esta señal se inyecta a la placa en el nodo V_{in} y se realiza una realimentación negativa a través de una resistencia de 100K filtrada por un capacitor de 100nF.

Diseño de los bloques e implementación

- **Contador binario de N bits:** El primer bloque diseñado es el contador genérico de N bits que estará presente en varios de los bloques posteriores. Su función es alcanzar el mayor número posible utilizando los N bits disponibles.
- **Comparador de 1 bit y N bits:** Otro de los bloques elementales del proyecto es el comparador. En sus entradas están la salida del contador binario y un número a comparar y a la salida se tienen tres flag que se activará cuando la comparación entre ambos números sea mayor, igual o menor. Esto resulta indispensable, por ejemplo, cuando se desea realizar un contador binario que en lugar de alcanzar el mayor número posible para una dada cantidad de bits, alcance un número determinado y se resetee para conseguir un contador hasta X número.
- **Contador BCD de 1 dígito y N dígitos:** El contador BCD de un dígito consiste en un contador binario de 4 bits que cuenta hasta “9” en binario (1001), se resetea y emite un flag cuando eso sucede. En lugar de usar el comparador previamente diseñado para comparar la cuenta con “9”, se utilizaron 3 compuertas que realizan la lógica de comparación.
- **Registro de N bits:** El registro de N bits son simplemente una cantidad “N” de Flip Flop D conectados para guardar el dato en la entrada de cada uno de ellos para luego poder ser utilizado.
- **Multiplexor 8x1, 8x4 y N bits:** Los multiplexores funcionan como una llave selectora. Consisten en 8 (o “N”) entradas con un dato cada una, una sola salida (para el caso de 8x1) y una entrada de selección de 3 bits (para el caso de las 8 entradas) mediante la cual se decide cuál de los 8 datos a la entrada debe salir del multiplexor.
- **Contador de pulsos:** Está integrado por un contador binario de 16 bits en conjunto con un comparador que se encargan de contar en forma binaria hasta “33000”. Durante el tiempo que se cuenta hasta dicha cifra, 5 contadores BCD contabilizan la cantidad de estados altos llegan desde el conversor Sigma Delta, lo que luego se traduce en el valor de la tensión sensado. Cuando la cuenta alcanza “33000”, los contadores BCD y binario se resetean y los valores alcanzados en los BCD son

almacenados en 3 registros de 4 bits que luego se verán en pantalla como valor entero de la medición y los dos primeros decimales.

- **Contador N bits HV:** Son el conjunto de dos contadores binarios y comparadores de 10 bits cada uno que se encarga de contar hasta el número “800” (cantidad de líneas horizontales del monitor) y habilitar la cuenta en el 2do contador cada vez que esto suceda, llegando al número “522” (cantidad de líneas verticales) en el 2do contador. Es decir, el contador vertical aumenta en “1” cada vez que el horizontal alcanza “800”.
- **Contador HV:** Con el objetivo de sintetizar la señal correspondiente a dimensión horizontal y vertical del monitor, se utiliza el contador 800x522 anteriormente mencionado y 6 comparadores de 10 bits que se encargan limitar la señal de salida de este bloque a la señal visible del monitor.

La señal que entra a la VGA posee 4 componentes: Señal de sincronismo, back porch, parte visible y front porch. Los valores para cada una de estas componentes en los casos vertical y horizontal son:

| Magnitud | Horizontal | Vertical |
|----------------|------------|----------|
| Sincronismo | 96 | 2 |
| Back Porch | 48 | 31 |
| Visible | 640 | 480 |
| Front Porch | 16 | 11 |
| Líneas totales | 800 | 522 |

Tabla I: Valor de cada una de las componentes de las señales horizontal y vertical de la VGA.

- **ROM de caracteres:** Consiste en 13 matrices de 8x8 en las cuales cada elemento representa el caracter a representar (números del 0 al 9, “V”, “.” y espacio en blanco). De este bloque se extrae cada uno de los caracteres a mostrar en pantalla.
- **Lógica de caracteres:** Es el bloque que se encarga de tomar los caracteres de la ROM y comunicarse con la VGA para presentarlos en pantalla de acuerdo al valor

medido. Debe no solo elegir qué caracter utilizar, si no la posición en la que se va a representar dicho caracter en la pantalla (1er dígito, 1er decimal, 2do decimal, etc).

- **VGA:** En este bloque se realizan todas las operaciones para mostrar los datos en pantalla. De aquí el monitor toma las señales de sincronismo y la zona visible para cada una de las dimensiones utilizando dos contadores binarios cuya habilitación se realiza a partir del pixel 144 (horizontal) y 33 (vertical) y la señales de habilitación que indica a partir de qué línea se deberían estar observando los resultados. La lógica de caracteres interviene entre la ROM y el multiplexor que decide en qué zona de la pantalla mostrar cada uno de los caracteres.

Para hacer esto, se dividió la pantalla en 5 columnas de 128px de ancho y 4 filas horizontales, de las cuales las 3 primeras poseen 128px de alto y la última de 96px de alto. Las coordenadas de cada una de las zonas en la pantalla pueden determinarse por los tres bits más significativos de los pixeles en X e Y. Como se desea presentar la medición en la segunda fila del monitor, se fija el valor 001xxxxxxx del pixel Y. Luego, dentro de cada una de las zonas, los siguientes tres bits indican las coordenadas exactas para la representación del caracter.

| Pixel X/Y | 000xxxxxxx | 001xxxxxxx | 010xxxxxxx | 011xxxxxxx | 100xxxxxxx |
|------------|------------|------------|------------|------------|------------|
| 000xxxxxxx | | | | | |
| 001xxxxxxx | Dígito 1 | Punto | Dígito 2 | Dígito 3 | Volt |
| 010xxxxxxx | | | | | |
| 011xxxxxxx | | | | | |

Tabla II: Representación de la división del monitor y la representación de cada caracter.

- **Voltímetro:** Contiene un Flip Flop D por el cual entrará la tensión a medir, la realimentación negativa, el contador de pulsos que genera el intervalo de tiempo para la toma de datos y la conexión al bloque VGA.

- **Top Level:** En este bloque se realiza el mapeo de todos los pines del kit FPGA con los bloques funcionales, se implementa el clock de trabajo y se instancia el generador de pulsos equiespaciados generados por el DAC. Los pines utilizados para la conexión de la VGA pertenecen al conector PMOD JA del kit y los utilizados para la entrada de tensión y realimentación pertenecen al conector PMOD JD.