Guilherme Altmeyer Soares; Igor Correa Domingues de Almeida. Universidade Estadual do Oeste do Paraná (Unioeste), Campus Cascavel, 09/03/2024

Contador Síncrono

Os flip-flops podem ser arranjados de forma a realizar operações de contagem, esse arranjo recebe o nome de contador. A quantidade de flip-flops usados e a forma como eles são combinados determinam o número de estados e a sequência específica de estados que o contador percorre em um ciclo completo de clock.

Lógica Sequencial

Um circuito sequencial se diferencia de um combinacional pela presença de memória e retroalimentação. Os sinais de controle no circuito são gerados sequencialmente e se relacionam não somente com as entradas, mas também com os estados anteriores do sistema, armazenados pela memória. Os estados são recebidos pela via de realimentação saída-entrada. Concluindo, a saída de um sistema sequencial, em qualquer instante, depende da entrada presente e da saída anterior.

Em lógica sequencial, temos dois modos básicos de operação: assíncrono e síncrono. No modo assíncrono, os circuitos que constituem o sistema funcionam com tempos independentes entre si. Os estados de saída são gerados imediatamente após a aplicação dos sinais de entrada, controlados pela realimentação direta, usando estritamente os retardos de propagação dos decodificadores do estado seguinte. Em sistemas síncronos, os momentos exatos em que uma saída qualquer pode mudar de estado são determinados por um sinal denominado clock, que geralmente é um trem de pulsos retangulares ou uma onda quadrada, a exemplo temos os flips-flops.

Flip-Flop-SR

É um tipo de dispositivo lógico de armazenamento temporário que tem dois estados estáveis, e por isso é chamado de biestável ou multivibrador, sendo controlado de forma síncrona.

FUNCIONAMENTO

- Entradas: SET(S), RESET(R) e CLOCK(CLK). O flip-flop SR com clock só responde às mudanças nas entradas de Set (S) e Reset (R) quando uma borda de subida ou descida do sinal de clock ocorre.
- Saídas : (Q) e (-Q), essas saídas são retroalimentadas no circuito.
- Comportamento:

SET	RESET	Q	Q	s —
0	0	Não	muda	Detector de
0	1	0	1	CLK— transição de pulso
1	0	1	0	
1	1	Invá	ilido	(a)

Temos dois estados básicos: O set que ativa minha saída (Q) em 1, e o reset que funciona como um clear que leva a saída (~Q) em 1.

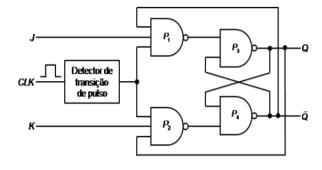
O estado onde S e R = 0, se chama estado de leitura onde apenas repetimos os valores das saídas do ciclo de clock anterior.

S e R = 1 devolve um estado inválido onde ambas saídas (Q) e (\sim Q) são 1, sendo assim um erro lógico.

Flip-Flop JK

O flip-flop J-K funciona da mesma forma que o flip-flop S-R nas condições de operação de SET, RESET e repouso. A diferença entre os dois é que o flip-flop J-K não possui um estado inválido, como acontece com o flip-flop S-R. Esse estado inválido não ocorre por causa do "toggle" Nesse modo, o flip-flop JK alterna seu estado: se estiver no estado 0, ele muda para 1, e se estiver no estado 1, ele muda para 0.

J	К	С	Q(t + 1)	Estado
0	0	↑	Q(t)	Repouso
0	1	\uparrow	0	RESET
1	0	\uparrow	1	SET
1	1	\uparrow	$ar{Q}(t)$	Toggle



Contadores Síncronos

Contadores síncronos ou paralelos ocorrem quando os FFs são disparados simultaneamente pelos pulsos de clock na entrada. Visto que os pulsos de clock de entrada são aplicados em todos os FFs, algum recurso tem de ser usado para controlar o momento em que um FF deve comutar e o momento em que deve permanecer inalterado quando ocorrer um pulso de clock. Isso é implementado usando-se as entradas J e K.

PROJETO:

Nosso trabalho é a implementação de um contador síncrono para a seguinte sequência: 1=>3=>2=>5=>7. 3 bits serão o suficiente para a nossa contagem pois 2^3-1 = 7, logo podemos contar até 7 estados, e o módulo é 5 pois só contaremos 5 números.

Tabela Verdade

Q2	Q1	Q0	Próximo	Q2	Q1	Q0	J2	K2	J1	K1	J0	K0
0	0	0	1	0	0	1	0	Х	0	Х	1	Х
0	0	1	3	0	1	1	0	Х	1	Х	0	0
0	1	0	5	1	0	1	1	Х	Х	1	1	X
0	1	1	2	0	1	0	0	Х	Х	0	Х	1
1	0	0	1	0	0	1	Х	1	0	Х	1	Х
1	0	1	7	1	1	1	Х	0	1	Х	Х	0
1	1	0	1	0	0	1	Х	1	Х	1	1	X
1	1	1	1	0	0	1	Х	1	Х	1	Х	0

Mapa de Karnaugh

		~Qa1	Qa1			
	~Qa2 1		X	X	1	
	Qa2	1	Х	Х	1	
٠	~Qa0		O	a0	~Qa0	

J0 = 1;

	~Qa1			Qa1		
	~Qa2	Х	0	1	X	
	Qa2	Х	0	0	Х	
~Qa0		Qa0		~Qa0		

K0 = Qa1 . ~Qa2

	~Qa	1	Qa1		
~Qa2	0	1	Х	Х	
Qa2	0	1	Х	Х	
~Qa0		Qa0		~Qa0	

		~Qa1	Qa1			
	~Qa2	Х	Х	0	1	
	Qa2	Χ	Х	1	1	
•		~Qa0	Qa0		~Qa0	

K1 = ~Qa0 + Qa2

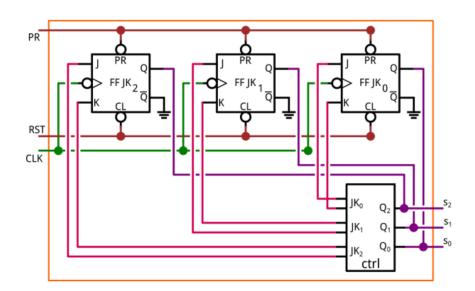
	~Qa1	Qa1		
~Qa2	0	0	0	1
Qa2	Х	Х	Х	Х
~Qa0		Qa0		~Qa0

J2 = ~Qa0 . Qa1

		~Qa1	Qa1			
	~Qa2	Χ	X	Х	X	
	Qa2 1		0 1		1	
•	~Qa0		0	a0	~Qa0	

K2 = ~Qa0 + Qa1

Circuito



Gtkwave

