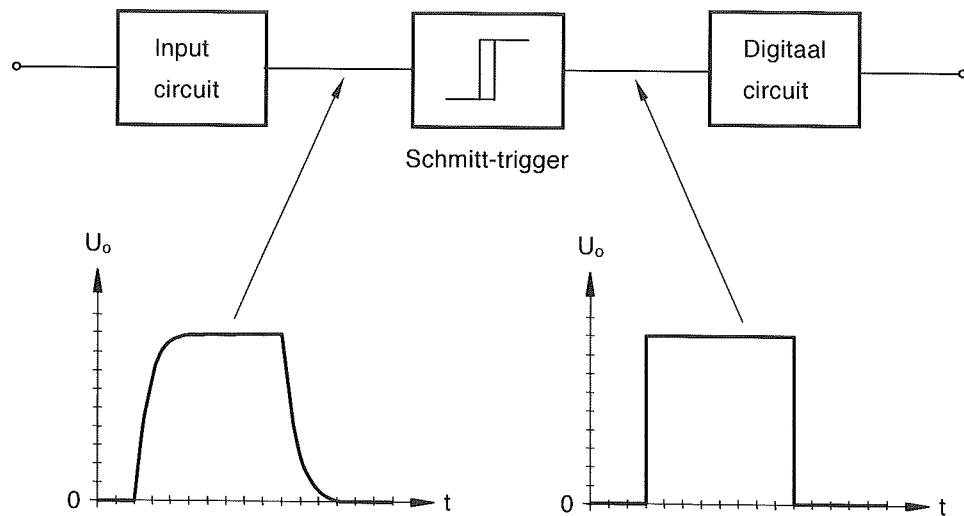


Figuur 6.36: voorbeeld niet-inverterende ST met U_{ref}

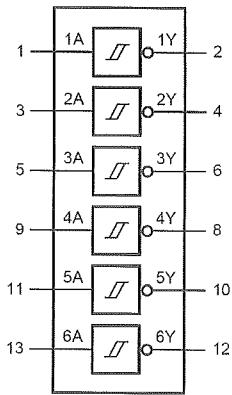
6.6.7 Schmitt-trigger als pulsvormer

Bij het doorlopen van diverse schakelingen verliezen de signalen dikwijls aan flanksteilheid. Dit degraderend effect treedt vooral op onder invloed van parasitaire capaciteiten en zelfinducties. Te kleine flanksteilheden leiden tot lange schakeltijden (trage schakelingen) waardoor ook de vermogendissipatie in de IC's drastisch toeneemt. Men kan dit eenvoudig verhelpen door de signalen eerst door een Schmitt-trigger te sturen.



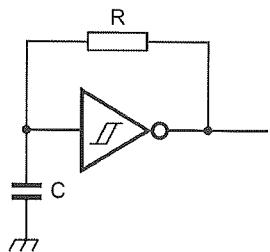
Figuur 6.37: Schmitt-trigger als flankhersteller

In de digitale techniek maakt men o.a. om deze redenen dikwijls gebruik van een "HEX INVERTING SCHMITT-TRIGGER". Dit is een inverterende buffer met ingebouwde Schmitt-trigger.



Figuur 6.38: 74HC14-74HCT14 Hex Inverter Schmitt-trigger (NXP, 2012)

Naast het verbeteren van signalen vinden we in de data sheets nog een andere zeer interessante toepassing als eenvoudige blokgolf-generator. We vinden er het volgende eenvoudige schema.



Figuur 6.39: RC-oscillator (NXP, 2012)

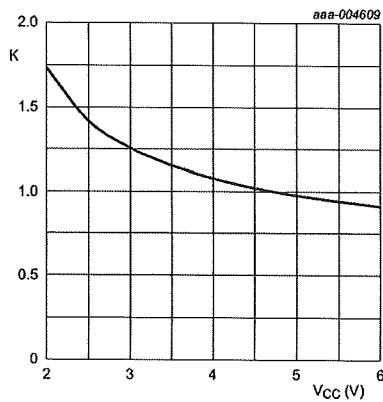
De werking is vrij eenvoudig. Wanneer de uitgang hoog is dan laadt de condensator C op via de weerstand R. De spanning op de ingang stijgt en bereikt op een bepaald moment U_L . De Schmitt-trigger klappt om naar zijn laag niveau en de condensator C ontladt dan via de weerstand R. De spanning daalt en bereikt U_H . De uitgang wordt hoog en de cyclus herbegint...

Voor het berekenen van de frequentie geeft men de volgende formule:

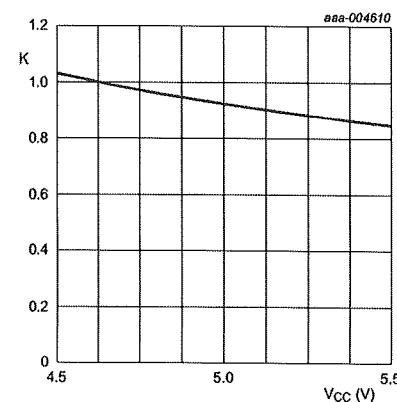
$$f = \frac{1}{K \cdot R C}$$

Vergelijking 6.11: f RC-oscillator met Schmitt-trigger

De factor K vinden we eveneens in de data sheets



K-factor for 74HC14



K-factor for 74HCT14

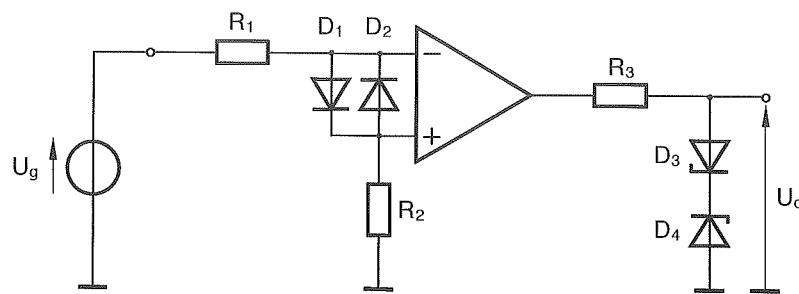
Figuur 6.40: K-factor RC-oscillator (NXP, 2012)

6.7 Praktische aspecten rond comparatoren

6.7.1 Begrenzing en beveiliging

De comparator-basisschakelingen kunnen aangevuld worden met enkele componenten om de uitgangsspanning te begrenzen of om de opamp-ingang te beveiligen.

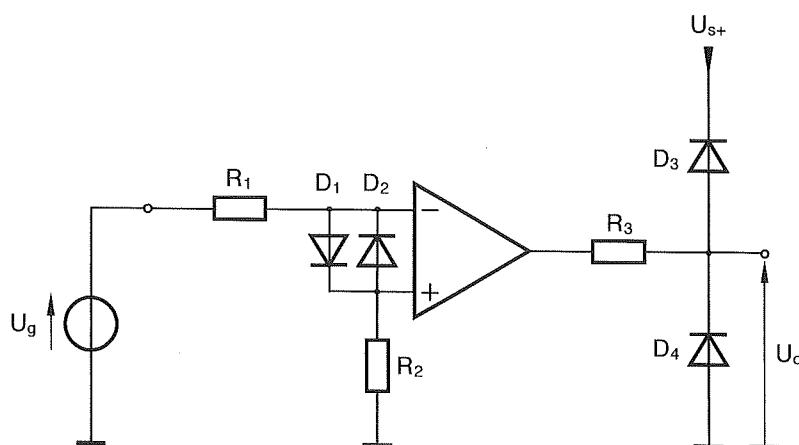
Voorbeeld



Figuur 6.41: inverterende comparator met begrenzing uitgang en beveiliging opamp-ingang

De diodes D₁ en D₂ zorgen er voor dat de maximale spanning tussen de (+) klem en de (-) klem van de opamp begrensd wordt tot U_F (0,7V). De weerstanden R₁ en R₂ dienen om de stroom bij begrenzing te beperken. Door het toevoegen van de zenerdiodes D₃ en D₄ wordt het niveau van de uitgangsspanning begrensd tussen U_{z4} + U_{f3} (U_{z4} + 0,7V) en -U_{z3} - U_{f4} (-U_{z3} - 0,7V). Hierbij is U_z de spanning over de zenerdiode in sperrichting (zenerspanning) en U_f de spanning over de zenerdiode in doorlaatrichting. Er bestaan talloze varianten van R-D netwerken waarmee de niveaus van de uitgangssignalen op maat bepaald kunnen worden.

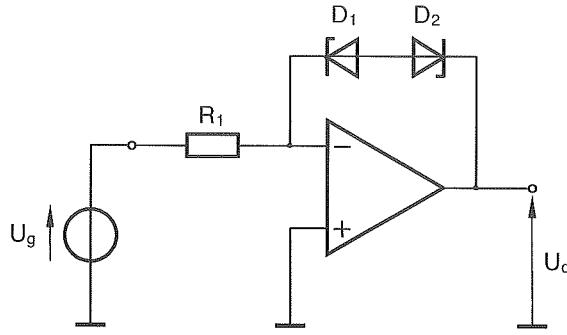
Een andere veel toegepaste techniek om het bereik van het uitgangssignaal te beperken is bijvoorbeeld:



Figuur 6.42: begrenzing uitgangsbereik

D₃ belet dat de uitgangsspanning kan stijgen boven U_{s+} + U_f (U_{s+} + 0,7V). D₄ maakt dat de uitgangsspanning niet kan dalen onder -U_f (-0,7V).

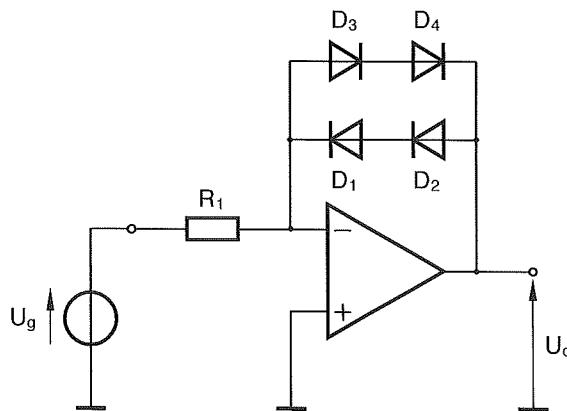
Bij een elementaire opamp-comparator schakelt de opamp-uitgang tussen zijn saturatie-grenzen U_{sat+} en U_{sat-} . Als gevolg van dit saturatieverschijnsel zal er een extra tijdsvertraging ontstaan tussen het in- en uitgangssignaal. Deze vertragingstijd wordt gespecificeerd door de *overload recovery time*. Zijn de vereiste schakelsnelheden hoog dan moet de saturatietoestand beslist vermeden worden. Men kan dit bijvoorbeeld oplossen door een drempel in de tegenkoppeling in te bouwen (zenerdiodes).



Figuur 6.43: vermijden saturatie

Eens ze invers doorgeslagen zijn veroorzaken de zenerdiodes een zeer sterke tegenkoppeling. Hierdoor wordt de uitgangsspanning begrensd tot $-U_{z1} - U_f$ ($-U_{z1} - 0,7V$) en $U_{z2} + U_f$ ($U_{z2} + 0,7V$). Men kan ook één enkele zenerdiode gebruiken in de terugkoppeling. In dat geval wordt de uitgangsspanning begrensd tussen $+U_{z1}$ en $-U_z$ of $-U_z$ en $+U_f$ afhankelijk van de polariteit van de zenerdiode.

Als alternatief kan men i.p.v. zenerdiodes ook een parallelschakeling van in serie geschakelde diodes gebruiken in de terugkoppeling.



Figuur 6.44: begrenzing uitgang op $\pm 2U_f$

De begrenzing gebeurt hier op $\pm 2U_f$.

Hoe meer diodes men in serie plaatst, hoe hoger de uitgangsspanning zal kunnen worden.

6.7.2 Eigenschappen van comparator IC's

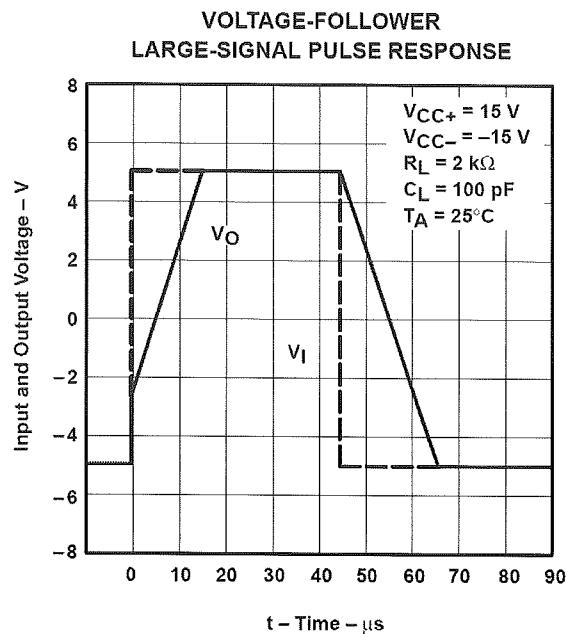
Slew rate

De uitgangsspanning van een spanningscomparator moet zeer snel kunnen omschakelen van U_{sat+} naar U_{sat-} en omgekeerd. De maximale wijzigingsnelheid (*slew rate*) van de uitgangsspanning van een opamp is echter beperkt. De maximale snelheid waarmee de uitgangsspanning van een opamp kan wijzigen wordt gespecificeerd door de slew rate.

$$SR = \left(\frac{\Delta U_o}{\Delta t} \right)_{max}$$

Vergelijking 6.12: slew rate

We zien dat bij een blokvormig ingangssignaal schuine flanken ontstaan in het uitgangssignaal t.g.v. de traagheid van de opamp.

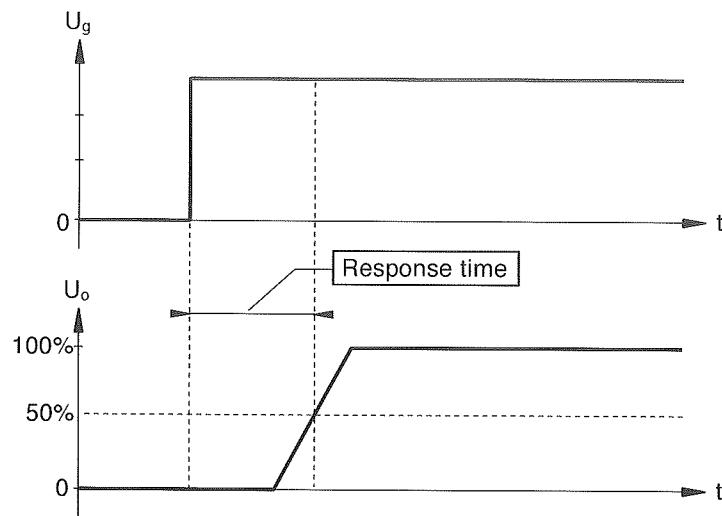


Figuur 6.45: slew rate vervorming (Texas Instruments, 2015)

Gewoonlijk wordt de slew rate uitgedrukt in $\text{V}/\mu\text{s}$. Hoe groter de waarde van de SR is des te sneller is de opamp. Voor gewone opamp-toepassingen gebruikt men dikwijls intern frequentie gecompenseerde opamps. Dit zijn opamps waar in het IC zelf een kleine condensator geïntegreerd zit. Dergelijke opamps hebben een grote frequentiestabiliteit, ze zijn m.a.w. vrij immuun tegen het ontstaan van spontane oscillatie. Het nadeel van deze opamps is echter dat de slew rate relatief klein is. Het is de geïntegreerde Miller-condensator die deze opamps relatief traag maakt. Vandaar dat men bij comparatorschakelingen meestal geen gewone opamps gebruikt maar speciale hiervoor ontwikkelde comparator-IC's. Deze worden niet intern gecompenseerd en zijn bijgevolg veel sneller.

Response time

De antwoordtijd (*response time*) is de tijdsvertraging voor de uitgang omschakelt bij een exitatie aan de ingang met een stapspanning. De normale waarde bedraagt een paar honderd ns.



Figuur 6.46: response time comparator

Hoe kleiner de response time, hoe beter de comparator.

Ingangs offset-spanning

Zoals vroeger reeds besproken kan er bij een opamp een offset-fout optreden (zie figuur 1.5). De ingangs offset-spanning (*input offset voltage*) is de kleine ingangsspanning die nodig is om bij 0V ingang de uitgang U_o op 0V te krijgen. Daar een comparator in open lus werkt, volstaat een kleine offset-fout om een grote fout aan de uitgang te veroorzaken. De ingangs offset-spanning is een dominerende factor voor de juistheid van het schakelniveau. Om deze reden moeten comparator-IC's zorgvuldig uitgebalanceerd worden zodat de offset-fouten minimaal zijn.

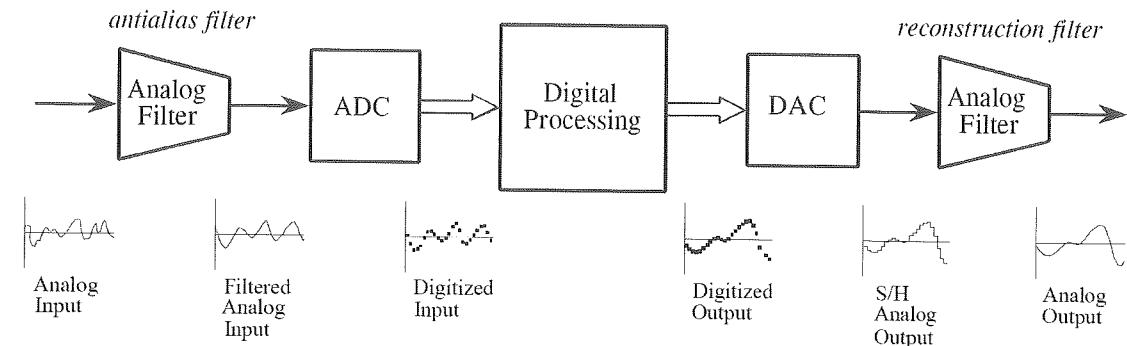
Input Bias Current

De gemiddelde waarde van de offset-stroom in de (+) ingang en de (-) ingang van een opamp noemt men de biasstroom. De biasstroom bepaalt mede de schakelniveaus, hij moet dus zo klein mogelijk zijn. Deze biasstroom is een soort lekstroom die sterk temperatuursafhankelijk is. In bepaalde gevallen, wanneer een hoge precisie vereist is, wordt er een bias-compensatie voorzien. Dit gebeurt meestal door het toevoegen van een bias-compensatieweerstand.

Hoe kleiner de input bias stroom, hoe beter de comparator.

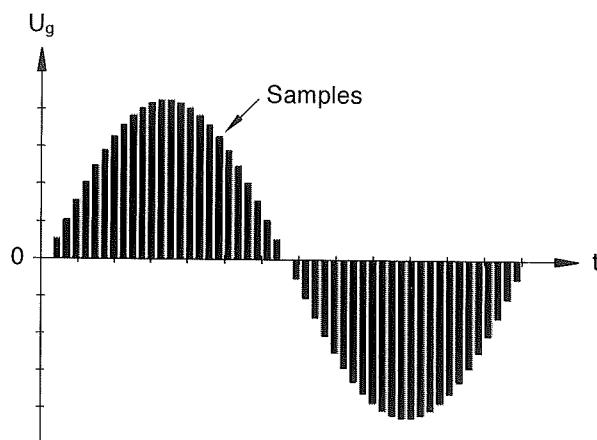
7 Data conversie schakelingen

7.1 Inleiding



Figuur 7.1: blokschema DSP-systeem (www.dspguide.com, 2015)

Bij heel wat hedendaagse toepassingen gebeurt de eigenlijke signaal-processing digitaal. Nemen we geluid als voorbeeld dan wordt het geluid omgezet naar een elektrisch signaal via een microfoon. De microfoon levert een analoog elektrisch signaal. Dit analoog signaal moet omgezet worden naar een digitaal signaal om het verder te verwerken. De omzetting van een analoog naar een digitaal signaal gebeurt met een ADC (*analog-to-digital converter*). Om dit goed te kunnen doen moet men eerst het inkomend analoog signaal bemonsteren (*sampling*).



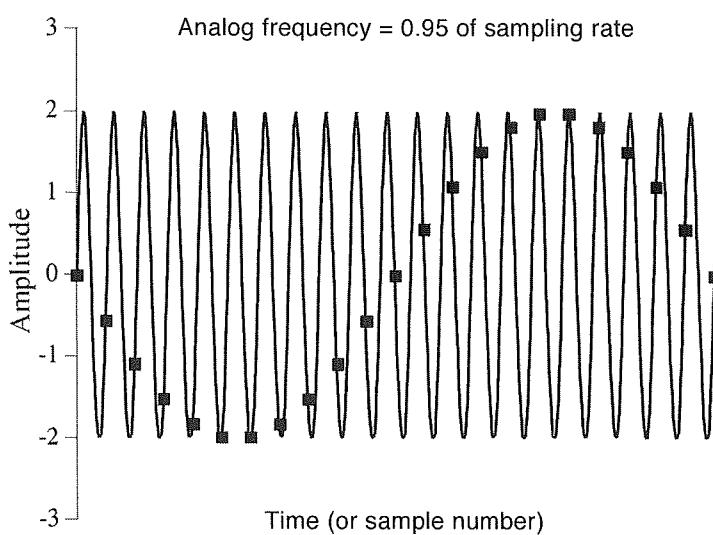
Figuur 7.2: bemonsterd ingangssignaal

Bij het bemonsteren van signalen moet men steeds voldoen aan het theorema van Nyquist-Shannon. Dit zegt dat de bemonsteringsfrequentie (*sample rate*) minstens 2X de hoogste in het ingangs-signaal voorkomende frequentiecomponente moet bedragen. Wanneer men niet aan deze eis voldoet dan treden er aliasing-effecten (reproductiefouten) op. D.w.z. dat het originele signaal niet meer uit het bemonsterde signaal kan gereproduceerd worden. In praktijk zal men daarom de bandbreedte van het ingangssignaal beperken met een laagdoorlaatfilter (LPF, *low pass filter*).

Na het laagdoorlaatfilter (LPF) komt bij ons voorbeeld het in frequentie beperkte analoge geluidssignaal in een sample-and-hold schakeling terecht. Dit circuit zet het signaal om in een bemonsterd signaal. De aldus ontstane samples worden gedigitaliseerd door de analog-digitaal converter (ADC, *analog-to-digital converter*). Hoe hoger de vereiste precisie hoe meer bits men nodig heeft per sample. Bij audio CD's bedraagt dit bijvoorbeeld 16 bits. Het digitale signaal wordt bewerkt in een DSP-unit (*digital signal processing*). Het DSP-uitgangssignaal moet terug omgezet worden naar een analog signaal. Dit gebeurt in de digitaal-analog converter (DAC, *digital-to-analog converter*). Dit uitgangssignaal bevat naast het gewenste signaal ook nog frequentiecomponenten van de bemonsteringsfrequentie (hoekig signaal). Deze ongewenste frequentiecomponenten worden uit het signaal gefilterd d.m.v. een laagdoorlaatfilter. Het gereconstrueerde geluidssignaal kan dan bijvoorbeeld aangelegd worden aan een geluidsversterker (*power amplifier*) die voldoende vermogen produceert om een luidspreker (*speaker*) aan te sturen.

7.2 Bemonsteringstheorema van Nyquist-Shannon

Volgens het theorema van Nyquist-Shannon moet de minimale bemonsteringsfrequentie minstens 2X de hoogste in het ingangs-signaal voorkomende frequentiecomponente bedragen. Wanneer dit niet het geval is dan ontstaan er aliasing-fouten. In het voorbeeld op figuur 7.3 is de bemonsteringsfrequentie (sample rate) iets hoger dan de frequentie van het te bemonsteren signaal. Zoals duidelijk op de figuur te zien is representeren de samples het oorspronkelijke signaal niet meer maar een signaal met een veel lagere frequentie. Het is onmogelijk om het oorspronkelijk signaal terug te reconstrueren uit de aanwezige samples.

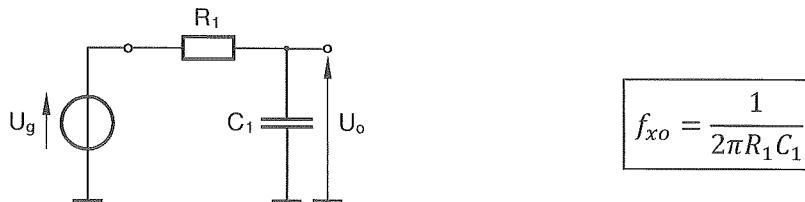


Figuur 7.3: aliasing-effect (www.dspguide.com, 2015)

Om dit effect te vermijden wordt bij het bemonsteren van signalen altijd eerst de maximale frequentie van het ingangssignaal beperkt tot de helft van de bemonsteringsfrequentie. Men kan hiervoor een eenvoudig passief laagdoorlaatfilter (LPF) maar ook complexere actieve filters gebruiken.

7.3 Laagdoorlaatfilter

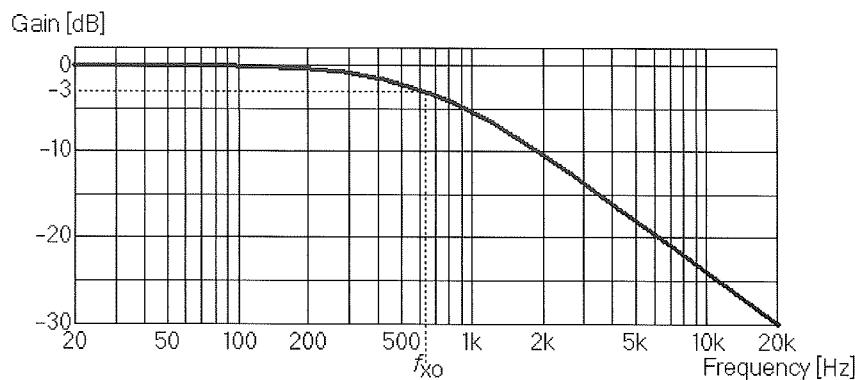
Een passief laagdoorlaatfilter van 1^e orde kan bijvoorbeeld als volgt opgebouwd worden.



Figuur 7.4: 1^e orde RC low pass filter

Vergelijking 7.1: afsnijfrequentie

Bij de lage frequenties is de impedantie van de condensator C_1 zeer groot. Er vloeit bijna geen stroom in de keten zodat de spanningsval over de weerstand R_1 verwaarloosbaar is. De uitgangsspanning U_o is dan ongeveer gelijk aan de ingang U_g . Bij de hoge frequenties heeft de condensator een zeer kleine impedantie. Er vloeit stroom in de keten en bijna alle spanning staat over de weerstand R_1 waardoor het uitgangssignaal U_o zeer klein wordt. Op de frequentiekarakteristiek is duidelijk te zien dat vanaf de afsnijfrequentie f_{xo} de uitgangsspanning sterk daalt bij toenemende frequentie.



Figuur 7.5: frequentiekarakteristiek 1^e orde LPF (beatstamm.com, 2015)

Bovenstaande grafiek toont een Bode plot van de versterking. Dit geeft de versterking i.f.v. de frequentie weer. Het is gebruikelijk om voor de frequentie een logaritmische schaal te gebruiken en de versterking (gain) uit te drukken in dB (decibel).

$$Gain[dB] = 20 \cdot \log \left(\frac{U_{out}}{U_{in}} \right)$$

Vergelijking 7.2: versterking in dB

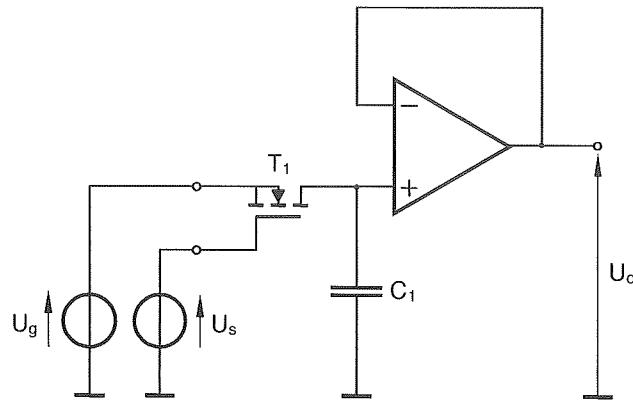
Enkele typische waarden:

$x10 = +20\text{dB}$	$x0,1 = -20\text{dB}$
$x1 = +0\text{dB}$	$x1 = +0\text{dB}$
$x2 = +6\text{dB}$	$x0,5 = -6\text{dB}$
$x1,41 = +3\text{dB}$	$x0,707 = -3\text{dB}$ (half power)

7.4 Sample-and-hold

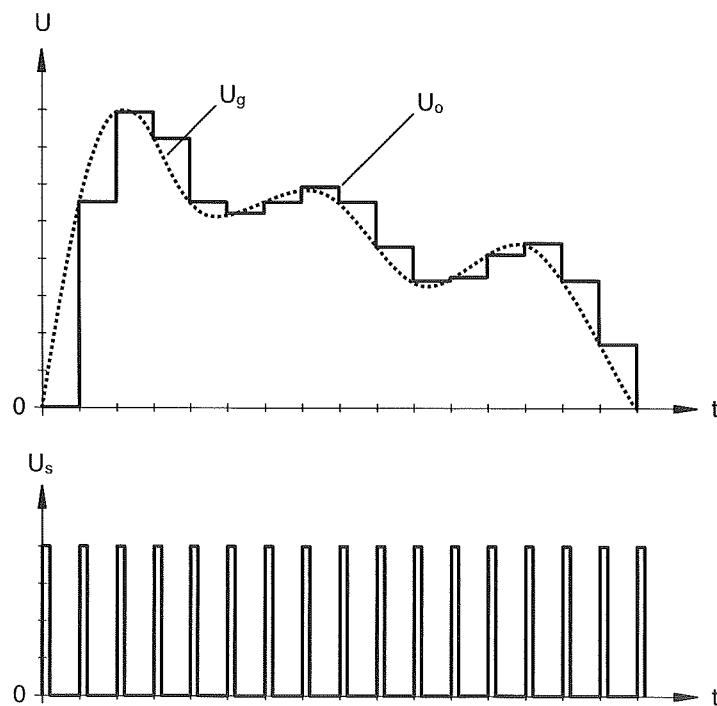
7.4.1 Werkingsprincipe

Een sample-and-hold schakeling gedraagt zich als een analoog geheugen. Op het ritme van het controlesignaal U_s wordt de momentele waarde van het te bemonsteren signaal gemeten en een tijdje onthouden.



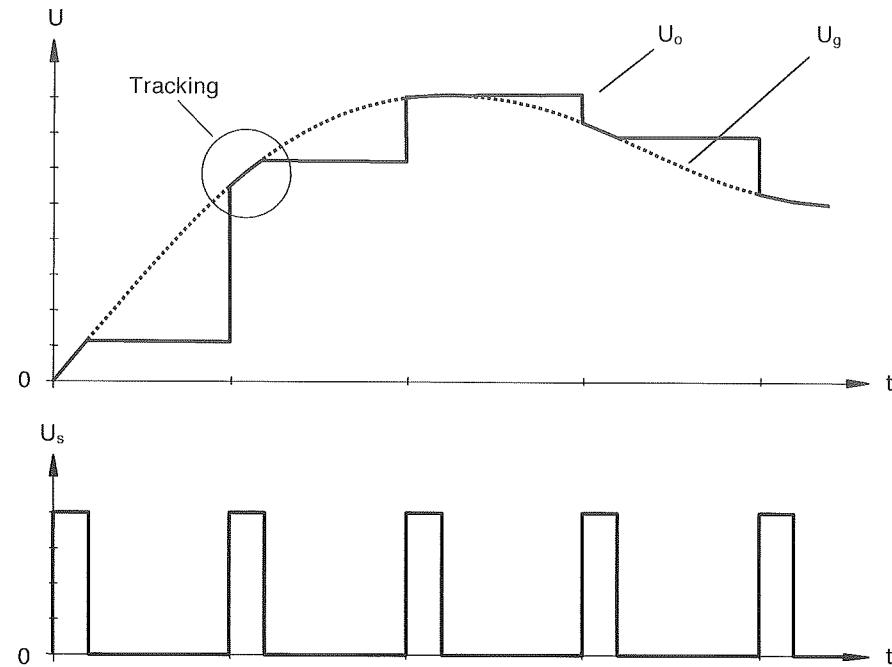
Figuur 7.6: principe sample-and-hold trap

Wanneer het stuursignaal U_s hoog is dan is de MOSFET-schakelaar gesloten. De condensator C_1 laadt snel op tot de momentele waarde van de ingangsspanning U_g . Wordt het stuursignaal laag dan opent de MOSFET-schakelaar maar het spanningsniveau blijft behouden op de condensator C_1 . De opamp is geschakeld als buffertrap zodat de condensator zijn lading niet kan verliezen. Bij het volgende hoge stuursignaal volgt de condensatorspanning weer de ingang enz.



Figuur 7.7: signalen S&H

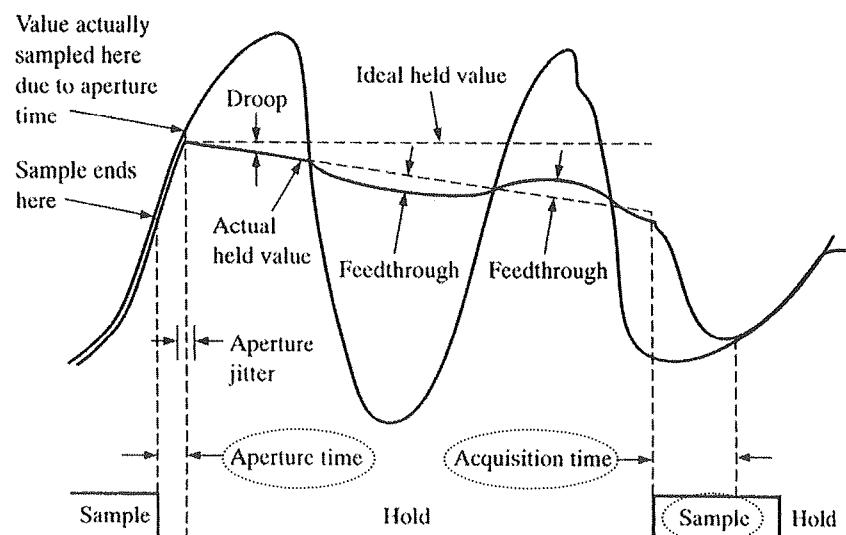
7.4.2 Tracking gedurende sample tijd



Figuur 7.8: tracking gedurende sample time

Gedurende de tijd dat de MOSFET gesloten staat (*sample interval*) volgt de uitgangsspanning de ingang. Wanneer het stuursignaal U_s laag wordt, spert de MOSFET en houdt de schakeling het niveau vast tot aan het volgende sample interval. Men noemt de schakeling daarom ook soms een sample/track-and-hold circuit.

7.4.3 Karakteristieke tijden



Figuur 7.9: (Basic Operational Amplifiers and Linear Integrated Circuits, Floyd&Buclu 1999)

Sample time

De tijd dat de MOSFET-schakelaar gesloten staat. Dit is tevens de tijd dat uitgangsspanning U_o de ingang U_g volgt (tracking). Na de sample time gaat de S&H in hold-mode.

Acquisition time

De tijd nodig voor de S&H om de eindwaarde te bereiken vanaf het begin van het sample interval.

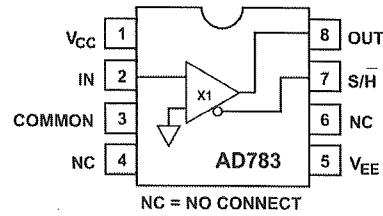
Aperture time

De tijd die de MOSFET-schakelaar nodig heeft om volledig te openen na het einde van het sample interval. De aperture time veroorzaakt een vertraging van het effectieve sample-punt.

7.4.4 Voorbeeld AD783 very high speed sample-and-hold amplifier

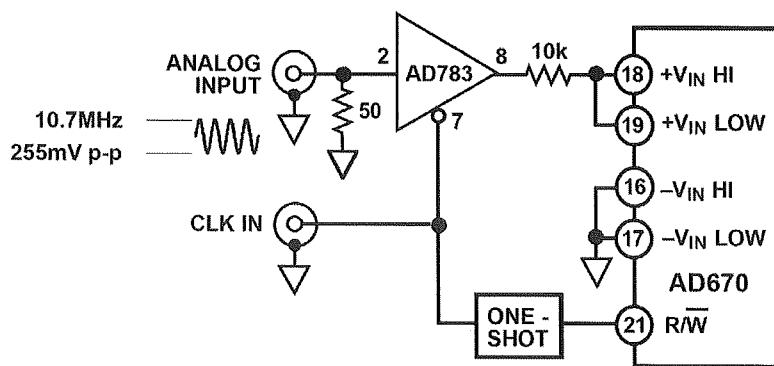
Belangrijkste eigenschappen

- internal hold capacitor
- fast acquisition time (250ns)
- unity gain amplifier
- self-correcting architecture
- no external components or adjustments
- for 12- and 14 bit ADC's
- low power (95mW)
- low noise



Figuur 7.10: pinning AD783
(Analog Devices, 2015)

Toepassingsvoorbeeld



Figuur 7.11: combinatie S&H AD783 - ADC AD670 (Analog Devices, 2015)

Het analoge ingangssignaal wordt gesampeld door de AD783 op het ritme van de aangelegde clock-pulsen (CLK IN). Het S&H uitgangssignaal van de AD783 vormt het ingangssignaal van de 8-bits analoog-digitaal converter AD670 die de analoge samples omzet naar 8 bits. Het CLK IN signaal wordt vertraagd (one shot) aangelegd aan de R/W ingang van de ADC om het effect van de overgangsverschijnselen zoals de aperture time te vermijden.

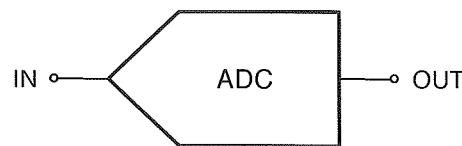
7.5 Analoog-digitaal conversie

7.5.1 Algemeen

Een analoog-digitaal converter (ADC) zet een analoog signaal om naar een binaire waarde. Deze binaire waarde komt dan overeen met de momentele waarde van het analoog signaal op het moment van de conversie. Er bestaan vrij veel soorten van analoog-digitaal converters. Een greep uit het aanbod: flash ADC, stairstep-ramp ADC, tracking ADC, single slope ADC, dual slope ADC, successive approximation ADC, delta-sigma ADC...

In deze introductiecursus gaan we ons beperken tot de studie van de basisprincipes van de meest voorkomende soorten. We behandelen de flash ADC, de dual slope ADC en de successive approximation ADC. Voor een meer diepgaande studie verwijzen we naar de gespecialiseerde vakliteratuur.

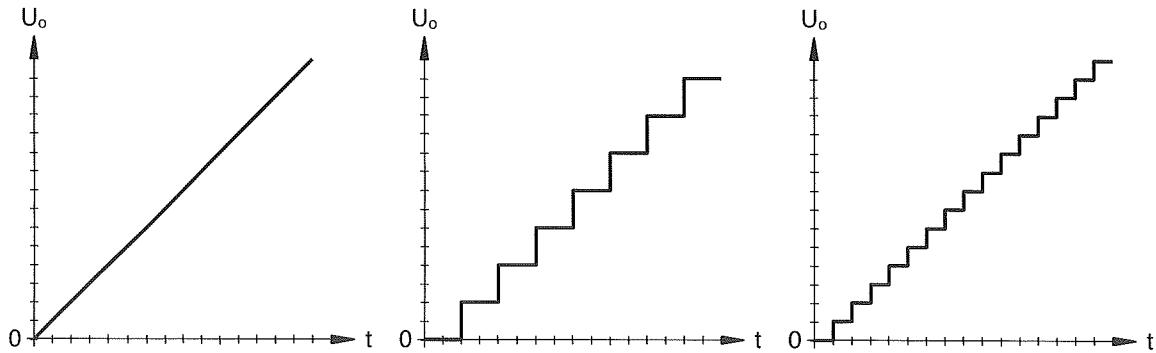
Symbol



Figuur 7.12: ADC-symbool

Resolutie

Een 3-bit ADC kan dit in 2^3 of 8 verschillende niveaus doen, wat een vrij grove benadering is. Een 8-bit ADC heeft een bereik van 2^8 of 256 verschillende niveaus. De precisie van de A-D omzetting is bij deze laatste uiteraard veel groter. Het aantal bits dat een ADC ter beschikking heeft noemt men de resolutie. Hoe hoger de resolutie des te nauwkeuriger de A-D conversie verloopt.



Figuur 7.13: analoog signaal

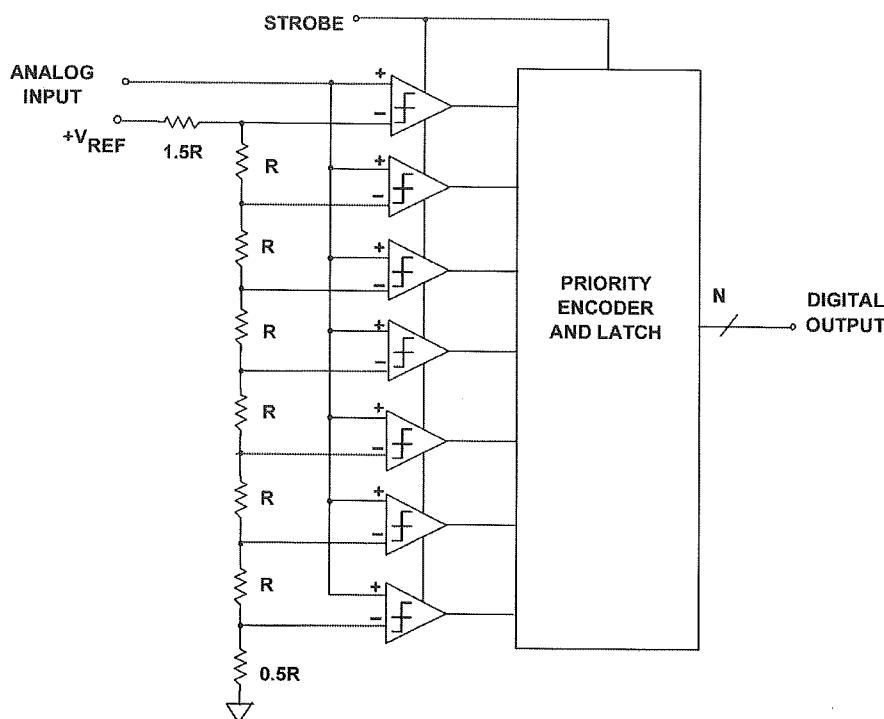
Figuur 7.14: 3-bit resolutie

Figuur 7.15: 4-bit resolutie

Conversietijd

De vertaling van een analoge spanning naar een digitale waarde neemt enige tijd in beslag. Deze conversietijd ligt voor snelle ADC's rond de microseconden en kan gaan tot enkele milliseconden bij de tragere soorten. Er kunnen fouten ontstaan wanneer het ingangssignaal wijzigt gedurende de conversietijd. Door gebruik te maken van een sample-and-hold kan men de te converteren waarde constant houden gedurende de conversietijd om zo conversiefouten te vermijden.

7.5.2 Flash ADC



Figuur 7.16: 3 bits flash ADC (Analog Devices, 2015)

Flash ADC's, ook wel parallel ADC's genoemd, zijn de snelste soort analoog-digitaal converters. Een N -bit flash ADC bevat 2^N weerstanden en $2^N - 1$ comparatoren. Elke comparator is geschakeld als een niveaudetector welke zijn referentiespanning haalt uit V_{REF} en de in serie geschakelde weerstanden. Bij een bepaalde ingangsspanning zullen alle comparatoren met een ingangsspanning hoger dan hun referentiespanning een logische 1 als uitgang leveren terwijl de comparatoren waar de ingangsspanning onder hun referentieniveau ligt een logische 0 op hun uitgang zullen produceren. Naar analogie met een kwikthermometer noemt men het uitgangssignaal van de comparatoren een "thermometer code". Het ingangssignaal wordt tegelijkertijd aan alle comparatoren aangeboden waardoor de vertragingstijden zeer kort worden. Op het ritme van het sampling clock signaal (STROBE) worden de comparator-uitgangen doorgegeven naar de priority encoder. Deze laatste zet de comparatorsignalen om naar de juiste binaire code.

Een flash ADC vereist het gebruik van een groot aantal weerstanden en comparatoren. Zo heeft men bijvoorbeeld 8 weerstanden en 7 comparatoren nodig voor 3-bit ADC. Voor 8 bits wordt dit 256 weerstanden en 255 comparatoren. De complexiteit van de chip en de vermogendissipatie lopen dus zeer snel op bij een toenemend aantal bits. Om deze redenen gaat men meestal niet hoger dan 8 bits.

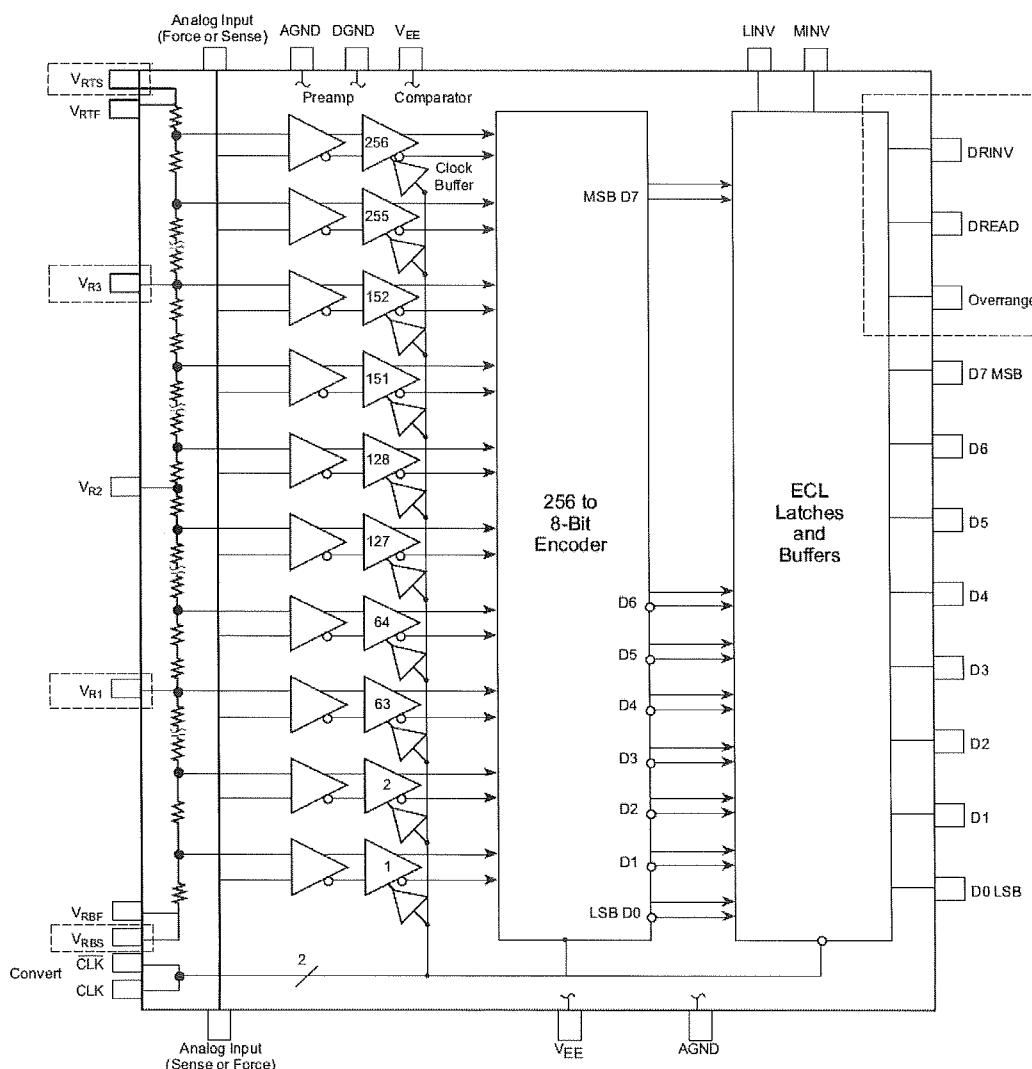
Voorbeeld

$V_{REF} = 8V$

Analog input = 6V

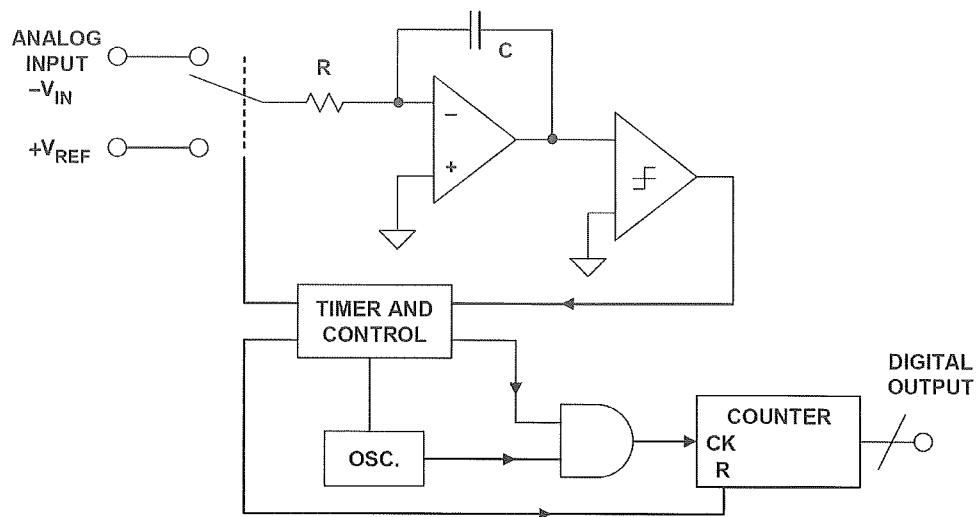
De referentiespanningen van de comparatoren bedragen dan respectievelijk 0.5V, 1.5V, 2.5V, 3.5V, 4.5V, 5.5V en 6.5V. Alleen de uitgang van de bovenste comparator blijft laag en de rest staat hoog (0111111). Priority encoder zet dit om naar het binair getal 110 (decimaal 6). Merk op dat de resolutie van deze flash ADC 1V bedraagt wat een vrij grove benadering is.

Voorbeeld Flash ADC STP7710 8 bit 150MSPS (mega samples per second)



Figuur 7.17: flash ADC STP7710 (Fairchild, 2015)

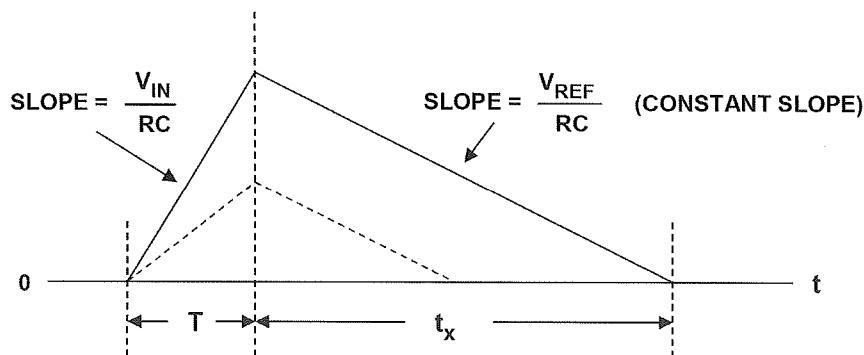
7.5.3 Dual slope ADC



Figuur 7.18: dual slope ADC (Analog Devices, 2015)

De dual slope ADC staat bekend om zijn extreem hoge precisie. Hij wordt dan ook veel gebruikt in meettoestellen zoals een digitale voltmeter. Een mogelijk nadeel is de vrij lange conversietijd (trage ADC).

Het ingangssignaal wordt geïnverteerd aangelegd aan een inverterende integratorschakeling die bestaat uit R , C en de opamp. Vanaf het startmoment (schakelaar in bovenste stand) begint de counter clock-pulsen afkomstig van de oscillator te tellen. Op datzelfde moment vloeit er stroom door de weerstand R en begint de condensator C op te laden (startspanning C bedraagt $0V$). De spanning op de uitgang van de opamp-integrator zal hierdoor lineair stijgen met een helling V_{IN}/RC . Na een vaste tijd T heeft de opamp-integrator een uitgangsspanning bereikt die evenredig is met de grootte van de aangelegde spanning V_{IN} ($V_{IN} \cdot T/RC$). De schakelaar wordt tevens omgezet naar beneden waardoor er een positieve referentiespanning $+V_{REF}$ op de ingang van de integratorschakeling verschijnt. De condensator zal ontladen waardoor er op de opamp-uitgang een lineair dalende spanning verschijnt met een helling V_{REF}/RC .



Figuur 7.19: signaalverloop dual slope ADC (Analog Devices, 2015)

Op hetzelfde tijdstip T begint de teller terug te lopen vanaf nul. Wanneer de nuldoorgangsdetector na de tijd t_x detecteert dat de uitgang van de integratorsschakeling nul geworden is stopt de teller en wordt tevens de integratorsschakeling gereset.

De bereikte spanning van de opamp-integrator na de oplaadtijd $T =$ de spanningsdaling na de ontlaadtijd t_x .

$$\frac{V_{IN}}{RC} T = \frac{V_{REF}}{RC} t_x$$

Vergelijking 7.3

Hieruit volgt dat de tijd t_x (gemeten met de teller) recht evenredig is met de grootte van de aangelegde spanning V_{IN} . De stand van de counter is m.a.w. een maat voor de grootte van de ingangsspanning V_{IN} .

$$t_x = \frac{V_{IN}}{V_{REF}} T = C^{te} \cdot V_{IN}$$

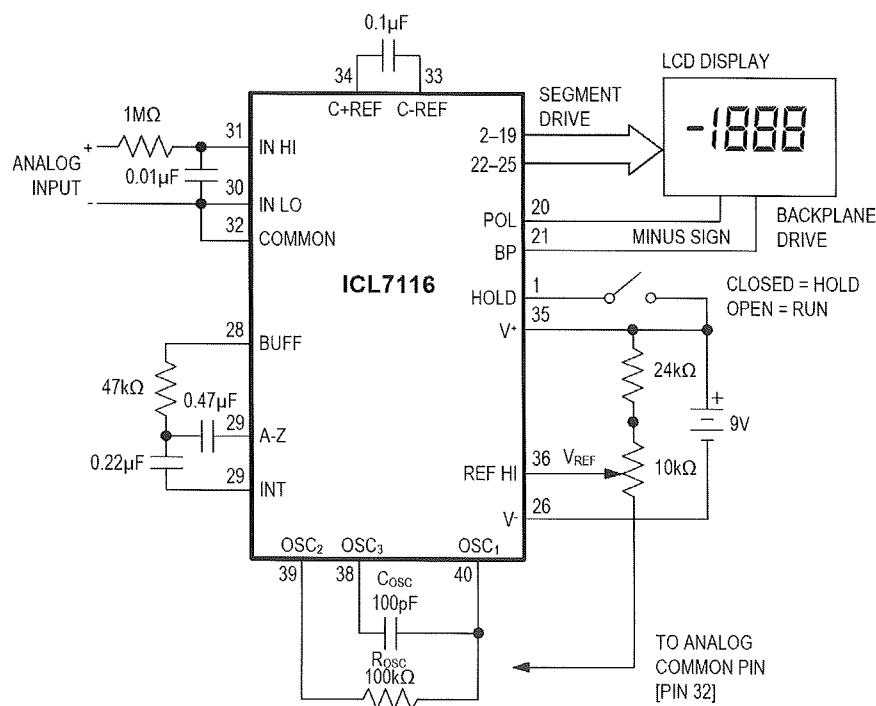
Vergelijking 7.4

Op figuur 7.18 is in stippellijn het verloop bij een lagere ingangsspanning getekend.

De nauwkeurigheid van de analog-digitaal omzetting is onafhankelijk van de grootte van de condensator C en de clock-frequentie omdat ze hetzelfde effect hebben op zowel de op- als ontlaadtijd.

Toepassing: Sturing 3½ digit LCD display d.m.v. Maxim dual slope ADC ICL7116

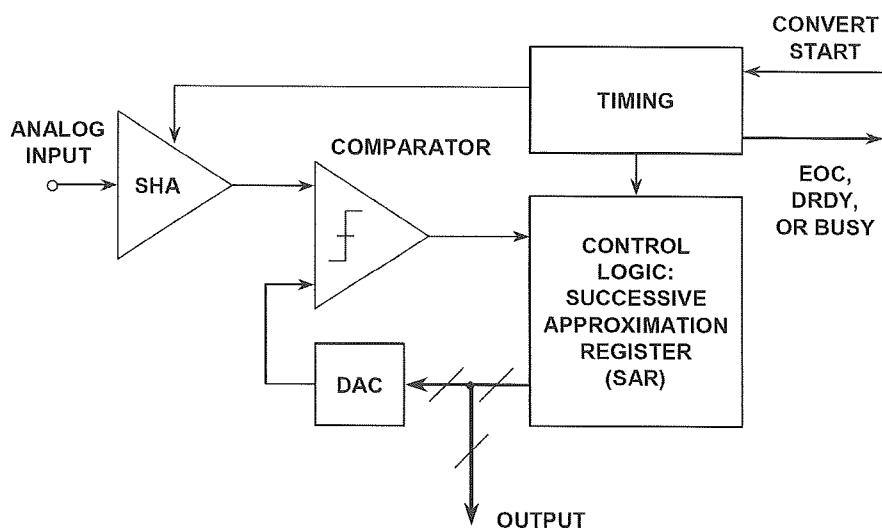
De clock-pulsen worden opgewekt in het OSC-circuit. De integrator condensator is $0.22\mu F$ en de integratorweerstand bedraagt $47k\Omega$. De V_{REF} wordt ingesteld met de potmeter van $10k\Omega$.



Figuur 7.20: 3 1/2 digit LCD sturing (Maxim, 2015)

7.5.4 Successive Approximation ADC

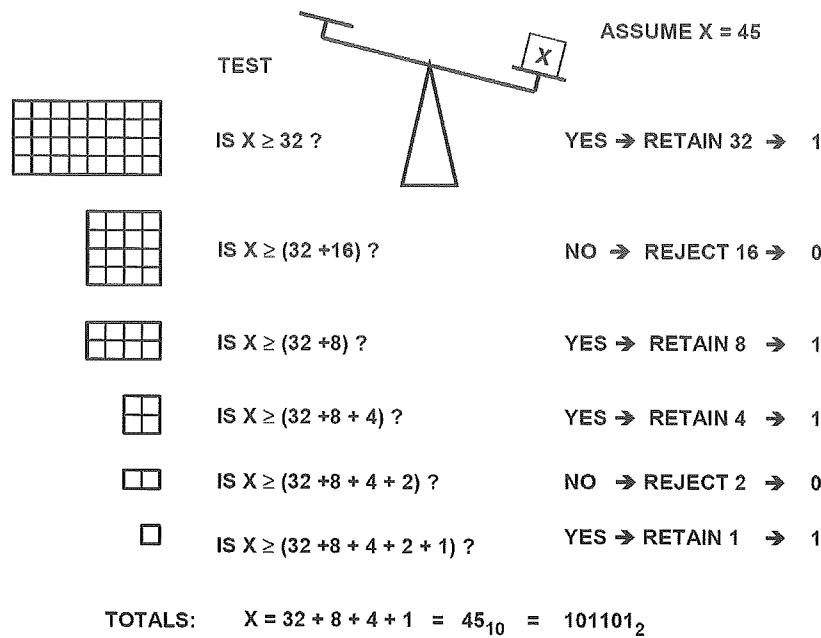
Successive approximation ADC's zijn zeer populair omdat van hun hoge snelheid en hun relatieve eenvoudige opbouw. De ingangsspanning moet zeer stabiel blijven tijdens de conversie. Daarom is meestal een sample-and-hold ingebouwd in deze ADC's. Het hart van de schakeling bestaat uit een Successive Approximation Register (SAR) die de grootte van de ingangsspanning schat. Deze geschatte waarde wordt via een digitaal-analoog converter (DAC) omgezet in een spanning. Deze spanning wordt d.m.v. een niveaudetector (comparator) vergeleken met de ingangsspanning afkomstig uit de sample-and-hold. Is de ingangsspanning groter (kleiner) dan de geschatte waarde in het SAR dan is de uitgang van de niveaudetector hoog (laag). De control logic ziet dat de uitgang te laag (hoog) is en de schatting door het SAR wordt verhoogd (verlaagd)...



Figuur 7.21: successive approximation ADC (Analog Devices, 2015)

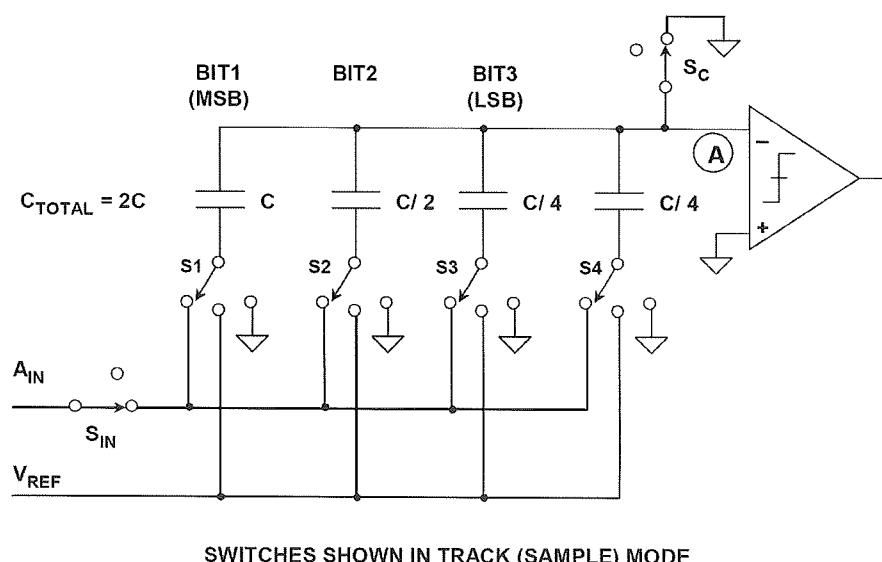
Bij het begin van de conversie wordt de sample-and-hold (SHA) in de hold mode gezet en alle bits in het successive approximation register (SAR) worden op 0 gezet, behalve de hoogste bit (*MSB*) want deze zet men op 1. De uitgang van het successive approximation register (SAR) wordt aangelegd aan de digitaal-analoog converter (DAC) die de analoge geschatte waarde produceert. De comparator vergelijkt de ingangsspanning (uit de sample-and-hold) met de geschatte waarde uit de DAC. Is de ingangsspanning kleiner dan de geschatte spanning uit de DAC dan is de comparator-uitgang laag en de MSB in het successive approximation register (SAR) wordt gereset op 0. In het andere geval blijft de MSB 1. De MSB is nu bepaald en wordt bewaard in het successive approximation register (SAR). Vervolgens wordt de tweede hoogste bit op 1 gezet. Is de ingangsspanning nu kleiner dan de geschatte spanning uit de DAC dan is de comparator-uitgang laag en de tweede hoogste bit in het successive approximation register (SAR) wordt gereset op 0. In het andere geval blijft de tweede hoogste bit 1. Deze cyclus wordt herhaald tot wanneer alle bits bepaald zijn. Vanaf dan komt het binair getal in het successive approximation register (SAR) overeen met de binair waarde van de ingangsspanning. Het End-Of-Convert (EOC) signaal wordt hoog gezet wat aangeeft dat de conversie gebeurt is. Bij bepaalde ADC's wordt de data echter pas iets later vrijgegeven door de Data-Ready (DRDY) bit met een kleine vertraging hoog te zetten.

Het successive approximation algoritme kan men als volgt weergeven.



Figuur 7.22: successive approximation algoritme (Analog Devices, 2015)

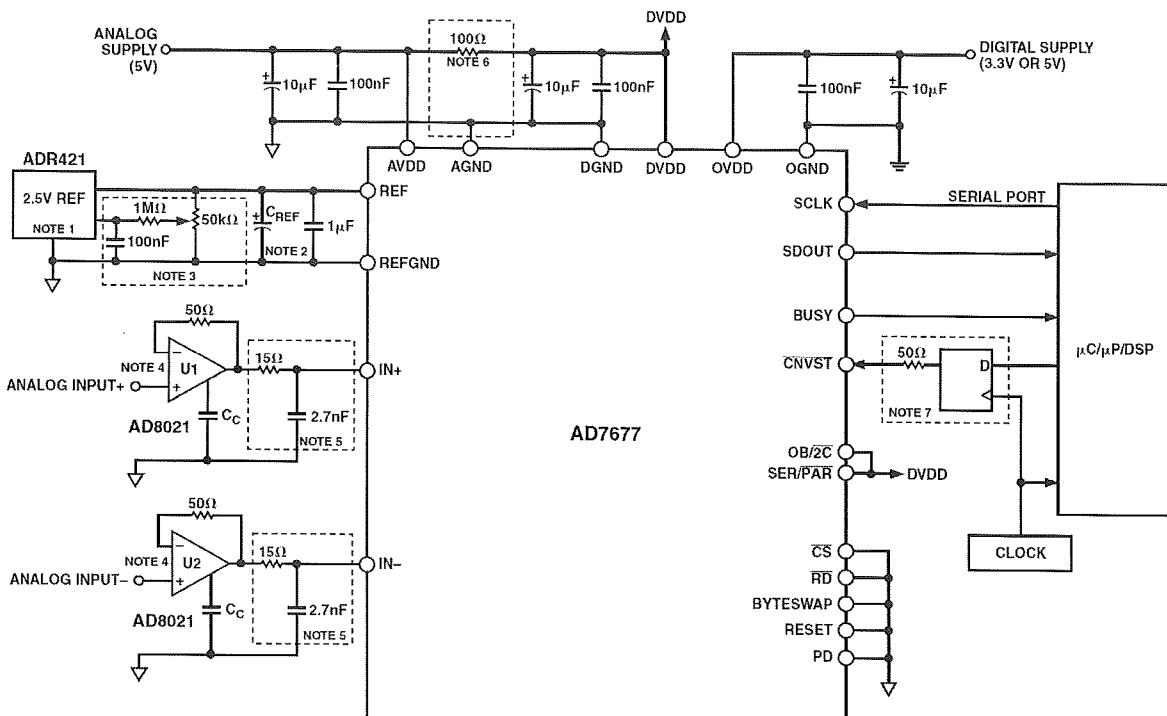
De nauwkeurigheid van de SAR ADC wordt grotendeels bepaald door de interne DAC. Om een hoge precisie te halen worden er laser getrimde weerstanden gebruikt die de kostprijs gevoelig opdrijven. Tegenwoordig ziet men daarom meer en meer switched capacitor SAR ADC's. Deze zijn goedkoper te produceren met dezelfde nauwkeurigheid maar zonder de dure laser-trimming. Bovendien zijn dergelijke ADC's thermisch stabiever. Men kan zeer hoge sample rates halen maar een kanttekening is wel dat deze ADC's enkel behoorlijk werken bij een voldoende hoge samplesnelheid. Een ander groot voordeel is dat er geen DAC meer nodig is.



Figuur 7.23: 3-bit switched capacitor DAC (Analog Devices, 2015)

De schakelaars zijn getekend in de track or sample mode. De ingangsspanning A_{IN} zal dan continu de parallelschakeling van alle condensatoren opladen of ontladen. Door de schakelaar S_{IN} te openen wordt overgeschakeld naar de hold mode. De bemonsterde ingangsspanning staat dan op de parallel geschakelde condensatoren. Schakelaar S_C wordt vervolgens geopend zodat de spanning op het punt A kan veranderen als de bit-schakelaars ($S_1 \dots S_4$) geschakeld worden. Als alle 4 de schakelaars (S_1 t.e.m. S_4) geschakeld worden naar de massa dan komt punt A op de spanning $-A_{IN}$ te staan. Wanneer nu S_1 naar V_{REF} wordt geschakeld dan stijgt de spanning op punt A tot de waarde $(V_{REF}/2) - A_{IN}$. De niveaudetector maakt nu de beslissing over de MSB. Is de spanning op A groter dan massapotentiaal dan is A_{IN} kleiner dan de halve referentiespanning en moet de MSB 0 blijven. Blijft de spanning op A onder het massapotentiaal dan is A_{IN} groter dan de halve referentiespanning en moet de MSB 1 worden. Het successive approximation register laat S_1 verbonden met V_{REF} of met de massa afhankelijk van de comparatoruitgang. Vervolgens wordt S_2 naar V_{REF} gezet en de cyclus herhaalt zich voor de volgende bits. S_4 blijft constant aan massa geschakeld. De waarde $C/4$ is nodig om steeds een capaciteitswaarde van $2C$ te verkrijgen. Wanneer op het einde van de cyclus de schakelaars in hun oorspronkelijke stand geschakeld worden, is de ADC terug klaar voor de volgende cyclus.

Voorbeeld van een moderne 16-bit 1 MSPS switched capacitor ADC



Figuur 7.24: AD7677 switched capacitor SAR ADC (Analog Devices, 2015)

Bij deze ADC heeft men de keuze om de data serieel of parallel door te sturen. De analoge ingangsspanning wordt in principe differentieel aangeboden maar indien gewenst kan dit ook single-ended. In dat geval gebruikt men een Single-Ended-to-Differential Driver Circuit.

7.6 Digitaal-analoog conversie

7.6.1 Algemeen

Na een digitale processing moet het digitaal signaal terug omgezet worden naar een analoog signaal. Dit gebeurt met een digitaal-analoog converter (DAC). Er bestaan verschillende types van DAC's maar in deze introductiecursus gaan we ons beperken tot de meest populaire soorten nl. de binair gewogen ADC en de R-2R ladder DAC.

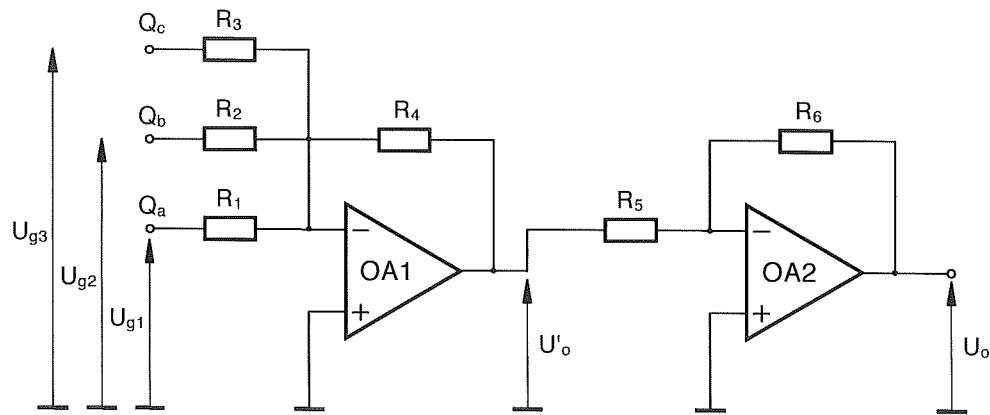
Symbool



Figuur 7.25: DAC symbool

7.6.2 Binair gewogen DAC

De binair gewogen DAC is een toepassing van een inverterende sommator. We nemen als voorbeeld een 3-bit binair gewogen DAC. Opamp 1 wordt opgesteld als gewogen inverterende sommator en opamp 2 is geschakeld als inverter.



Figuur 7.26: binair gewogen DAC

Kiest men $R_5=R_6$ dan versterkt de inverter $\times 1$.

Q_c is de ingang voor de MSB-bit. Deze krijgt het grootste gewicht nl. $2^2=4$.

$$\text{De totale versterking voor de MSB-bit } Q_c \text{ bedraagt: } \frac{R_4}{R_3} \quad \text{Vergelijking 7.5}$$

De Q_b -ingang is de ingang voor de tweede hoogste bit.

Deze heeft een gewicht dat overeen komt met $2^1=2$.

De totale versterking voor de bit Q_b bedraagt:

$$\frac{R_4}{R_2}$$

Vergelijking 7.6

Daar de gewichtsfactor van Q_b de helft bedraagt van Q_c moet:

$$R_2 = 2R_3$$

Vergelijking 7.7

De totale versterking voor de LSB-bit Q_a bedraagt:

$$\frac{R_4}{R_1}$$

Vergelijking 7.8

Het gewicht van Q_1 bedraagt $2^0=1$,
bijgevolg wordt de waarde van R_1 :

$$R_1 = 4R_3$$

Vergelijking 7.9

De waarde van de weerstanden $R_1, R_2, R_3\dots$ worden dus omgekeerd proportioneel gekozen aan het binair gewicht van de corresponderende ingangs-bits.

Voorbeeld

We willen een 3-bits binair gewogen DAC ontwerpen voor TTL-niveau.

- Een logische 0=0V
- Een logische 1=5V

De gewenste output is de volgende:

Q_c	Q_b	Q_a	U_o
0	0	0	0V
0	0	1	1V
0	1	0	2V
0	1	1	3V
1	0	0	4V
1	0	1	5V
1	1	0	6V
1	1	1	7V

Tabel 7.1

We kiezen $R_4=R_5=R_6=40k\Omega$.

De LSB-bit Q_a krijgt een gewicht van $1/5$ ($5V$ in $\Leftrightarrow 1V$ uit, 2^0) dus:

$$\frac{R_4}{R_1} = \frac{1}{5}$$

Met $R_4=40k\Omega$ berekenen we R_1 .

$$R_1 = 5 \cdot R_4 = 5 \cdot 40 \cdot 10^3 \Omega = 200k\Omega$$

Q_b krijgt een gewicht van $2/5$ ($5V$ in $\Leftrightarrow 2V$ uit, 2^1)

$$\frac{R_4}{R_2} = \frac{2}{5}$$

We berekenen R_2 .

$$R_2 = \frac{5}{2} R_4 = \frac{5}{2} 4 \cdot 10^3 \Omega = 100 \text{k}\Omega$$

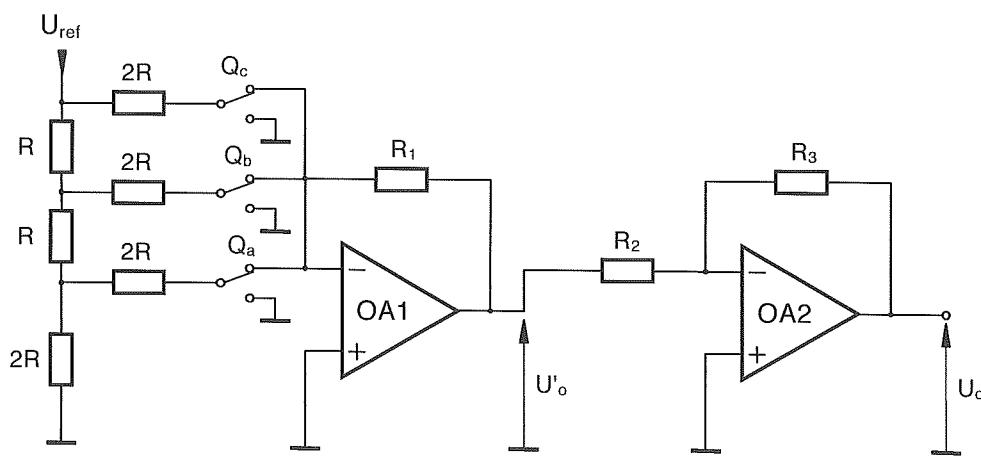
De MSB-bit Q_c krijgt een gewicht van $4/5$ (5V in $\Rightarrow 4\text{V}$ uit, 2^2).

$$\frac{R_4}{R_3} = \frac{4}{5}$$

Bepaling R_3 :

$$R_3 = \frac{5}{4} R_4 = \frac{5}{4} 4 \cdot 10^3 \Omega = 50 \text{k}\Omega$$

7.6.3 R-2R ladder DAC



Figuur 7.27: R-2R 3-bits ladder DAC

De binair gewogen DAC werkt vrij goed maar is niet eenvoudig te implementeren in een geïntegreerde schakeling. Wanneer men bijvoorbeeld een 16-bit DAC wil maken dan zal de range van de weerstanden 2^{15} bedragen. Het is quasi onmogelijk om over zo'n groot bereik de weerstanden met voldoende precisie te maken. M.a.w. in dit geval is de schakeling niet precies genoeg. De volgende schakeling heeft dat nadeel niet. Hier gebruikt men een zogenaamd R-2R laddernetwerk van weerstanden in combinatie met een opamp. Er worden dus maar twee verschillende weerstandswaarden gebruikt. De schakelaars zijn in praktijk CMOS transistoren. Een logische "1" betekent dat de schakelaar naar boven staat.

Beschouwen we de situatie dat alleen Q_c (MSB) hoog is (zie figuur 7.28).

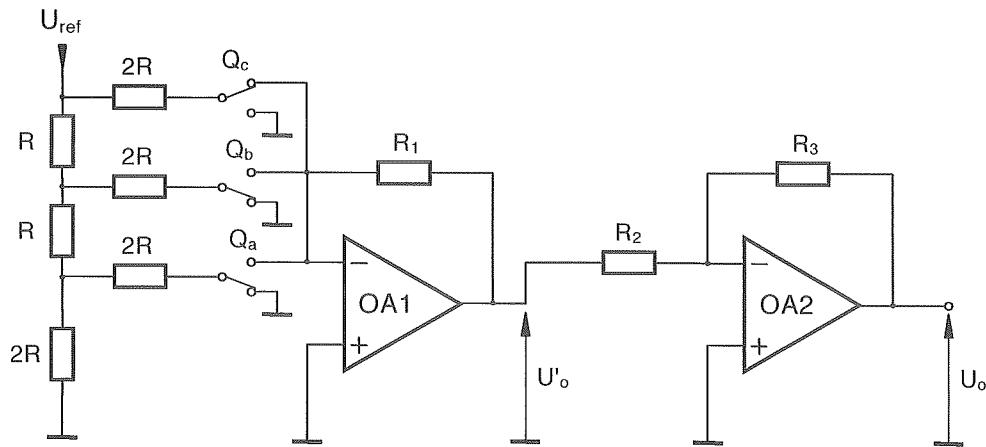
De bovenste weerstand $2R$ is de ene kant verbonden met een referentiespanning U_{ref} en de andere kant met de inverterende ingang van de opamp. De (-) klem van de opamp is een virtuele massa dus over deze weerstand $2R$ staat de volledige spanning U_{ref} .

De stroom door de bovenste weerstand $2R$ vloeit ook door R_1 en bedraagt $U_{ref}/2R$.

De totale uitgangsspanning U_o wordt dan:

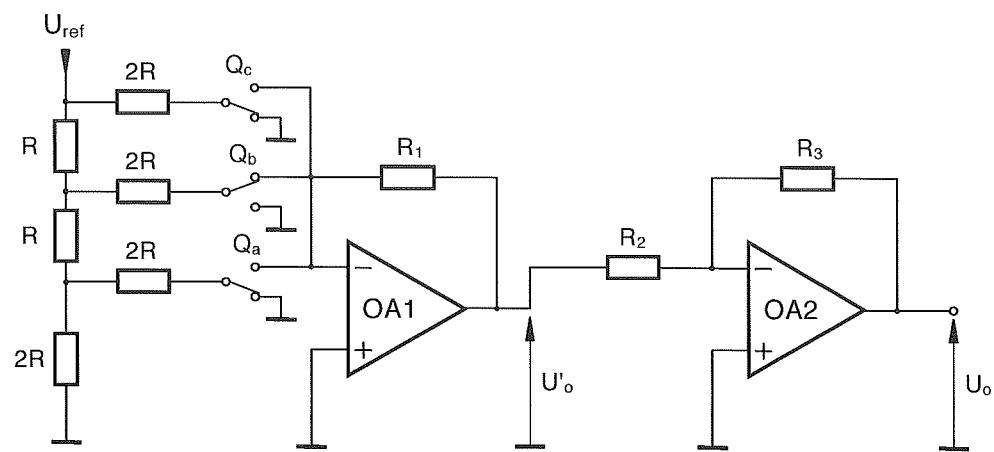
$$U_o = \frac{U_{ref}}{2R} R_1 \frac{R_3}{R_2}$$

Vergelijking 7.10: uitgangsspanning U_o met alleen Q_c hoog



Figuur 7.28: alleen Q_c hoog

Is alleen Q_b hoog (figuur 7.29) dan is de spanning over de middelste weerstand $2R$ $U_{ref}/2$. De stroom door deze weerstand $2R$ bedraagt nu $U_{ref}/4R$. Deze stroom gaat integraal door R_1 . De stroom is maar half zo groot als bij het vorige geval, bijgevolg wordt de geleverde uitgangsspanning ook maar half zo groot.



Figuur 7.29: alleen Q_b hoog

In dit geval bedraagt de totale uitgangsspanning U_o :

$$U_o = \frac{U_{ref}}{4R} R_1 \frac{R_3}{R_2}$$

Vergelijking 7.11: uitgangsspanning U_o met alleen Q_b hoog

Wanneer alleen de LSB-bit Q_a hoog is wordt de stroom door R_1 $U_{ref}/8R$.

De totale uitgangsspanning wordt dan:

$$U_o = \frac{U_{ref}}{8R} R_1 \frac{R_3}{R_2}$$

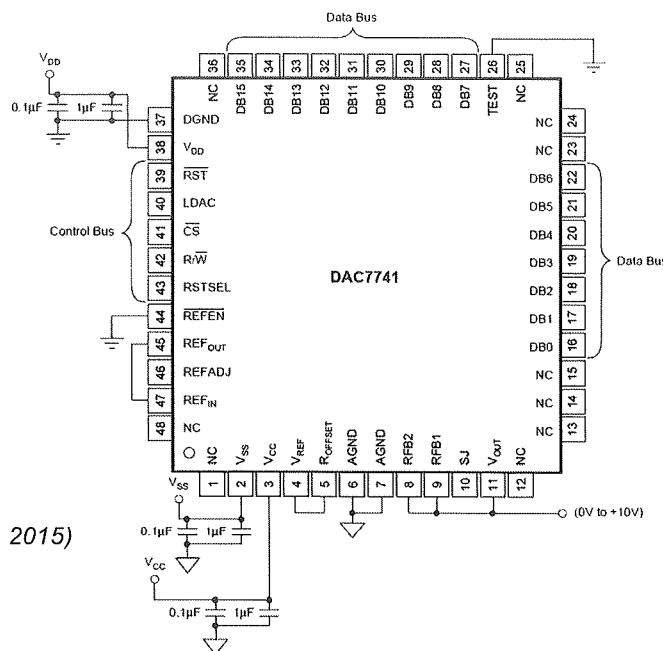
Vergelijking 7.12: uitgangsspanning U_o met alleen Q_a hoog

Bij R-2R ladder DAC's is de uitgangsspanning recht evenredig met de aangelegde referentiespanning V_{ref} . Door de waarde van V_{ref} aan te passen kan men vrij eenvoudig de versterking (schaalfactor) aanpassen op maat van de beoogde toepassing. In dat geval spreekt men van een *multiplying DAC*.

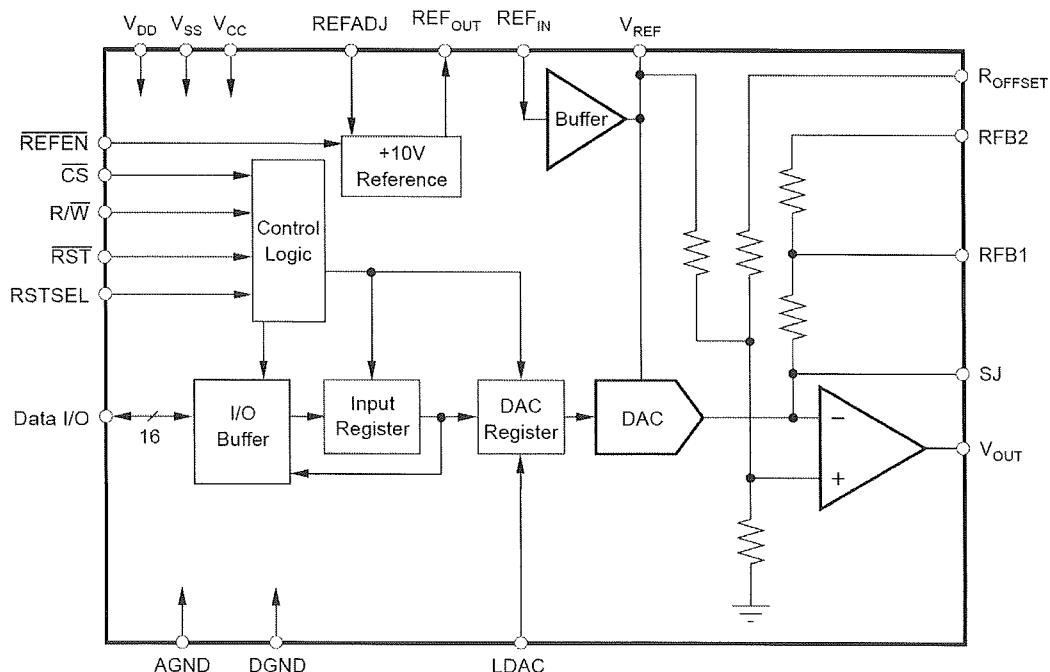
Voorbeeld R-2R ladder DAC 7741 Burr-Brown

Specificaties

- 16 bit
- output voltage swing: 10V
- linearity error ± 2 LSB
- LQFP-48 package
- internal reference
- parallel output
- settling time: $5\mu s$ to ± 0.003 FSR



Figuur 7.30: pinning DAC7741 (Burr Brown, 2015)

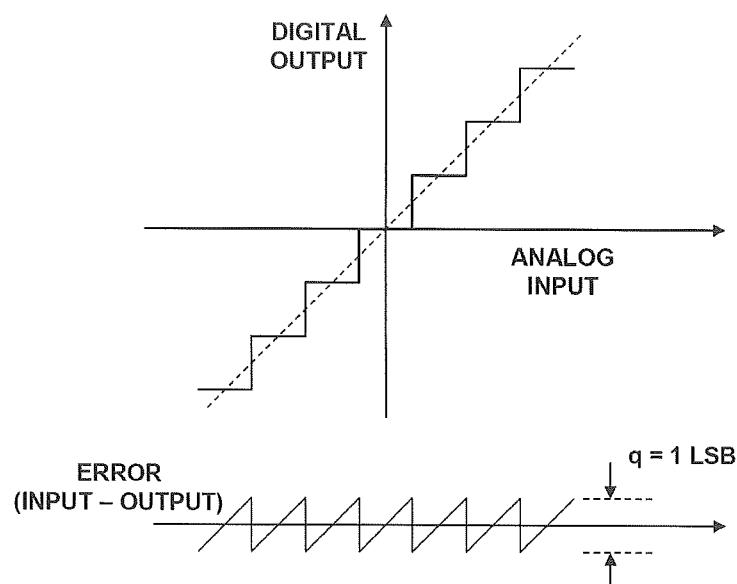


Figuur 7.31: R-2R DAC (Burr Brown, 2015)

7.7 ADC en DAC fouten

7.7.1 Kwantisatieruis

Bij ideale analoog-digitaal omzetters en digitaal-analoog omzetters is de maximale conversiefout $\pm\frac{1}{2}\text{LSB}$. In figuur 7.32 ziet men de transfergrafiek van een ideale N-bit ADC. De kwantiseringsfout van elk signaal dat groter is dan enkele LSB's kan benaderd worden met een ongecorreleerd zaagtandsignaal met een peak-to-peak waarde van de kwantiseringsstap Q , het gewicht van de LSB van de ADC. De kwantiseringsfout kan fluctueren tussen $-\frac{1}{2}Q$ en $+\frac{1}{2}Q$.



Figuur 7.32: kwantiseringsfout ideale ADC of DAC (Analog Devices, 2015)

W.R. Bennet (Bell Laboratories) toonde aan dat de effectieve waarde van de kwantiseringsfout bij benadering gelijk is aan:

$$\frac{q}{\sqrt{12}}$$

Anderzijds kan men aantonen dat de effectieve waarde (*RMS value*) van een maximaal onvervormd sinusoïdaal ingangssignaal met volle schaal amplitude (*full-scale input*) gelijk is aan:

$$\frac{q^{2^N}}{2\sqrt{2}}$$

Hieruit berekent men de signaal-ruis verhouding (signal-to-noise ratio)

$$SNR = 20 \log_{10} \frac{RMS \text{ volle schaal amplitude}}{RMS \text{ kwantiseringsfout}}$$

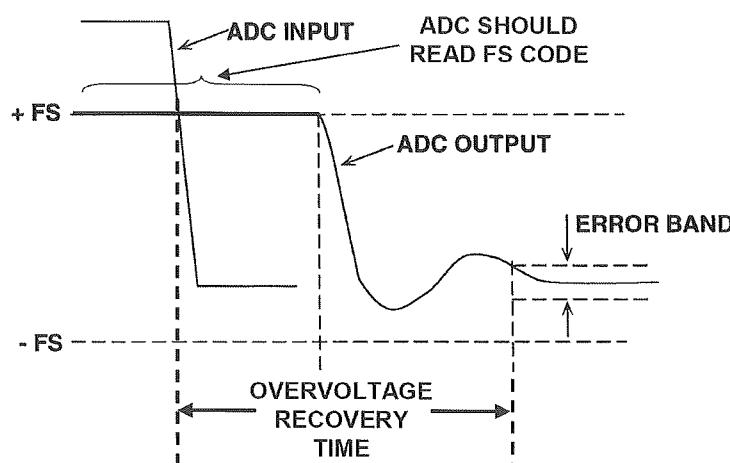
Vergelijking 7.13

$$SNR = 6,02N + 1,76dB$$

Vergelijking 7.14: SNR ideale N-bit omzetter

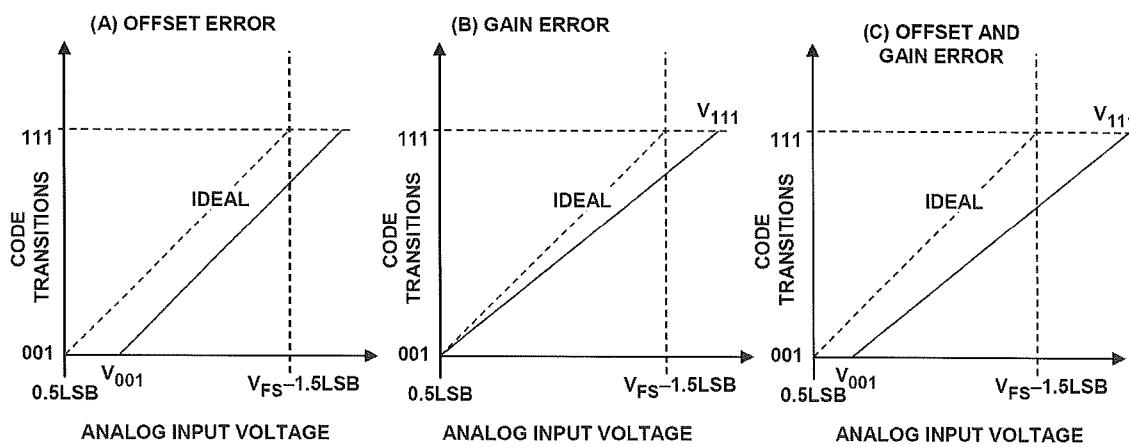
7.7.2 Overvoltage recovery time

Wanneer een ADC-ingang overstuur wordt treedt er een extra vertraging op in de signaalconversie. Deze tijd wordt gespecificeerd als de *overvoltage recovery time*. Dit is de tijd gemeten tussen het moment dat het ingangssignaal terug binnen het normale bereik komt en het bereiken van een gespecifieerde nauwkeurigheid t.o.v. de werkelijke waarde (figuur 7.26). Deze laatste wordt meestal gedefinieerd als een percentage van de maximale ADC input range. Naast het creëren van een extra conversievertraging kan oversturing ook beschadiging van de ADC-ingang veroorzaken. Het is dus best om deze situatie te vermijden.



Figuur 7.33: overvoltage recovery time (Analog Devices, 2015)

7.7.3 Offset- en Gain fouten

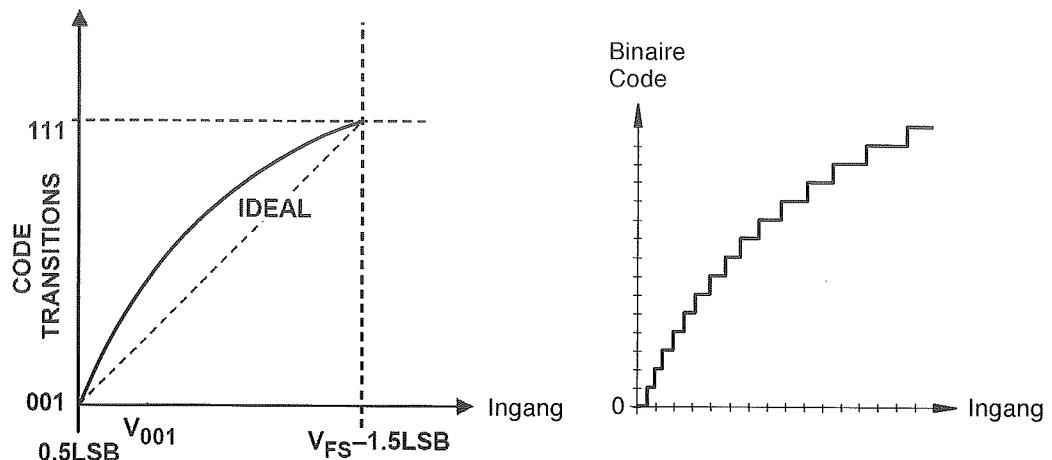


Figuur 7.34: offset- en gain fouten (Analog Devices, 2015)

Bij een ideale ADC of DAC is de uitgang 0 als de ingang 0 is. Is de uitgang verschillend van 0 dan spreken we van een offset-fout.

Een gain-fout is een schaalfout. In dat geval is de versterking van de ADC of DAC niet correct. Grafisch is dit vast te stellen als een foutieve helling in te transferkarakteristiek.

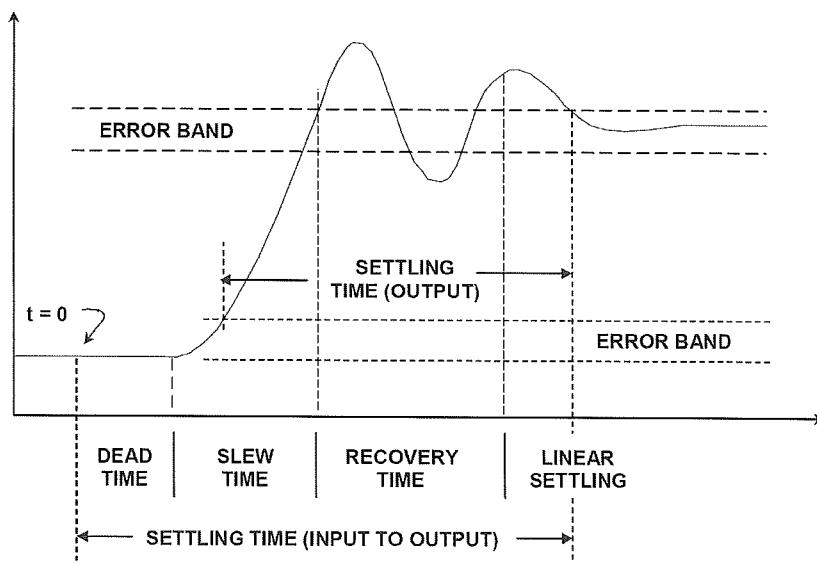
7.7.4 Lineariteitsfouten



Figuur 7.35: lineariteitsfouten bij een ADC

Bij een kromme ADC (of DAC) transferkarakteriek ziet men dat de kwantisering niet meer uniform gebeurt. Bij het gegeven voorbeeld is bij kleine ingangssignalen de binaire uitgangscode te groot.

7.7.5 DAC settling time

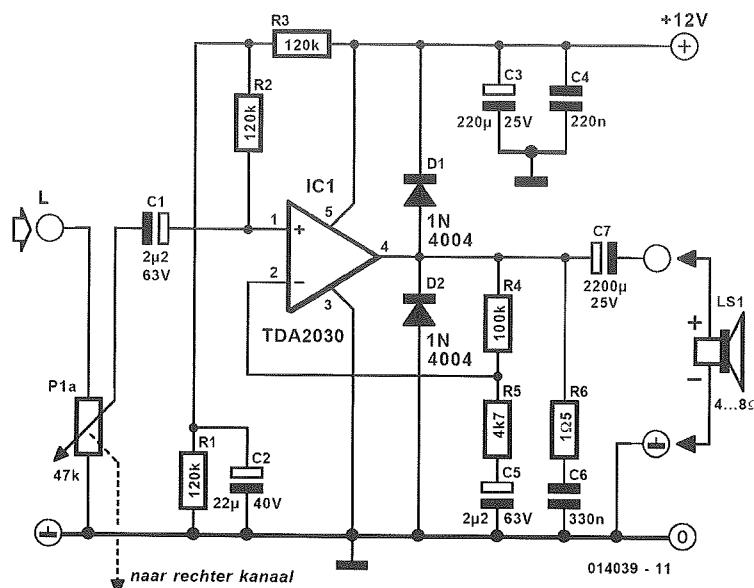


Figuur 7.36: DAC settling time (Analog Devices, 2015)

De *input to output settling time* is de tijd vanaf een verandering van de binaire code ($t=0$) tot de uitgang de eindwaarde bereikt heeft (binnen de gespecificeerde foutzone).

8 Praktische schakelingen

8.1 Geluidsversterker voor actieve PC-luidsprekers



Figuur 8.1: geluidsversterker (Elektor, 2001)

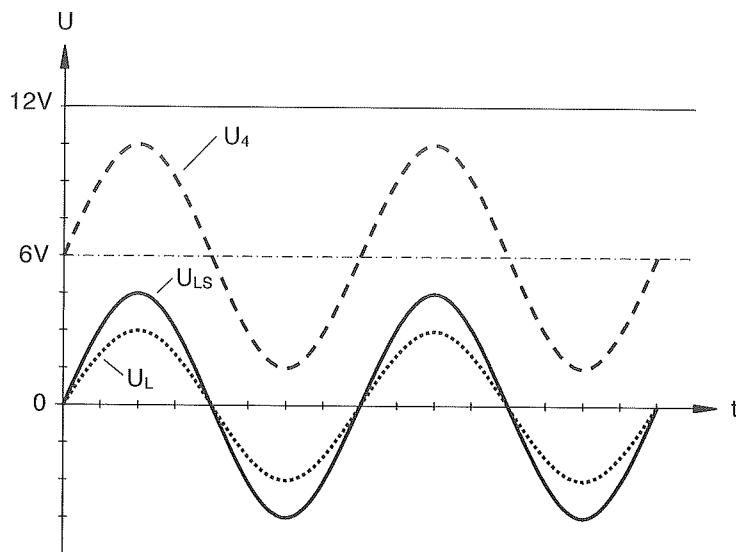
In principe is deze schakeling een niet-inverterende versterker opgebouwd rond de power-opamp van het type TDA2030 van de fabrikant ST Microelectronics. Dit IC is thermisch beveiligd en tevens beveiligd tegen kortsluiting. De voeding is asymmetrisch uitgevoerd (zie pagina 19). De condensatoren C_1 , C_5 en C_7 zijn koppelcondensatoren en C_2 , C_3 en C_4 zijn ontkoppelcondensatoren. Hun capaciteit moet voldoende groot zijn zodat hun impedantie zeer klein blijft bij de laagst voorkomende frequentie. Ze gedragen zich als een doorverbinding op AC-gebied maar op DC vormen ze een open keten. De condensatoren moeten zo gekozen worden dat voor een goede geluidsweergave het frequentiebereik gaat van 20Hz tot 20kHz. De condensatoren C_3 en C_4 zorgen voor een storingsvrije voedingsspanning. C_3 is een elektrolytische condensator (*elco*) van $220\mu F$ die in parallel geschakeld wordt met de foliecondensator C_4 van $220nF$. De reden voor de (schijnbaar zinloze) parallelschakeling van C_3 en C_4 is dat een elco zoals C_3 goede eigenschappen heeft op lage frequenties maar niet voldoet bij de hogere. C_4 neemt de hogere frequenties voor zijn rekening.

Spanningsversterking A_{uf} van de schakeling

$$A_{uf} = \frac{U_o}{U_g} = 1 + \frac{R_4}{R_5} = 1 + \frac{100 \cdot 10^3}{4.7 \cdot 10^3} = 22,28$$

De weerstanden R_1 en R_3 vormen samen een spanningsdeler met delerverhouding $\frac{1}{2}$. Deze zorgen er voor dat de niet-inverterende ingang van de power-opamp via R_2 op 6V komt te staan. Door R_2 kan immers geen DC-stroom vloeien. De inverterende ingang staat dan ook op 6V en de verbinding tussen R_4 en R_5 dan ook.

Door R_5 kan geen DC-stroom vloeien (C_5 in serie) waardoor er geen DC-spanning over kan staan. In dat geval is de stroom door R_4 dan ook nul waardoor de DC-spanning over R_4 OV is en de opamp-uitgang op een DC-spanning van 6V (middelpuntsspanning) staat.



Figuur 8.2: signalen audio-versterker

Maximaal uitgangsvermogen

$$P_{max} = \frac{(U_{effmax})^2}{R_{LS}}$$

Vergelijking 8.1: maximum vermogen

De maximale effectieve waarde van het uitgangssignaal wordt afgeleid uit de maximale top-top waarde van de uitgangsspanning over de luidspreker U_{LS-tt} .

$$U_{effmax} = \frac{U_{LS-tt}}{2\sqrt{2}}$$

Vergelijking 8.2: effectieve waarde maximale uitgangsspanning

Invullen geeft

$$P_{max} = \frac{(U_{LS-tt})^2}{8 \cdot R_{LS}}$$

Vergelijking 8.3: maximaal vermogen i.f.v. U_{LS-tt}

Uitgerekend voor een luidspreker (speaker) van 8Ω

$$P_{max} = \frac{(U_{LS-tt})^2}{8 \cdot R_{LS}} = \frac{(12V)^2}{8 \cdot 8\Omega} = 2,25W$$

Bij het gebruik van een luidspreker van 4Ω stijgt het maximaal uitgangsvermogen van 2,25W naar 4,5W.

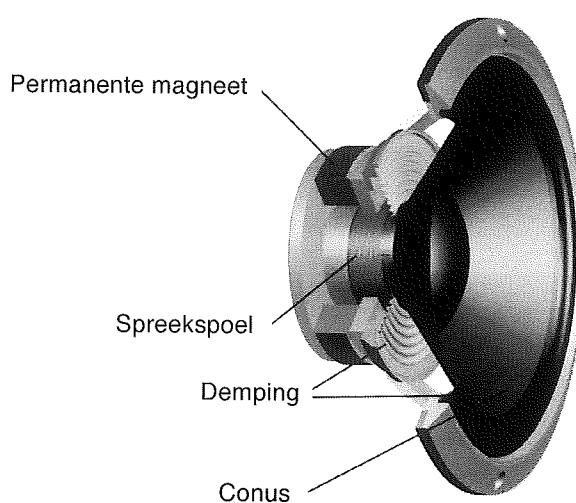
Met potentiometer P_1 stelt men de grootte in van het signaal dat uiteindelijk versterkt wordt. Hiermee wordt dus het uitgangsvolume geregeld. Omdat de gevoeligheid van het menselijk oor logaritmisch verloopt gebruikt men hier meestal een logaritmische potentiometer voor.

De diodes D_1 en D_2 zorgen ervoor dat de uitgang van de power-opamp niet groter dan 12,7V (12V + U_{fD1}) of kleiner dan -0,7V (- U_{fD2}) kan worden. Dit is een beveiliging tegen overspanning op de opamp-uitgang.

R_6 vormt samen met C_6 het Boucherot-filter. Deze RC-schakeling (RC-filter) zorgt er voor dat de versterker stabiel blijft werken (niet oscilleert) bij de hogere frequenties.

Voor een stereo-uitvoering heeft men twee dergelijke versterkerschakelingen nodig.

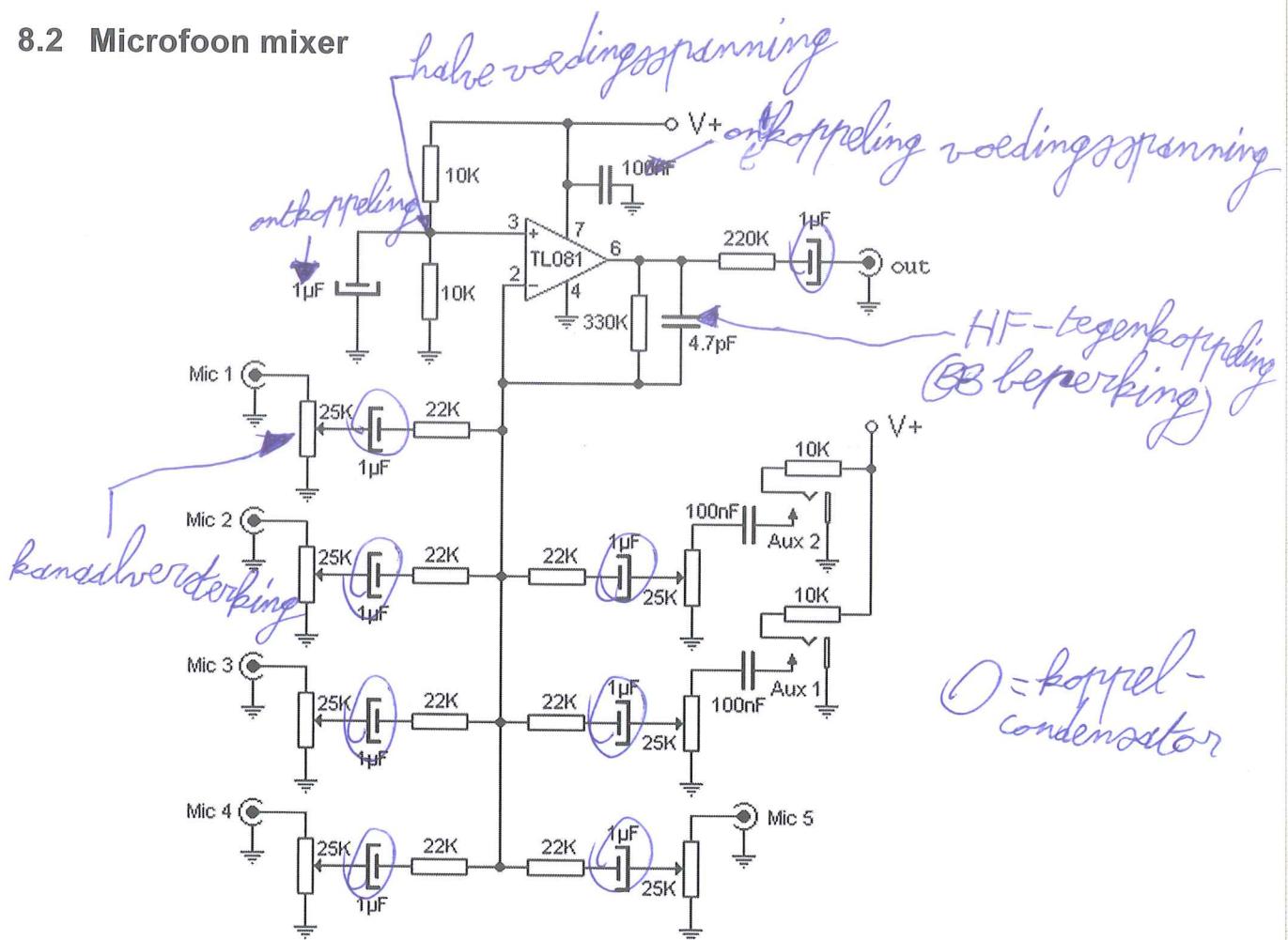
Werkingsprincipe van een luidspreker



Figuur 8.3: opbouw luidspreker (Wikipedia.org, 2015)

Wanneer men een elektrische stroom door een geleider stuurt die zich in een magnetisch veld bevindt dan zal er op deze geleider een kracht ontstaan. Dit noemt men de Lorentz kracht. Bij een luidspreker stuurt men een elektrische stroom door de spreekspoel die zich in het sterk magnetisch veld van de permanente magneet bevindt. Ten gevolge van de Lorentzkracht zal de spreekspoel bewegen op het ritme van de aansturende stroom. De spreekspoel is mechanisch verbonden met de conus zodat de bewegingen van de spreekspoel worden omgezet in kleine luchtverplaatsingen die wij waarnemen als geluid. Voor een optimale klankweergave moet de luidspreker in een klankkast gemonteerd worden. Meestal wordt een combinatie van verschillende luidsprekers in een klankkast gemonteerd. Men monteert dan dikwijls woofers (lage tonen), mid-range speakers (midden tonen, ook soms squawkers genoemd) en tweeters (hoge tonen). Via bijvoorbeeld een passief drieweg scheidingsfilter worden de verschillende luidsprekers aangestuurd. Dit filter zorgt er voor dat elke speaker enkel de juiste frequenties doorgestuurd krijgt. Bij duurdere geluidssystemen plaatst men ook nog subwoofers (zeer lage tonen) die de geluidsbeleving in de lage tonen zeer compleet (soms voelbaar) maken.

8.2 Microfoon mixer



Figuur 8.4: microphone-mixer (electronicpart.blog.com, 2015)

Bovenstaande microfoon-mengschakeling bestaat principieel uit een asymmetrisch gevoede inverterende sommator opgebouwd rond een TL084 quad opamp van Texas Instruments (4 opamps in 1 behuizing). Deze audio-mixer heeft vijf microfooningangen (Mic) en twee auxiliary-inpust (Aux). De versterking is per kanaal instelbaar tussen nul en maximum met de potentiometers van $25\text{k}\Omega$. De koppeling van de in- en uitgangssignalen gebeurt AC via de elektrolytische condensatoren van $1\mu\text{F}$. Men doet dit om de DC-componente te blokkeren.

Maximale versterking per kanaal

$$A_{uf} = \frac{U_o}{U_g} = -\frac{R_f}{R_1} = -\frac{330 \cdot 10^3 \Omega}{22 \cdot 10^3 \Omega} = -15$$

Het signaal wordt geïnverteerd. Indien nodig kan er extra een inverter gebruikt worden om deze ongewenste faseverschuiving weg te werken.

De voeding van de opamp wordt ontkoppeld door de condensator van 100nF . Het netwerk van twee weerstanden van $10\text{k}\Omega$ met de elco van $1\mu\text{F}$ zorgt voor een zuivere DC-spanning op de (+) klem van de opamp met als grootte de halve voedingsspanning. Op deze manier staan de (+) klem, de (-) klem en de uitgang van de opamp op de halve voedingsspanning.

De condensator van 4.7pF vormt een extra tegenkoppeling voor de zeer hoge frequenties. Dit zorgt ervoor dat de bandbreedte beperkt blijft en voorkomt zo oscillatie van de schakeling.

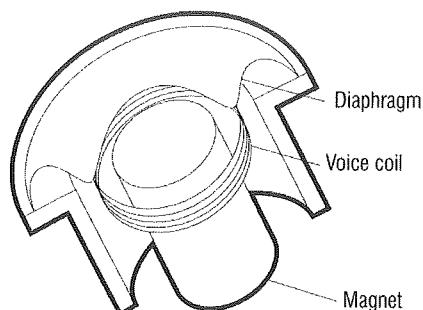
Microfoons

Er bestaan heel wat soorten en types microfoons. Een greep uit het uitgebreid aanbod:

- dynamische microfoon
- bandmicrofoon (ribbon)
- condensatormicrofoon
- elektretmicrofoon
- koolmicrofoon

De meest voorkomende types zijn de dynamische microfoon en de condensator microfoon.

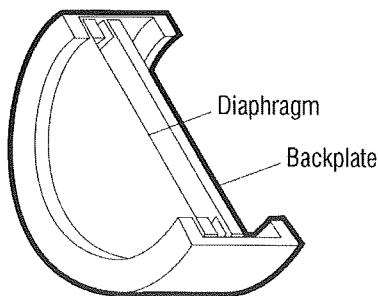
Dynamische microfoon



Figuur 8.5: principe dynamische microfoon (Shure CO UK, 2015)

Een dynamische microfoon bestaat principieel uit een membraan (*diaphragm*), een spreekspoel (*voice coil*) en een permanente magneet (*magnet*). De spreekspoel is achteraan het membraan bevestigd en bevindt zich in het magnetisch veld van de permanente magneet. De invallende geluidsgolven laten het membraan trillen. Hierdoor beweegt de spreekspoel in het magnetisch veld en wordt er een elektrische spanning geïnduceerd die een elektrische kopie is van het opgevangen geluid.

Condensatormicrofoon



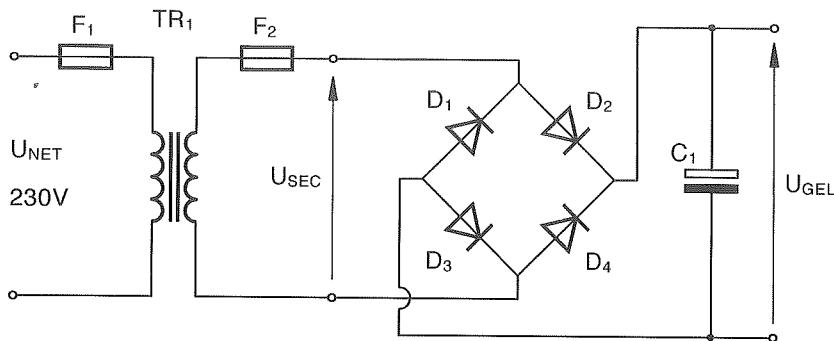
Figuur 8.6: principe condensatormicrofoon (Shure CO UK, 2015)

Hier vormen het membraan en de achterplaat (*backplate*) een condensator. De geluidsgolven doen het membraan bewegen waardoor de afstand tussen de condensatorplaten en dus ook de capaciteit van de condensator wijzigt op het ritme van het geluid. Om de capaciteitswijziging te kunnen omzetten naar een elektrisch signaal moet dit type microfoon voorzien worden van een voeding. Dit kan gebeuren met batterijen of via de microfoonkabel (fantoomvoeding, meestal 48V).

Een afgeleid type hiervan is de elektret-microfoon. Hierbij maakt men gebruik van een permanent elektrisch geladen materiaal waardoor een extra voeding overbodig is.

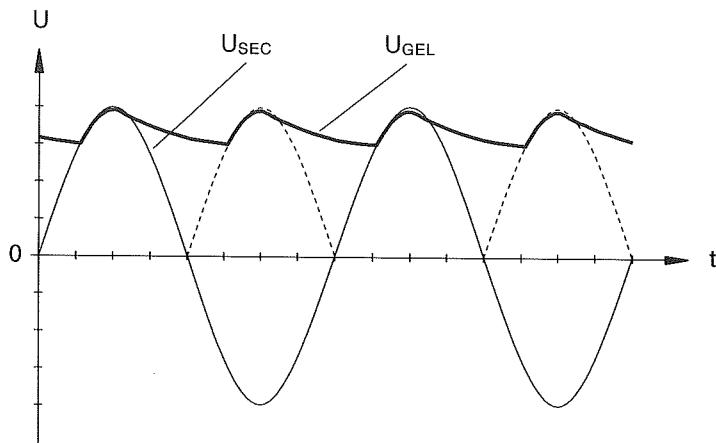
8.3 Gestabiliseerde voeding

Om van de netspanning van 230V een veilige gelijkspanning te maken kan men onderstaand principe toepassen.



Figuur 8.7: ongestabiliseerde voeding

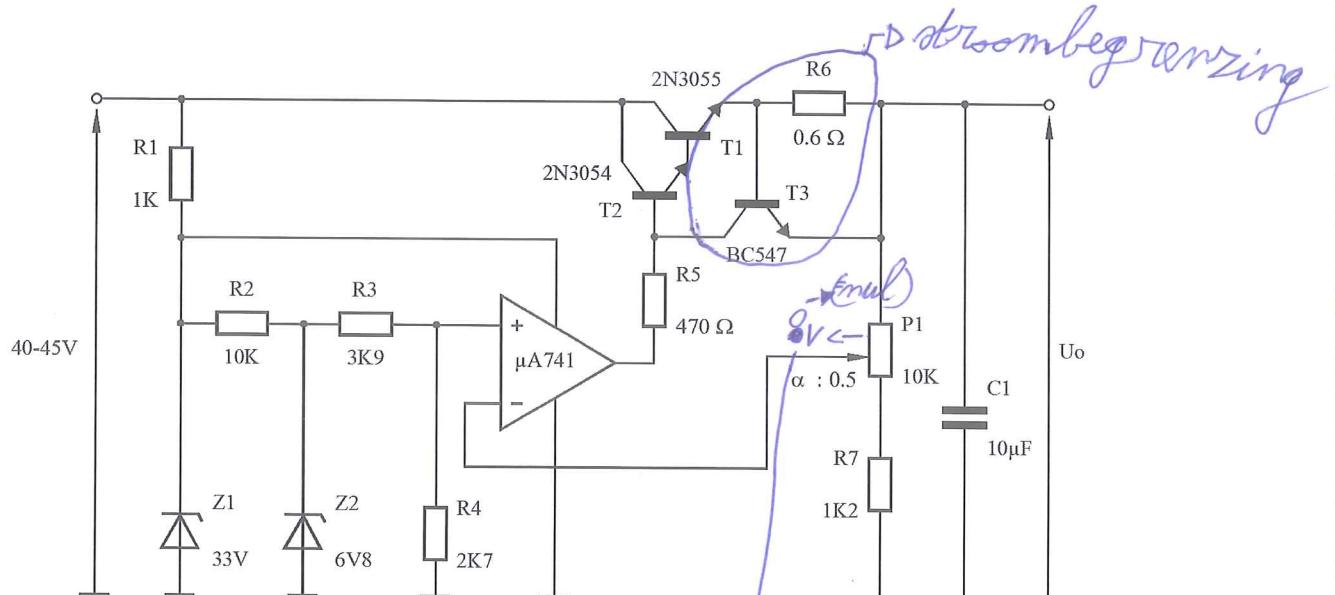
De transformator zal de netspanning omlaag transformeren en tevens voor een galvanische scheiding zorgen (veiligheid). De Diodes D_1 t.e.m. D_4 vormen een volle golf gelijkrichter die zorgt voor een dubbelzijdige gelijkrichting. De spanning wordt afgelakt met de afvlakcondensator C_1 . F_1 en F_2 zijn zekeringen van het trage type (*time lag*). De bekomen gelijkspanning ziet er als volgt uit.



Figuur 8.8: uitgangsspanning ongestabiliseerde voeding

Men bekomt een gelijkspanning waarop een behoorlijke rimpelspanning van 100Hz staat en die bovendien niet gestabiliseerd is. D.w.z. dat deze spanning daalt naarmate deze ongestabiliseerde voeding meer belast wordt. Voor sommige toepassingen is dit al voldoende maar voor de meeste is er nog een stabilisatie nodig.

De stabilisatieschakeling volgens figuur 8.9 wordt aangesloten op de uitgang van de gelijkrichterschakeling volgens figuur 8.7.



Figuur 8.9: spanningsstabilisatie

→ (door de ingang v/o opamp kan geen stroom vloeien)

De schakeling met weerstand R_1 en zenerdiode Z_1 is een eenvoudige zener-stabilisatie. Deze levert een stabiele spanning van 33V die gebruikt wordt als voedingsspanning van de opamp $\mu A741$. Tevens wordt deze 33V gebruikt als ingangsspanning voor de tweede zener-stabilisatie opgebouwd met R_2 en Z_2 . Een zenerdiode van 6,8V heeft een zeer kleine thermische drift waardoor er een zeer stabiele spanning van 6,8V over Z_2 zal staan. De weerstanden R_3 en R_4 vormen samen een spanningsdeler met als spanning over R_4 .

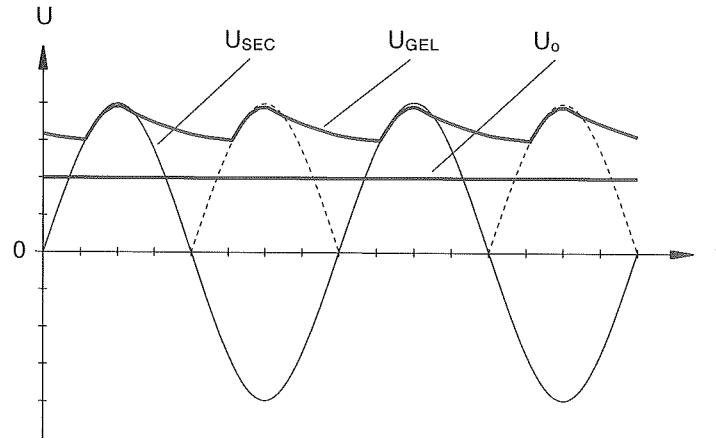
$$U_{R4} = U_{Z2} \frac{R_4}{R_3 + R_4} = 6,8V \frac{2,7 \cdot 10^3 \Omega}{3,9 \cdot 10^3 \Omega + 2,7 \cdot 10^3 \Omega} = 2,78V = U_{ref}$$

De bipolaire transistoren T_1 en T_2 zijn twee NPN-vermogentransistoren die samen een Darlington-paar vormen. Deze gaan de beperkte stroom die de opamp kan leveren (enkele mA) versterken tot de maximale belastingsstroom van 1A. De stroomversterking die men hiervoor nodig heeft is vrij groot en onhaalbaar met één transistor. De Darlington-configuratie heeft als groot voordeel dat de totale stroomversterking gelijk is aan het product van de stroomversterking van T_1 met T_2 .

De spanningsdeler gevormd door potentiometer P_1 en de weerstand R_7 zorgt voor de terugkoppeling. Hier wordt een gedeelte van de uitgangsspanning U_o (bepaald door de stand van de loper van P_1 , α) teruggekoppeld naar de (-) klem van de opamp. $\alpha=0$ betekent loper onderaan en $\alpha=1$ betekent loper bovenaan.

Spanningsstabilisatie

Stel dat om de één of andere reden de uitgangsspanning zou willen dalen (bijvoorbeeld toename van de belastingsstroom). Een spannendaling van U_o veroorzaakt een daling van de spanning op de loper van potentiometer P_1 waardoor de spanning op de (-) klem van de opamp daalt. De spanning op de (+) klem van de opamp blijft constant (U_{ref}) zodat de uitgangsspanning van de opamp moet stijgen. Een toenemende opamp-uitgang doet de basisstroom van het darlingtonpaar T_1-T_2 stijgen waardoor deze meer geleiden en de uitgangsspanning terug stijgt.



Figuur 8.10: spanningsverloop bij stabilisatie

Uitgangsspanning bij potentiometer P_1 op $\alpha=0,3$

De spanning op de loper van potentiometer P_1 bedraagt bij normale werking altijd 2,78V. De onderste weerstand van P_1 bedraagt $0,3 \times 10\text{k}\Omega = 3\text{k}\Omega$. Het bovenste gedeelte van P_1 bedraagt dan $7\text{k}\Omega$.

De stroom door de serieschakeling van de onderste weerstand van P_1 met R_7 bedraagt:

$$I_{P1R7} = \frac{U_{loperP1}}{\alpha \cdot P_1 + R_7}$$

$$I_{P1R7} = \frac{2,78V}{0,3 \cdot 10 \cdot 10^3 \Omega + 1,2 \cdot 10^3 \Omega}$$

$$I_{P1R7} = 662,34 \mu\text{A}$$

Deze stroom loop ook door de serieschakeling van de volledige potentiometer P_1 en weerstand R_7 .

De spanning over deze serieschakeling is tevens de uitgangsspanning U_o .

$$U_o = I_{P1R7} (P_1 + R_7)$$

$$U_o = 662,34 \cdot 10^{-6} A (10 \cdot 10^3 \Omega + 1,2 \cdot 10^3 \Omega)$$

Totale uitgangsspanning

$U_o = 7,42V$

Stroombegrenzing

Weerstand R_6 vormt samen met transistor T_3 de stroombegrenzing. De belastingsstroom vloeit integraal door de stroommeetweerstand R_6 van $0,6\Omega$. Bij stromen onder de 1A blijft de spanning over R_6 en dus ook U_{BE} van T_3 onder de 0,6V zodat transistor T_3 niet kan geleiden. Vanaf een belastingsstroom van 1A wordt de spanning over de stroommeetweerstand R_6 en dus ook U_{BE} van T_3 0,6V. T_3 begint dan te geleiden waardoor de basistroom van het darlingtonpaar T_1-T_2 niet kan stijgen en de uitgangsstroom (=belastingsstroom) dus ook niet. Dit systeem begrenst de maximale belastingsstroom op 1A. Door de weerstandswaarde van R_6 te veranderen kan men het instelpunt van de stroombegrenzing aanpassen (bij voorbeeld een R_6 van $1,2\Omega$ levert deze voeding nog een maximale stroom van 0,5A).

Condensator C_1 moet verhinderen dat er een AC-spanning op de uitgang kan komen (ontkoppeling). Tevens vervult C_1 de functie van buffer-elco. Dat houdt in het leveren van piekstromen bij plotse belastingspieken.

Belangrijke voedingsspecificaties

- maximum output voltage
- maximum output current
- line regulation

De line regulation van een gestabiliseerde voeding geeft de procentuele variatie aan van de uitgangsspanning per volt variatie van de ingangsspanning (AC of DC).

$$\text{Line regulation} = \frac{\Delta U_o}{U_{o(rated)}} \frac{100\%}{\Delta U_{in}}$$

Vergelijking 8.4: line regulation

Eenheid: $\frac{\%}{V}$

- load regulation

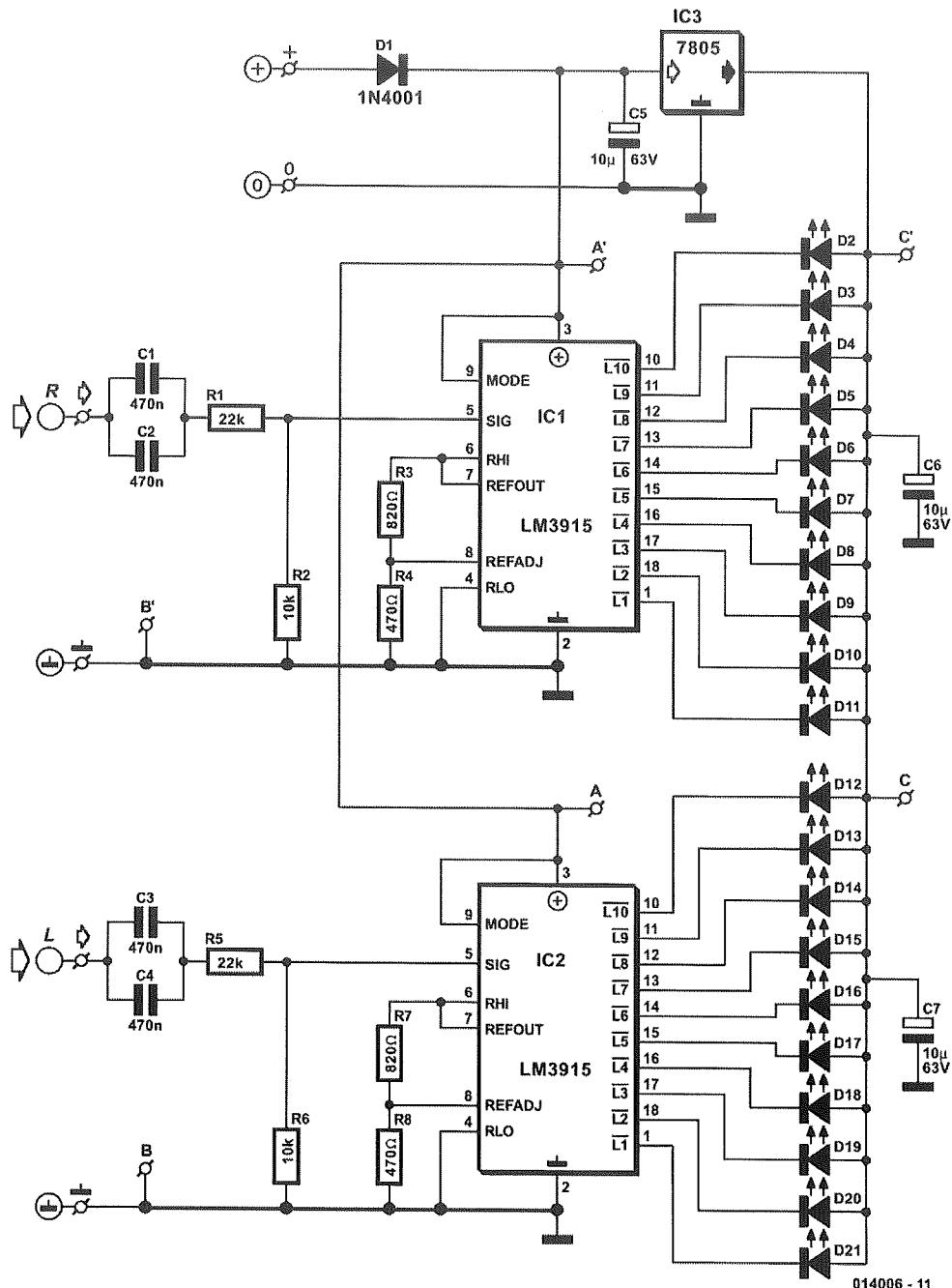
Load regulation is het procentuele verschil in de uitgangsspanning tussen nullast en vollast

$$\text{Load regulation} = \frac{U_{o(no\ load)} - U_{o(full\ load)}}{U_{o(rated)}} 100\%$$

Vergelijking 8.5: load regulation

Eenheid: %

8.4 Dubbele VU-meter



Figuur 8.11: dubbele VU-meter (Elektor, 2003)

Het hart van deze dubbele VU-meter (*volume units*) bestaat uit twee LM3915 IC's van National Semiconductor. Dit IC is nagenoeg hetzelfde als de reeds eerder besproken LM3914 (6.4 toepassing Dot/Bar Graph Display). De diverse referentieniveaus van de ingebouwde comparatoren zijn bij het LM3914 IC lineair verdeeld terwijl deze bij een LM3915 een logaritmische verdeling hebben. Daar de gevoeligheid van het menselijk oor een logaritmisch verloop kent is een LM3915 IC uitermate geschikt voor een applicatie als eenvoudige VU-meter.

Het rechter ingangssignaal wordt AC-gekoppeld via het netwerk C_1 , C_2 , R_1 en R_2 aangeboden aan de ingang van het IC (pen 5). Via een inwendige bufferschakeling wordt dit signaal aangelegd aan een reeks spanningscomparatoren. De referentiespanningen van deze comparatoren wordt afgeleid van een serieschakeling van weerstanden waarvan het hoogste punt met pen 6 (RHI) verbonden is. Dit punt is ook verbonden met de interne spanningsreferentie pen 7 (REFOUT). Het onderste punt van de serieschakeling van weerstanden is verbonden met de massa pen 4 (RLO). De stroom door de LED's wordt bepaald door de grootte van R_3 ($10.1,25V/R_3$) en bedraagt hier $15,24mA$. De totale referentiespanning die aangelegd wordt aan het weerstandsnetwerk (pen 6) wordt bepaald door de interne spanningsreferentie van $1,25V$, R_3 en R_4 . De stroom door R_3 bedraagt $1,25V/820\Omega=1,52mA$. Deze stroom vloeit ook door R_4 zodat de totale spanning over de serieschakeling van R_3 met R_4 gelijk is aan $1,25mA$. $(R_3+R_4)=1,25 \cdot 10^{-3} (820\Omega + 470\Omega) \approx 2V$.

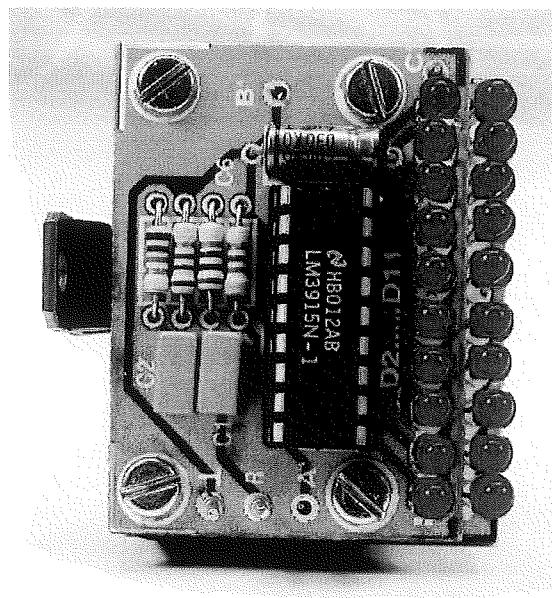
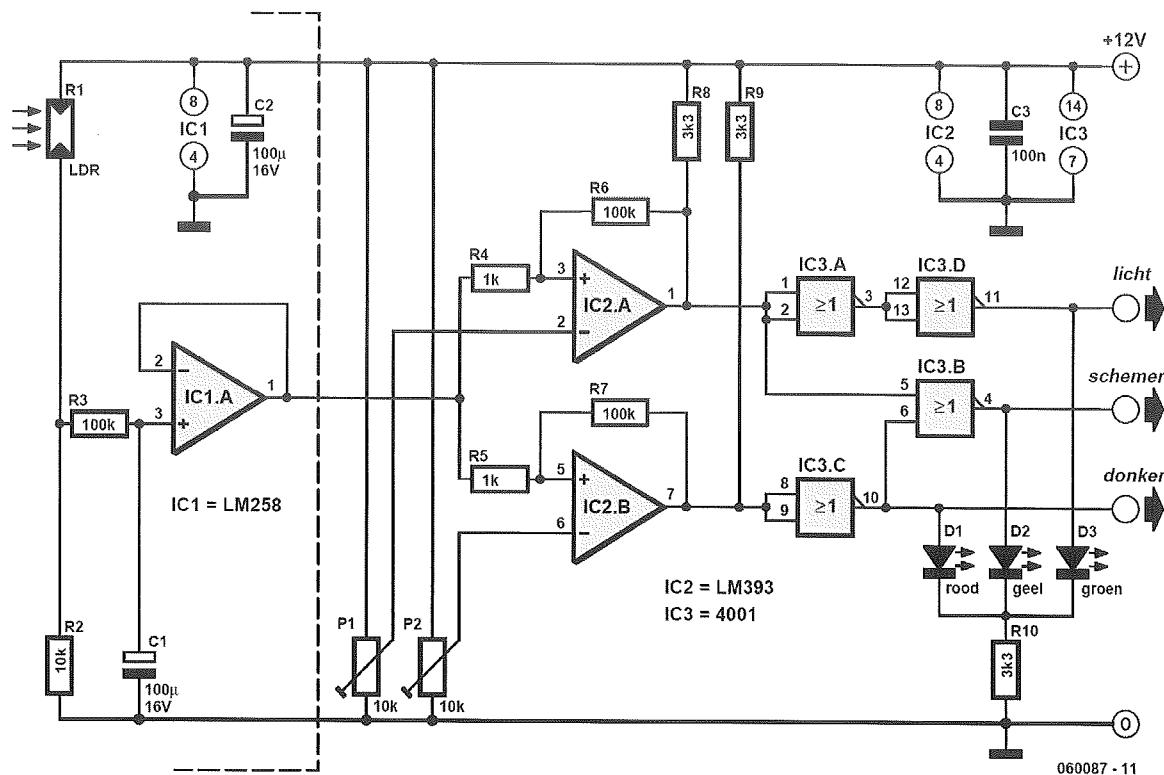


Foto 8.1: dubbele VU-meter (Elektor, 2003)

De schakeling werkt normaal in bar-mode (pen 9 verbonden met V_{cc+}). Men kan de schakeling ook gebruiken in dot-mode door pen 9 (mode) los te koppelen. Met de gebruikte waarde van R_1 van $22k\Omega$ komt het piekniveau overeen met een vermogen van $10W$ in een 4Ω luidspreker. Elke stap komt overeen met een verandering van $3dB$ (verdubbeling of halvering van het vermogen). Met een andere waarde voor R_1 kan men het piekniveau gemakkelijk aanpassen. De voedingsspanning van $5V$ voor beide IC's wordt voorzien door een spanningsstabilisator (driepootsregelaar) van het type LM7805. De elektrolytische condensatoren C_6 en C_7 zorgen voor de ontkoppeling van deze voedingsspanning. C_5 is noodzakelijk ter voorkoming van oscillatie van de spanningsregelaar. Diode D_1 is een beveiliging tegen het verkeerd polariseren van de voedingsspanning.

8.5 Schemerschakelaar



Figuur 8.12: schemerschakelaar (Elektor, 2006)

De bedoeling van deze schakeling is dat men de sterkte van het buitenlicht kan detecteren. Het circuit kan onderscheid maken tussen helder, donker en schemerlicht. Indien gewenst kan men automatisch de verlichting in de woonkamer laten inschakelen wanneer het donker wordt maar de verlichting in een donkere hal reeds eerder aansteken wanneer de schemering valt. Bij voldoende licht is alle verlichting uitgeschakeld. Het gedeelte links van de stippe lijn kan men buiten plaatsen. Met potentiometer P_1 stelt men het detectiepunt in voor helder licht en met P_2 kan men het donker detectiepunt instellen. De schakeling levert drie verschillende logische uitgangssignalen waarmee de verlichting gestuurd kan worden. Bij voldoende licht is de "licht"uitgang hoog (12V) en brandt de groene LED. Bij duisternis is de "donker" uitgang hoog en brandt de rode LED. Is er schemerlicht dan is de "schemer" uitgang hoog en licht de gele LED op. Als lichtsensor wordt gebruik gemaakt van een LDR (*light dependent resistor*).

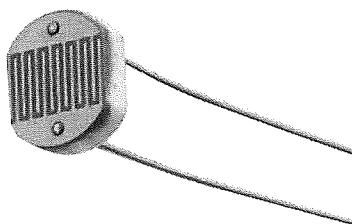
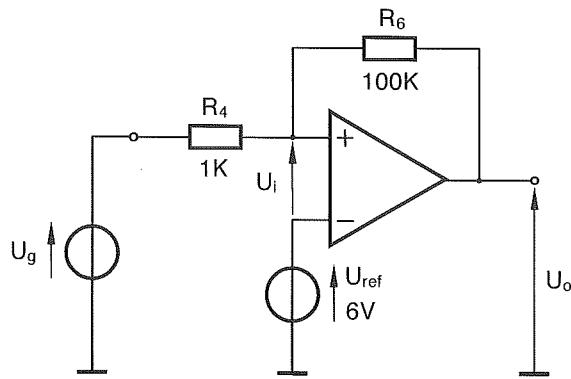


Foto 8.2: LDR (bricoarduino.wordpress.com, 2015)

Bij een LDR neemt de weerstandswaarde af bij toenemende belichting. De grootste weerstandswaarde ontstaat dus bij afwezigheid van licht (donkerweerstand). De LDR (R_1) vormt samen met R_2 een lichtafhankelijke spanningsdeler. Hoe meer licht er invalt op de LDR hoe hoger de spanning over R_2 zal zijn. De elektrolytische condensator C_1 vormt samen met de weerstand R_3 een laagdoorlaatfilter met zeer lage afsnijfrequentie ($f_c=0,016\text{Hz}$). Op deze manier worden storingen veroorzaakt door bijvoorbeeld vallende bladeren of voorbij vliegende vogels volledig geëlimineerd. IC1.A (LM258) is geschakeld als buffertrap. Deze zorgt er voor dat de rest van de schakeling de spanning over R_2 (lichtafhankelijke spanning) niet kan beïnvloeden. IC2 is een dual comparator (twee comparatoren in één behuizing). IC2.A is samen met P_1 , R_4 , R_6 en R_8 geschakeld als niet-inverterende Schmitt-trigger met referentiespanning om het helder lichtniveau te detecteren. IC2.B, P_2 , R_5 , R_7 en R_9 vormen samen een niet-inverterende Schmitt-trigger met referentiespanning om het donker niveau te detecteren. Men verkiest het gebruik van Schmitt-triggers (comparatoren met hysteresis) om het ongewenst klapperen van de comparatoren rond de schakelpunten te vermijden. De weerstanden R_8 en R_9 fungeren als pull-up weerstanden omdat IC2 open-collector uitgangen heeft.

Bepaling omklapniveaus v.d. Schmitt-triggers bij potmeters P_1 en P_2 in middenstand



Vergelijking 6.9 en 6.10 pagina 52:

$$U_H = U_{ref} + \frac{R_4}{R_6} (U_{ref} - U_{sat-})$$

$$U_L = U_{ref} + \frac{R_4}{R_6} (U_{ref} - U_{sat+})$$

Invullen waarden geeft

$$U_H = 6V + \frac{1 \cdot 10^3 \Omega}{100 \cdot 10^3 \Omega} (6V - 0)$$

$$U_L = 6V + \frac{1 \cdot 10^3 \Omega}{100 \cdot 10^3 \Omega} (6V - 12V)$$

$$U_H = 6,06V$$

$$U_L = 5,94V$$

De hysteresis bedraagt 0,12V. Indien nodig kan deze waarde vergroot worden door de waarde van weerstand R_4 of R_6 aan te passen.

IC3 (4001) bevat vier NOR-poorten met elk twee ingangen. Deze CMOS (*Complementary Metal Oxide Semiconductor*) poorten kunnen maar weinig stroom leveren vandaar dat er high efficiency LEDs gebruikt worden. Deze verbruiken een stroom van amper 2mA. De poorten IC3.A en D zijn geschakeld als inverter. Bij normale werking is de referentiespanning van IC2.A hoger ingesteld dan deze bij IC2.B.

Sterke belichting

De uitgang "licht" is hoog wanneer de uitgang van Schmitt-trigger IC2.A hoog is. Dit is bij een sterke belichting van de LDR. De groene LED licht op. Ook de uitgang van IC2.B is hoog maar deze wordt geïnverteerd door IC3.C waardoor de "donker" uitgang laag is (rode LED gedooft). Ook de "schemer" uitgang blijft laag en de gele LED brandt niet.

Weinig belichting

Bij zeer zwak licht (donker) is de uitgang van IC2.B laag en de uitgang van poort IC3.C hoog. De rode LED brandt. De uitgang van IC2.A staat laag, de "licht" uitgang staat laag en de groene LED is gedooft. De "schemer" uitgang staat laag waardoor de gele LED niet oplicht.

Schemerlicht

Door het schemerlicht wordt de uitgang van de onderste Schmitt-trigger IC2.B hoog en de uitgang van poort IC3.C laag. De rode LED is gedooft en de "donker" uitgang blijft laag. De bovenste Schmitt-trigger IC2.A klapt niet om (te weinig licht), de "licht" uitgang blijft laag en de groene LED licht niet op. Beide ingangen van poort IC3.B staan laag waardoor de "schemer" uitgang hoog wordt en de gele LED oplicht.

Afhankelijk van de lichtintensiteit zal er dus steeds één van de drie uitgangen hoog zijn

Afregeling

De afregeling gebeurt het beste als er nog licht is net voor de schemering valt.

- De lopers van beide potentiometers worden op massapotentiaal gezet. Alleen de groene LED mag branden.
- Wanneer de schemering valt wordt potentiometer zo ingesteld dat de groene LED dooft en de gele LED net gaat branden. Op dit moment wordt de schemerverlichting ingeschakeld.
- Als het volledig donker is wordt potentiometer P₂ zo ingesteld dat de gele LED dooft en de rode LED gaat branden. Op dat moment wordt de "donker" uitgang hoog en kan de donkerverlichting branden.

Bibliografie

- Bogart Theodore F. Jr., Beasley Jeffrey S., Rico Guillermo: Electronic Devices And Circuits, Pearson Prentice Hall, New Jersey, 2004
- Boylestad Robert L., Nashelky Louis: Electronic Devices and Circuit Theory, Pearson Education Inc., New Jersey, 2013
- Clayton George, Winder Steve: Operational Amplifiers, Newnes, Oxford, 2003
- Coussens Piet: Cursus DSP, Odisee, Gent, 2014
- Cox James: Fundamentals of Linear Electronics - Integrated and Discrete, Thomson Delmar Learning, New York, 2002
- Debbaut Patrik, Cursus elektronica, Odisee, Gent, 2014
- Debbaut Patrik, Practicum elektronica, Odisee, Gent, 2014
- Debbaut Patrik, Cursus elektronica 3 en 4, Odisee, Gent, 2014
- Debbaut Patrik, Practicum elektronica 3 en 4, Odisee, Gent, 2014
- Diffenderfer Robert: Electronic Devices - Systems & Applications, Thomson Delmar Learning, New York, 2005
- Engelberg Shlomo: Digital signal processing, Springer-Verlag London Limited, 2008
- Floyd Thomas L., Buchla David: Basic Operational Amplifiers and Linear Integrated Circuits, Pearson Prentice Hall, New Jersey, 2000
- Floyd Thomas L.: Electronic Devices, Pearson Prentice Hall, New Jersey, 2012
- Jung Walter G.: Op Amp Applications, Analog Devices Inc., USA, 2002
- Kester Walt: Analog-Digital Conversion, Analog Devices Inc., USA, 2004
- Mancini Ron, Op Amps For Everyone - Design Reference, Texas Instruments Inc., Texas, 2001
- Paynter Robert T., Boydell B. J. Toby: Electronics Technology Fundamentals, Pearson Prentice Hall, New Jersey, 2005
- Paynter Robert T.: Introductory Electronic Devices and Circuits, Pearson Education, New Jersey, 2003
- Thomas Roland E., Rosa Albert J.: The Analysis And Design Of Linear Circuits, John Wiley & Sons Inc., New York, 2004
- Tietze Ulrich, Schenk Christoph, Gamm Eberhard: Electronic Circuits -Handbook for Design and Applications, Springer, Heidelberg, 2007
- Comparator tutorial, http://rohmfs.rohm.com/en/products/databook/applinote/ic/amp_linear/common/opamp_comparator_tutorial_appli-e.pdf (05-03-2015)
- LVDS, LVDS Application and Data Handbook, Texas Instruments, 2008 (10-03-2015)
- RS232, <http://www.arcelect.com/rs232.htm> (05-03-2015)
- RS485, <http://www.analog.com/media/en/technical-documentation/application-notes/AN-960.pdf> (05-03-2015)
- RS485, <http://www.maximintegrated.com/en/app-notes/index.mvp/id/736> (05-03-2015)
- RS485, <http://www.ti.com/lit/an/slla272b/slla272b.pdf> (05-03-2015)
- Twisted pair, http://www.lammertbies.nl/comm/info/nl_RS-232_specs.html#intr (05-03-2015)
- Schmitt-trigger, 74HC14 74HCT14 Hex inverting Schmitt trigger Product data sheet, NXP 2012 (14-03-2015)

- DSP, <http://www.dspguide.com/> The Scientist and Engineer's Guide to Digital Signal Processing By Steven W. Smith, Ph.D. (21-03-2015)
- DSP, http://cnx.org/contents/5cb29d47-d9c5-4073-999e-9834ebd3c047@1/SIGNAL_SAMPLING (21-03-2015)
- ADC, DAC, The Data Conversion Handbook, edited by Walt Kester (Analog Devices Newnes, 2005) http://www.analog.com/library/analogDialogue/archives/39-06/data_conversion_handbook.html (03-04-2015)
- Flash ADC, <http://www.analog.com/media/en/training-seminars/tutorials/MT-020.pdf> (03-04-2015)
- Flash ADC, <http://www.maximintegrated.com/en/app-notes/index.mvp/id/810> (03-04-2015)
- Microfoons, http://www.shure.co.uk/support_download/downloads/pdf-guides (30 04 2015)

Bronvermelding

- Foto 1.1, 1.2, 1.3 en 1.4, Op Amp Applications Handbook, Analog Devices by Walt Jung, Newnes Elsevier, Oxford, 2005
- Foto 1.5, http://commons.wikimedia.org/wiki/File:Ua741_opamp.jpg (01-02-2015)
- Foto 1.6, http://en.wikipedia.org/wiki/Operational_amplifier#mediaviewer/File:LM741CN.jpg (01-02-2015)
- Foto 1.7, http://openradio.net.au/index.php/Construction_Guide_V2 (01-02-2015)
- Foto 1.8, <http://www.digikey.com/product-detail/en/OPA549TG3/296-36134-5-ND/1572792> (01-02-2015)
- Foto 4.1, <http://peavey.com/products/index.cfm/item/1186/117252/S-32%26trade%3B32-ChannelMixer#downloads> (11-02-2015)
- Foto 4.2, <http://be.farnell.com/bourns/ptl30-15g1-103b1/pot-slide-10kohm-20-0-1w/dp/2469523> (04-03-2015)
- Foto 5.1, <http://www.banzaimusic.com/MEC-M-85252-Stereo-Pot-25k.html> (04-03-2015)
- Foto 5.2, http://www.usconverters.com/index.php?main_page=page&id=61 (05-03-2015)
- Foto 8.2, <https://bricoarduino.files.wordpress.com/2013/03/ldr.jpg> (08-05-2015)
- Foto 9.1, Elektor halfgeleidergids 2003 P51
- Figuur 1.1, <http://www.ti.com/lit/ds/symlink/lm741.pdf> (01-02-2015)
- Figuur 1.3, 1.6 en 6.45, datasheet LM741 Texas Instruments (01-02-2015)
- Figuur 5.5 en 5.6, <http://www.analog.com/media/en/technical-documentation/application-notes/AN-960.pdf> (05-03-2015)
- Figuur 5.8, http://www.lammertbies.nl/comm/info/nl_RS-485.html (06-03-2015)
- Figuur 5.9 en 5.11, LVDS Application and Data Handbook, Texas Instruments 2008 (10-03-2015)
- Figuur 5.10, SHARP LCD Application note (10-03-2015)
- Figuur 6.15, data sheet LM3914, National Semiconductor 2000 (13-03-2015)
- Figuur 6.38, 6.39en 6.40, 74HC14 74HCT14 Hex inverting Schmitt trigger Product data sheet, NXP 2012 (14-03-2015)
- Figuur 7.1 en 7.2, <http://www.dspsguide.com/> The Scientist and Engineer's Guide to Digital Signal Processing By Steven W. Smith, Ph.D. (21-03-2015)
- Figuur 7.5, <http://www.beatstamm.com/CrossoverNetworks.htm> (22-03-2015)
- Figuur 7.9, Floyd Thomas L., Buchla David: Basic Operational Amplifiers and Linear Integrated Circuits, Pearson Prentice Hall, New Jersey, 2000
- Figuur 7.10 en 11, data sheet Analog Devices AD783 ADC (22-03-2015)
- Figuur 7.16, <http://www.analog.com/media/en/training-seminars/tutorials/MT-020.pdf> (03-04-2015)
- Figuur 7.17, <http://www.alldatasheet.com/datasheet-pdf/pdf/54711/FAIRCHILD/SPT7710.html> (04-04-2015)
- Figuur 7.18, 7.19, 7.21, 7.22, 7.23, 7.32, 7.33 ,7.34, 7.36 http://www.analog.com/library/analogDialogue/archives/39-06/data_conversion_handbook.html (07-04-2015)
- Figuur 7.20, <http://www.maximintegrated.com/en/products/analog/data-converters/analog-to-digital-converters/ICL7116.html#popuppdf> (04-04-2015)

- Figuur 7.24, <http://www.analog.com/media/en/technical-documentation/data-sheets/AD7677.pdf> (06-04-2015)
- Figuur 7.30 en 31, <http://www.ti.com/lit/ds/symlink/dac7741.pdf> (07-04-2015)
- Figuur 8.1, Elektor halfgeleidergids 2001 P44
- Figuur 8.3, <http://en.wikipedia.org/wiki/Loudspeaker> (29-04-2015)
- Figuur 8.4, <http://electronicpart.blog.com/2013/03/27/microphone-preamps-circuits-using-2n4403/> (29-04-2015)
- Figuur 8.5 en 8.6, http://www.shure.co.uk/dms/shure/support_downloads/pdf_guides/EN_basics_microphones_wireless_iem/EN_basics_microphones_wireless_iem.pdf (06-05-2015)
- Figuur 8.11 en foto 8.1, Elektor halfgeleidergids 2003
- Figuur 8.12, Elektor halfgeleidergids 2006
- Figuur 9.17, Elektor halfgeleidergids 2001 P114
- Figuur 9.19, www.circuitstoday.com (09-05-2015)
- Figuur 9.20, Elektor halfgeleidergids 2011 P88
- Figuur 9.27, <http://www.bowdenshobbycircuits.info/page4.htm#ps3.gif> (08-05-2015)
- Figuur 9.28 en 9.29, Elektor halfgeleidergids 2003 P51
- Figuur 9.30, Elektor halfgeleidergids 2008
- Figuur 9.37, Elektor halfgeleidergids 2008
- Figuur 9.38, www.elektron.nl/090049 (12-05-2015)
- Figuur 9.39, Elektor tijdschrift januari 2008 P68