

7919 | **Sistemas Embebidos**

2º Cuatrimestre de 2017

CLASE 9: COMUNICACIÓN EN SISTEMAS EMBEBIDOS

Prof: José H. Moyano

Autor original: Sebastián Escarza

Dpto. de Cs. e Ing. de la Computación
Universidad Nacional del Sur
Bahía Blanca, Buenos Aires, Argentina



GrIDSE

The background of the slide is a detailed, high-resolution image of a printed circuit board (PCB). It shows a complex network of copper traces, various electronic components like integrated circuits, capacitors, and resistors. The image is slightly faded and has a blue-tinted overlay in the center where the title is located.

Interfaces de Comunicación

Interfaces de comunicación

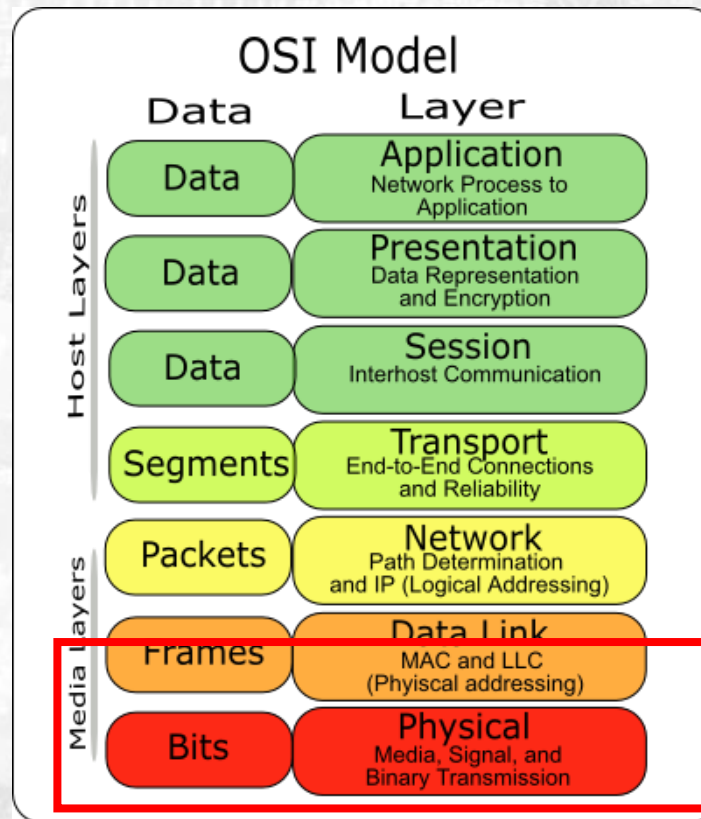
- Usualmente en los microcontroladores encontramos dispositivos destinados a implementar facilidades de comunicación.
- Uso de protocolos estándar:
 - mayor interoperabilidad de los sistemas
 - reuso de componentes de hardware
- Si no se cuenta con el dispositivo adecuado en hardware, la implementación del protocolo necesariamente debe realizarse en software (por ej. utilizando puertos y Bit Banging).

Interfaces de comunicación

- **Interfaces de comunicación:**
 - Comunicación en serie: los bits de cada palabra se transmiten de “uno en uno”.
 - Sincrónica: Clock común entre receptor y transmisor (línea adicional). Clock sincronizado con datos p/diferenciarlos.
 - Asincrónica: Sin clock común.
 - Comunicación en paralelo: “toda” la palabra es transmitida en una unidad de tiempo.
- **Interfaces de red:**
 - Son interfaces de comunicación en sus capas básicas.
 - Las trataremos de manera separada ya que involucran un mayor soporte a nivel de software (protocol stacks).

Interfaces de comunicación

- Interfaces de comunicación vs Interfaces de red:



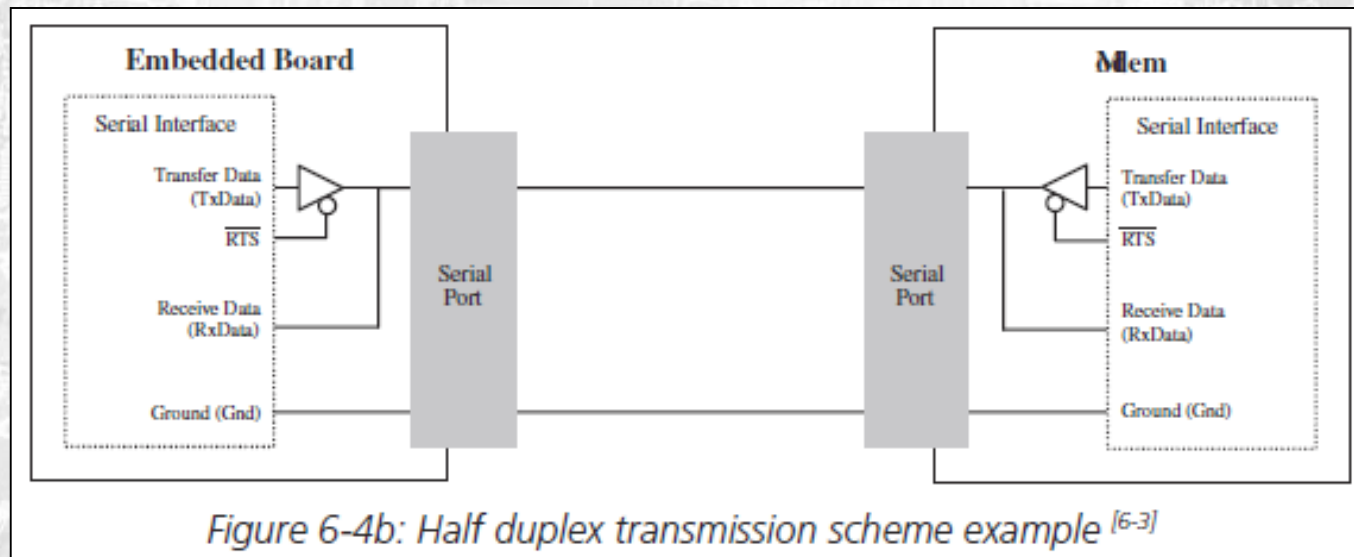
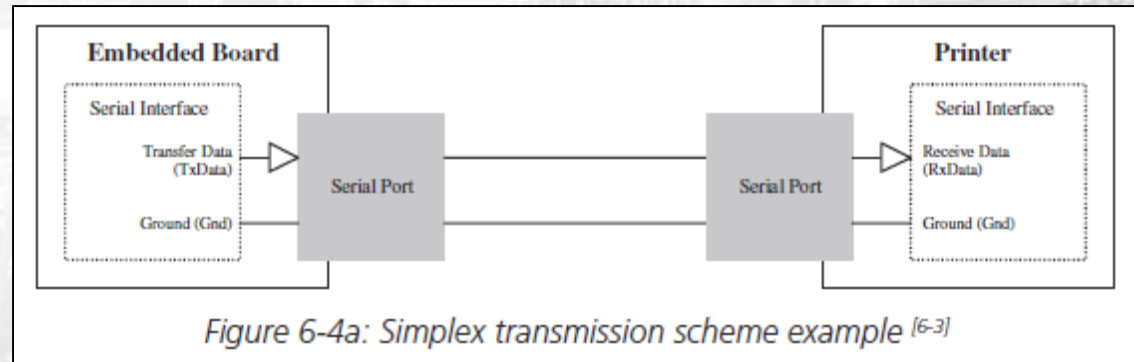
**Interfaces de
Comunicación**

Interfaces de comunicación

- **Interfaces de comunicación:**
 - **Comunicación en serie: los bits de cada palabra se transmiten de “uno en uno”.**
 - más lenta
 - generalmente requiere hardware algo más complejo
 - requiere menos líneas de conexión
 - **Comunicación en paralelo: “toda” la palabra es transmitida a la vez.**
 - más rápida
 - requiere más líneas de conexión
- **Las interfaces series son más utilizadas, debido a las desventajas de las interfaces paralelas.**

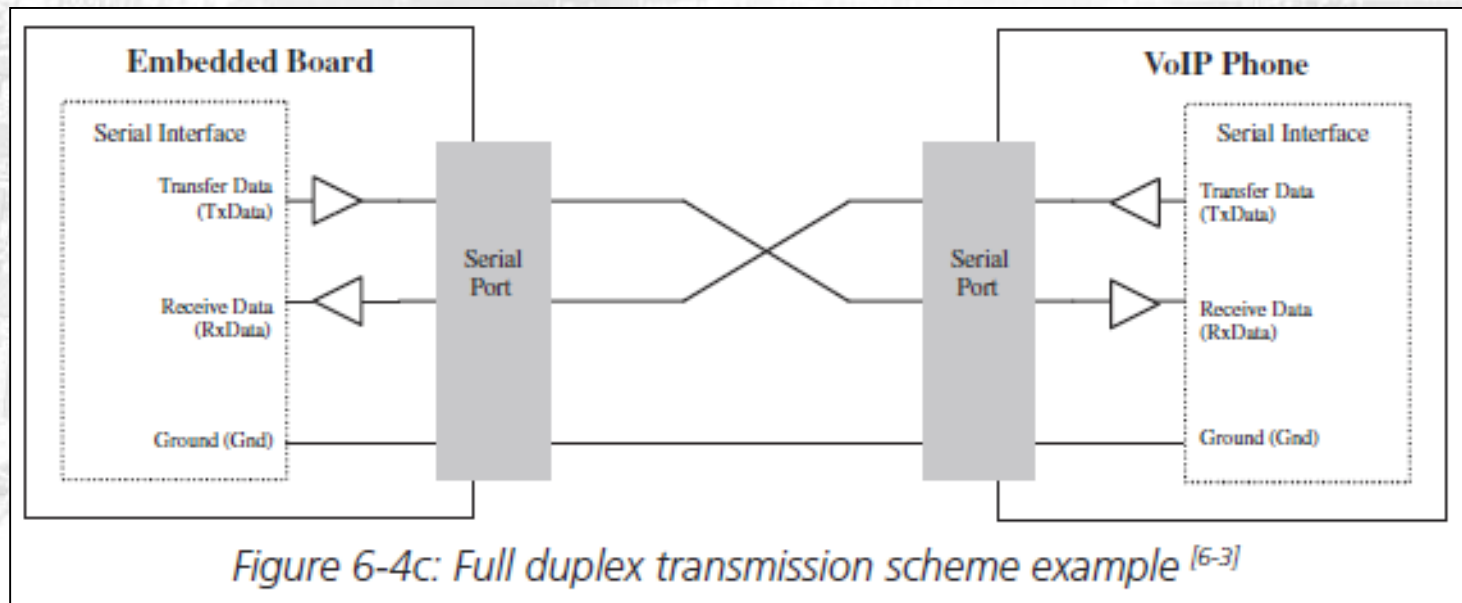
Interfaces de comunicación serie

- Pueden ser:
 - simplex
 - half duplex



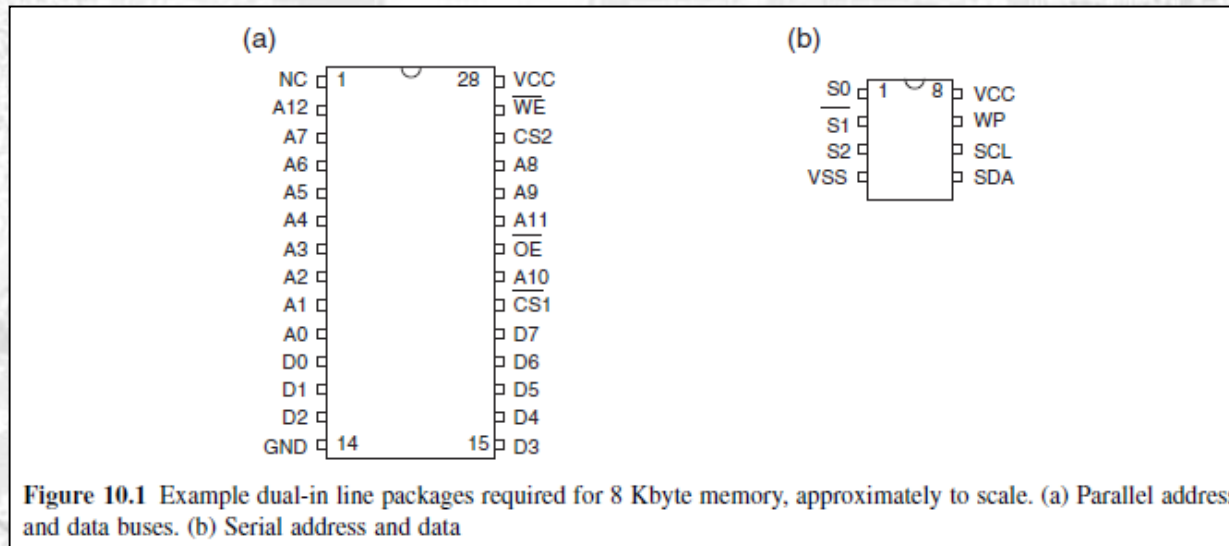
Interfaces de comunicación serie


- Pueden ser:
 - simplex: un único sentido
 - half duplex: un sentido de transmisión por vez
 - full duplex: transmisión simultánea en ambos sentidos



Interfaces de comunicación

- Las desventajas de la comunicación serie cada día pierden relevancia (aún en distancias pequeñas).
 - buses serie de alta velocidad (ej. SATA / USB / PCIe/etc.)
 - menos líneas implican menos espacio
 - data/address buses vs SCL/SDA serial lines



The background of the slide is a detailed, high-resolution image of a printed circuit board (PCB). It shows a complex network of copper traces, various electronic components like integrated circuits, capacitors, and resistors. The image is slightly blurred and has a warm, golden-brown color palette. A dark blue horizontal band is superimposed across the middle of the image, containing the title text.

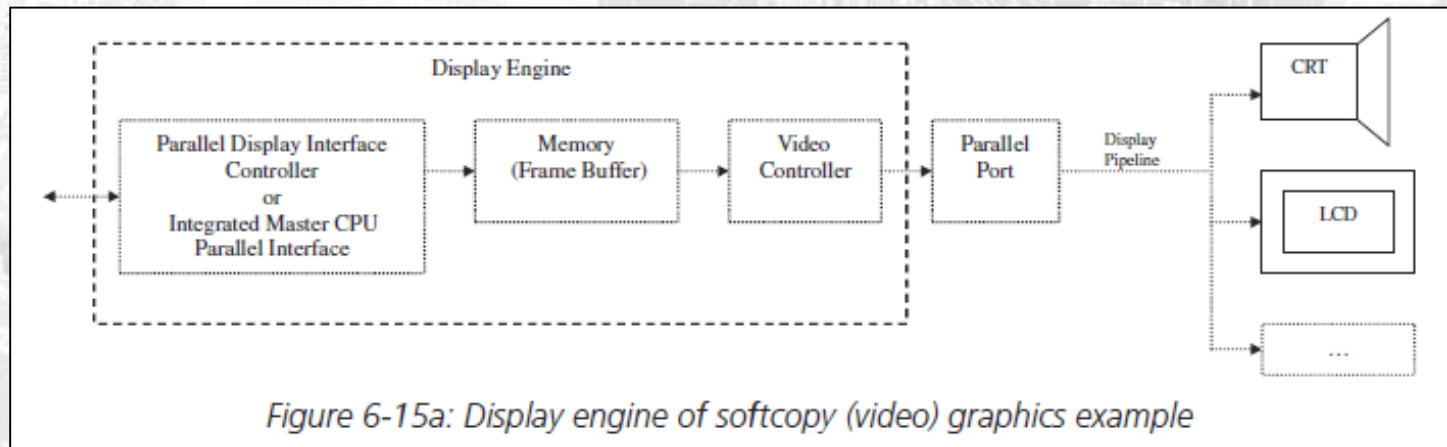
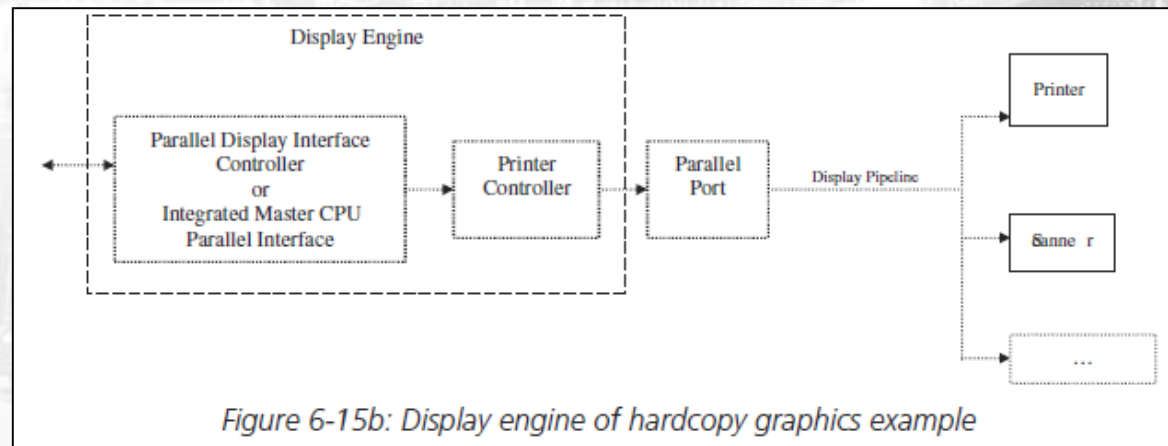
Comunicación en paralelo

Interfaces de comunicac. paralelas

- Las interfaces paralelas comparten las alternativas de las interfaces seriales:
 - sincrónicas vs asincrónicas
 - simplex, half duplex, full duplex
- Los buses del sistema son inherentemente paralelo, pero existen otras aplicaciones:
 - Ej: impresoras, discos (IDE/P-ATA, SCSI), puertos propietarios para daughterboards, displays, etc.
- Difieren de las interfaces serie en la posibilidad de transmitir muchos bits al mismo tiempo.

Interfaces de comunicac. paralelas


- Ejemplo: Interfaces de display.



Interfaces de comunicac. paralelas

- Ejemplo: Graphics PICtail Plus Daughter Board with 3.2inch Display Kit

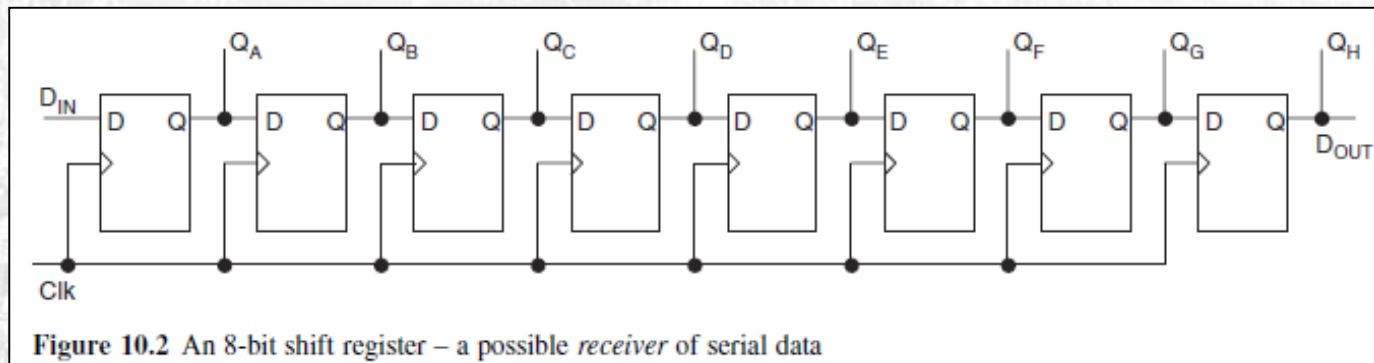


The background of the slide is a grayscale, high-contrast image of a printed circuit board (PCB). It shows various electronic components such as integrated circuits, capacitors, and resistors, along with the intricate network of copper traces. The image is slightly blurred and has a grainy texture, giving it a technical and industrial feel. A dark blue horizontal band is superimposed over the middle of the image, containing the title text.

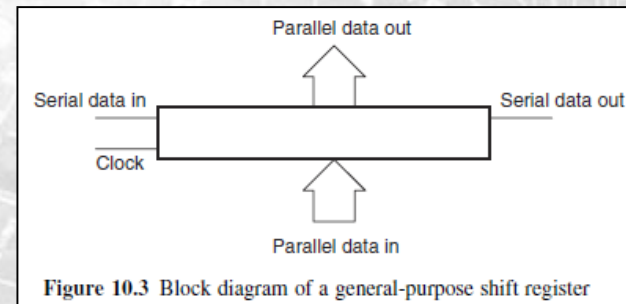
Comunicación en serie sincrónica

Comunicación Serie Sincrónica

- Hay que serializar las palabras alojadas en el microcontrolador: registros de desplazamiento.

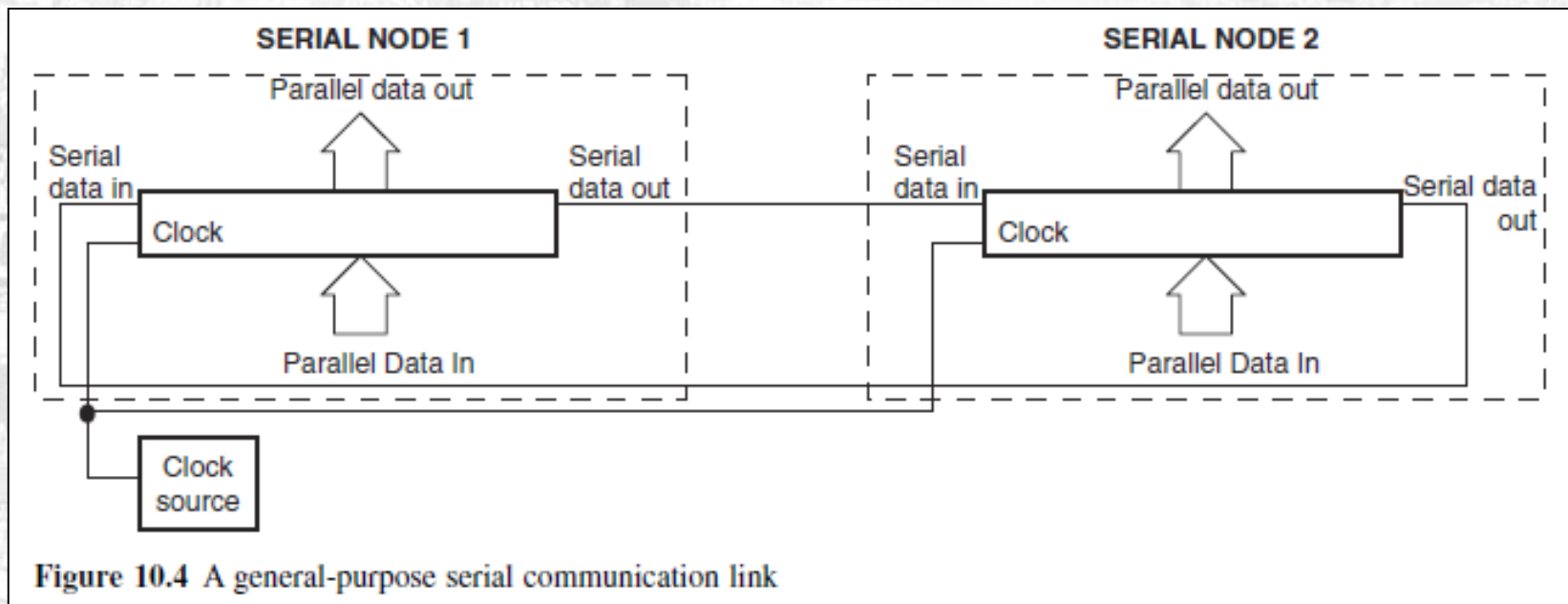


- En N ciclos de reloj, una palabra de N bits puede transmitirse de manera completa.



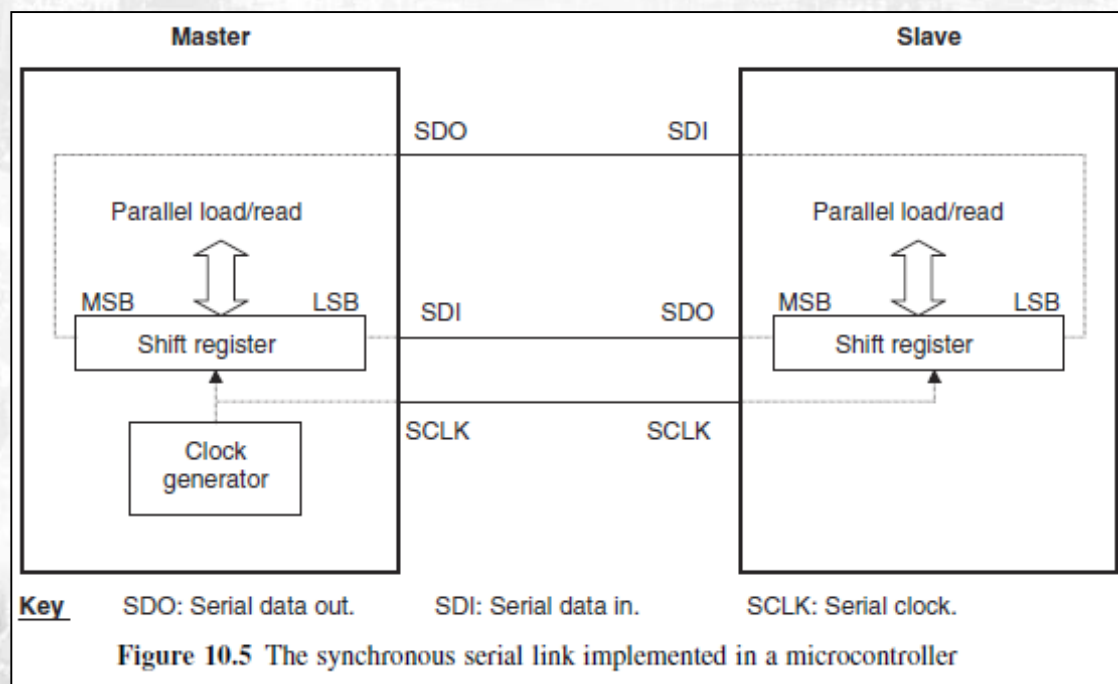
Comunicación Serie Sincrónica

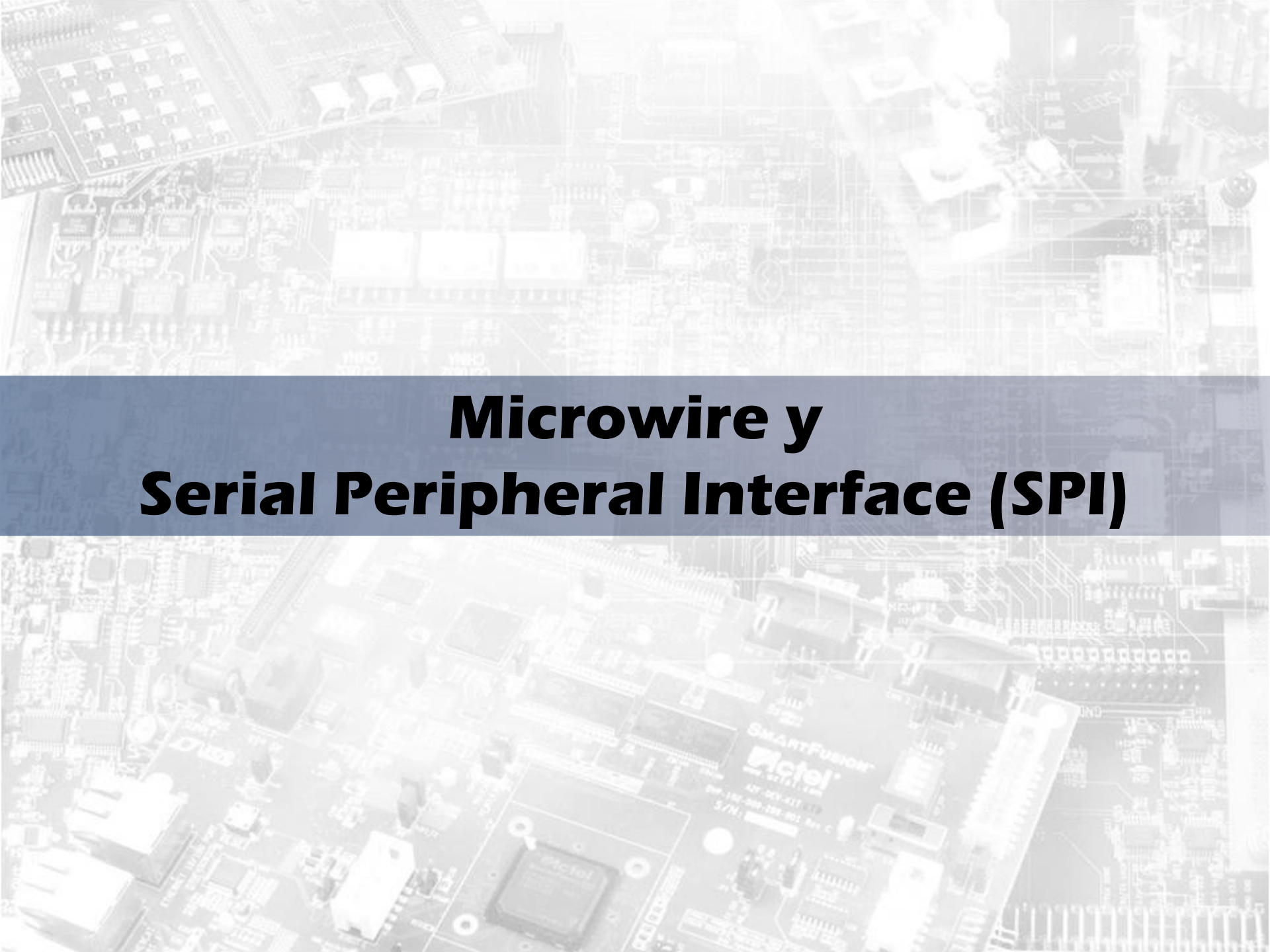
- Dos registros de desplazamiento de propósito general con clock compartido constituyen un sistema de comunicación en serie síncrono.



Comunicación Serie Sincrónica

- **Master:** controla la comunicación (provee la señal de clock común).
- **Slaves:** los demás nodos (ej. microcontroladores, dispositivos).



The background of the slide is a grayscale, high-contrast image of a printed circuit board (PCB). It shows various electronic components such as integrated circuits, capacitors, and resistors, along with the intricate network of copper traces. The image is slightly blurred and has a grainy texture, giving it a technical and industrial feel. A dark blue horizontal band is superimposed over the middle of the image, containing the title text.

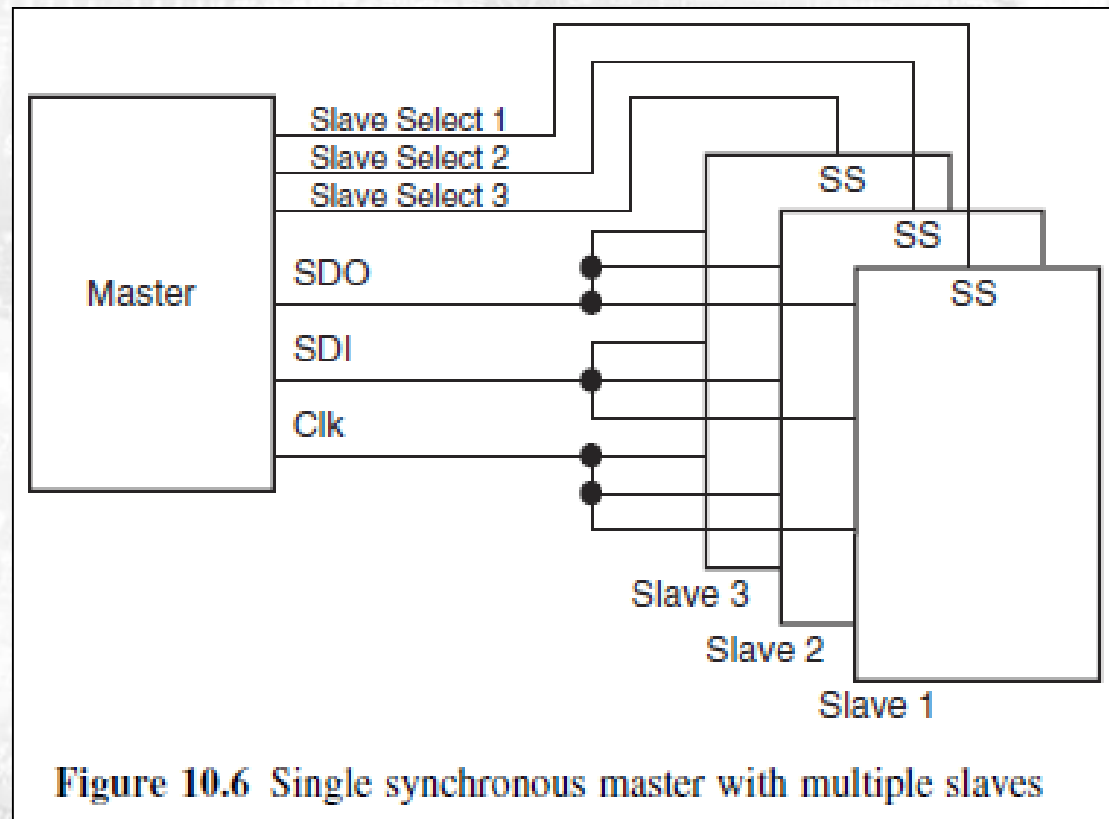
Microwire y Serial Peripheral Interface (SPI)

Comunicación Serie Sincrónica - SPI

- **Estándares de comunicación serie sincrónica:**
 - Microwire: estándar de National Semiconductor
 - SPI (Serial Peripheral Interface): estándar de Motorola
- **Ambos compatibles e interoperables entre sí.**
 - Dispositivos de un estándar pueden comunicarse con dispositivos del otro.
- **Funcionan de la manera descrita anteriormente.**
- **Permiten configurar sus características:**
 - transferir en flancos ascendentes/descendentes del clock
 - definir el modo de cada nodo: master o slave
 - definir frecuencia de reloj (si es master)
 - etc.

Comunicación Serie Sincrónica - SPI

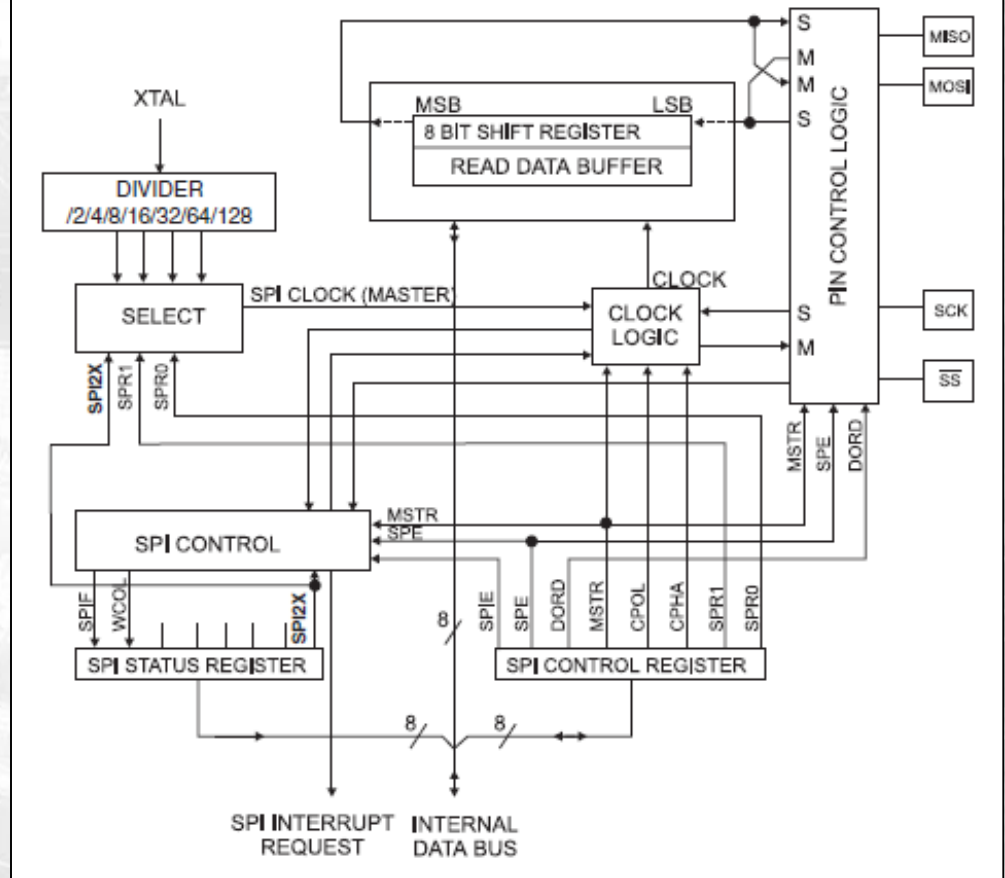
- Línea adicional para múltiples esclavos: Slave Select (SS)
- El master requiere una línea por esclavo (Ej: Ports).



Comunicación Serie Sincrónica - SPI

- **Ej: ATmega328P**
Módulo SPI:
 - **Funcionalidad similar al anterior.**
- **El ATmega328P también permite configurar su USART en modo master SPI.**

Figure 19-1. SPI Block Diagram⁽¹⁾



Comunicación Serie Sincrónica - SPI

- **Ej: ATmega328P**
Módulo SPI:
 - registros de control, flags, interrupciones al microprocesador
 - También con la USART en modo SPI Master.

Figure 21-1. UCPHAN and UCPOLn data transfer timing diagrams.

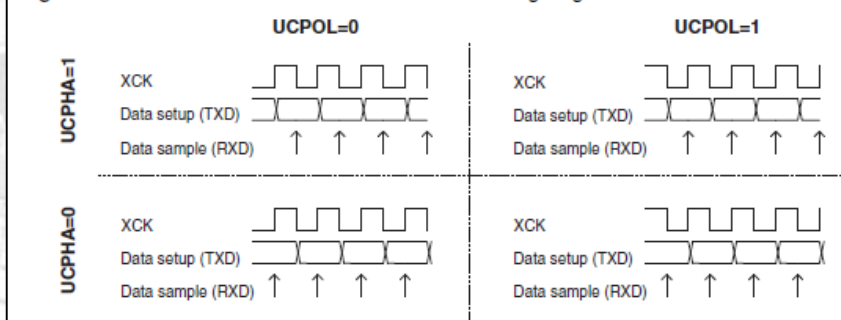


Figure 19-3. SPI Transfer Format with CPHA = 0

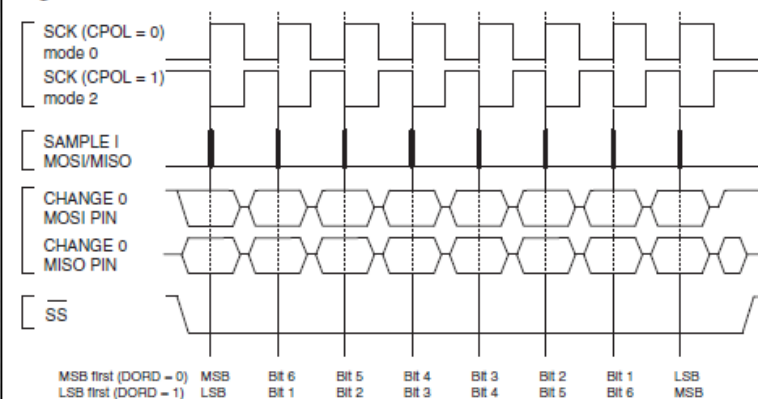
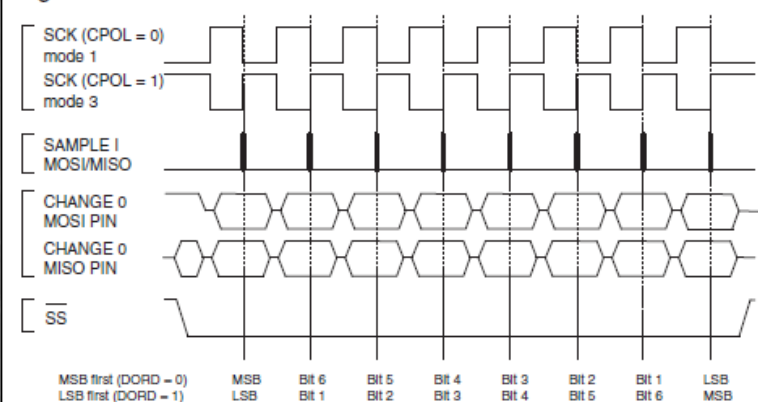
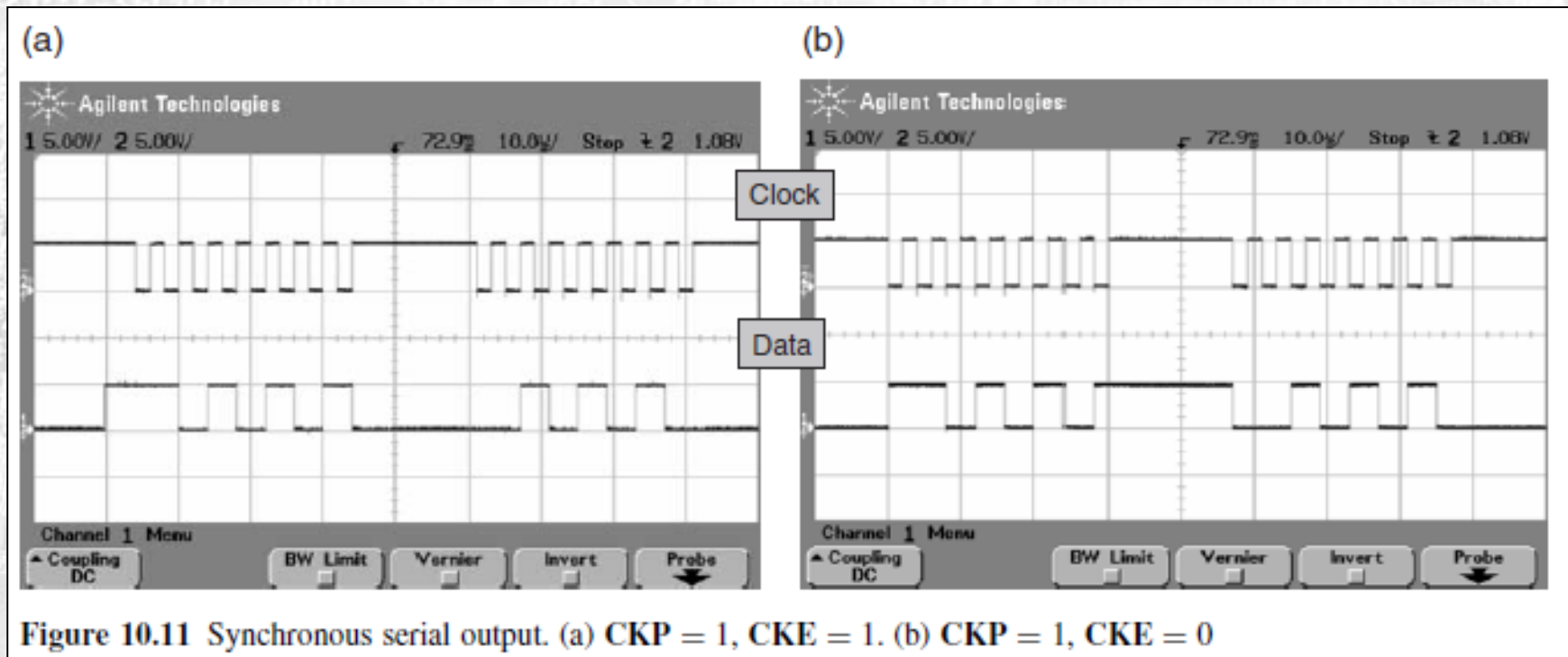


Figure 19-4. SPI Transfer Format with CPHA = 1



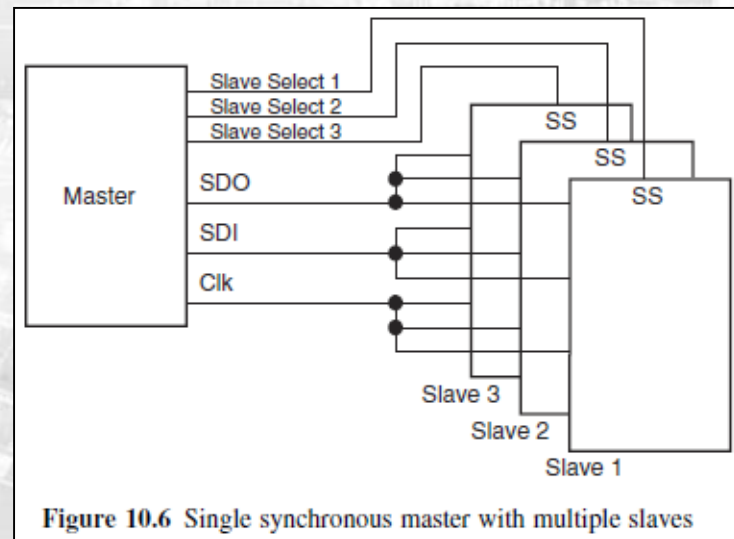
Comunicación Serie Sincrónica - SPI

- SPI bajo el osciloscopio:
 - transmisión en flancos: descendentes(a)/ascendentes(b)



Comunicación Serie Sincrónica - SPI

- **Limitaciones de SPI y Microwire:**
 - No soportan más de un master.
 - No direccionan los datos.
 - No hay soporte para acknowledges (el emisor no puede saber si el mensaje enviado llegó exitosamente).
 - No es sencillo añadir nuevos nodos/esclavos (para cada esclavo se requiere una línea de Slave Select).



The background of the slide is a grayscale, high-resolution photograph of a printed circuit board (PCB). It shows a dense array of electronic components, including integrated circuits, capacitors, and resistors, interconnected by a complex network of fine copper traces. The image is slightly blurred, giving it a technical and industrial feel.

Inter-Integrated Circuit (I²C)

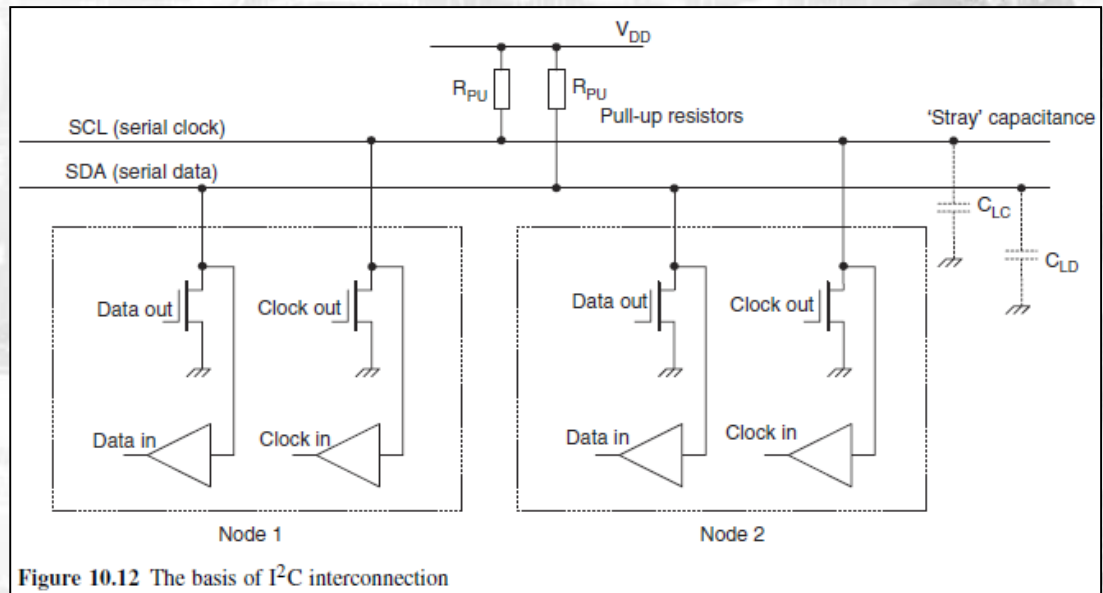
Comunicación Serie Sincrónica – I²C

- Relación Master-Slave, pero el master no es fijo
- Diferentes velocidades (100Khz, 400Khz y hasta 3.4Mhz).
- Sólo dos líneas de comunicación (SDA, datos – SCL, clock)
 - Half dúplex.
 - Cada dispositivo tiene una dirección en el bus.
- TWI (Two Wire Interface) o TW/SI (Two Wire Serial Inter-face) son nombres para I2C de Atmel y otros fabricantes.

Comunicación Serie Sincrónica – I²C

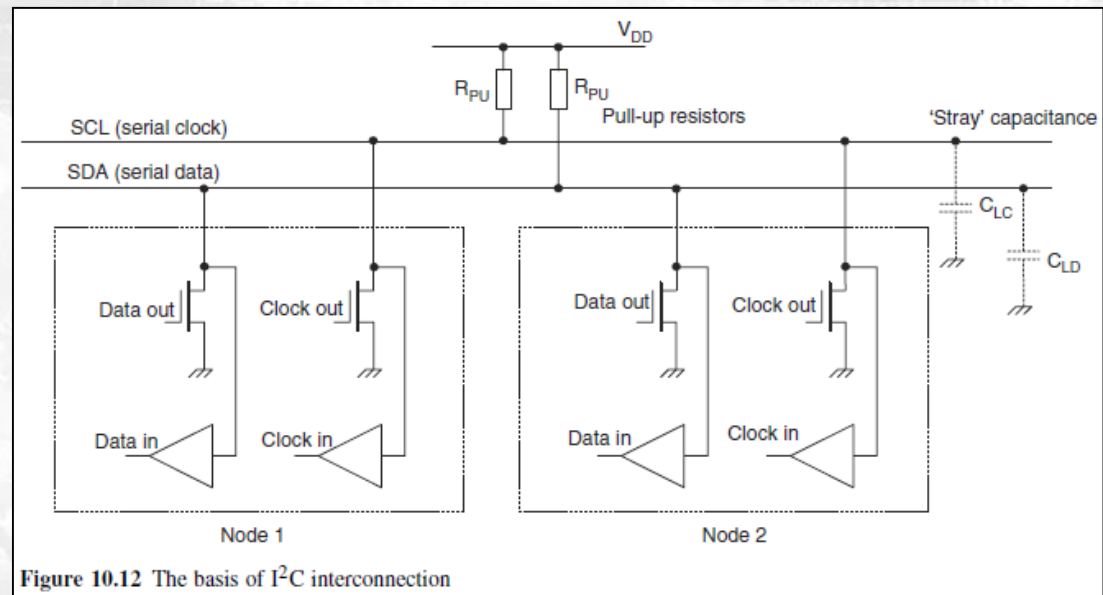
- **Características:**

- Las dos líneas son bidireccionales.
- El master actual genera el clock.
- Salidas open drain.
- Capacidad de las líneas limitada por el estándar.
- La cantidad de dispositivos está limitada por:
 - La cantidad de direcciones disponibles.
 - La capacidad que los dispositivos suman a cada línea (no superar el máximo permitido).



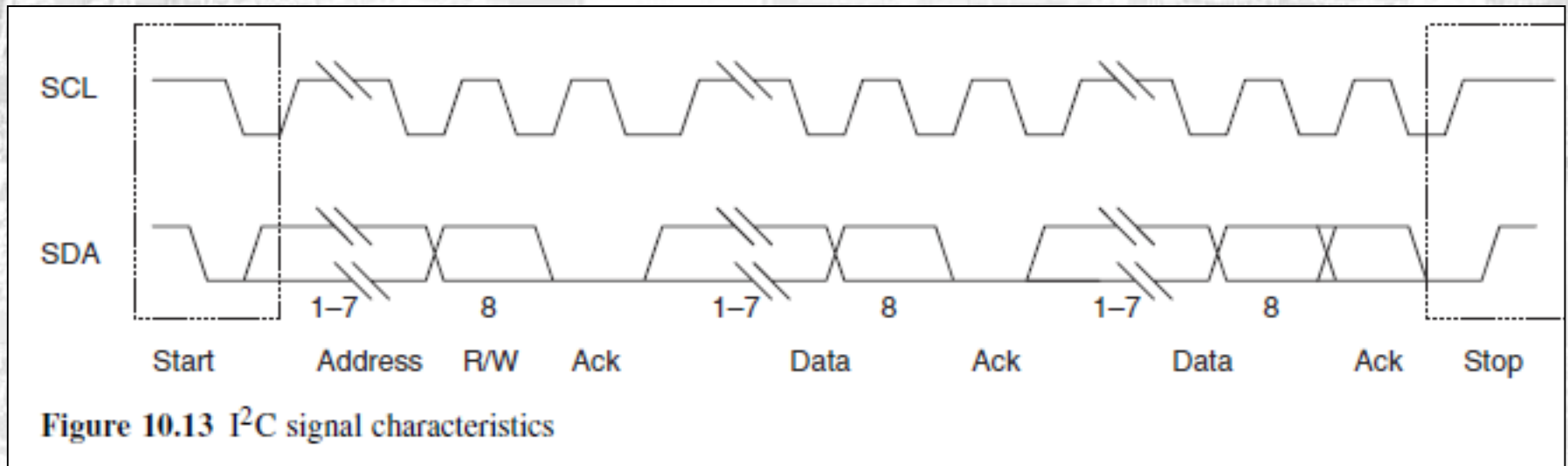
Comunicación Serie Sincrónica – I²C

- **Diseño del bus:**
 - Resistencias de pull-up en función de la capacidad de las líneas (Circuito RC).
 - No superar los 400 pF de capacidad: Ascenso de flancos en menos de 1 μ s.
 - A menor R, flancos más veloces y mayor corriente drenada (consumo).



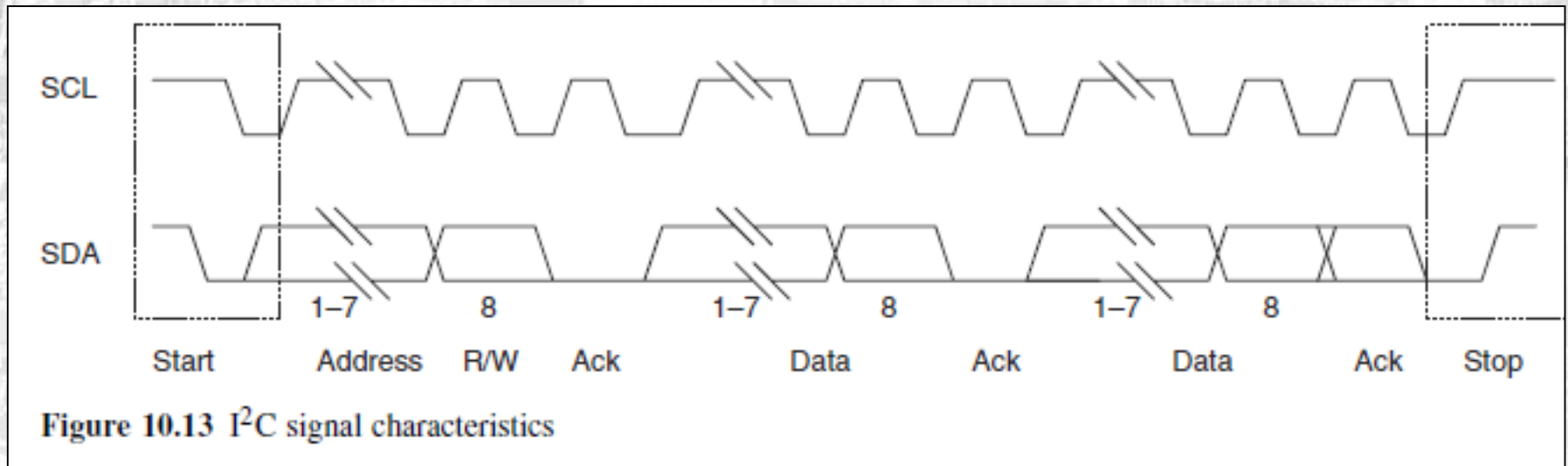
Comunicación Serie Sincrónica – I²C

- **Protocolo de comunicación – Handshaking**
 - Inicio, transmisión de la dirección, bit R/W, bit Ack, transmisión de datos (con sus Acks) y finalización.
 - Datos transmitidos en bytes. Direcciones de 7 o 10 bits.
 - El master gestiona clock y controla Inicio y fin de cada trama.



Comunicación Serie Sincrónica – I²C

- Protocolo de comunicación – Handshaking
 - Luego de cada byte enviado, el transmisor libera el control de la línea para que el receptor pueda hacer el Ack (Pull Down de SDA).
 - Address = 00h: broadcast.



Comunicación Serie Sincrónica – I²C

- Protocolo de comunicación – Handshaking
 - Durante la transmisión, SDA sólo puede variar mientras SCL está bajo. Si SCL está alto, SDA debe mantenerse estable (para distinguir la transmisión del start/stop).

Figure 22-2. Data Validity

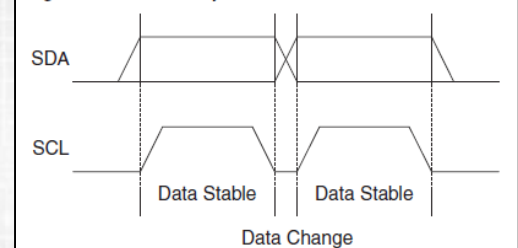
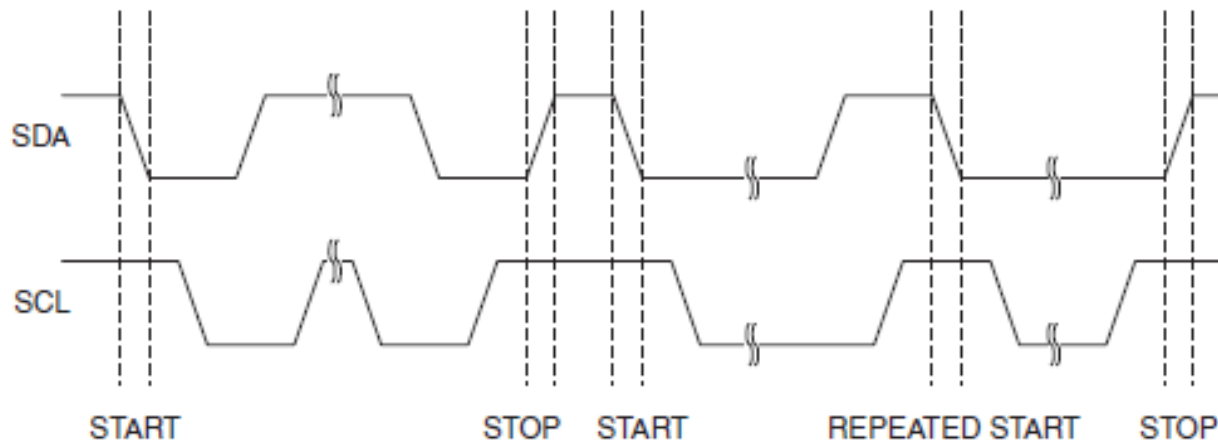


Figure 22-3. START, REPEATED START and STOP conditions

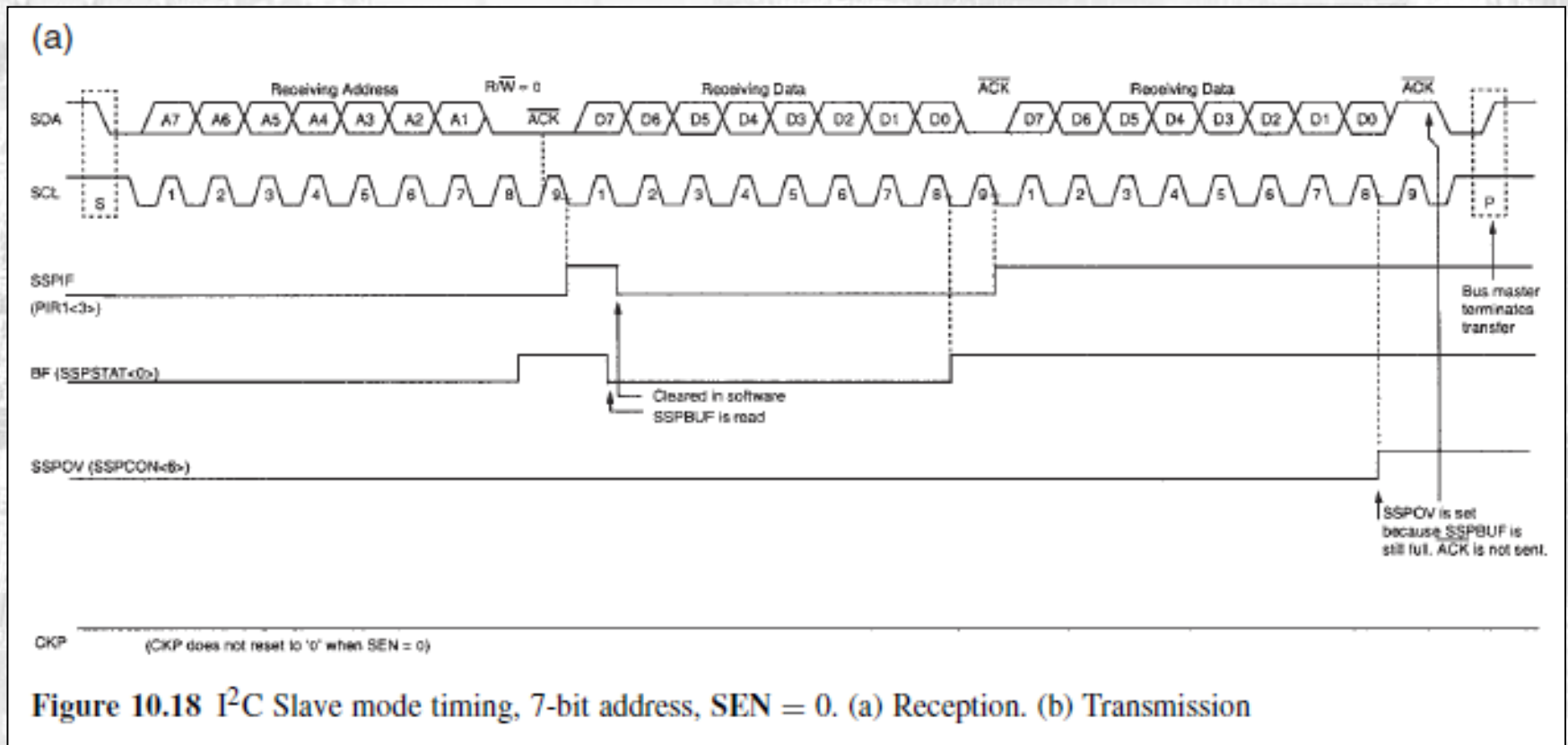


Comunicación Serie Sincrónica – I²C

- **Protocolo de comunicación – Handshaking**
 - Cada nodo puede ser master o slave.
 - Cuando el bus está libre, cualquier nodo potencialmente podría hacerse con su control.
 - Si más de un nodo intenta acceder al bus al mismo tiempo, resulta necesario arbitrar el recurso (mecanismo de detección de colisiones y retransmisión)
 - Protocolo más complejo que SPI.

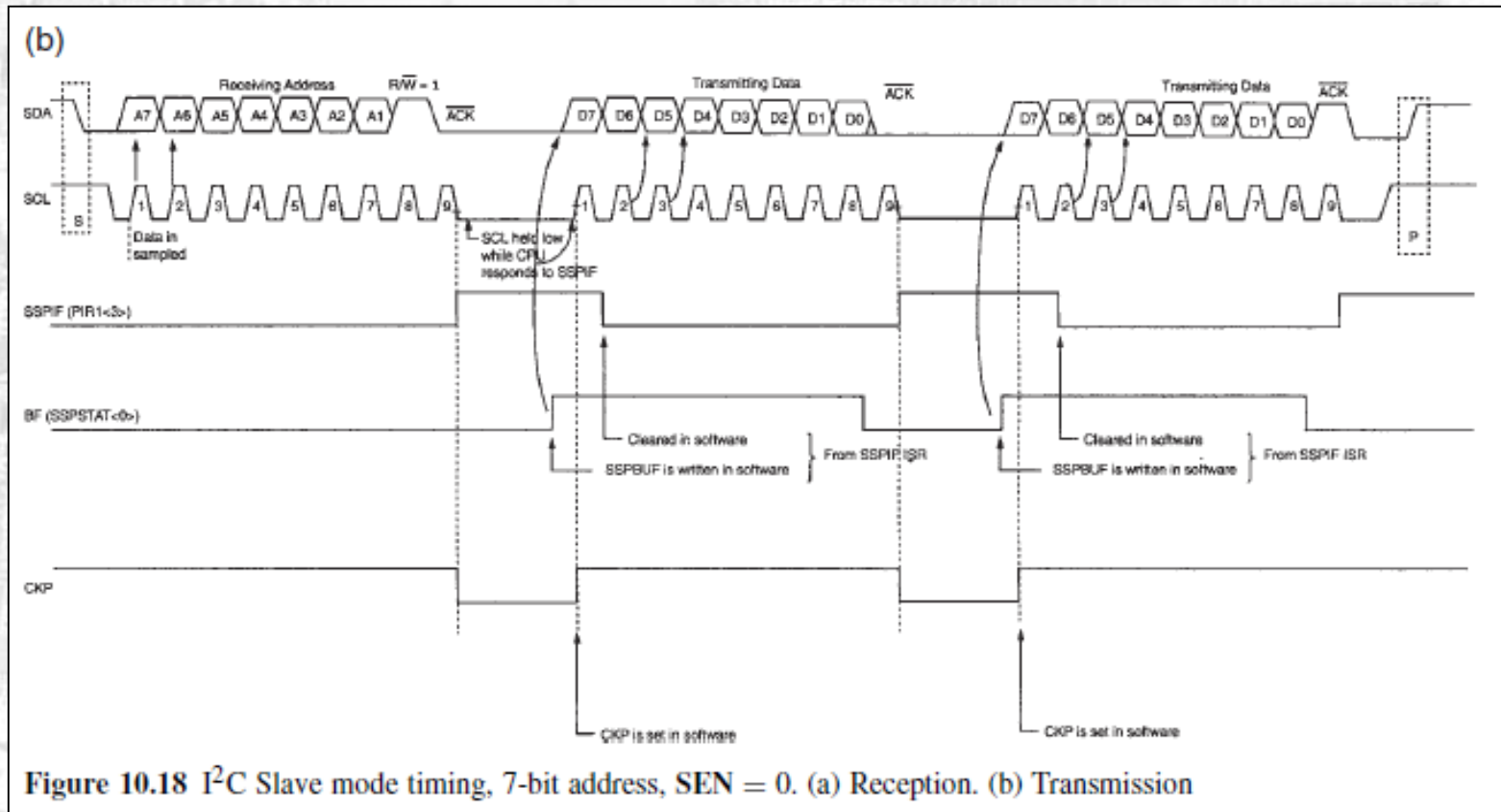
Comunicación Serie Sincrónica – I²C

- Recepción (master write) en I²C modo slave.



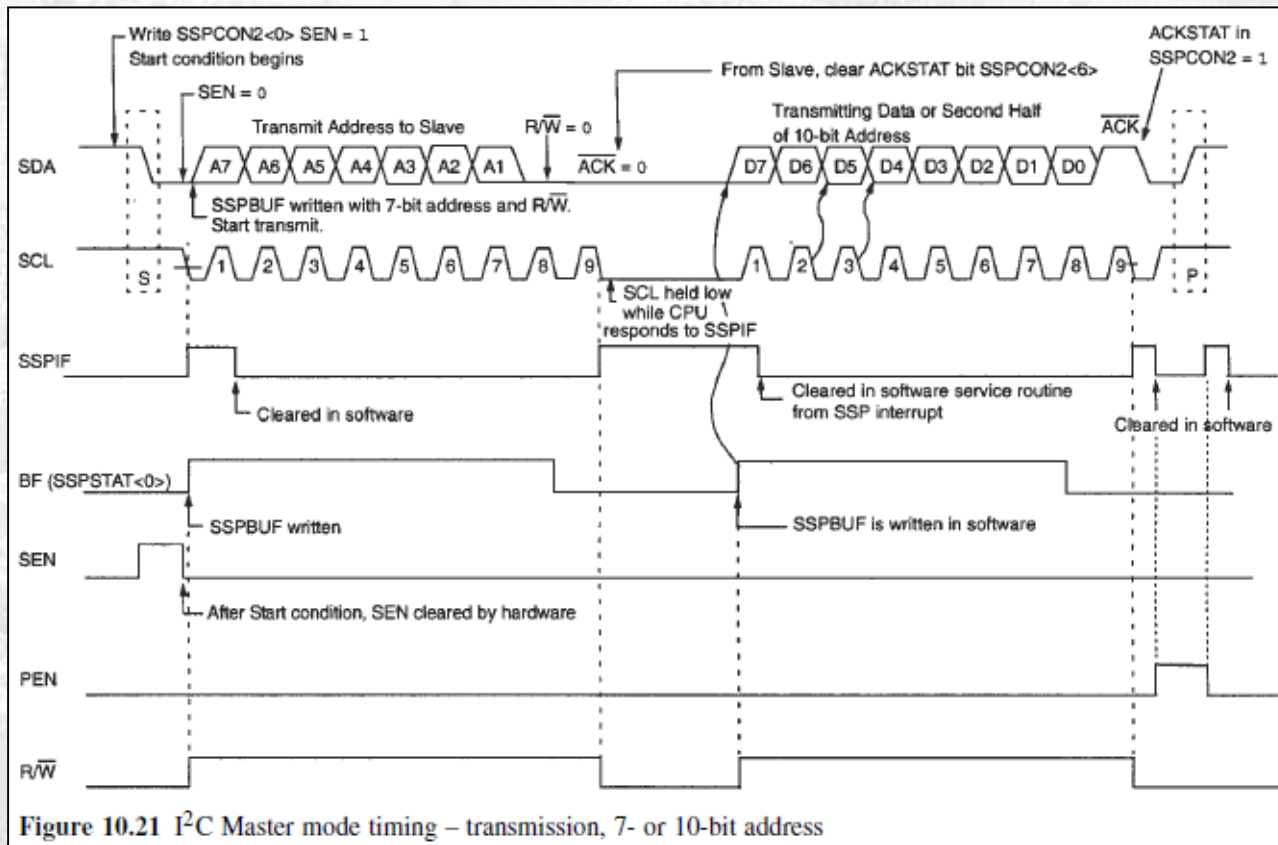
Comunicación Serie Sincrónica – I²C

- Transmisión (master read) en I²C modo slave.



Comunicación Serie Sincrónica – I²C

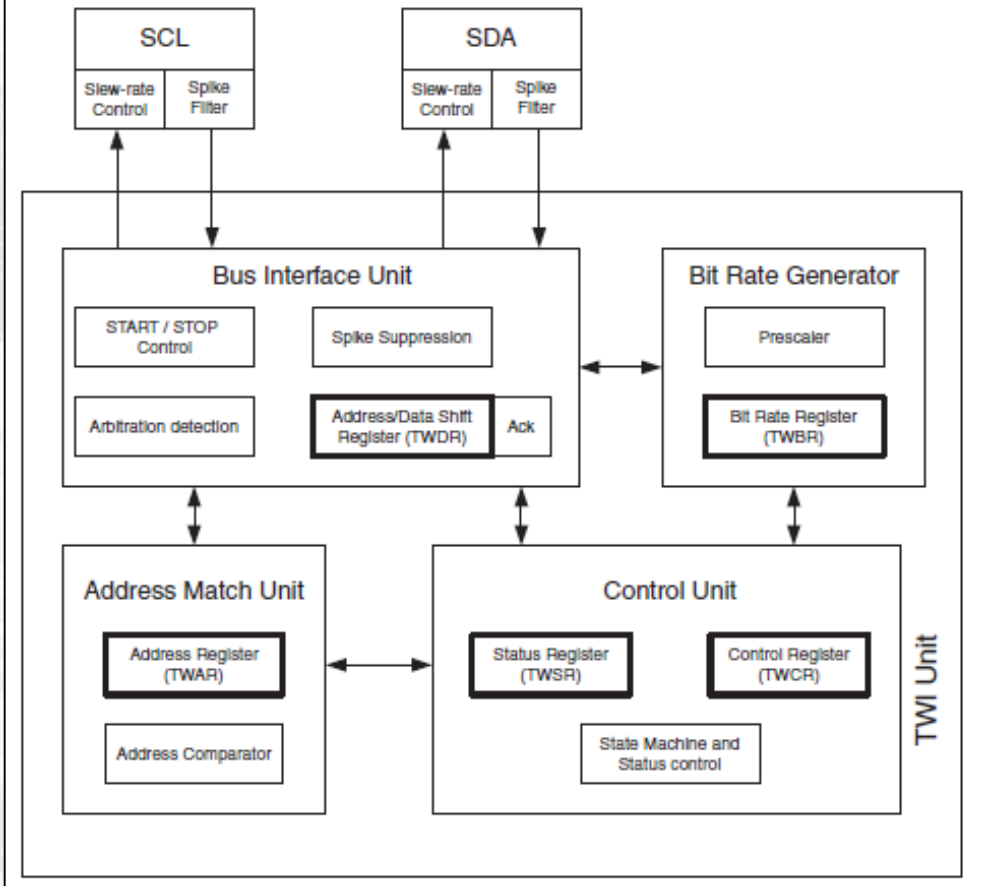
- Transmisión (master write) en I²C modo master.



Comunicación Serie Sincrónica – I²C

- Ej: ATmega328P
TWI module:

Figure 22-9. Overview of the TWI Module

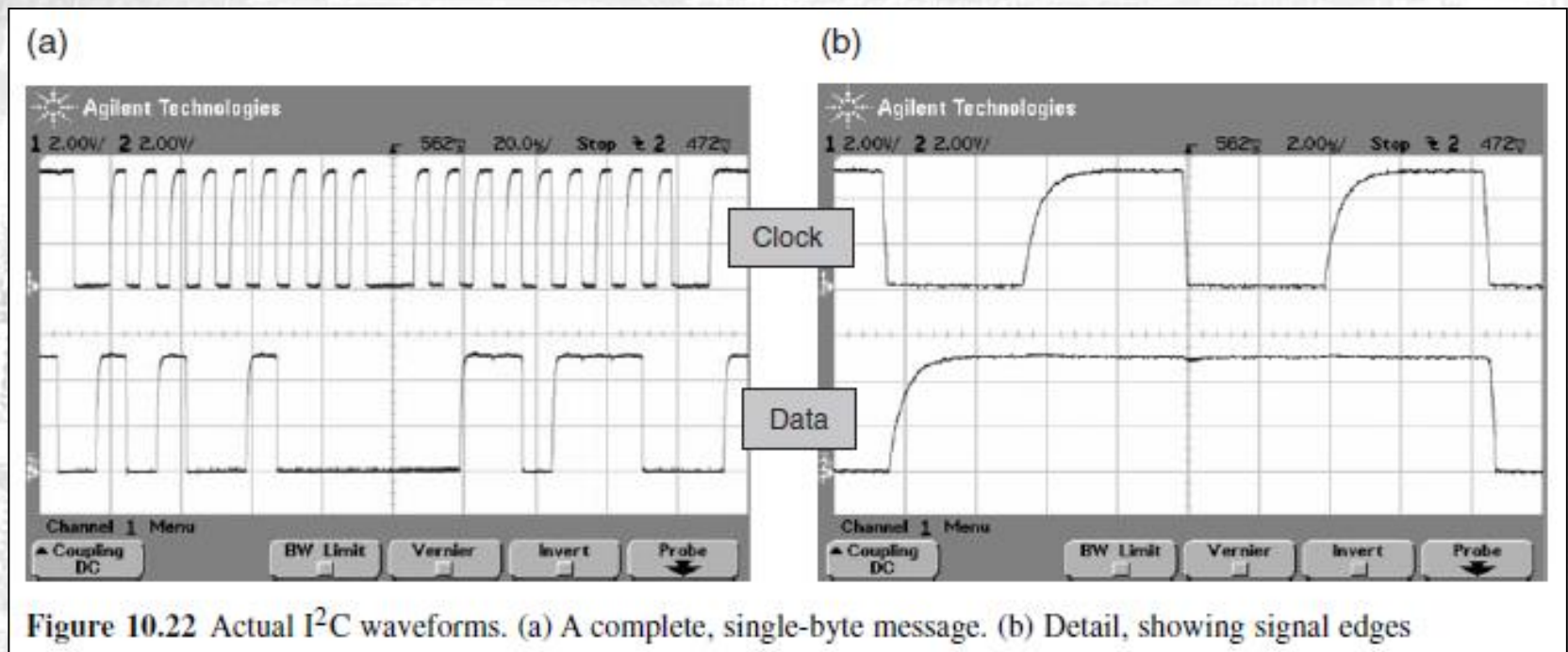


Comunicación Serie Sincrónica – I²C

- **Protocolo de comunicación**
 - Los dispositivos de comunicación I²C (MSSP/TWI) proveen un mayor número de mecanismos de control (el protocolo I²C es más complejo):
 - registros de control (mayor número)
 - flags (mayor cantidad)
 - interrupciones al microprocesador
 - Hay que mantener un cuidadoso temporizado en el manejo de los bits de configuración y control, y al momento de enviar/recibir los datos.


Comunicación Serie Sincrónica – I²C

- I²C bajo el osciloscopio:



Comunicación Serie Sincrónica

- **Comunicación en Serie Sincrónica – Conclusiones:**
 - Requiere una línea adicional para propagar la señal de clock.
 - El ancho de banda de la señal de clock es el doble del ancho de banda para los datos: limitación en la tasa de transferencia.
 - En grandes distancias, la señal de clock puede desincronizarse con la señal de datos.

The background of the slide is a detailed, high-resolution image of a printed circuit board (PCB). It shows a complex network of copper traces, various electronic components like integrated circuits, capacitors, and resistors. The image is slightly desaturated and has a soft, hazy appearance, serving as a technical backdrop for the text.

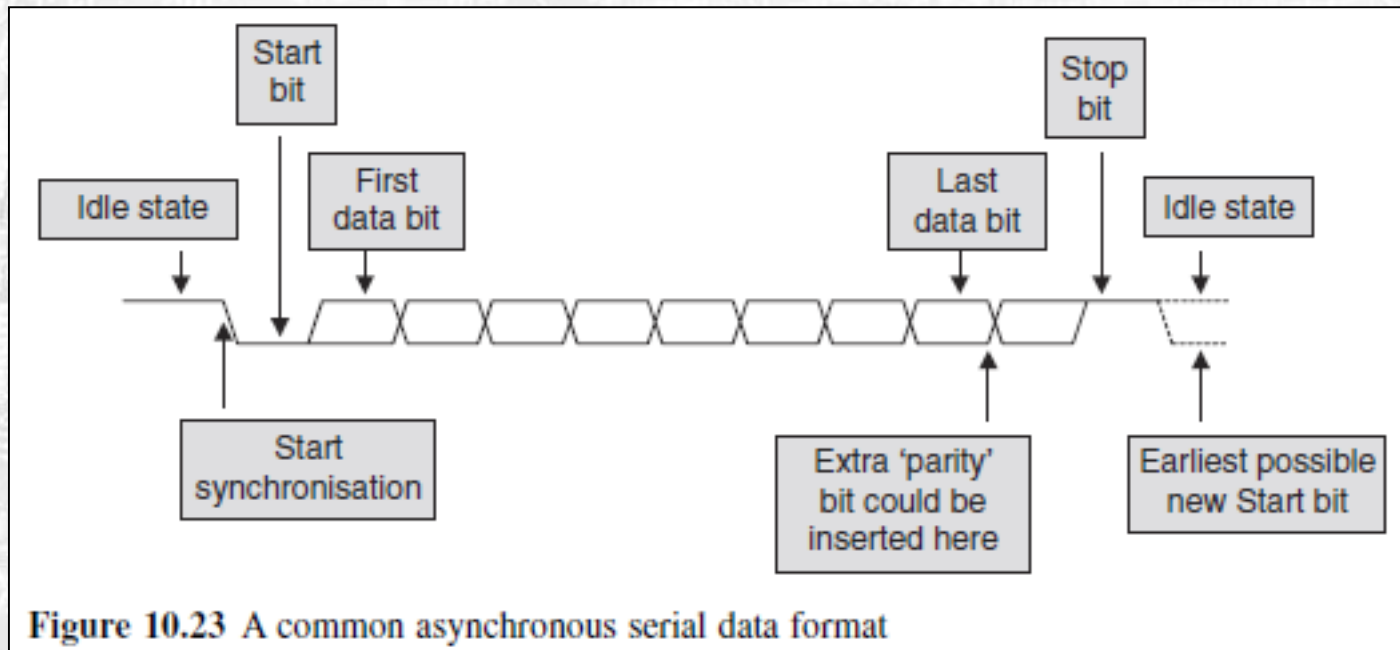
Comunicación en serie asincrónica

Comunicación Serie Asincrónica

- Se elimina la utilización de la línea adicional de clock.
- El receptor extrae información del temporizado examinando la línea de datos.
 - Transmisores y receptores más complejos.
 - Usualmente la tasa de transmisión está prefijada (cada nodo requiere una señal precisa y estable de reloj)
 - Para cada palabra a ser transmitida se define un “frame” añadiendo un bit de start, otro de stop y potencialmente un bit de paridad.
 - Se define un estado ocioso de la línea que se corresponde con determinado nivel lógico de la misma.

Comunicación Serie Asincrónica

- Ejemplo de comunicación en serie asincrónica.



Comunicación Serie Asincrónica

- Sincronizando y muestreando la señal de datos:

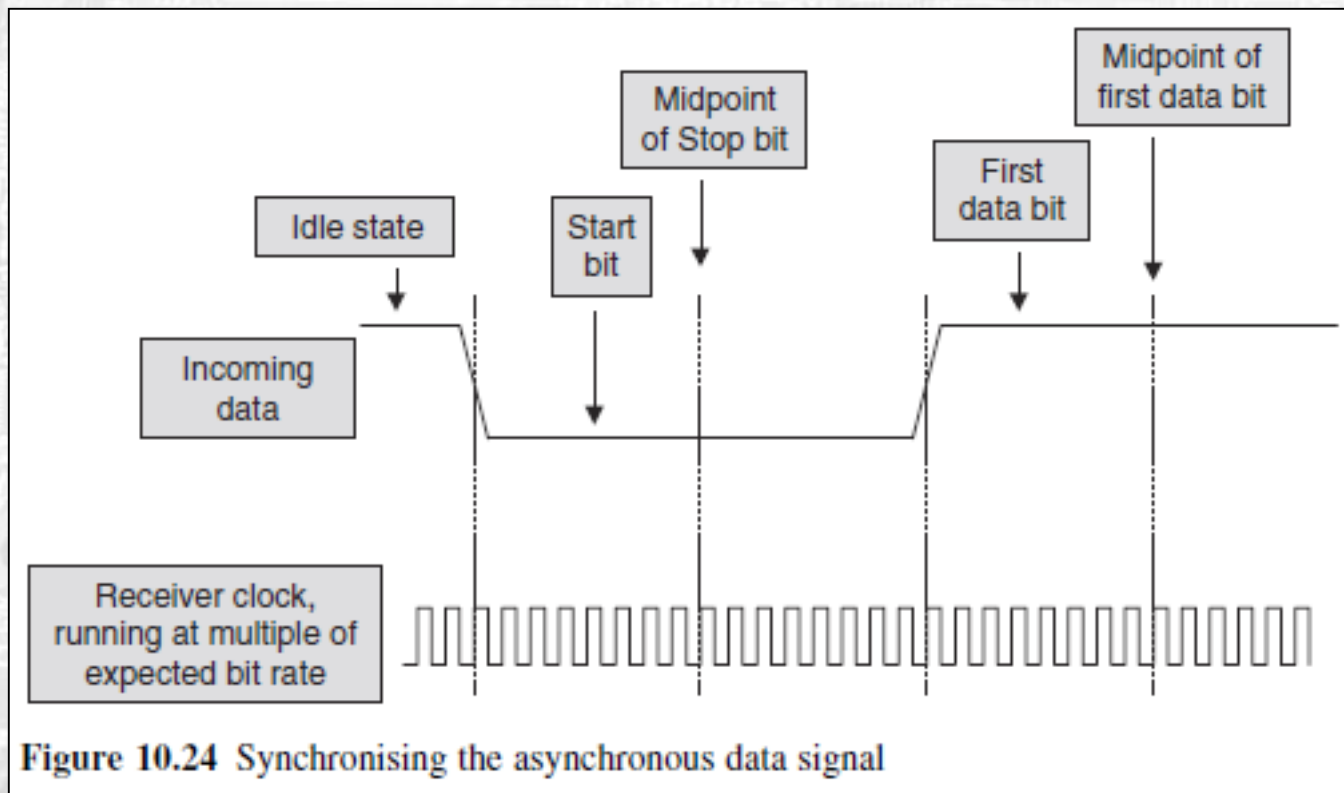


Figure 10.24 Synchronising the asynchronous data signal

Comunicación Serie Asincrónica

- El dispositivo encargado de implementar este esquema de comunicación asincrónico es el **Universal Asynchronous Receiver Transmitter (UART)**.
- Si el dispositivo, además, tiene soporte para transmisión sincrónica, se lo denomina **Universal Synchronous Asynchronous Receiver Transmitter (USART)**.
- Presentan una interface al procesador central.
- La comunicación Full Duplex requiere dos líneas.

Comunicación Serie Asincrónica

- Ej: ATmega328P
USART

Figure 20-2. Clock Generation Logic, Block Diagram

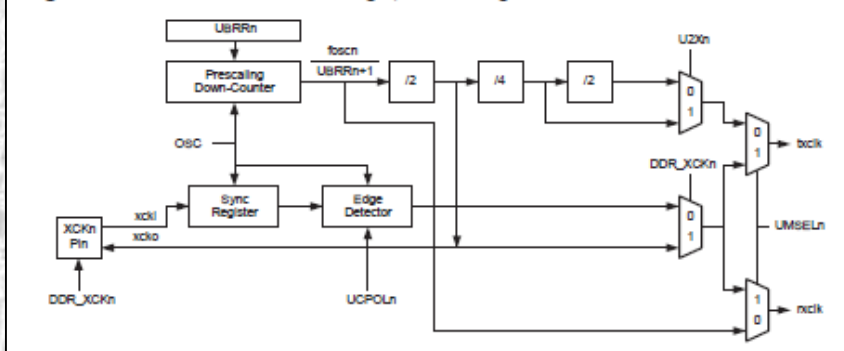


Figure 20-5. Start Bit Sampling

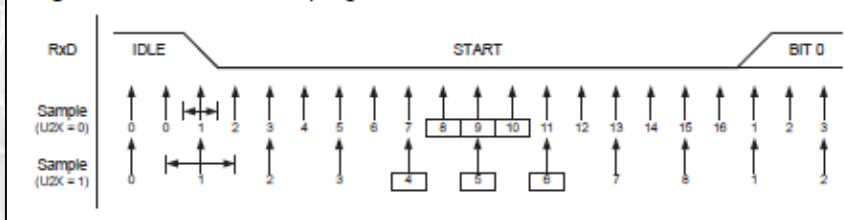
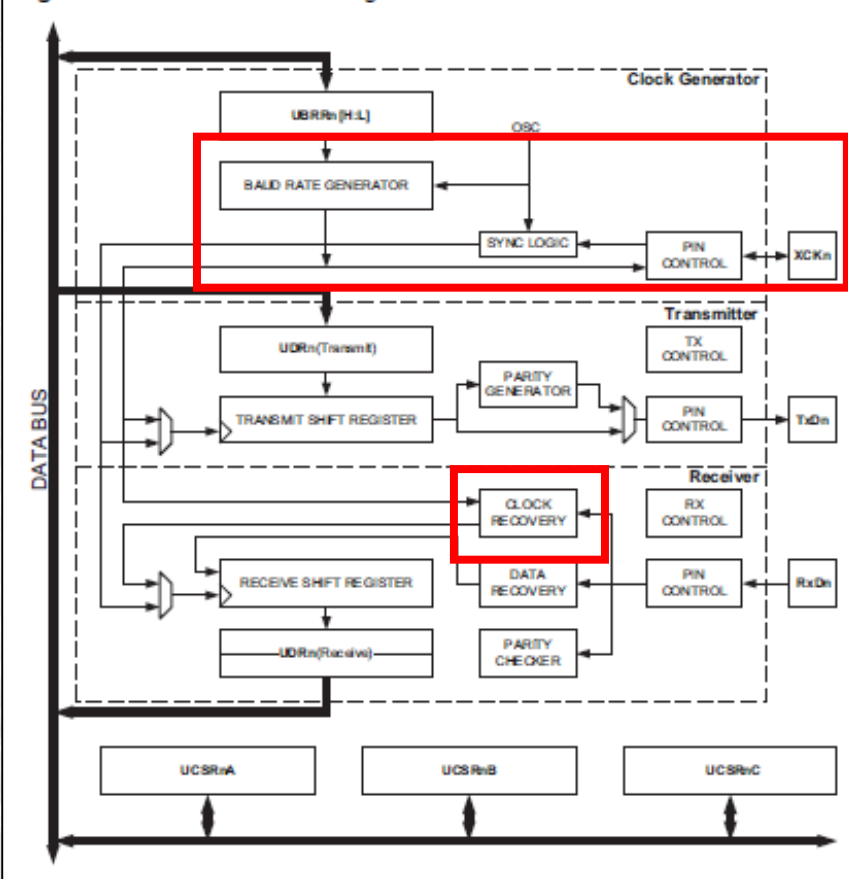


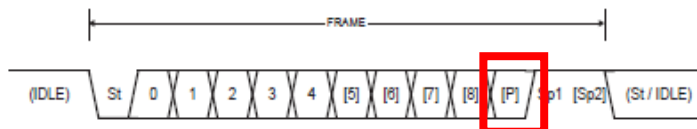
Figure 20-1. USART Block Diagram⁽¹⁾



Comunicación Serie Asincrónica

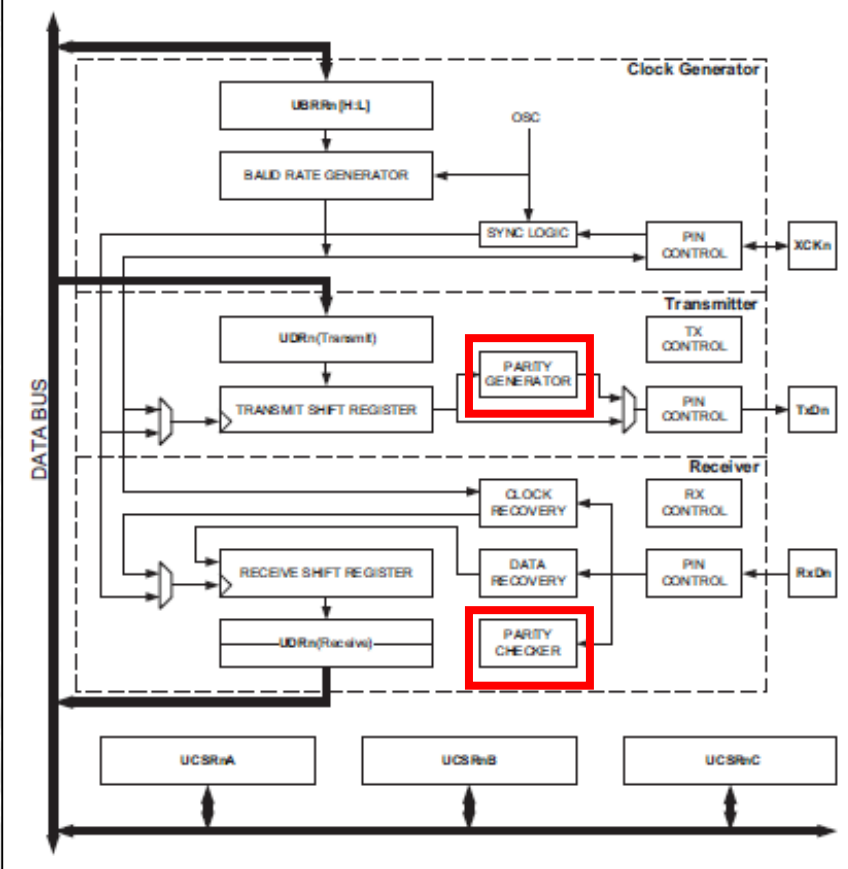
- Ej: ATmega328P
USART

Figure 20-4. Frame Formats



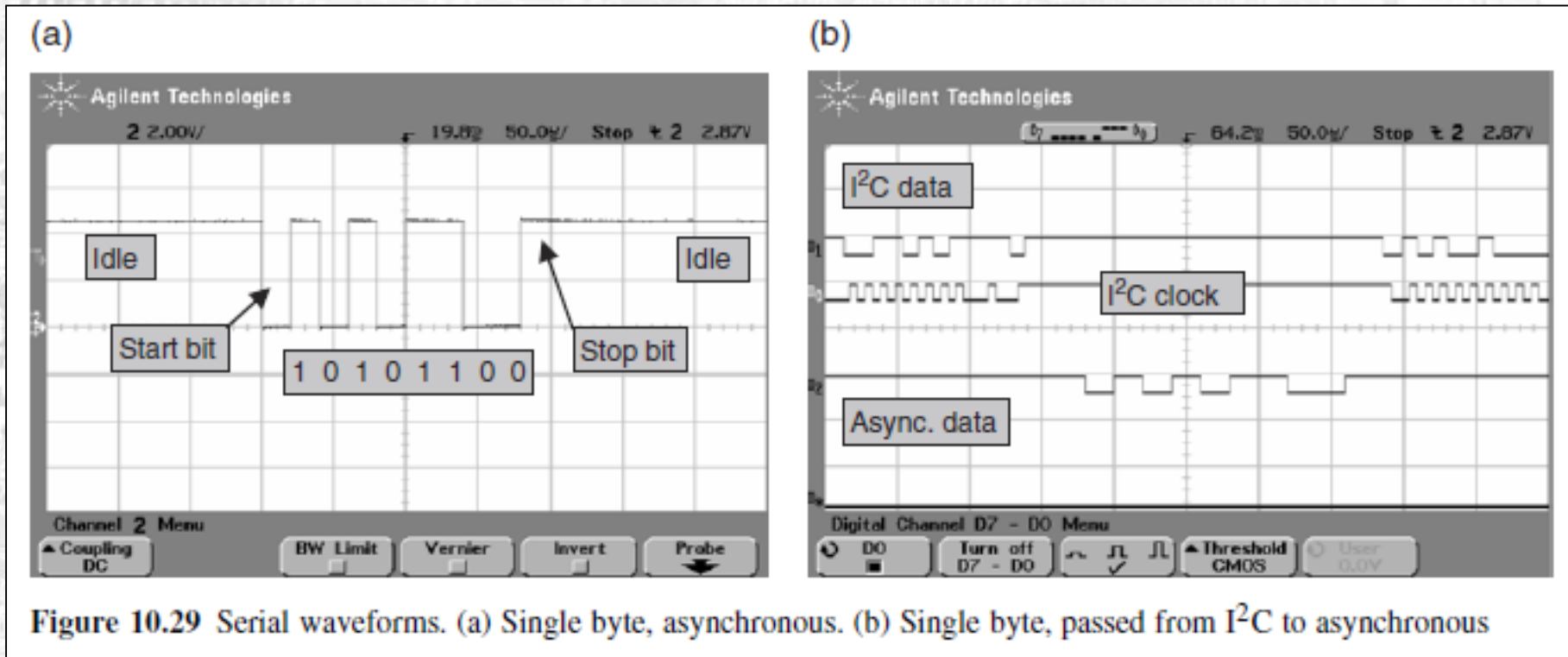
- St** Start bit, always low.
- (n)** Data bits (0 to 8).
- P** Parity bit. Can be odd or even.
- Sp** Stop bit, always high.
- IDLE** No transfers on the communication line (Rx_{Dn} or Tx_{Dn}). An IDLE line must be high.

Figure 20-1. USART Block Diagram⁽¹⁾



Comunicación Serie Asincrónica

- Comunicación asincrónica bajo el osciloscopio:

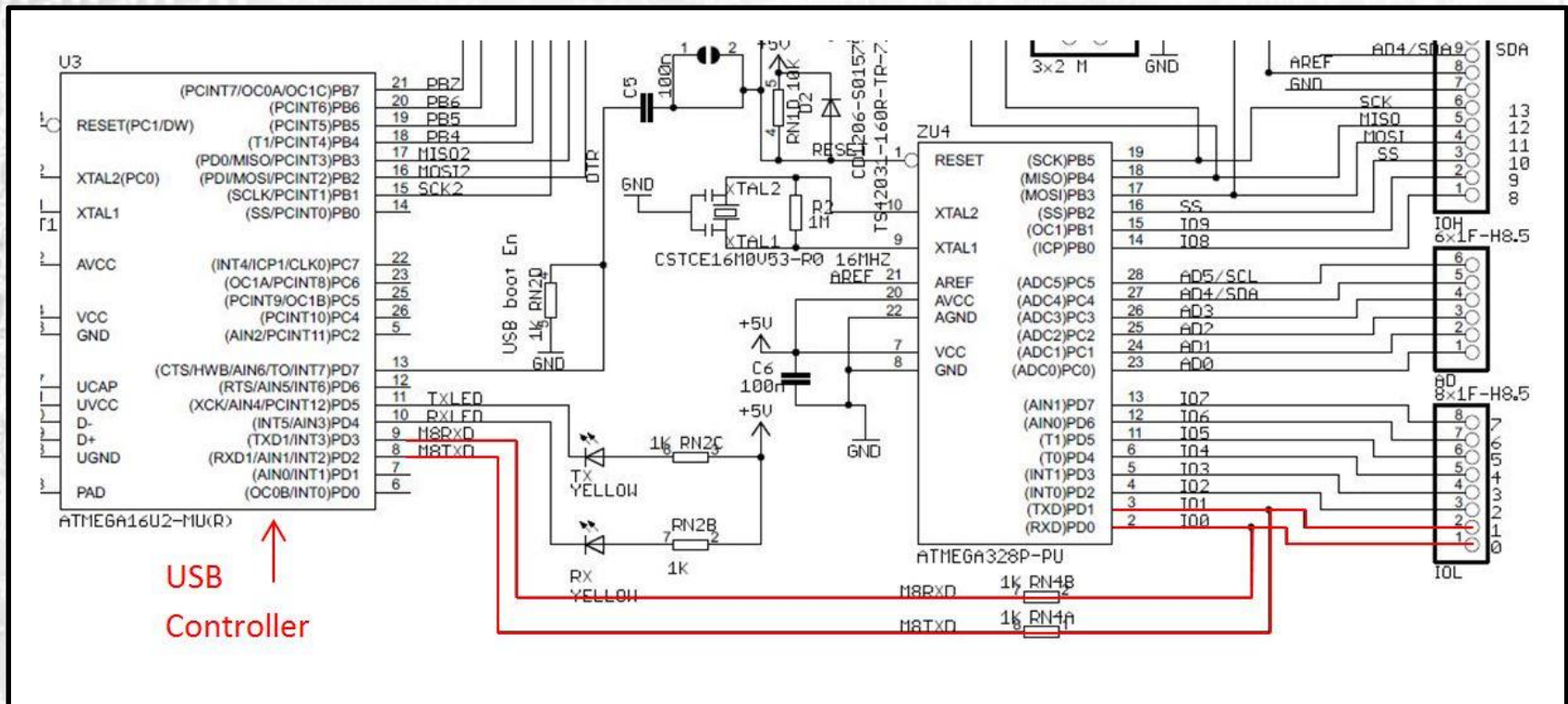


Comunicación Serie Asincrónica

- Usando direcciones con el PIC16F87XA USART (múltiples nodos conectados a la línea):
 - Establecer el modo de 9 bits.
 - Habilitar el modo de direcciones.
 - Un 1 en el 9º bit: indica que el byte asociado es una dirección.
 - Un 0 en el 9º bit: indica que el byte asociado es un dato.
- La detección de destinatario se realiza en software (i.e. examinando los datos recibidos).
- El USART del ATmega328P provee una funcionalidad similar.

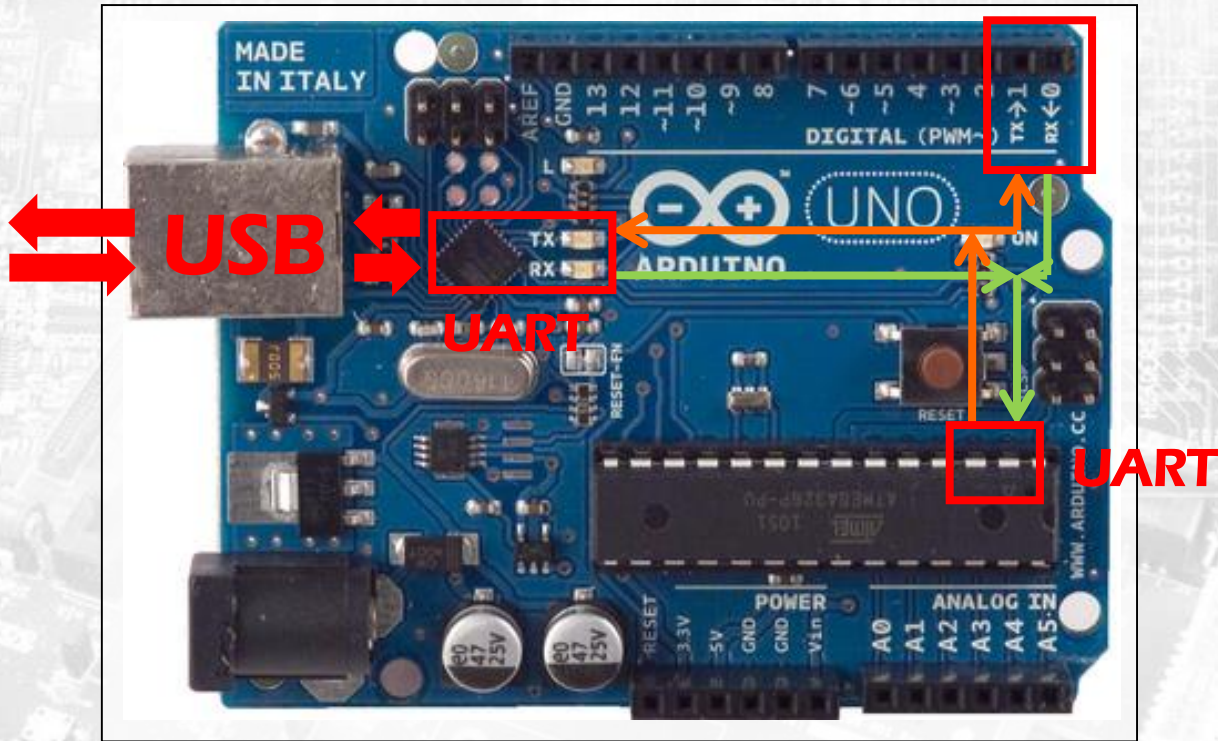
Comunicación Serie Asincrónica

- Ej. Arduino Uno (comunicación serial entre los uCs ATmega16U2 y ATmega328P)



Comunicación Serie Asíncrona

- Ej. Arduino Uno (comunicación serial entre los uCs ATmega16U2 y ATmega328P)



Comunicación Serie

- Hemos analizado algunos dispositivos de hardware que implementan interfaces en serie.
- Sin embargo, es posible implementar protocolos de comunicación sin estos dispositivos (Ej. Serial Bit Banging):
 - Programando el handshaking vía puertos en software.
 - Viable para protocolos simples.
 - CPU resuelve las tareas de la USART.
 - Cuando la complejidad de los protocolos a utilizar crece, la conveniencia en cuanto a costos debe evaluarse.
- Ej: Librería SoftwareSerial de Arduino.

Referencias

- Barr, M., Massa, A. **Programming Embedded Systems: With C and GNU Development Tools**, 2nd Edition. O'Reilly Media. 2006. ISBN: 978-0596009830. Capítulo 13.
- Noergaard, T. ***Embedded Systems Architecture: A Comprehensive Guide for Engineers and Programmers.*** Newnes. 2005. ISBN: 978-0750677929. Capítulo 6.
- Wilmshurst, T. **Designing Embedded Systems with PIC Microcontrollers: Principles and Applications.** Newnes. 2006. ISBN: 978-0750667555. Capítulo 10.