

Diseño, validación e implementación de una microarquitectura RISC

Tesista

Luciano César Natale, *Padrón Nro. 86.659*
luchonat@gmail.com

Director

Ing. Nicolas Alvarez, *Profesor Adjunto*
nalvare2001@yahoo.com.ar

Co-director

Ing. Octavio Alpago, *JTP. Interino*
oalpago@gmail.com

12 de marzo de 2016

1. Objeto y Área de la Tesis

El objetivo principal de este trabajo consiste en diseñar, validar e implementar una microarquitectura RISC¹. El diseño incluirá la completa especificación funcional de la microarquitectura y su conjunto de instrucciones (¿agregar algo de que soporta instrucciones CORDIC?). El diseño se validará mediante el desarrollo en software de un emulador de la arquitectura; la implementación se realizará en el lenguaje de descripción de hardware Verilog, y se sintetizará en un dispositivo FPGA².

El interés en este desarrollo proviene de la necesidad de contar con un núcleo de procesamiento altamente configurable y suficientemente flexible y sencillo para distintas aplicaciones dentro del ámbito de la investigación en los laboratorios de microelectrónica (¿y de sistemas embebidos?); sintetizable en FPGA (¿y en silicio?).

El área profesional de relevancia del trabajo de tesis es el diseño de sistemas digitales y su aplicación como base de proyectos de investigación que necesiten de un núcleo de procesamiento configurable y sencillo.

¹: Reduced instruction set computer. Técnica de diseño de unidades de procesamiento basadas en el hecho de que un conjunto de instrucciones simples provee una mayor performance al ser combinado con una microarquitectura capaz de ejecutar dichas instrucciones en algunos pocos ciclos de máquina.

²Field Programmable Gate Array: dispositivo semiconductor que contiene bloques de lógica cuya interconexión y funcionalidad puede ser configurada ‘in situ’ mediante un lenguaje de descripción especializado.

2. Introducción. Antecedentes

Las primeras aproximaciones a los procesadores RISC datan de los años 60 y 70, pero poner que MIPS es de los 80 y decir que es la “estrella”?

Explicar que retomaron importancia con los sistemas embebidos.

Explicar motivación de bajo consumo.

3. Desarrollo previsto de la Tesis

3.1. Teoría, enfoque y métodos a utilizar

El enfoque de la tesis se basará en un desarrollo teórico del set de instrucciones y de las características de la microarquitectura; y en el desarrollo práctico del emulador y el Verilog....

Explicar concepto de “ortogonalidad”

Se sopesarán las ventajas de mantener la “ortogonalidad”....

3.2. Estudios conexos

Asignaturas y otros estudios previstos que son relevantes al desarrollo de la Tesis.

- **Sistemas Digitales:** Asignatura que abarca la teoría de técnicas de diseño de hardware digital y codificación de sistemas digitales, así como también su síntesis y medición.
- **Organización de Computadoras:** Asignatura en la cual se cubren los aspectos teóricos del diseño de microarquitecturas.

3.3. Alcance proyectado para la tesis

Como resultados a obtener de la presente tesis se tienen los siguientes:

- Especificación completa de la microarquitectura
- Vectores de prueba
- Emulador de la arquitectura
- IP Core codificado en el lenguaje Verilog de la microarquitectura completa
- Resultado de los vectores de prueba tanto en el emulador como en el IP Core
- Análisis comparativo entre la microarquitectura desarrollada y otras arquitecturas RISC
- Proposición de trabajos futuros y/o mejoras.

Para asegurar que el proyecto de tesis incluya todos los trabajos requeridos, los procesos a completar se describen en un plan de trabajo en la siguiente sección.

3.4. Plan de trabajo

La duración total del trabajo se estima en un año y se considera que la misma estará compuesta por las siguientes etapas:

- **Investigación bibliográfica:** Recolección de Libros, Papers, Trabajos de Tesis, y fuentes de investigación con el objetivo de obtener el entendimiento teórico requerido y conocer el estado del arte en el tema a trabajar.
- **Introducción al trabajo de tesis:** Comprender la teoría de las microarquitecturas RISC. Describir el contenido teórico requerido para exponer los conceptos de funcionamiento del hardware a desarrollar.
- **Análisis de arquitecturas existentes:** Analizar las diferentes arquitecturas existentes con sus pro y contras. Obtener de este análisis las relaciones de compromiso asumidas en ellas para poder aplicarlas en la arquitectura a desarrollar.
- **Diseño de la microarquitectura y su conjunto de instrucciones:** Realizar la especificación funcional de la microarquitectura y su conjunto de instrucciones.
- **Validación:** Desarrollar los vectores de pruebas que permitirán validar la microarquitectura.
- **Emulación:** Desarrollar el emulador de la microarquitectura y validar los vectores de pruebas.
- **Implementación:** Desarrollar el IP core en un ambiente de simulación y, en la medida que sea posible, en campo. Realizar la síntesis de la misma para distintos dispositivos FPGA, medir recursos utilizados, máxima frecuencia de operación y potencia consumida. Validar los vectores de pruebas.
- **Conclusiones y Trabajos a Futuro:** Se extraerán las conclusiones pertinentes sobre los resultados obtenidos y se propondrán futuras mejoras de la microarquitectura (si correspondiese) a partir de los resultados obtenidos.
- **Preparación del Informe Final:** Se consolidará la documentación con la memoria de la tesis la cual contendrá el resultado de todo el trabajo realizado. Se revisará la tesis por el director y por los pares antes de enviarla al jurado.
- **Preparación de la presentación y defensa de la Tesis:** Se preparará la presentación (diapositivas) con los objetivos, alcance, introducción a las microarquitecturas RISC, desarrollo de la microarquitectura, resultados obtenidos, conclusiones y trabajos a futuro. La misma será posteriormente utilizada para la defensa.

En la figura 3.4 se encuentra el plan propuesto para la formación del tesista y el cumplimiento de los objetivos.

Actividad	Mes											
	1	2	3	4	5	6	7	8	9	10	11	12
Investigación Bibliográfica	■											
Introducción al trabajo de tesis		■	■									
Análisis de Arquitecturas				■	■							
Estudio de mejoras					■							
Implementación						■	■	■	■			
Medición									■			
Conclusiones y Trabajos a Futuro										■	■	
Preparación del Informe Final		■	■	■	■	■	■	■	■	■	■	
Preparación de la presentación y defensa de la Tesis												■

Figura 1: Diagrama de las actividades a realizar por el tesista.

4. Bibliografía

Referencias

- [1] Abbas Mohammadi & Fadhel M. Ghannouchi, “RF Transceiver Design for MIMO Wireless Communications”, Springer, p1-5, 2012.
- [2] Paulraj, A., Nabar, R., Gore, D., “Introduction to Space-Time Wireless Communications”. Cambridge University Press, 2003.
- [3] John Litva & Titus Kwok-Yeung Lo, “Digital Beamforming in Wireless Communications”, Artech House, 1996.
- [4] Abbas Mohammadi & Fadhel M. Ghannouchi, “RF Transceiver Design for MIMO Wireless Communications”, Springer, p17-20, 2012.

Buenos Aires, 12 de marzo de 2016

Sr. Luciano César Natale
Tesista

Ing. Nicolás Alvarez
Prof. Adjunto, Director

Ing. Octavio Alpago
JTP. Interino, Co-director