

Carlos Roberto Dos Santos Junior, N^oUSP 9435102
William Luis Alves Ferreira, N^oUSP: 9847599

Experiência 3

Universidade de São Paulo – USP

Escola de Engenharia de São Carlos – EESC

Instituto de Ciências Matemáticas e de Computação – ICMC

Programa de Graduação

Brasil

2021

Sumário

1	INTRODUÇÃO	3
2	QUESTÕES	4
	Questão 2	4
	Questão 3	4
	Questão 4	5
	Questão 5	6
	Questão 6	6
	Questão 7	7
	Questão 8	8
	Questão 9	8
	Questão 10	9
	Questão 11	10
	Questão 12	11
	Questão 13	12
	Questão 14	15
	Questão 15	16
	Questão 16	17
	Questão 17	19
	Questão 18	21
	Questão 19	22
	Questão 20	24
	Questão 26	24
	Questão 27	25
	REFERÊNCIAS	26

1 Introdução

Assim como no experimento 1 e 2, este experimento tem como objetivo explorar a documentação em relação a tecnologia de $0,35\mu m$ oferecido por AustriaMicroSystems (atual, AMS AG) empresa de *design* e fabricação de circuitos integrados analógicos de alto desempenho como disposto no [site](#).

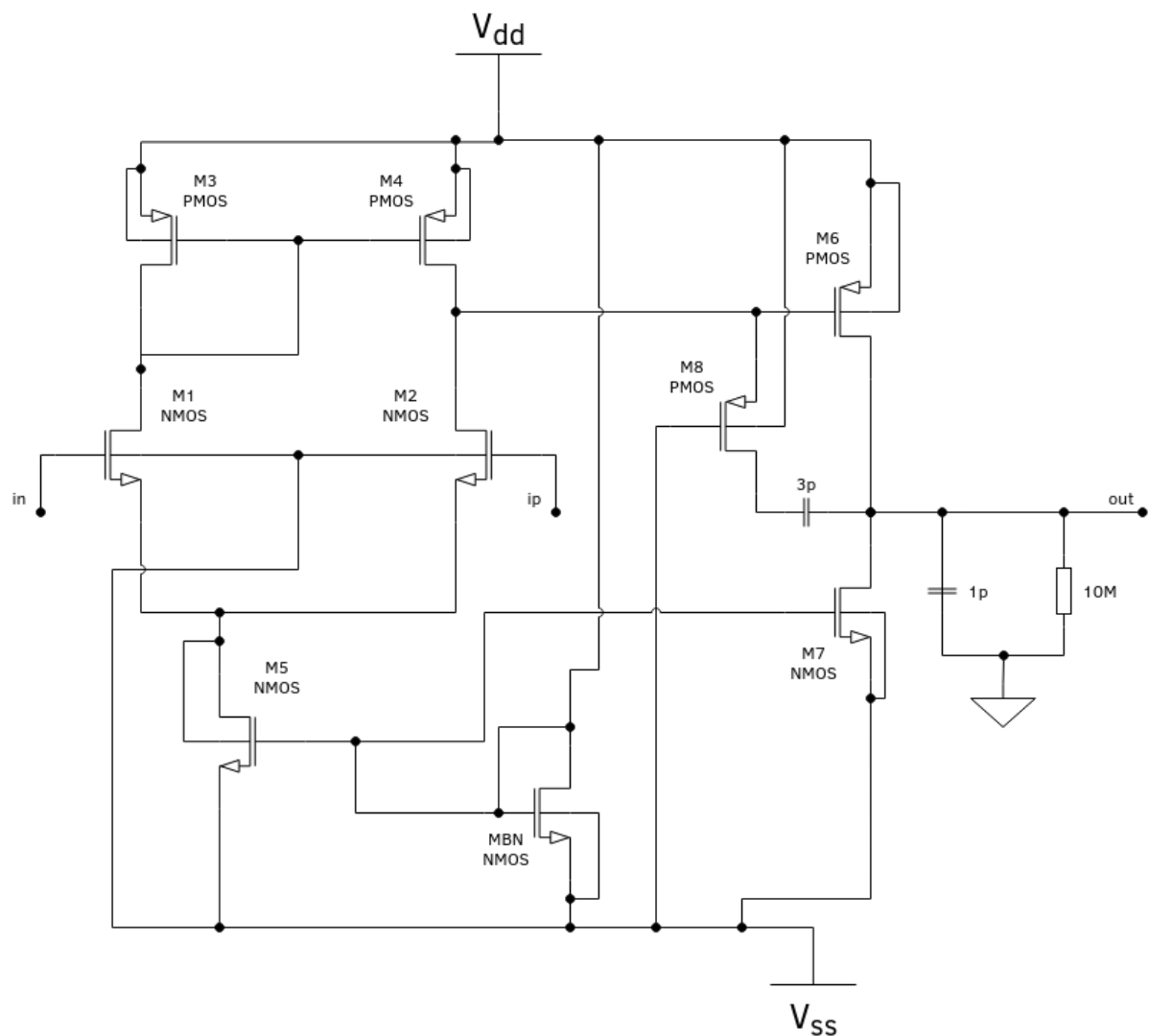
Neste documento aprofundaremos os conhecimentos do desenvolvimento de *layouts* como no experimento 2, também desenvolvemos análises em relação a tensão em diversos pontos de um circuito Amplificador Operacional (**AmpOp.cir** - *netlist*) para o domínio do tempo e frequência. Aprofundamos os conhecimentos a cerca dos comandos do *software* Eldo para simulação (TRAN, DC e AC), comandos de sinal (PULSE, PWL e SIN), além do uso de métricas como MEAS para excursionar possibilidades de melhoria de desempenho, como evidente na questão 18.

Para a elaboração deste experimento o documento Eldo User's Manual v6.6 ([CORPORATION, 2005](#)) (será mencionada como **ELDO**) foi empenhado, resumidamente, verificaremos as funções e parâmetros para desenvolvimento do *netlist* (.cir) e visualização das curvas desejadas no EZWave (.wdb).

2 Questões

Questão 2: Leia os arquivos AmpOp.cir e o arquivo Model35_eldo fornecidos pelo professor como exemplo. Desenhe o esquemático do circuito que esta descrito no AmpOp.cir.

Figura 1 – Esquemático do circuito descrito em AmpOp.cir



Fonte: Pelos próprios autores

Questão 3: Para que serve a linha de comando .DC utilizada?

O comando .DC é usado para indicar que será realizada uma análise em corrente contínua (DC, Direct Current), a análise é feita para várias tensões diferentes, através dos

parâmetros desse comando pode-se determinar o quanto essa tensão será incrementada, a tensão inicial, a tensão final, etc.

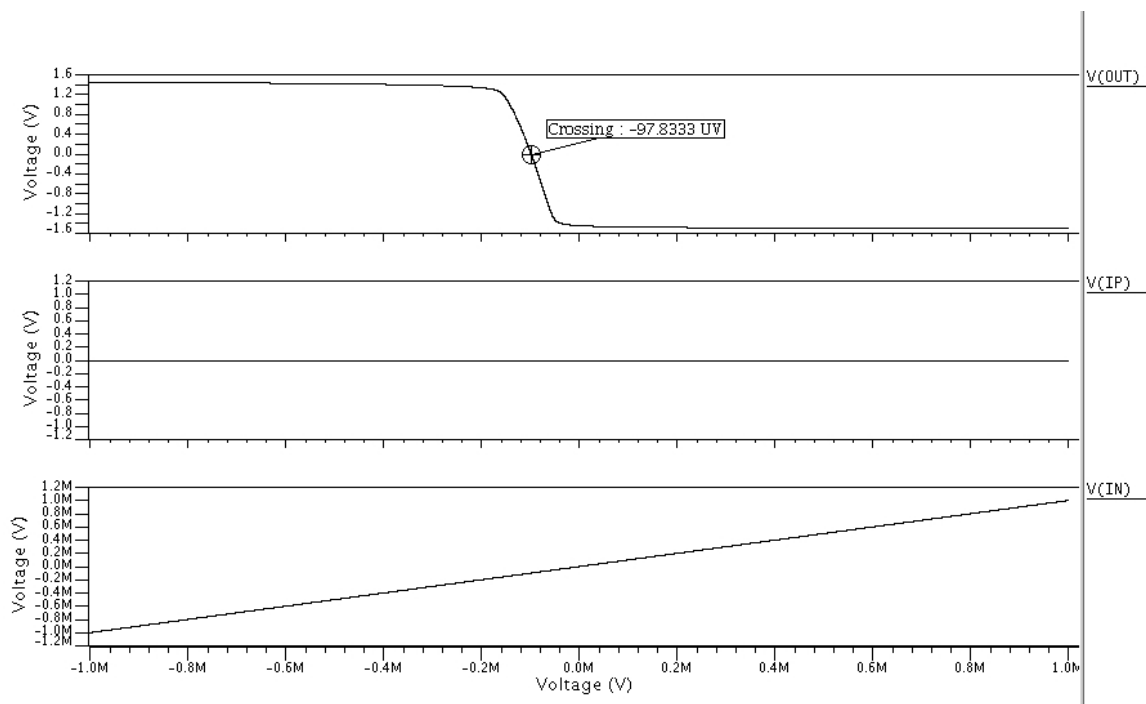
*** Comando DC - Parâmetros *.DC <source> <start> <stop> <INC>

Questão 4: Faça a simulação deste arquivo e verifique a tensão na saída. Execute a simulação com o comando. Determine a tensão de offset na entrada in (tensão para saída out ser igual à zero). Para melhor precisão altere os parâmetros do comando .DC.

Utilizando o comando abaixo e a ferramenta EZWAZE, conseguimos determinar o crossing (medida disponível na ferramenta), que é o valor exato do eixo X quando o Y está em um certo valor, em nosso caso esse valor é 0, porque para conseguirmos determinar a tensão de offset na entrada, a tensão de saída deve ser igual a 0V. Com isso temos que a tensão de offset na entrada é de $-97,83\mu V$ (disposto figura 2).

.DC Vin -1mV 1mV 1uV

Figura 2 – Gráfico gerado a partir da simulação .DC dada



Fonte: Pelos próprios autores

Questão 5: Vamos determinar a resposta em frequência do amplificador. Para isso devemos utilizar simulações do tipo AC. O que faz uma simulação dessas?

Faz uma análise em pequenos sinais, consegue-se assim, determinar o ganho e a fase de saída em função da frequência. Existem diversos parâmetros diferentes que podemos usar para realizar a simulação .AC, porém os mais utilizados são:

.AC TYPE NB FSTART FSTOP

- TYPE = Tipo de análise, pode ser DEC (Década), OCT (Oitava), LIN (Linear) ou POI (Pontos de frequência).
- NB = Número de pontos.
- FSTART = Frequência inicial.
- FSTOP = Frequência final.

Questão 6: Aplique na entrada in um sinal DC para cancelar o offset e na entrada ip um sinal AC. Faça uma simulação AC de 1,0 Hz a 100 MHz analisando 10 pontos por década (ver comando .AC). (Inclua no relatório as linhas modificadas/introduzidas no arquivo).

Considerando os comandos do enunciado da pratica e arquivo AmpOp.cir fornecido é desenvolvido a analise AC pelos comandos adicionais ou modificados:

* Sinal DC para cancelar o offset na entrada (in) NMOS.

Vin in 0 DC -97,8333uV

* Sinal AC na entrada (ip) PMOS.

Vip ip 0 DC 0V AC 1V

* Simulação AC no modo década

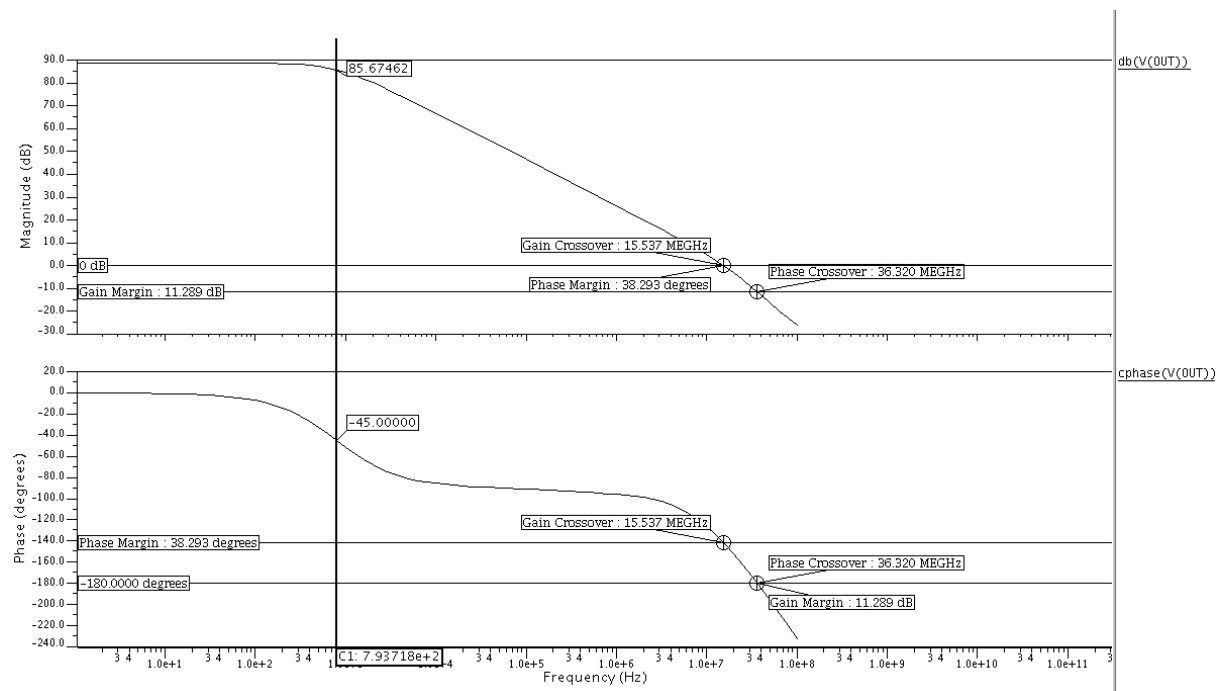
.AC DEC 10 1 100Meg

* Seleção das curvas desejadas, salvando o resultado da simulação (.wdb)

.probe AC v(in) v(ip) v(out)

Questão 7: Apresente o gráfico V_{out} (módulo em dB e fase) x frequência (em escala logarítmica). Determine o polo dominante (Hz), o ganho em baixas frequências e a frequência de ganho unitário (Hz). Qual é a relação entre estas grandezas?

Figura 3 – Gráfico V_{out} (módulo em dB e fase) X Frequência (escala logarítmica)



Fonte: Pelos próprios autores

Na figura 3 podemos encontrar a frequência de ganho unitário, em um valor de $15,54\text{MHz}$. Encontramos também o valor do polo dominante que é de $793,72\text{Hz}$ pode ser obtido tanto pelo ponto em que a fase é -45° ou utilizando o comando 'pz' no qual os polos são exportados para o arquivo 'meupolos.pz'. Podemos ver que o polo dominante ocorre em baixa frequência, sendo assim podemos fazer uma relação entre nossa frequência de polo dominante (F_{pd}), a frequência de ganho unitário (F_{gu}) e ganho do sistema (G) valor próximo ao ganho a baixas frequências ($85,67462\text{ dB}$ presente na figura 3).

$$G = 20 \times \log \left(\frac{F_{gu}}{F_{pd}} \right) \rightarrow G = 20 \times \log \left(\frac{15,54}{793,72\text{Hz}} \right)$$

Ao substituir os valores temos o ganho absoluto de 78.6663 dB .

Questão 8: Margem de fase de um amplificador é igual a $(180 - |\text{fase em graus}|)$ na frequência de ganho unitário. Determine a margem de fase do circuito. Qual deve ser o valor da margem de fase para garantir estabilidade do amplificador quando ele é realimentado?

A margem de fase determina o quanto de defasagem pura o sistema tolera antes de tornar-se instável, para termos estabilidade o valor da margem de fase deve estar entre 0° e 180° , como vemos em nossa figura 3, o valor da margem de fase é de $38,29^\circ$.

Questão 9: Considere as linhas, que estão como comentário, do arquivo AmpOp.cir. O que elas significam?

.ic V(out)=3 V(1)=0

.tran 10n 10u 1u 1n

- Comando .ic $V(out) = 3 V(1) = 0$:

Usado para especificar condições iniciais durante uma análise DC. Neste caso, temos que a tensão no nó *out* será fixada em $3V$ e a tensão no nó 1 será $0V$.

- Comando .tran 10n 10u 1u 1n:

Usado para fazer com que o simulador faça uma análise transiente. Neste caso, temos que $10n$ é o intervalo que será plotado, $10u$ é a duração da análise, $1u$ tempo inicial considerado para a análise e $1n$ intervalo de tempo máximo entre as medidas diferentes durante a análise.

Questão 10: Descreva as opções SIN, PWL e PULSE utilizadas com fontes independentes.

- SIN:

Usado para gerar um sinal senoidal, possui o formato abaixo, com os parâmetros:

SIN (V0 VA [FR [TD [THETA [PHASE]]]])

- V0 = Corrente ou tensão de referência
- VA = Amplitude inicial da corrente ou tensão
- FR = Frequência do sinal
- TD = Tempo de espera
- THETA = Decaimento do sinal
- PHASE = Atraso da fase da onda

- PWL:

Usado para gerar linhas retas entre pontos, possui o formato abaixo, com os parâmetros:

PWL (TN VN TN VN [TD=val] [R=val] [SHIFT=val] [R][SCALE=val] + [STRETCH=val])

- TN = Tempo em que a fonte irá assumir VN
- VN = Tensão ou corrente da fonte
- TD = Tempo de espera
- R = Período
- SHIFT = Soma os valores de VN
- R = Especifica um sinal periódico
- SCALE = Decaimento do sinal
- STRETCH = Atraso da fase da onda

- PULSE:

Usado para gerar pulsos periódicos, possui o formato abaixo, com os parâmetros:

PULSE (V0 V1 [TD [TR [TF [PW [PER]]]])

- V0 = Tensão ou corrente DC inicial
- V1 = Magnitude do pulso
- TD = Tempo de espera
- TR = Tempo de subida
- TF = Tempo de descida
- PW = Comprimento do pulso
- PER = Período do pulso

Questão 11: Aplique uma onda quadrada variando de $-1,0V$ a $1,0V$ na entrada ip e faça uma simulação transitória. Apresente o gráfico dos sinais de entrada, ip , e de saída, out , no tempo. Determine o valor do slew rate, para subida e descida do sinal de saída. Ajuste os tempos de subida e descida da entrada e o tempo de simulação para ter resultados corretos.

Para podermos realizar a simulação, precisamos realizar algumas adições no arquivo `AmpOp.cir`, abaixo temos algumas adições que foram feitas:

- Onda quadrada variando $-1,0V$ a $1,0V$ na entrada ip :

Vip ip 0 pulse(-1 1 0 0.01n 0.01n 4u 8u)

- Salva os resultados da simulação:

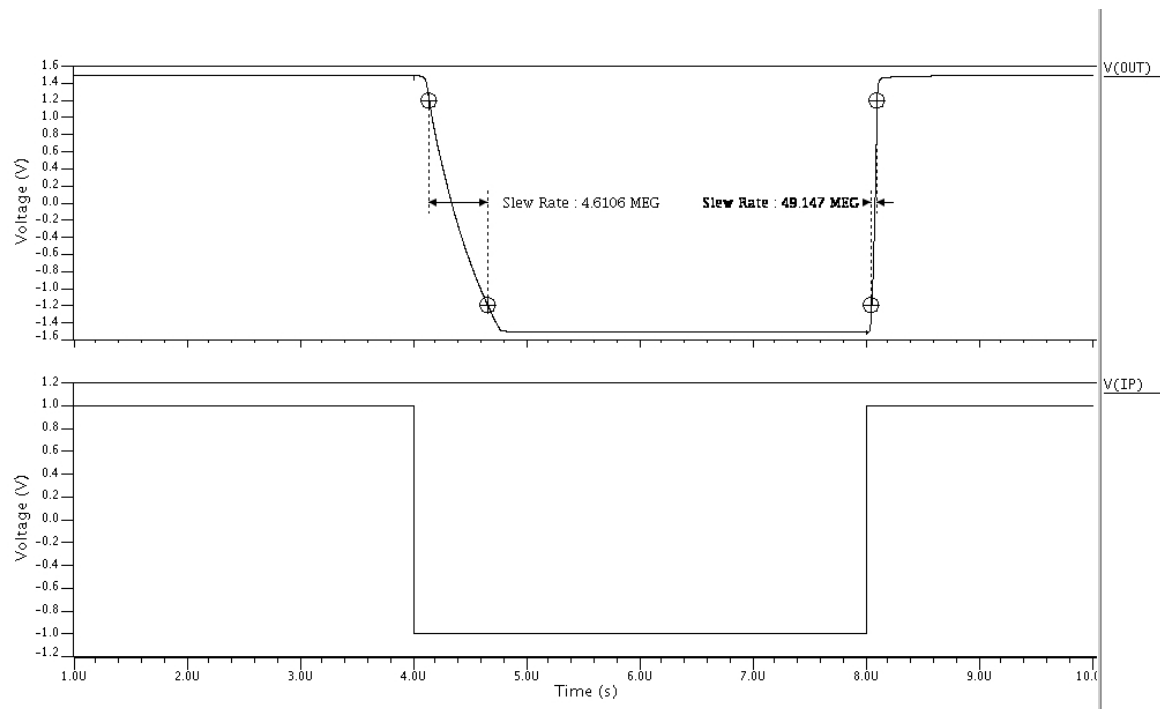
.probe trans v(ip) v(out)

- Análise transiente:

.tran 10n 10u 1u 1n

Analisando o gráfico da figura 4 gerado pela simulação, podemos ver os valores do Slew Rate de descida e de subida, sendo respectivamente $4,61V/\mu s$ e $49,15V/\mu s$.

Figura 4 – Gráfico dos sinais de entrada e saída



Fonte: Pelos próprios autores

Questão 12: Conecte a saída out do amplificador a entrada in e aplique uma senoide de 1,0 KHz e 0,5 V de amplitude a entrada ip. Faca uma simulação .tran. Apresente o gráfico dos sinais de entrada e saída.

Para podermos realizar a simulação, precisamos realizar algumas adições no arquivo AmpOp.cir, abaixo temos algumas adições que foram feitas, e o *plot* da simulação apresentado na figura 5

- Conectando a saída out na entrada in:

Vin in out DC 0

- Aplica o sinal senoidal:

Vip ip 0 SIN(0 0.5 1K 0 0)

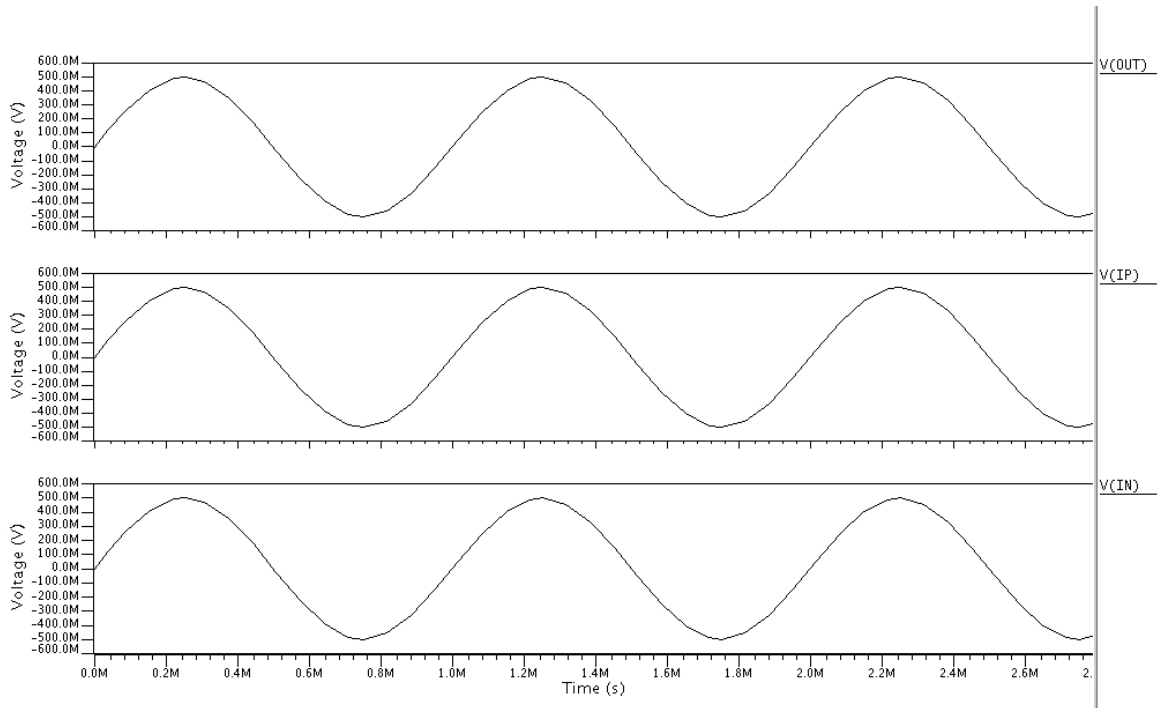
- Análise transiente:

.tran 10u 1

- Salva os resultados da simulação:

.probe trans v(ip) v(in) v(out)

Figura 5 – Gráfico dos sinais de entrada e saída



Fonte: Pelos próprios autores

Questão 13: Crie um arquivo texto e descreva nele três inversores CMOS, saída de um conectado à entrada de outro, onde $W_n = \underline{\hspace{1cm}}$ (o professor deve fornecer) e $W_p = \underline{\hspace{1cm}}$ (calculado a partir de W_n) são iguais para todos os três inversores. Considere a tensão de alimentação $V_{DD} = 3V$ (estime os valores de AD , PD , AS e PS).

Partindo do $W_n = 3\mu m$ dado pelo professor, e utilizando a relação que encontramos no relatório anterior, relação essa feita com a mobilidade efetiva do NMOS e do PMOS juntamente com o tempo de atraso da propagação de subida e de descida, temos:

$$W_p = 2,9365 \times W_n$$

$$W_p = 2,9365 \times 3 = 8,8095 \approx 8,8\mu m$$

Para os cálculos dos parâmetros do transistor para o modelo C35, consideramos largura do *source* $L_s = 1,75\mu m$, largura de dreno $L_D = 0,85\mu m$, conforme visto no relatório 2, com isso, temos os parâmetros de área e perímetro dos transistores.

Áreas e perímetros NMOS:

$$AD_n = W_n L_d = 3 * 0,85 = 2,55$$

$$AS_n = W_n L_s = 3 * 1,75 = 5,25$$

$$PD_n = 2(W_n + L_d) = 2(3 + 0,85) = 7,7$$

$$PS_n = 2(W_n + L_s) = (3 + 1,75) = 9,5$$

Áreas e perímetros PMOS:

$$AD_p = W_p L_d = 8,8 * 0,85 = 7,48$$

$$AS_p = W_p L_s = 8,8 * 1,75 = 15,4$$

$$PD_p = 2(W_p + L_d) = 2(8,8 + 0,85) = 19,3$$

$$PS_p = 2(W_p + L_s) = 2(8,8 + 1,75) = 21,1$$

Usando todos os parâmetros acima, construímos o arquivo abaixo para podermos realizar nossas simulações

```
***** TRES INVERSORES CMOS - 2021 *****
```

```
*** configuracao do modelo
```

```
.option measDGT=8
```

```
.options ingold=1
```

```
.options list
```

```
*** Carregando Modelo C35 Eldo
```

```
.include Model35\_Eldo
```

```
*** Parametros que descrevem os transistores ***
```

```
* Tamanho nmos, tamanho pmos, largura gate, largura dreno, largura source
```

```
.Param Wn=3u Wp=8.8u Lg=0.35u Ld=0.85u Ls=1.75u
```

*** Inversor 1 --- transistores 1 e 2

M1n inv1 in vs vs MODN W='Wn' L='Lg' AD='Wn*Ld' AS='Wn*Ls'
PD='2*Wn+2*Ld' PS='Wn+2*Ls'

M2p vd in inv1 vd MODP W='Wp' L='Lg' AD='Wp*Ld' AS='Wp*Ls'
PD='2*Wp+2*Ld' PS='2*Wp+2*Ls'

*** Inversor 2 --- transistores 3 e 4

M3n inv2 inv1 vs vs MODN W='Wn' L='Lg' AD='Wn*Ld' AS='Wn*Ls'
PD='2*Wn+2*Ld' PS='2*Wn+2*Ls'

M4p vd inv1 inv2 vd MODP W='Wp' L='Lg' AD='Wp*Ld' AS='Wp*Ls'
PD='2*Wp+2*Ld' PS='2*Wp+2*Ls'

*** Inversor 3 --- transistores 5 e 6

M5n out inv2 vs vs MODN W='Wn' L='Lg' AD='Wn*Ld' AS='Wn*Ls'
PD='2*Wn+2*Ld' PS='2*Wn+2*Ls'

M6p vd inv2 out vd MODP W='Wp' L='Lg' AD='Wp*Ld' AS='Wp*Ls'
PD='2*Wp+2*Ld' PS='2*Wp+2*Ls'

*** Tensao De Alimentacao - 3V

Vdd vd 0 DC 3V

Vss vs 0 DC 0V

Vin in 0 DC 0V

*** Comando DC - Simulacao

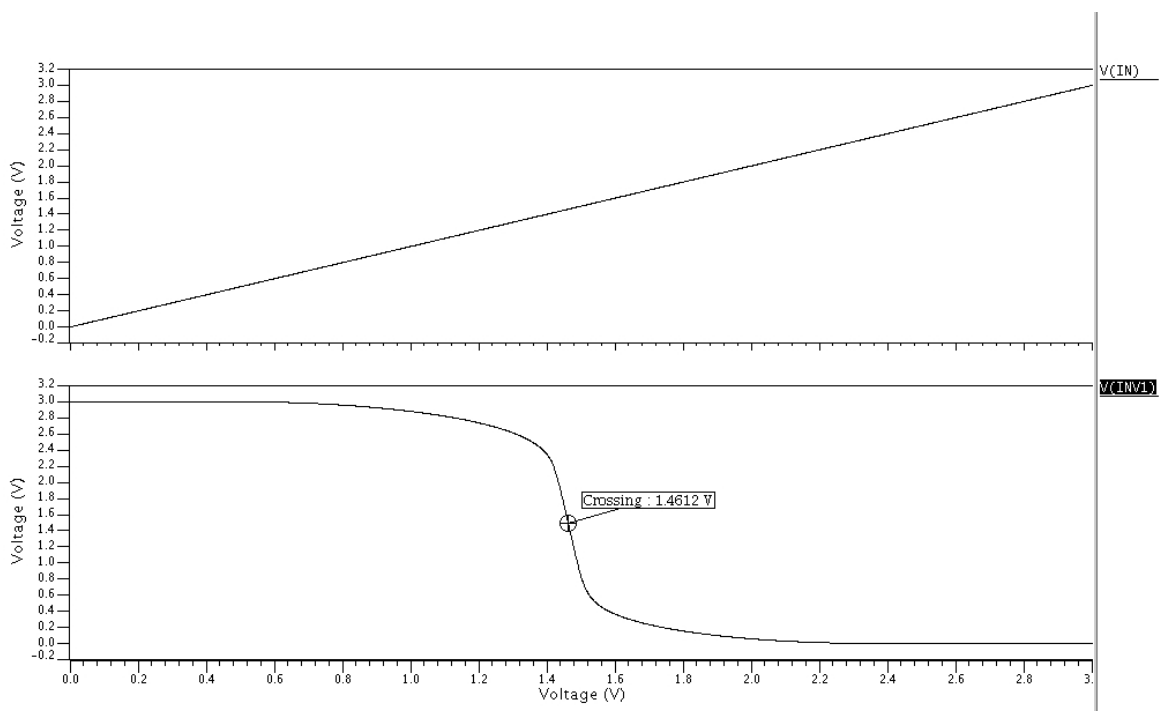
.DC Vin 0 3 1m

.probe DC v(inv1) v(inv2) v(out) v(in)

Questão 14: Faça uma simulação DC com a tensão de entrada variando de 0V a 3V e veja o gráfico saída do primeiro inversor X entrada (adicione ao relatório o gráfico). Determine a tensão de transição de estado do inversor (tensão na entrada que faz a saída atingir $V_{DD}/2$).

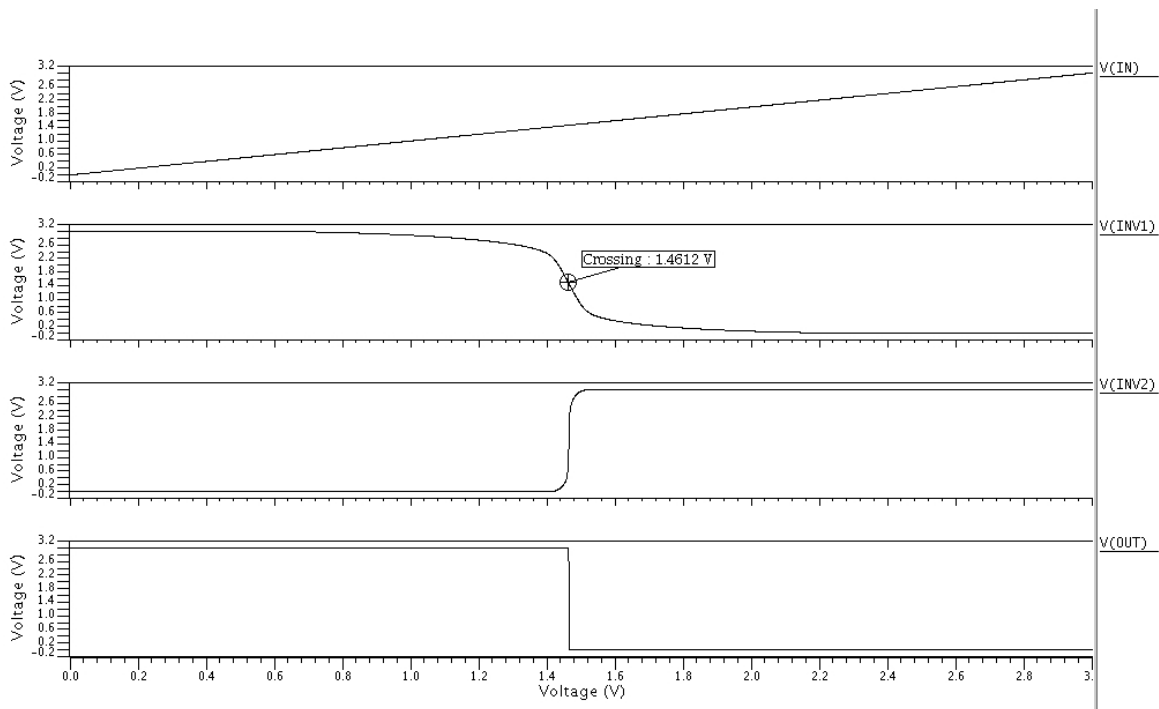
Utilizando o comando de simulação DC demonstrado na questão anterior, e através da ferramenta crossing, conseguimos determinar o valor da tensão de transição de estado do inversor que é de 1,46V, podemos ver esse valor na figura 6 e com outra visualização na figura 7.

Figura 6 – Gráfico de saída do primeiro inversor X entrada



Fonte: Pelos próprios autores

Figura 7 – Gráfico de saída dos 3 inversores



Fonte: Pelos próprios autores

Questão 15: Coloque na saída do último inversor um capacitor de 200 fF e na entrada do primeiro inversor uma onda quadrada de 0V a 3V (período do sinal = 0,5n; tempos de subida e tempo de descida iguais a 10% do período). Use o comando .param para descrever o sinal de entrada como no exemplo abaixo:

Para podermos adicionar o capacitor e fazer a simulação transitória adicionamos no arquivo as seguintes linhas:

```
* Tamanho nmos, tamanho pmos, largura gate, largura dreno, largura source
.param Wn=3u Wp=8.8u Lg=0.35u Ld=0.85u Ls=1.75u T=0.5n
```

```
*** Capacitor 1
```

```
C1 out 0 200f
```

```
*** tempo de subida e descida 10% de T
```

```
Vin in 0 PULSE(0 3 0 '0.1*T' '0.1*T' '0.4*T' T)
```

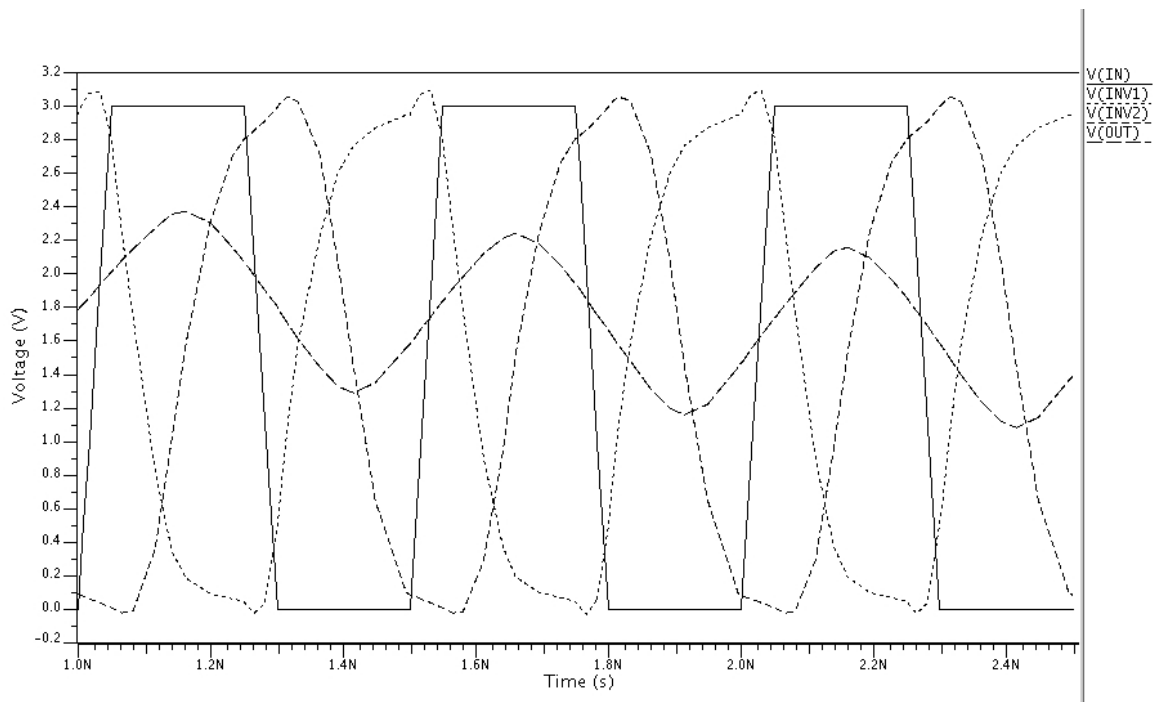
```
*** Comando Tran - Simulacao
```

```
.tran 10n 2.5n 1n 1n
```

```
.probe tran v(inv1) v(inv2) v(out) v(in)
```


Todos os sinais podem ser observados na figura 8.

Figura 8 – Gráfico contendo os sinais de entrada e saída dos três inversores.



Fonte: Pelos próprios autores

Questão 16: Determine os atrasos no segundo inversor (atraso na propagação para subida e atraso na propagação para a descida). O atraso na propagação de um inversor é o intervalo de tempo entre o instante que sua entrada passa por $V_{DD}/2$ e o instante que sua saída passa por $V_{DD}/2$.

Para determinar os atrasos no segundo inversor, iremos fazer algumas modificações em nosso arquivo, para isso vamos adicionar as seguintes linhas em nosso arquivo .cir:

```
***** TRES INVERSORES CMOS - 2021 *****
```

```
*** configuracao do modelo
```

```
.option measDGT=8
```

```
.options ingold=1
```

```
.options list
```

```
*** Carregando Modelo C35 Eldo
```

```
.include Model35_Eldo
```

*** Parametros que descrevem os transistores ***

* Tamanho nmos, tamanho pmos, largura gate, largura dreno, largura source
 .Param Wn=3u Wp=8.8u Lg=0.35u Ld=0.85u Ls=1.75u T=0.5n

*** Inversor 1 --- transistores 1 e 2

M1n inv1 in vs vs MODN W='Wn' L='Lg' AD='Wn*Ld' AS='Wn*Ls'
 PD='2*Wn+2*Ld' PS='Wn+2*Ls'

M2p vd in inv1 vd MODP W='Wp' L='Lg' AD='Wp*Ld' AS='Wp*Ls'
 PD='2*Wp+2*Ld' PS='2*Wp+2*Ls'

*** Inversor 2 --- transistores 3 e 4

M3n inv2 inv1 vs vs MODN W='Wn' L='Lg' AD='Wn*Ld' AS='Wn*Ls'
 PD='2*Wn+2*Ld' PS='2*Wn+2*Ls'

M4p vd inv1 inv2 vd MODP W='Wp' L='Lg' AD='Wp*Ld' AS='Wp*Ls'
 PD='2*Wp+2*Ld' PS='2*Wp+2*Ls'

*** Inversor 3 --- transistores 5 e 6

M5n out inv2 vs vs MODN W='Wn' L='Lg' AD='Wn*Ld' AS='Wn*Ls'
 PD='2*Wn+2*Ld' PS='2*Wn+2*Ls'

M6p vd inv2 out vd MODP W='Wp' L='Lg' AD='Wp*Ld' AS='Wp*Ls'
 PD='2*Wp+2*Ld' PS='2*Wp+2*Ls'

*** Capacitor 1

C1 out 0 200f

*** Tensao De Alimentacao - 3V

Vdd vd 0 DC 3V

Vss vs 0 DC 0V

*** tempo de subida e descida 10% de T

Vin in 0 PULSE(0 3 0 '0.1*T' '0.1*T' '0.4*T' T)

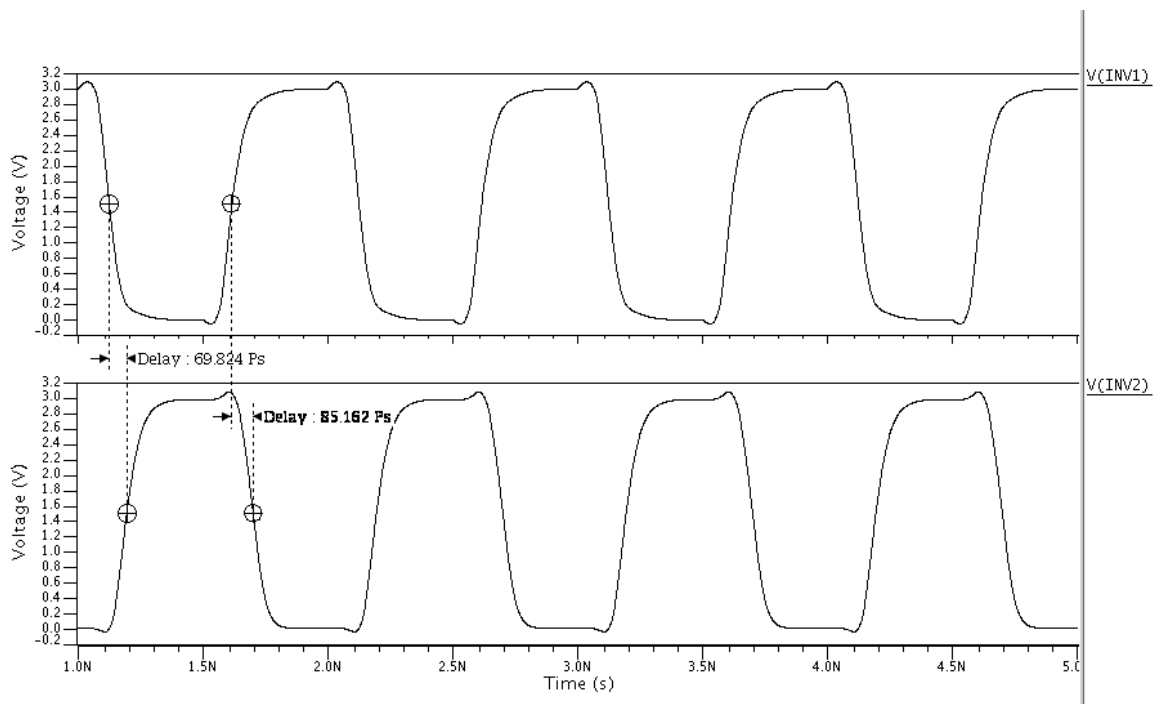
*** Comando Tran - Simulacao

```
.tran 10n 2.5n 1n 1n
.probe tran v(inv1) v(inv2) v(out) v(in)

.end
```

Com essas modificações, obtemos a figura 9, e assim podemos ver que o atraso de propagação na descida ($delayF$) e subida ($delayR$), são respectivamente, 85,16ps e 69,82ps.

Figura 9 – Gráfico atraso na propagação para subida e descida do sinal no inversor 2.



Fonte: Pelos próprios autores

Questão 17: Meça também os atrasos na propagação entre entrada/saída no primeiro e no terceiro inversor. Por que os atrasos medidos são diferentes? Quais dos atrasos medidos, questões 16 e 17, são melhores para caracterizar o inversor (justifique a escolha)? (inclua no relatório figura com todos os sinais)

Iremos primeiramente, adicionar as seguintes linhas em nosso arquivo, para podermos realizar as simulações:

```
*** Medidas de atraso de propagacao para o valor 1.5V
*** Para inv1
.meas tran delayF trig v(in) val=1.5 rise=10 targ v(inv1) val=1.5 fall=10
.meas tran delayR trig v(in) val=1.5 fall=10 targ v(inv1) val=1.5 rise=10
```

Tabela 1 – Tempos de atrasos na propagação de inversores

Inversor	Atraso descida	Atraso subida
1	74,26	65,52
2	85,16	69,82
3	234,39	203,67

Fonte: Pelos próprios autores

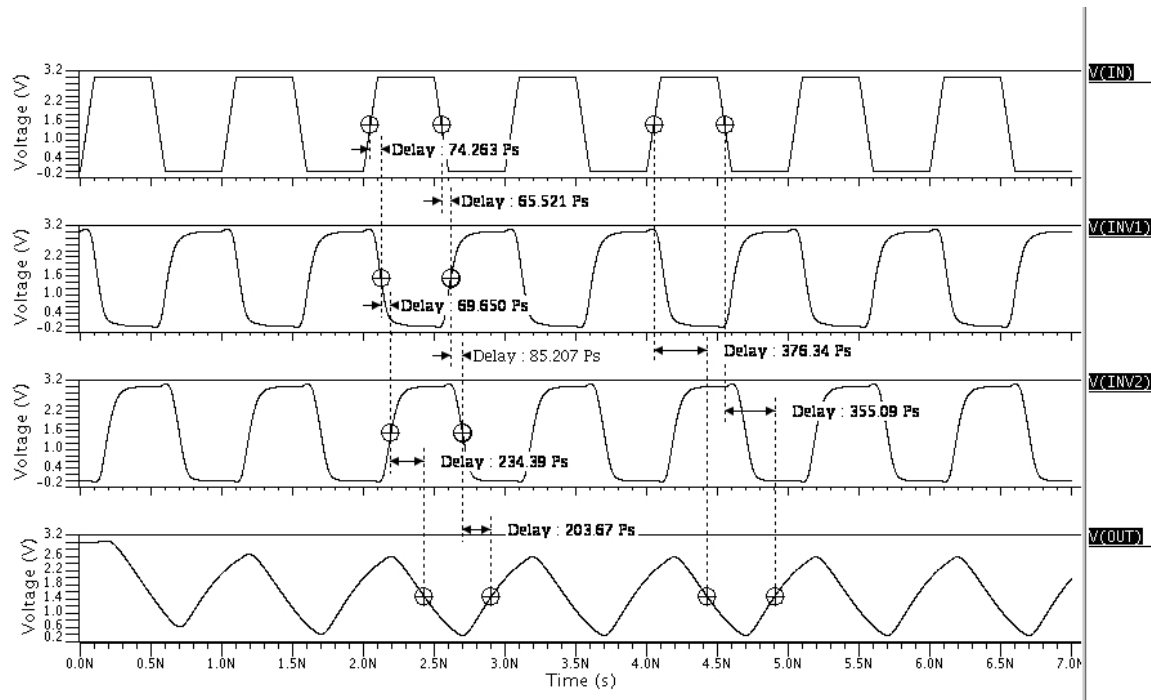
*** Para inv2

```
.meas tran delayF trig v(inv1) val=1.5 rise=10 targ v(inv2) val=1.5 fall=10
.meas tran delayR trig v(inv1) val=1.5 fall=10 targ v(inv2) val=1.5 rise=10
```

*** Para inv3

```
.meas tran delayF trig v(inv2) val=1.5 rise=10 targ v(out) val=1.5 fall=10
.meas tran delayR trig v(inv2) val=1.5 fall=10 targ v(out) val=1.5 rise=10
```

Figura 10 – Gráfico atraso na propagação para subida e descida do sinal de 3 inversores.



Fonte: Pelos próprios autores

Com a figura 10, podemos agora comparar os valores dos atrasos:

Analisando os resultados da tabela 1 conseguimos ver uma diferença significativa no caso do inversor 3, isso se dá devido a utilização do capacitor na saída do circuito. Portanto esse é o único inversor que impacta no funcionamento do circuito, afetando o circuito em termos de tempo de execução e performance.

Questão 18: Ajuste o valor de WP (com $\pm 0,1\mu m$) para que os atrasos na propagação de subida e descida do segundo inversor sejam iguais (procure utilizar a opção sweep no comando .tran). Por que o valor determinado aqui é diferente do valor inicialmente adotado (procure a expressão da mobilidade no arquivo de equações do ELDO (equatios.pdf))?

Iremos adicionar as seguintes linhas em nosso arquivo, incluindo também a opção de sweep para testar diferentes valores.

```
* Tamanho nmos, tamanho pmos, largura gate, largura dreno, largura source
.Param Wn=3u Wp=8.8u Wp2=8.8u Lg=0.35u Ld=0.85u Ls=1.75u T=1n
```

```
*** Inversor 2 --- transistores 3 e 4
```

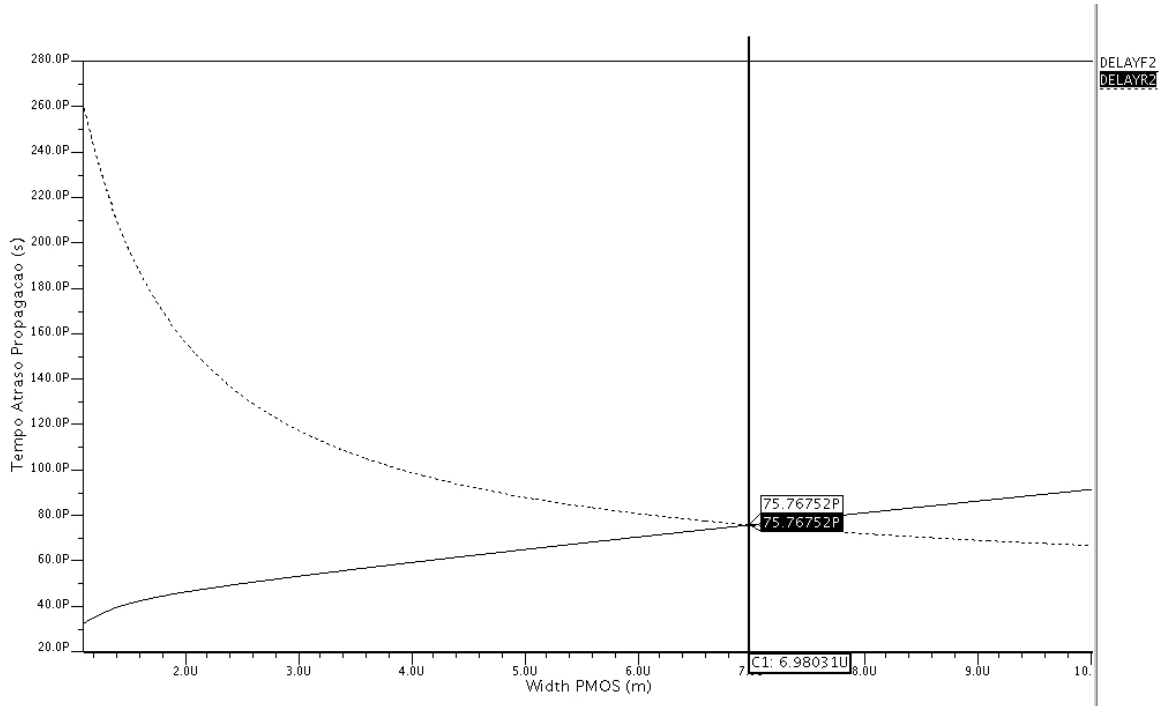
```
M3n inv2 inv1 vs vs MODN W='Wn' L='Lg' AD='Wn*Ld' AS='Wn*Ls'
PD='2*Wn+2*Ld' PS='2*Wn+2*Ls'
```

```
M4p vd inv1 inv2 vd MODP W='Wp2' L='Lg' AD='Wp2*Ld' AS='Wp2*Ls'
PD='2*Wp2+2*Ld' PS='2*Wp2+2*Ls'
```

```
*** Comando Tran - Simulacao
```

```
.tran 10p 11n 15n 1p sweep Wp2 INCR 0.01u 1.1u 10u
.probe tran ALL
```

Figura 11 – Gráfico intersecção do atraso de subida e de descida.



Fonte: Pelos próprios autores

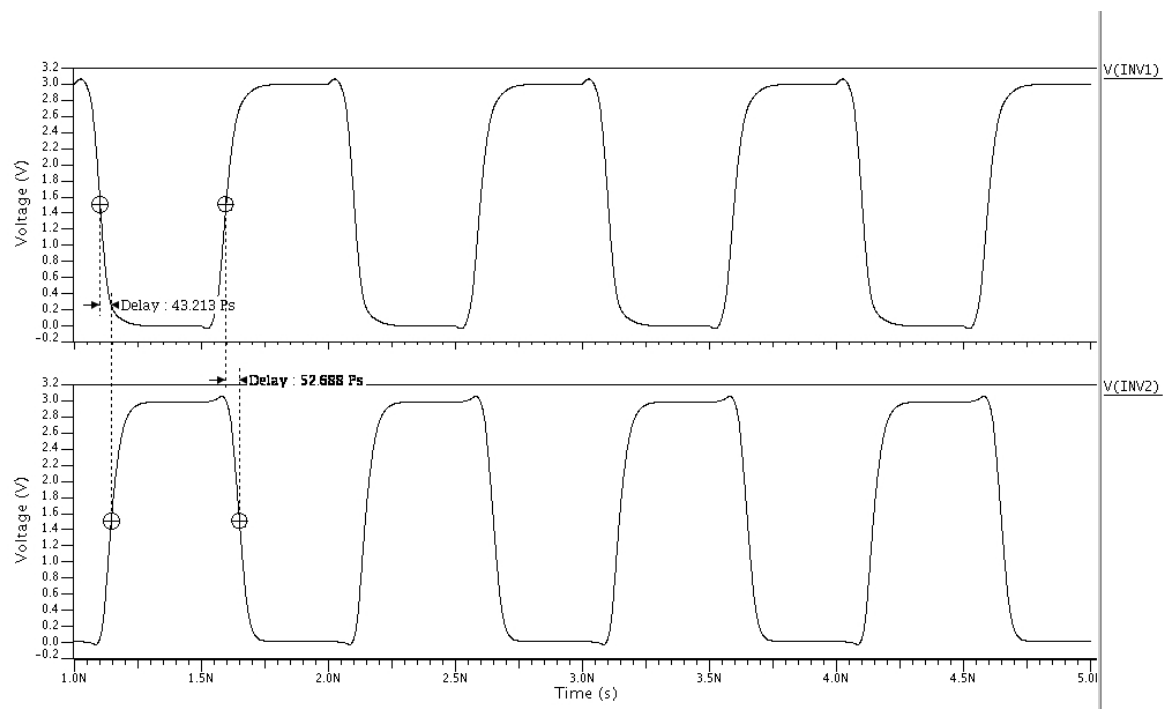
Com nossa simulação pronta, podemos agora definir o W_p onde os atrasos na propagação de subida e descida são iguais, fazemos isso pegando o ponto de intersecção das duas curvas que foram plotadas na figura 11, com isso obtemos um $W_p = 6,98\mu m$, diferente do W_p inicial de $8,8\mu m$. Essa diferença ocorre por causa da mobilidade efetiva dos transistores, que foi considerada inicialmente como sendo constante, porém como podemos ver na equação da mobilidade efetiva abaixo, que tiramos do manual de equatios.pdf dado no enunciado, existem diversos parâmetros que influenciam na mobilidade efetiva (adaptada das relações dos parâmetros de fabricação visto no relatório 2), causando assim essa diferença nos valores de W_p .

$$\mu_{eff} = \frac{\mu_0(T)}{1 + (\mu_A(T) + \mu_C(T) \times vbs) \times \frac{V_{gst_{eff}} + 2V_{th}}{TOX} + \mu_B(T) \times \left(\frac{V_{gst_{eff}} + 2V_{th}}{TOX} \right)^2}$$

Questão 19: Repita a questão 16, utilizando agora os modelos worst speed, WS, e worst power, WP. Comente os resultados.

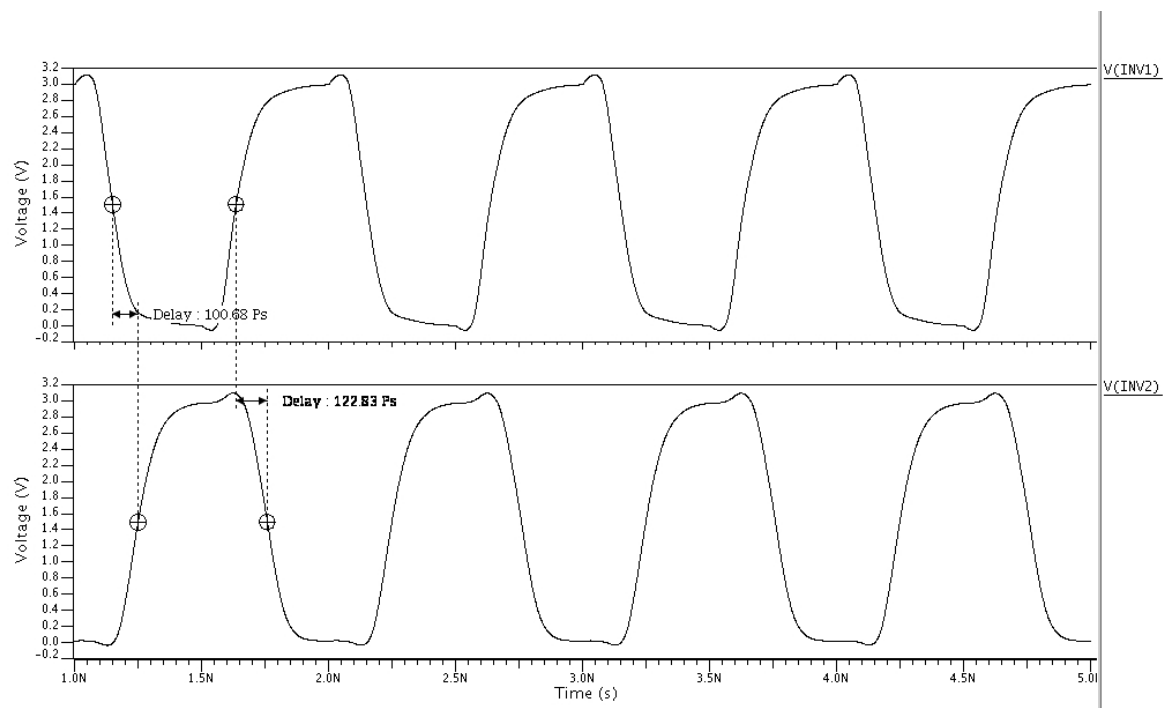
Para podermos utilizar os modelos de worst speed (WS) e worst power (WP), precisamos substituir em nosso arquivo a linha em que incluímos o modelo Model35_Edo pelas linhas dos modelos WS e WP. Assim temos os seguintes resultados nas simulações (dispostas nas figuras 12 e 13)

Figura 12 – Atrasos na propagação Worst Power



Fonte: Pelos próprios autores

Figura 13 – Atrasos na propagação Worst Speed



Fonte: Pelos próprios autores

Com os resultados obtidos, podemos ver que o WS gera um atraso maior, porque esse modelo opera o circuito com uma velocidade reduzida, consumindo menos potência.

O WP consegue resultados mais rápidos, isso ocorre porque ele consome mais potência, assim o circuito opera de maneira mais rápido.

Com esses resultados, podemos ver que essa é uma escolha que precisamos fazer com cuidado, dependendo da aplicação em que o circuito será utilizado.

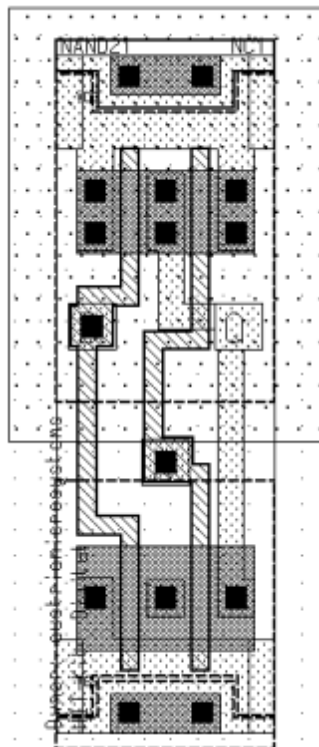
Questão 20: Verifique no manual do ELDO o comando `.subckt`. Para que ele serve?

Esse comando é usado para definir um subcircuito, esse subcircuito será somente local. É mais utilizado em circuitos grandes para modularizar e facilitar a análise.

Questão 26: Modifique o contexto para ver a célula carregada. Converta esta célula em flatten. O que é esta célula?

Esta é uma célula NAND, que possui duas entradas e uma saída. Através do comando flatten (como disposto na figura 14) conseguimos ver a parte interna dos componentes.

Figura 14 – Célula NAND

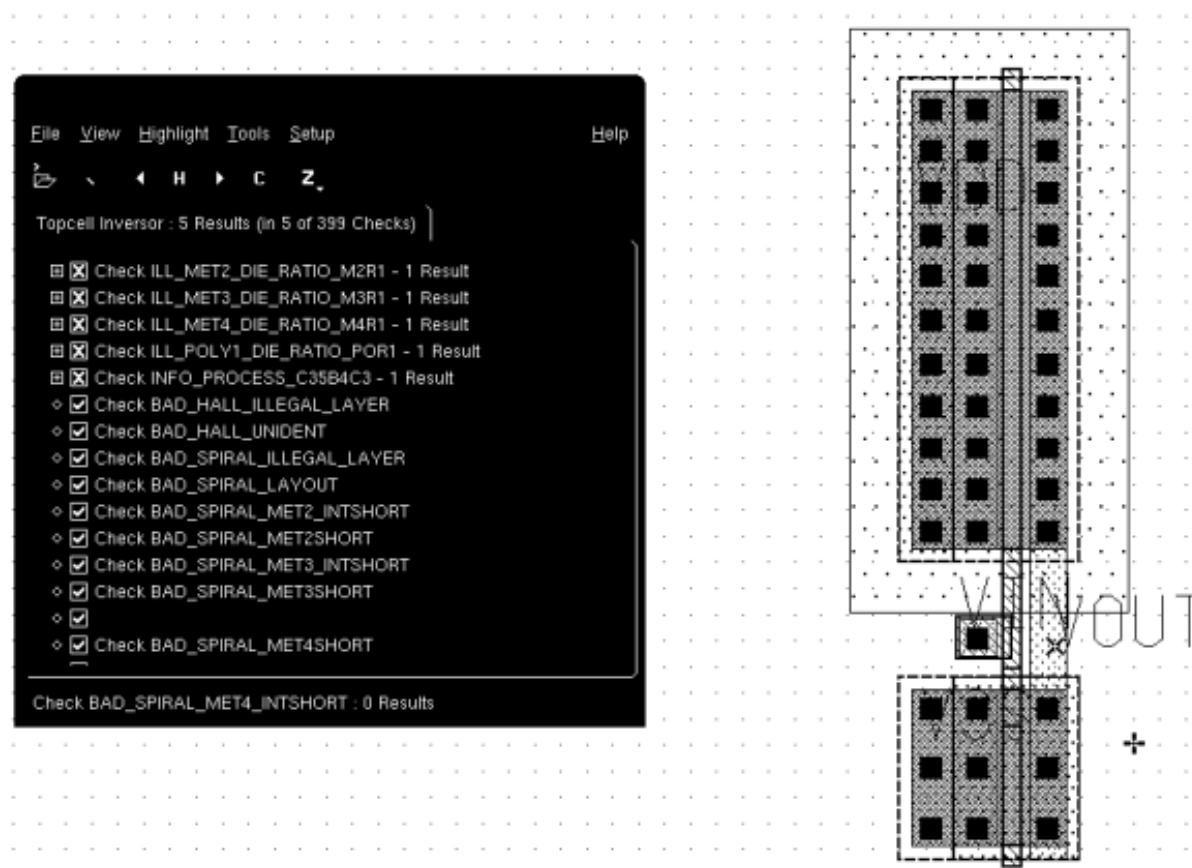


Fonte: Pelos próprios autores

Questão 27: Desenhe agora um inversor com as dimensões determinadas no item 13. Verifique o layout com DRC e elimine todos os problemas encontrados (inclua o layout no relatório).

Segue abaixo (figura 15) o layout e o DRC, com os valores $W_n = 3\mu m$ e $W_p = 8,8\mu m$:

Figura 15 – Layout do inversor com DRC



Fonte: Pelos próprios autores

Referências

CORPORATION, M. G. *Mentor Graphics Corporation*. [S.l.], 2005. Disponível em: http://web.engr.uky.edu/~elias/tutorials/Eldo/eldo_ur.pdf. Acesso em: 20 Jul. 2021. Citado na página 3.