Carlos Roberto Dos Santos Junior, NºUSP 9435102 William Luis Alves Ferreira, NºUSP: 9847599

Experiência 2

Universidade de São Paulo – USP Escola de Engenharia de São Carlos – EESC Instituto de Ciências Matemáticas e de Computação – ICMC Programa de Graduação

Brasil

Sumário

1	INTRODUÇÃO	3
2	QUESTÕES	4
Questão 1		4
Questão 2		4
Questão 3		7
Questão 4		7
Questão 5		9
Questão 6		12
Questão 7	,	13
Questão 8		15
Questão 9		17
Questão 1	0	18
		18
Questão 1	2	21
Questão 1	4	24
Questão 1	5	25
Questão 1	6	27
Questão 1	7	30
Questão 1	8	32
Questão 2	0	33
Questão 2	1	34
Questão 2	2	35
Questão 2	3	35
Questão 2	4	36
Questão 2	5	38
	.6	
Questão 2	7	44
	DEEEDÊNCIAS	16

1 Introdução

Continuando o que vimos tanto na disciplina Projetos de Circuitos Integrados Analógicos (SEL0618) quanto no relatório anterior, este experimento tem como objetivo introduzir o projeto de circuitos eletrônicos na forma de esquemáticos juntamente ao *layout* visto na disciplina SEL0618. Nesta disciplina, Projetos de Circuitos Integrados Digitais I (SEL0621), verificou-se que as ferramentas da tecnologias AMS possui independência em desenvolver circuitos apenas através de esquemáticos (uma das formas de visualizar o projeto), além de oferecer a associação ao *layout* de uma célula para ajustes finos de projetos.

Por fim, realiza-se diversas simulações utilizando o ELDO MENTOR (CORPO-RATION, 2005) com EZWave para analisar parâmetros de projeto, além de averiguar as possíveis discrepâncias (também vista na ferramenta LVS) entre a performance do circuito (cell) em suas diferentes visualizações (views, como layout, squematic e device).

2 Questões

Questão 1: O valor de g_m do transistor MOS varia de acordo com sua região de operação. Na região de forte inversão temos que $g_m = \sqrt{2I_D\mu C_{OX}\frac{W}{L}} = \frac{2I_D}{V_{GS}-V_T}$ e na região de inversão moderada $g_m \approx \frac{I_D}{nV_T\sqrt{1+LIM}}$. Determine o valor de g_m para o transistor operando na região de fraca inversão com $V_D >> U_T$ e n = 1.

Obs:
$$g_m = \frac{\partial I_D}{\partial V_{GS}}$$

Para fraca inversão temos:

$$I_D = \frac{W}{L} I_{D0} e^{\frac{V_G}{nU_T}} \cdot \left(e^{\frac{-V_S}{U_T}} - e^{\frac{-V_D}{U_T}}\right)$$

como temos $V_D >> U_T$ e n=1, então:

$$I_D = \frac{W}{L} . I_{D0} . e^{\frac{V_G}{U_T}} . \left(e^{\frac{-V_S}{U_T}}\right)$$

$$I_D = \frac{W}{L} I_{D0}.e^{\frac{V_{GS}}{U_T}}$$

com isso, iremos agora calcular nosso g_m :

$$g_m = \frac{\partial I_D}{\partial V_{CS}}$$

$$g_m = \frac{W}{L}.I_{D0}.\frac{e^{\frac{V_{GS}}{U_T}}}{U_T}$$

$$g_m = \frac{I_D}{U_T}$$

Questão 2: Mostre que para uma corrente igual a I_{Dlim} os valores de g_m calculados considerando o transistor em fraca ou forte inversão coincidem.

Vamos mostrar que os valores de g_m coincidem, mas primeiramente temos que considerar:

$$V_D >> U_T$$

$$I_{Dlim} = I_{D}$$

$$I_{Dlim} = 2 \times \mu \times C_{OX} \times \frac{W}{L} \times (nU_{T})^{2}$$

$$I_{DforteInv} = \frac{\mu \times C_{OX} \times \frac{W}{L} \times (V_{GS} - nU_{T})^{2}}{2}$$

$$g_{mForteInv} = \frac{2I_{D}}{V_{GS} - U_{T}}$$

Igualando I_{Dlim} e $I_{DforteInv}$, temos:

$$I_{Dlim} = I_{DforteInv}$$

$$2 \times \mu \times C_{OX} \times \frac{W}{L} \times (nU_T)^2 = \frac{\mu \times C_{OX} \times \frac{W}{L} \times (V_{GS} - nU_T)^2}{2}$$

$$4 \times (nU_T)^2 = (V_{GS} - nU_T)^2$$

$$V_{GS} = 3 \times (nU_T)$$

$$g_{mForteInv} = \frac{2I_D}{V_{GS} - U_T}$$

$$g_{mForteInv} = \frac{4 \times \mu \times C_{OX} \times \frac{W}{L} \times (n \times U_T)^2}{2 \times n \times U_T}$$

Assim temos:

$$g_m = g_{mForteInv} = \frac{I_{Dlim}}{U_T} = \frac{I_D}{U_T}$$

 $g_{mForteInv} = \frac{2 \times \mu \times C_{OX} \times \frac{W}{L} \times (n \times U_T)^2}{n \times U_T} = \frac{I_{Dlim}}{n \times U_T}$

6

Questão 3: Considere os dois espelhos de corrente apresentados na Figura 1. Um deles é um espelho convencional e o outro é um espelho de corrente de Wilson.

• Em que circunstância, no espelho convencional, a corrente de saída I_0 é exatamente igual à corrente I_{REF} .

Assumindo que os transistores M1 e M2 são do mesmo tamanho e possuem V_{DS} iguais, com isso teremos que a mobilidade e a capacitância de carga também serão iguais. Para que o circuito funcione, os transistores precisam estar saturados, assim temos:

$$I_{D1} = \frac{\mu C_{OX}(\frac{W}{L})_1 (V_{GS} - V_{TH})^2 (1 + \lambda V_{DS1})}{2}$$

$$I_{D2} = \frac{\mu C_{OX}(\frac{W}{L})_2 (V_{GS} - V_{TH})^2 (1 + \lambda V_{DS2})}{2}$$

$$\frac{I_{D1}}{I_{D2}} = \frac{(\frac{W}{L})_1 (1 + \lambda V_{DS1})}{(\frac{W}{L})_2 (1 + \lambda V_{DS2})}$$

$$\frac{I_{REF}}{I_0} = \frac{I_{D1}}{I_{D2}}$$

$$\frac{I_{REF}}{I_0} = \frac{(\frac{W}{L})_1}{(\frac{W}{L})_2}$$

Como a largura e comprimento são iguais, temos que $I_{REF} = I_0$.

• Determine a impedância de saída do espelho convencional. Como $V_{GS1} = V_{GS2} = V_G = 0$ e utilizando as leis de Kirchhoff temos:

$$g_{m1}V_G + g01V_G = 0$$

$$g02V_x + g_{m2}V_G = I_x$$

$$Z = \frac{V_x}{I_x}$$

$$Z = \frac{1}{q_{02}} = r_{02}$$

• Caso este valor for pequeno qual é a consequência? Como ele pode ser aumentado? Ter esse valor pequeno leva a diversas consequências, como a tensão é diretamente proporcional à impedância, temos o problema do efeito early e também temos que se caso a impedância seja pequena a tensão também será, causando assim com que a corrente de dreno do M2 se torne sensível à tensão de saída. Podemos aumentar o

valor de impedância trocando o circuito por um circuito de corrente de espelho de Wilson.

• Determine a impedância de saída do espelho de Wilson e mostre que é aproximadamente igual a $\frac{v_0}{i_0} \approx \frac{gm1}{go1} \frac{gm3}{gm2} \frac{1}{go3} \approx \frac{gm1}{go1} \frac{1}{go3}$ para o caso onde M_1 é igual a M_2 (ignore o efeito de corpo).

Para determinar a impedância de saída do espelho de Wilson, iremos utilizar o modelo de pequenos sinais, assim conseguimos as seguintes equações:

$$g_{01}V_G + g_{m1}V_E = 0 \Rightarrow V_G = -\frac{g_{m1}}{g_{01}}V_E$$
$$-I_0 + g_{02}V_E + g_{m2}V_E = 0 \Rightarrow V_E = \frac{I_0}{g_{02} + g_{m2}}$$
$$-I_0 + (V_0 - V_E)g_{03} + g_{m3}V_{gE} = 0$$

Fazendo as devidas simplificações e considerando $g_m >> g_0$ e $g_{m1} = g_{m2}$ encontramos:

$$Z = \frac{g_{m3}}{g_{03}g_{01}}$$

• Compare a impedância de saída das duas configurações. Qual é maior? Conforme calculamos anteriormente, temos as seguintes impedâncias:

$$Z_{wilson} = \frac{g_{m3}}{g_{03}g_{01}}$$
$$Z_{convencional} = \frac{1}{g_{02}}$$

Através desses resultados podemos ver que a impedância de saída do espelho de Wilson é maior, isso ocorre porque temos que $g_m >> g_0$.

• Qual a desvantagem do espelho de Wilson?

A desvantagem do espelho de Wilson é a potência consumida que é muito maior do que um espelho de corrente convencional, isso ocorre porque o espelho de Wilson possui mais transistores, e para poder funcionar é necessário saturar os transistores.

Questão 4: Considere o circuito da figura abaixo (Fig. 2). Este circuito é formado pelo espelho de corrente M3, M4 e M5 e os transistores trabalhando em fraca inversão M1 e M2. Ele serve para gerar uma corrente de referência IS

Considere que:

1. (W/L)M4 é M vezes maior do que (W/L)M3;

- 2. (W/L)M2 é N vezes maior do que (W/L)M1 (ambos os transistores operam em fraca inversão);
- 3. (W/L)M5 é X vezes maior do que (W/L)M3.

Mostre que a corrente de saída tem, quando os transístores M3, M4 e M5 estão em saturação, a expressão (extraida do enunciado):

$$I_s = X \frac{U_T}{R} ln(MN)$$

Primeiro, considerando as relações de tamanho estabelecidos no enunciado:

$$\frac{(W/L)_4}{(W/L)_3} = M$$

$$\frac{(W/L)_2}{(W/L)_1} = N$$

e, podemos relacionar a corrente através das relações:

$$\frac{I_4}{I_3} = \frac{I_1}{I_2} = M$$

Em relação a fraca inversão temos a expressão:

$$I_D = \frac{W}{L} I_{D0} exp(Vg/Vt) exp(-Vs/Vt)$$

agora, considerando a saturação quando $(V_{DS}=V_{GS}-V_T)$, e considerando as condições $V_{G1}=V_{G2}=V_G$ e $n_1=n_2=n$:

$$M = \frac{I_4}{I_3} = \frac{(W/L)_1 I_{D01} e^{(V_{G1}/V_t)} (e^{(-V_{S1}/V_t)} - e^{(V_D/V_T)})}{(W/L)_2 I_{D02} e^{(V_{G2}/V_t)} (e^{(-V_{S2}/V_t)} - e^{(V_D/V_T)})}$$

Com as relações anteriores do transistor temos:

$$N = \frac{(W/L)_2}{(W/L)_1}$$

$$M = \frac{1}{N} \frac{-e^{(-V_{D1}/V_T)}}{\left(e^{(V_{S2}/V_T)} - e^{(-V_{D2}/V_t)}\right)}$$

Considerando $V_{G1} = V_{G2}$, logo:

$$MN = \frac{1}{e^{(-V_{S2}/V_T)}} \Rightarrow ln(MN) = \frac{V_{S2}}{V_T}$$

Com tudo, temos as relações para corrente de saída e corrente que passa pelo resistor:

$$I_S = X \frac{V_t}{R} ln(MN)$$

$$I_R = \frac{V_{S2}}{R} \Rightarrow \frac{V_t ln(MN)}{R} = I_R = I_2 = I_3$$

Por fim, considerando as características do espelho de Wilson, temos:

$$I_S = I_5 = XI_3 = \frac{XV_t ln(MN)}{R}$$

Questão 5: Considere os valores M=2, N=1 e X=1. Determine através de equações os valores (W/L) dos transistores e de R para que Is=1,51 μ A. O circuito deve funcionar para tensões na saída (dreno de M5) tão altas quanto (VDD - 0,4 V). Considere que M3, M4 e M5 estão em forte inversão.

Recordamos a relação da condutividade (C_{ox}) :

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}}$$

Com o item anterior temos:

$$I_S = X \frac{V_t}{R} ln(MN)$$

E com a corrente projetada $I_S=1,51\mu A,\,X=1,M=2$, N=1 e $V_t=26mV,$ temos:

$$1,51*10^{-6} = \frac{1*26*10^{-3}ln(2)}{R}$$

$$R = 11,935k\Omega$$

Para o cálculos a seguir utilizaremos a relação da corrente I_D :

$$I_{Dlim} = \frac{W}{L} 2\mu_n C_{ox} (nV_t)^2$$

Transistores M1 e M2: Fraca Inversão:

$$\frac{I_D}{I_{Dlim}} > \frac{1}{10}$$

$$\frac{10}{2}I_D > \mu_n C_{ox} \frac{W}{L} (nV_T)^2$$

$$(W/L)_1 > 5 \frac{I_S}{\mu_n C_{ox}(nV_T)^2}$$

Considerando as informações do enunciado, temos:

$$(W/L)_1 = \frac{1}{N}(W/L)_2 = (W/L)_2$$

portanto, considerando a fraca inversão temos n=1,2, substituído os valores de parâmetros de fabricação organizadas na tabela 1:

$$(W/L)_{1,2} > 70,57$$

Transistor M3: Forte Inversão:

Utilizando as relações idem as anteriores, considerando M3:

$$\frac{I_D}{I_{Dlim}} > 10 \Rightarrow 10I_{Dlin} < I_D$$

dado o item anterior, temos as relações de corrente:

$$I_D = I_{D3} = I_S/X = I_S$$

$$(W/L)_3 > \frac{I_S}{20\mu_n C_{ox}(nV_T)^2}$$

por fim, termos a restrição para o transistor M3:

$$(W/L)_3 < 0,653$$

Transistor M4: Forte Inversão:

$$(W/L)_4 > \frac{I_S}{10\mu_n C_{ox}(nV_T)^2}$$

por fim, termos a restrição para o transistor M4:

$$(W/L)_4 < 1,302$$

Transistor M5: Forte Inversão:

Considerando o transistor na saída com a relação:

$$V_{out} \leq (V_{DD} - 0, 4)$$

$$V_{DS} > V_{GS} - V_{th} \Rightarrow V_{DS} < 0.4$$

Nesta operação temos a relação da corrente de dreno no limiar:

$$I_{Dlim} \frac{1}{2} \frac{W}{L} \mu_p C_{oxp} V_{DS}^2$$

logo, temos a relação para o limiar de saturação com controle de saída:

$$(W/L)_5 > \frac{2I_S}{\mu_n C_{ox}(nV_T)^2}$$

E das relações idem para os demais transistores temos:

$$(W/L)_5 > \frac{I_S}{20\mu_n C_{ox}(nV_T)^2}$$

por fim, temos a restrição para o transistor M5:

$$0,28 < (W/L)_5 < 0,65$$

Concluindo, temos todos os resultados relevantes deste item nas tabelas 1 e 2.

Tabela 1 – Tabela com parâmetros de fabricação segundo tecnologia AMS para NMOS e PMOS

Parâmetro	Valor	Unidade
$\overline{\mu_n}$	475,8	$[cm^2/Vs]$
$\overline{\mu_p}$	148, 2	$[cm^2/Vs]$
$\overline{C_{oxn}}$	$4,62*10^{-7}$	$[F/cm^2]$
$\overline{C_{oxp}}$	$4,52*10^{-7}$	$[F/cm^2]$
t_{oxn}	$7,57*10^{-7}$	[cm]
$\overline{t_{oxp}}$	$7,75*10^{-7}$	[cm]
ϵ_{ox}	$3,5*10^{-13}$	[F/cm]

Fonte: Manual (AMS, 2003)

Tabela 2 – Tabela com as proporções dos parâmetros de projeto (W/L)

Componente	Restrição
RESITOR $[K\Omega]$	R = 11,935
NMOS - M1	$(W/L)_1 > 70,57$
NMOS - M2	$(W/L)_2 > 70,57$
PMOS - M3	$(W/L)_3 < 0.65$
PMOS - M4	$(W/L)_4 < 1,30$
PMOS - M5	$0,28 \le (W/L)_5 < 0,65$

Fonte: Pelos próprios autores

Questão 6: Utilize as dimensões L1 = 1,0 μ m e L3 = 2,0 μ m para o comprimento de canal dos transistores M1 e M3. Quais são as dimensões de L que devem ser utilizadas nos transistores M2, M4 e M5. Por quê? Determine as dimensões da largura de canal W de todos os transistores (mostre numa tabela as dimensões determinadas).

Considerando os valores fornecidos do complemento de canal para os transistores NMOS e PMOS, respectivamente, $L_1 = 1 \mu m$ e $L_3 = 2 \mu m$, e tendo as relações obtidas de corrente para os itens 4 e 5, temos:

Para NMOS:

$$L_1 = L_2 = 1,0\mu m$$

Para PMOS:

$$L_3 = L_4 = L_5 = 2,0\mu m$$

Portanto, organizamos as informações deste item na tabela 3.

Tabela 3 – Dimensões de largura de canal (W)

Componente	Parâmetros $[\mu m]$	Arredondamento $[\mu m]$
NMOS - M1, M2	70,57	71,00
PMOS - M3	1,30	1,00
PMOS - M4	2,6	2,00
PMOS - M5	0,93	1,00

Fonte: Pelos próprios autores

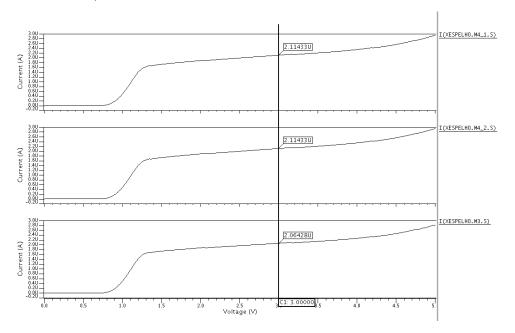
Questão 7: Escreva o arquivo de entrada para simulação da fonte de corrente tomando cuidado em manter os transistores casados. Faça uma simulação do tipo DC variando V_{DD} entre 0 V e 5 V (considere o dreno de M5 em 0 V). Medir as correntes que passam pelos transistores M4 e M3 para $V_{DD}=3,0V$. (verifique se a relação entre estas correntes esta dentro do esperado e se não estiver corrija). O que acontece com a corrente na saída quando aumentamos V_{DD} ? Por quê?

Com as relações obtidas dos itens 4, 5 e 6, temos a relação esperada para corrente em decorrência da relação dos parâmetros de projeto (W/L) do item 4, como visto na relação considerando M=2:

$$\frac{\left(\frac{W}{L}\right)_4}{\left(\frac{W}{L}\right)_3} = M \Rightarrow \frac{I_4}{I_3} = M \Rightarrow I_4 = 2I_3$$

Ressalva-se que para o projeto ao casarmos os transistores matemos os transistores PMOS com a mesma dimensão de W = $W_p = 1 \mu m$ e $L_p = 2 \mu m$, para isso, implementamos dois transistores com essas dimensões em paralelo (M4_1 e M4_2) para obter o valor do transistor M4 PMOS (parâmetros, $W_p = 2 \mu m$ e $L_p = 2 \mu m$). Com tudo, temos a figura 1 com as curvas de corrente para o excursionamento DC de 0 a 5 V.

Figura 1 – Curvas de corrente para os transistores M4_1 e M4_2 que implementam o transistor M4 implementado, além da curva de corrente M3, todos marcados em 3,0V



Fonte: Pelos próprios autores

Arredondando para uma casa decimal temos que $I_{M3}=2, 1\mu A$ e $I_{M4}=4, 2\mu A$ o que respeita a relação calculada anteriormente. Prosseguindo temos a curva da corrente de saída (I_S) vista na figura 2

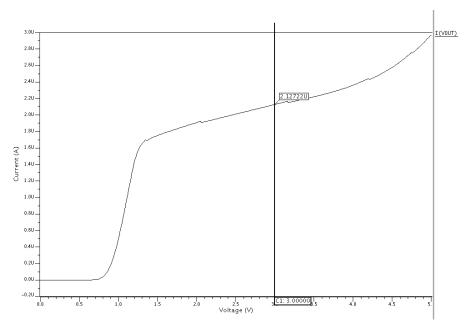


Figura 2 — Curva da corrente de saída versus tensão VDD excursionada de 0 a $5\mathrm{V}$

Fonte: Pelos próprios autores

Podemos visualizar a curva o comportamento do transistor MOS vista na disciplina Circuitos Eletrônicos II (SEL0613) e descitra pela equação:

$$I_D = \frac{\mu_n C_{ox} W (VGS - Vt)^2 (1 + \lambda V_{DS})}{2L}$$

Neste sentido vemos a região de pinchamento, quando VDD supera VDS, a partir de 0,7V e entra na zona de operação de saturação onde $V_{Gs} > V_t$, e segue com relação linear por conta da tensão early $(1 + \lambda V_{DS})$.

Por fim, segue código completo de simulação:

- *** Configuração Simulação
- .option measDGT=8
- .options ingold=1
- .option hmax=0.01n
- .global VDD VSS
- *** Subcircuito para o Espelho projetado
- .subckt ESPELHO out
- *** Dimensionando Transistores
- .Param Wn=71.0u Wp=1.0u Ln=1u Lp=2u Ld=0.85u

```
*** Mosfet ND
               NG
                     NS
                         NB MODN L=''
                                       W =
                                           AD= AS= PD= PS= NRD= NRS=
       2
           2
               VSS
                     VSS MODN L='Ln'
M1
                                       W='Wn'
                                               AD='Ld*Wn'
                                                           AS='Ld*Wn'
                                                                        PD='2*Ld+Wn'
M2
           2
               3
                     VSS MODN L='Ln'
                                               AD='Ld*Wn'
       4
                                       W='Wn'
                                                           AS='Ld*Wn'
                                                                        PD='2*Ld+Wn'
МЗ
           4
               VDD
                     VDD MODP L='Lp'
                                       W='Wp'
                                               AD='Ld*Wp'
                                                           AS='Ld*Wp'
                                                                        PD='2*Ld+Wp'
       4
*** Casamento do transistor M4 ***
M4 1
               VDD
                     VDD MODP L='Lp'
                                       ₩='\₩p'
                                               AD='Ld*Wp'
                                                           AS='Ld*Wp'
                                                                        PD='2*Ld+Wp'
       2
                     VDD MODP L='Lp'
M4 2
       2
           4
               VDD
                                       W='Wp'
                                               AD='Ld*Wp'
                                                           AS='Ld*Wp'
                                                                        PD='2*Ld+Wp'
**********
M5
       out 4
               VDD
                     VDD MODP L='Lp'
                                       W='Wp'
                                               AD='Ld*Wp'
                                                           AS='Ld*Wp'
                                                                        PD='2*Ld+Wp'
*** Resistor
           VSS 11.935k
R.1
.ends ESPELHO
.CONNECT VSS O
*** Conectando subcircuito
Xespelho out ESPELHO
*** Alimentacao do Circuito
Vdd VDD 0 3V
Vout out VSS OV
```

- *** Analise DC
- .DC VDD 0 5 0.01
- .probe DC IS(Vout)
- .include Model35_Eldo
- .end

Questão 8: Ajuste o valor de R para que a corrente de saída em $V_{DD}=3,0V$ seja a desejada no projeto (valor nominal). Apresente então o gráfico $I_S \times V_{DD}$.

Para ajustar o valor da resistência (R) para que a saída seja a esperada em $V_{DD}=3,0V$, ou seja, considerando a corrente de saida (Is) utilizadas dos calculos dos itens 4, 5 e 6, $I_S=1,51\mu m$.

Logo, para realizar o excursionamento do valor de R utilizamos o parametro SWEEP da simulação do ELDO, com os trechos alterados do item 7:

```
.meas DC ISout find Is(M5) when V(Vdd)=3
*** Analise DC + Excursionamento de resistencia
*.DC Vdd 3 3 0.01 SWEEP R1 11k 20k 0.015k
.DC Vdd 0 5 0.01 SWEEP R1 16.5k 16.54k 0.001k
.probe DC ALL
```

Primeiro, foi analisado uma variação macro do valor da resistência entre os valores 11 a 20 $k\Omega$, depois estreitamos o excursionamento 16.5 a 16.54 $K\Omega$, que juntamente com o comando MEAS obtemos a curva presente na figura 3.

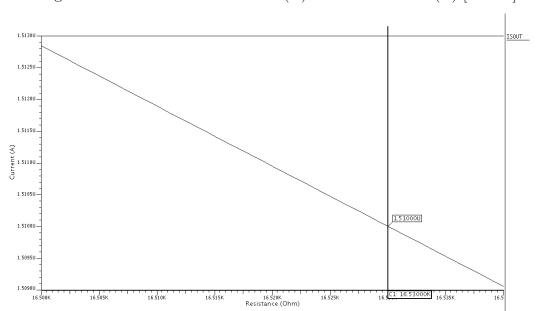


Figura 3 – Curva corrente de saída (Is) versos resistência (R) [MEAS]

Fonte: Pelos próprios autores

Por fim, encontramos o valor ideal da resistência para alcançar valor da corrente de saída, $I_S=1,51\mu A$, logo, a resistência encontrada é de 16,53 $k\Omega$ como visto na figura 3. Com isso, temos a figura 4 com a curva de corrente de saída versus a tensão VDD marcado para a tensão de operação 3V.

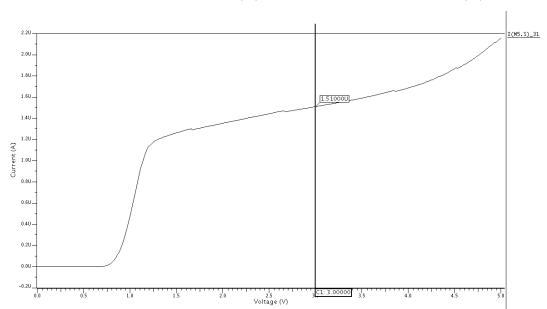


Figura 4 – Curva corrente de saída (Is) versos VDD com resistência (R) encontrada

Fonte: Pelos próprios autores

Questão 9: Determine a faixa de valores de V_{DD} para a qual a condição $I_0(0,98) < I_S < I_0(1,02)$ seja observada, onde I_0 é a corrente para $V_{DD}=3,0V$. Qual é o valor mínimo de V_{DD} achado? Chamaremos a faixa de tensão encontrada acima de faixa de operação do circuito para variações de $\pm 2\%$.

Como dito no enunciado temos a faixa de Is observada é para variação de 2%, temos:

$$0,98I_s < I_s < 1,02I_s \Rightarrow 1,4798 < I_s < 1,5402$$

Como visto na curva presente na figura 5 temos os o correspondente ao intervalo de tensão V_{DD} com a variação 2%:

$$2,80V < V_{dd} < 3,12V$$

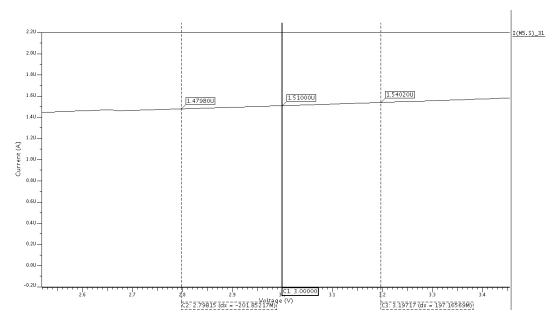


Figura 5 – Variação de 2% da corrente de saída e seu correspondente para tensão V_{DD}

Fonte: Pelos próprios autores

Questão 10: Caso desejemos ter pequenas variações de corrente mesmo para uma ampla variação da tensão de alimentação, quais modificações podem ser realizadas no projeto?

Em eletrônica temos um recurso chamado espelho de corrente, em que sua princial caracteristica é de controlar a corrente de um disposito ativo (entenda-se circuito que prove carga) para outro dispositivo ativo, sem a relação de direta entre controle do circuito e alimentação da carga, podemos manter a carga idependente da corrente de saída do dispositivo "espelhado", agindo assim como um amplificador de corrente próximo ao ideal, como visto no capitulo *Fast Sense Amplifiers* de (KANG, 1998).

Com o intuito de controlar a modulação de canal e o efeito Early temos a implicação do espelho de Wilson para reprojetar o circuito no item 11, podendo assim manter a corrente constante para amplo excursionamento de tensão VDD, e com valores de alto canal para transistores $L=71\mu m$, são os transistores com maior efeito da modulação de canal, logo o espelho de Wilson será aplicado para os transistores tipo N.

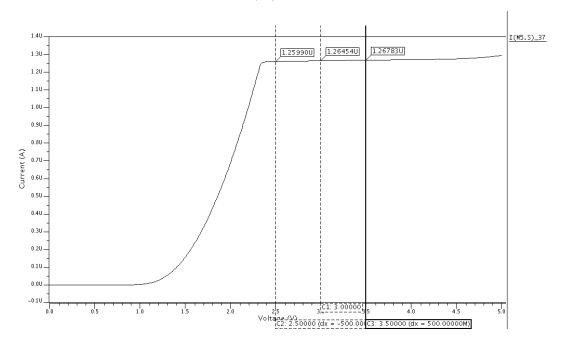
Questão 11: Reprojetar o circuito com modificações para reduzir a sua sensibilidade a variações de VDD. Tomar cuidado para que as dimensões não aumentem muito e que a faixa de operação não seja muito reduzida. Apresente o esquemático do circuito, com as dimensões escolhidas, e o novo gráfico $I_S \times V_{DD}$.

Para reduzir a modulação de canal para os transistores tipo P, excursionamos o valor de L_p , modificando seu valor entre 2 a 50 μm , e analisamos as curvas da corrente de saída versus tensão VDD, logo obtemos a curva presente na figura 6, com o comando a

seguir:

```
*** Analise DC + Escurcionamento de Lp
.DC Vdd 0 5 0.01 SWEEP Lp 2u 50u 0.5u
```

Figura 6 – Curva de corrente de saída (IS) versus tensão Vdd, marcado entre 2,5 a 3,5V



Fonte: Pelos próprios autores

Notemos que o valor da corrente para 3V de tensão VDD, para isso manteremos fixo o valor encontrado para dimensão do canal dos transistores tipo P em $L_p=20\mu m$ e relacionamento de $W_p=60\mu m$ e variamos novamente o valor da resistência para manter o patamar de corrente de saída em 1,51 μA , com o comando:

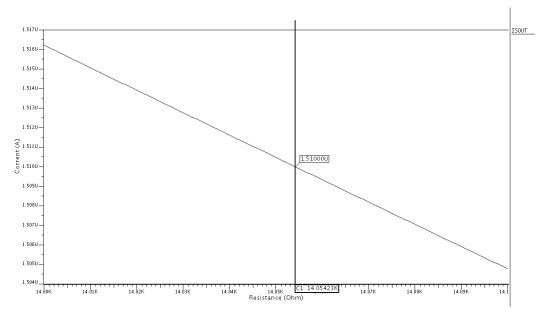
```
*** Encontrando valor de R para IS
.meas DC ISout find Is(M5) when V(Vdd)=3

*** Analise DC + Escurcionamento de resistencia
.DC Vdd 3 3 0.01 SWEEP R1 11k 20k 0.015k
.DC Vdd 3 3 0.01 SWEEP R1 14.0k 14.1k 0.001k
```

A o primeiro comando SWEEP entre os valores 11 a 20 $k\Omega$, e, posteriormente analisando o comando MEAS refinamos o SWEEP entre os valores 14 a 14,14 $k\Omega$, como visto na figura 7.

Por fim, temos que para o circuito reprojetado com espelho de wilson temos os valores de projeto modificados para diminuir os efeitos de canal como descrito na tabela 4

Figura 7 – Curva de corrente de saída (IS) versus variação de resistência R para 3V de tensão VDD



Fonte: Pelos próprios autores

e verificada na figura 8, considerando a resistência (R) tendo valor encontrado de 14,054 $k\Omega.$

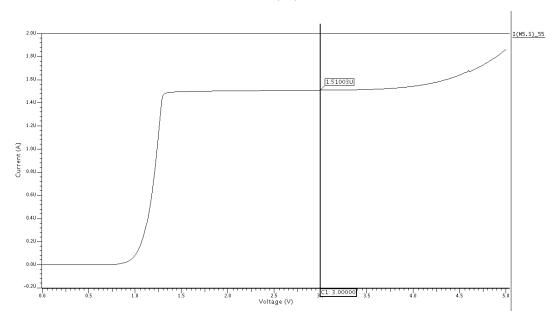
Tabela 4 – Parâmetros de projeto com espelho de wilson

Componente	Parâmetro W $[\mu m]$	Parâmetro L $[\mu m]$
NMOS - M1_1, M2_1, M1_2 e M2_2	71	1
PMOS - M3	75	25
PMOS - M4_1 e M4_2	75	25
PMOS - M5	75	25

Fonte: Pelos próprios autores

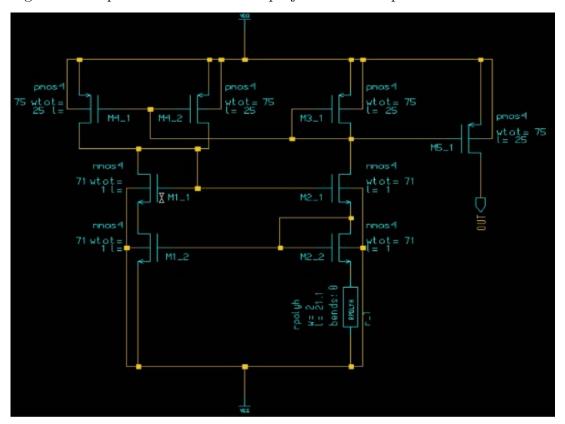
Com tudo o circuito projetado foi esquematizado e apresentado na figura 9 e a curva da corrente de saída versus tensão Vdd gerada via simulação do device para o esquemático presente na figura 10.

Figura 8 – Curva de corrente de saída (IS) versus tensão VDD marcada para 3V



Fonte: Pelos próprios autores

Figura 9 – Esquemático do circuito reprojetado com os parâmetros encontrados.



Fonte: Pelos próprios autores

Questão 12: Alguns circuitos analógicos necessitam de um circuito de start-up para começarem a funcionar (por exemplo, fontes de corrente, osciladores, etc.).

Verifique por simulação se a fonte de corrente necessita de um start-up (considere algumas tensões iniciais nos nós do circuito e verifique, através de

200 1.80 1.60 1.40 1.20 0.80 0.80 0.40 0.20

Figura 10 – Esquemático - Curva da corrente de saída versus tensão VDD excursionada de 0 a $5\mathrm{V}$

Fonte: Pelos próprios autores

2.5 Voltage (V)

simulação de transitório, se o circuito vai ou não para o ponto de operação correto). Caso haja alguma condição inicial em que o circuito não funcione, apresente figura da simulação. Qual comando deve ser utilizado para impor condições iniciais, .IC ou .NODESET?

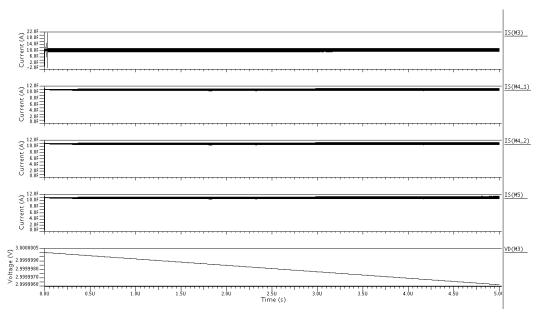
Segundo o manual *Eldo User's Manual* (CORPORATION, 2005) o comando .NODESET é usado para ajudar a calcular o ponto operacional DC inicializando nós selecionados durante o primeiro cálculo do ponto de operação DC, e esse comando é útil quando o paradeiro do ponto de operação DC é conhecido. Já o comando .IC é utilizado para fixar tensões de nó durante uma análise DC.

Com isso, verificamos a corrente de *source* dos transistores PMOS encontram-se cortados devido a tensão aplicada ao nó de *gate* como visto na figura 11.

Segue o arquivo de simulação completo com o uso do comando $\boldsymbol{.}\boldsymbol{IC}$:

- *** Configuração Simulação
- .option measDGT=8
- .options ingold=1
- .option hmax=0.01n
- .global VDD VSS
- *** Dimensionando Transistores
- .Param Wn=71.0u Wp='Lp*3' Ln=1u Lp=25u Ld=0.85u Rm = 14.054k

Figura 11 – Corrente de source dos transistores PMOS mediante gate aplicado tensão de $3\mathrm{V}$



Fonte: Pelos próprios autores

```
*** MOS
        ND
            NG
                NS
                      NB MODN L=', W= AD=
                                            AS= PD= PS= NRD= NRS=
*** Circuito para o Espelho projetado
M1 2
                VSS
                      VSS MODN L='Ln'
+W='Wn'
        AD='Ld*Wn'
                    AS='Ld*Wn' PD='2*Ld+Wn'
                                             PS='2*Ld+Wn'
M2_2
            1
                NoR
                      VSS MODN L='Ln'
+W='Wn'
        AD='Ld*Wn'
                    AS='Ld*Wn'
                               PD='2*Ld+Wn'
                                             PS='2*Ld+Wn'
                      VSS MODN L='Ln'
M1_1
            3
                2
+W='Wn'
        AD='Ld*Wn'
                    AS='Ld*Wn'
                               PD='2*Ld+Wn'
                                             PS='2*Ld+Wn'
M2 1
            3
                      VSS MODN L='Ln'
                1
                               PD='2*Ld+Wn' PS='2*Ld+Wn'
+W='Wn'
        AD='Ld*Wn'
                    AS='Ld*Wn'
***********
МЗ
            4
                VDD
                      VDD MODP L='Lp'
        AD='Ld*Wp' AS='Ld*Wp' PD='2*Ld+Wp' PS='2*Ld+Wp'
*** Casamento do transistor M4 ***
            4
                VDD
M4_1
                      VDD MODP L='Lp'
+W='Wp'
        AD='Ld*Wp'
                    AS='Ld*Wp' PD='2*Ld+Wp'
                                             PS='2*Ld+Wp'
M4_2
        3
            4
                VDD
                      VDD MODP L='Lp'
                   AS='Ld*Wp' PD='2*Ld+Wp' PS='2*Ld+Wp'
+W='Wp'
        AD='Ld*Wp'
**********
M5
        out 4
                VDD
                      VDD MODP L='Lp'
```

```
+W=,Mb,
       AD='Ld*Wp' AS='Ld*Wp' PD='2*Ld+Wp' PS='2*Ld+Wp'
*** Resistor
       NoR
             VSS Rm
R1
.CONNECT VSS 0
*** Alimentacao do Circuito
Vdd VDD 0 3V
Vout out VSS OV
*** Comando para fixacao da tensao
.IC v(4)=3v
*** Analise TRAN
.TRAN 0 5u 0 1n
.probe tran V(Vdd) Vd(M3) Vd(M2 1) Is(M3) Is(M4 1) Is(M4 2) Is(M5)
.include Model35 Eldo
.end
```

Questão 14: Como deve ser desenhado o resistor (verificar no manual ENG-183_rev3.pdf como é feita a definição de um resistor)? Qual material é adequado para construí-lo?

Em projetos é interessante reduzir área ocupada e manter a temperatura a patamares baixos, assim otimizando execução e implementação.

Dentre as opções disponibilizadas pela tecnologia AMS temos: POLY2 e POLYH, e, verificamos as características, dispostos na tabela 5 e figura 12.

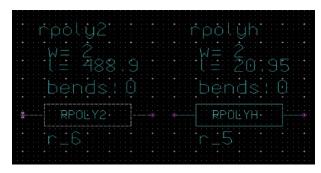
Tabela 5 – Parâmetros de projeto com espelho de wilson

Material	Res. Mín. $[\Omega/\Box]$	Res. Máx. $[\Omega/\Box]$	Res. Tip. $[\Omega/\Box]$	Coef. de Temp. $[1/K]$
RPOLYH	900	1500	1200	$-0.4*10^{-3}$
RPOLY2	40	60	50	$0,7*10^{-3}$

Fonte: Pelos próprios autores

Logo, verificamos que o resistor preferível é POLYH.

Figura 12 – Resistores presentes na documentação ENG183_rev3



Fonte: Pelos próprios autores

Questão 15: Fazer a fonte de corrente (esquemático, símbolo com a localização do layout, layout, verificações, LVS, etc.). Observe que:

- para gerar automaticamente o layout use o viewpoint. Caso seja usado o esquemático os resistores não serão criados;
- tomar cuidado para garantir o melhor casamento entre os transistores M_3 , M_4 e M_5 ; também cuidar do casamento entre os transistores M_1 e M_2 .

Apresenta-se as capturas de tela a cerca do *layout*, verificação DRC, LVS e *Report Windows*, respectivamente, figuras 13, 14, 15 e 16.

Figura 13 – Verificação DRC

Fonte: Pelos próprios autores

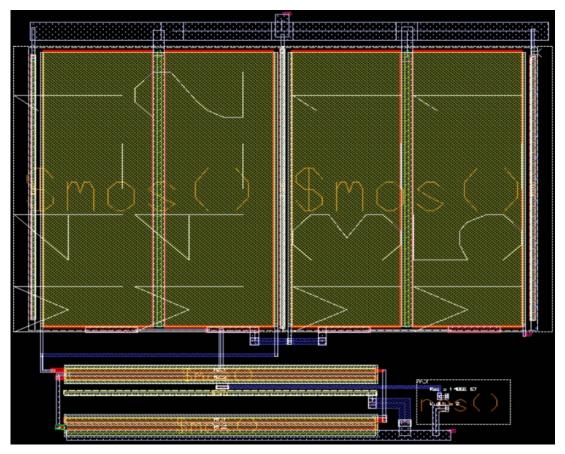


Figura 14 – Layout da fonte de corrente especificado com as dimensões do item 11.

Fonte: Pelos próprios autores

OWERALL COMPARISON RESULTS

CORRECT

Layout Source Component Type
Ports: 3 3

Nets: 8 8

Instances: 4 4 mp (4 pins)
1 1 r (2 pins)

Total Inst: 9 9

NUMBERS OF OBJECTS AFTER TRANSFORMATION

Layout Source Component Type

Ports: 3 3 3

Nets: 8 8

Instances: 4 4 mp (4 pins)
1 1 r (2 pins)

Figura 15 – Verificação LVS

Fonte: Pelos próprios autores

Através do Report Windows, temos que a área ocupada pelo projeto é $14.49mm^2$ com $123,712\mu m$ de largura e $117,1\mu m$ comprimento.

Figura 16 – Report Windows

Fonte: Pelos próprios autores

Questão 16: Extrair o circuito do layout e determinar:

- corrente de saída para $V_{DD} = 3,0V$ (usar modelo típico);
- com simulação Monte Carlos, ao menos 200 simulações, traçar o gráfico número de resultados X corrente de saída em $V_{DD} = 3,0V$. Ache o valor médio;
- Para $V_{DD} = 3,0V$, qual é a máxima tensão que podemos aplicar na saída e a fonte continuar funcionando (considere que quando a corrente variou 2%, deixou de funcionar).

O arquivo foi extraído e preparado para realizar a simulação Monte Carlos com 300 simulações.

```
* File: espelho.pex.netlist

* Created: Sat Sep 25 18:41:20 2021

* Program "Calibre xRC"

* Version "v2006.2_16.16"

*** Configuracao Simulacao
.option measDGT=8
.options ingold=1
.option hmax=0.01n
.option MSGNODE = 0

* Globals.
```

.CONNECT VSS 0

XrRO VSS 4 RPOLYH W=2e-06 L=2.10857e-05

mM1 6 5 VSS VSS MODN L=1e-06 W=7.1e-05 AD=3.55e-11 AS=6.745e-11 PD=1e-06

+ PS=7.29e-05 NRD=0.00598592 NRS=0.00598592

mM2 2 2 6 VSS MODN L=1e-06 W=7.1e-05 AD=6.035e-11 AS=3.55e-11 PD=7.27e-05 + PS=1e-06 NRD=0.00598592 NRS=0.00598592 mM3 5 5 4 VSS MODN L=1e-06 W=7.1e-05 AD=3.55e-11 AS=6.035e-11 PD=1e-06 + PS=7.27e-05 NRD=0.00598592 NRS=0.00598592 mM4 1 2 5 VSS MODN L=1e-06 W=7.1e-05 AD=6.035e-11 AS=3.55e-11 PD=7.27e-05 + PS=1e-06 NRD=0.00598592 NRS=0.00598592 mM5 VDD 1 2 VDD MODP L=2.5e-05 W=7.5e-05 AD=7.125e-11 AS=6.375e-11 PD=7.69e-05 + PS=7.67e-05 NRD=0.00566667 NRS=0.00566667 mM6 2 1 VDD VDD MODP L=2.5e-05 W=7.5e-05 AD=6.375e-11 AS=7.125e-11 PD=7.67e-05 + PS=7.69e-05 NRD=0.00566667 NRS=0.00566667 mM7 VDD 1 1 VDD MODP L=2.5e-05 W=7.5e-05 AD=7.125e-11 AS=6.375e-11 PD=7.69e-05 + PS=7.67e-05 NRD=0.00566667 NRS=0.00566667 mM8 OUT 1 VDD VDD MODP L=2.5e-05 W=7.5e-05 AD=6.375e-11 AS=7.125e-11 + PD=7.67e-05 PS=7.69e-05 NRD=0.00566667 NRS=0.00566667 c 5 1 0 15.5364f c_12 2 0 14.2837f c 17 VSS 0 20.2216f c 21 4 0 7.82138f c 27 5 0 3.26662f c_31 6 0 0.0538124f c_34 OUT 0 0.243852f c_38 VDD 0 1.23653p .include "espelho.pex.netlist.ESPELHO.pxi" *** Parametro de frequencia de operacao .Param F=0.2G P='1/F' *** Alimentacao Verificicada .Param tensao=3v *** Tensoes estabelecidas como base Vdd VDD 0 DC tensao Vout OUT 0 DC 0 .DC Vdd 0 5 0.001 .probe dc ALL

*** Configuração da simulação Monte Carlo**

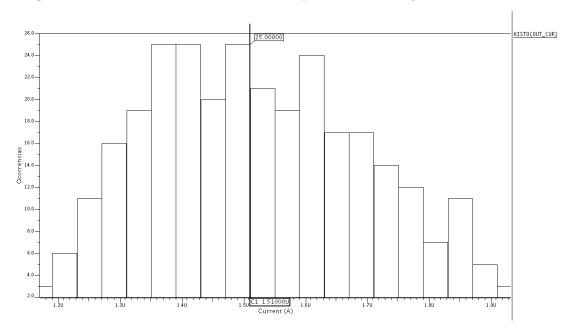
```
.option SST_MTHREAD=1
.MC 300 NBBINS=20

.INCLUDE /local/tools/dkit/ams_3.70_mgc/eldo/c35/profile.opt
.LIB /local/tools/dkit/ams_3.70_mgc/eldo/c35/wc53.lib mc
***************************
.meas DC out_cur find W('-1*Id(mM8)') when v(Vdd)=3

*.include "restm.mod"
*.include Model35_Eldo
.end
```

Na simulação de Monte Carlos, podemos encontrar o valor médio da corrente de saída como sendo de $1,51\mu A$ conforme mostrado na figura 17.

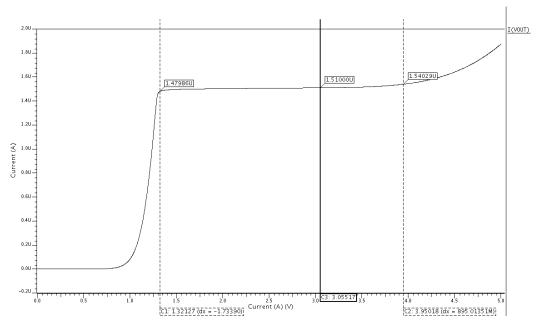
Figura 17 – Gráfico da saída de corrente para 300 simulações de Monte Carlo



Fonte: Pelos próprios autores

A máxima tensão que podemos aplicar na saída para que a fonte continue a funcionar é de 3,06V, como podemos analisar na figura 18.

Figura 18 – Gráfico de corrente de saída X variação da tensão, com a faixa de operação do circuito explicitada.



Fonte: Pelos próprios autores

Questão 17: Realize a simulação DC do circuito com a temperatura variando de -200 C até 1000 C, em passos de 5,00 C ($V_{DD}=3,0V$). Abaixo há um exemplo de como devem ficar os comandos:

- .option precise
- .DC temp -30 120 10
- .probe DC Id(Mp1)

Utilizando o mesmo arquivo extraído do circuito no exercício anterior, conseguimos fazer as devidas modificações para que seja realizado a simulação DC pedida, com isso temos:

- * File: espelho.pex.netlist
- * Created: Sat Sep 25 18:41:20 2021
- * Program "Calibre xRC"
- * Version "v2006.2 16.16"
- *** Configuração Simulação
- .option measDGT=8
- .options ingold=1
- .option hmax=0.01n
- .option MSGNODE = 0

```
* Globals.
.CONNECT VSS 0
XrRO VSS 4 RPOLYH W=2e-06 L=2.10857e-05
mM1 6 5 VSS VSS MODN L=1e-06 W=7.1e-05 AD=3.55e-11 AS=6.745e-11 PD=1e-06
+ PS=7.29e-05 NRD=0.00598592 NRS=0.00598592
mM2 2 2 6 VSS MODN L=1e-06 W=7.1e-05 AD=6.035e-11 AS=3.55e-11 PD=7.27e-05
+ PS=1e-06 NRD=0.00598592 NRS=0.00598592
mM3 5 5 4 VSS MODN L=1e-06 W=7.1e-05 AD=3.55e-11 AS=6.035e-11 PD=1e-06
+ PS=7.27e-05 NRD=0.00598592 NRS=0.00598592
mM4 1 2 5 VSS MODN L=1e-06 W=7.1e-05 AD=6.035e-11 AS=3.55e-11 PD=7.27e-05
+ PS=1e-06 NRD=0.00598592 NRS=0.00598592
mM5 VDD 1 2 VDD MODP L=2.5e-05 W=7.5e-05 AD=7.125e-11 AS=6.375e-11 PD=7.69e-05
+ PS=7.67e-05 NRD=0.00566667 NRS=0.00566667
mM6 2 1 VDD VDD MODP L=2.5e-05 W=7.5e-05 AD=6.375e-11 AS=7.125e-11 PD=7.67e-05
+ PS=7.69e-05 NRD=0.00566667 NRS=0.00566667
mM7 VDD 1 1 VDD MODP L=2.5e-05 W=7.5e-05 AD=7.125e-11 AS=6.375e-11 PD=7.69e-05
+ PS=7.67e-05 NRD=0.00566667 NRS=0.00566667
mM8 OUT 1 VDD VDD MODP L=2.5e-05 W=7.5e-05 AD=6.375e-11 AS=7.125e-11
+ PD=7.67e-05 PS=7.69e-05 NRD=0.00566667 NRS=0.00566667
c 5 1 0 15.5364f
c_12 2 0 14.2837f
c 17 VSS 0 20.2216f
c 21 4 0 7.82138f
c_27 5 0 3.26662f
c_31 6 0 0.0538124f
c 34 OUT 0 0.243852f
c_38 VDD 0 1.23653p
.include "espelho.pex.netlist.ESPELHO.pxi"
*** Parametro de frequencia de operacao
.Param F=0.2G P='1/F'
*** Alimentacao Verificicada
```

*** Tensoes estabelecidas como base Vdd VDD 0 DC tensao Vout OUT 0 DC 0

.Param tensao=3v

- .DC temp -20 100 5 .probe dc ALL
- .include "restm.mod"
- .include Model35_Eldo
- .end

Questão 18: Apresente a curva I_S x Temperatura e determine os valores extremos da corrente. Compare a dependência teórica de I_S com a temperatura e os resultados?

Utilizando o arquivo da questão 17, conseguimos obter a figura 19.

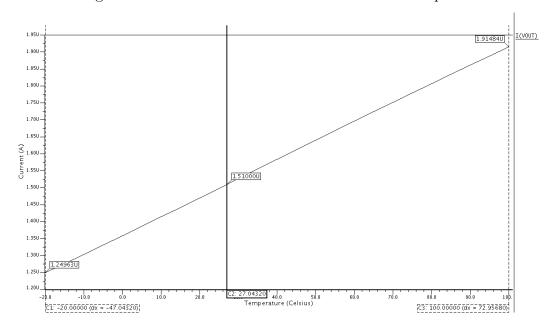


Figura 19 – Gráfico de corrente de saída versus temperatura.

Fonte: Pelos próprios autores

Com a figura 19 podemos ver que quando temos a temperatura de $-20^{\circ}C$ nossa corrente de saída é de $1,25\mu A$ e quando temos a temperatura de $100^{\circ}C$ nossa corrente de saída é de $1,91\mu A$, o que é esperado, já que a corrente de saída é diretamente proporcional a temperatura.

Questão 20: Aplique um sinal AC na tensão de alimentação e faça uma simulação AC de 1,0 KHz a 100 MHz analisando 10 pontos por década (ver comando .AC). Abaixo há um exemplo de como devem ficar os comandos:

Vd vd 0 3V AC 1
.AC DEC 10 1K 10MEG
.probe AC Id(Mn4) Vd(5) v(6)

O arquivo de simulação foi preparado conforme pedido, segue o arquivo abaixo com todas as mudanças realizadas.

```
* File: espelho.pex.netlist
```

- * Created: Sat Sep 25 18:41:20 2021
- * Program "Calibre xRC"
- * Version "v2006.2_16.16"
- *** Configuração Simulação
- .option measDGT=8
- .options ingold=1
- .option hmax=0.01n
- .option MSGNODE = 0
- * Globals.
- .CONNECT VSS 0

XrRO VSS 4 RPOLYH W=2e-06 L=2.10857e-05

mM1 6 5 VSS VSS MODN L=1e-06 W=7.1e-05 AD=3.55e-11 AS=6.745e-11 PD=1e-06

+ PS=7.29e-05 NRD=0.00598592 NRS=0.00598592

mM2 2 2 6 VSS MODN L=1e-06 W=7.1e-05 AD=6.035e-11 AS=3.55e-11 PD=7.27e-05

+ PS=1e-06 NRD=0.00598592 NRS=0.00598592

mM3 5 5 4 VSS MODN L=1e-06 W=7.1e-05 AD=3.55e-11 AS=6.035e-11 PD=1e-06

+ PS=7.27e-05 NRD=0.00598592 NRS=0.00598592

mM4 1 2 5 VSS MODN L=1e-06 W=7.1e-05 AD=6.035e-11 AS=3.55e-11 PD=7.27e-05

+ PS=1e-06 NRD=0.00598592 NRS=0.00598592

mM5 VDD 1 2 VDD MODP L=2.5e-05 W=7.5e-05 AD=7.125e-11 AS=6.375e-11 PD=7.69e-05

+ PS=7.67e-05 NRD=0.00566667 NRS=0.00566667

mM6 2 1 VDD VDD MODP L=2.5e-05 W=7.5e-05 AD=6.375e-11 AS=7.125e-11 PD=7.67e-05

+ PS=7.69e-05 NRD=0.00566667 NRS=0.00566667

mM7 VDD 1 1 VDD MODP L=2.5e-05 W=7.5e-05 AD=7.125e-11 AS=6.375e-11 PD=7.69e-05

+ PS=7.67e-05 NRD=0.00566667 NRS=0.00566667

mM8 OUT 1 VDD VDD MODP L=2.5e-05 W=7.5e-05 AD=6.375e-11 AS=7.125e-11

+ PD=7.67e-05 PS=7.69e-05 NRD=0.00566667 NRS=0.00566667

c 5 1 0 15.5364f

c 12 2 0 14.2837f

c_17 VSS 0 20.2216f

c_21 4 0 7.82138f

c_27 5 0 3.26662f

c_31 6 0 0.0538124f

c_34 OUT 0 0.243852f

```
c_38 VDD 0 1.23653p
*
.include "espelho.pex.netlist.ESPELHO.pxi"
*

*** Parametro de frequencia de operacao
.Param F=0.2G P='1/F'

*** Alimentacao Verificicada
.Param tensao=3v

*** Tensoes estabelecidas como base
Vdd VDD 0 3V AC 0.1 0
Vout OUT 0 0

*** Analise AC
.AC DEC 10 1K 10MEG
.probe AC ALL
.include "restm.mod"
.include Model35_Eldo
.end
```

Questão 21: Apresente o gráfico I_S (em dB) x freqüência (em escala logarítmica) (mostre os comando do ELDO utilizados). Caso se deseje que o ruído na saída se mantenha inferior 1% da corrente nominal, para um ruído de 0,1 V na fonte de alimentação, qual a máxima freqüência que o ruído pode ter?

A máxima frequência que o ruído pode ter é de

$$I_{out}[db] = 20log_{10}(1,51*10^{-6}*0,01) \approx -156,42$$

Com o arquivo de simulação apresentado no exercício 20, conseguimos a seguinte figura 20.

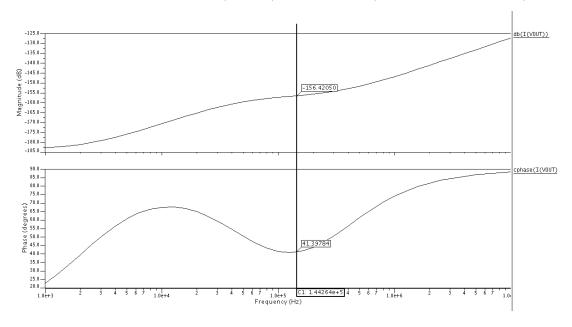


Figura 20 – Gráfico de I_S (em dB) x freqüência (em escala logarítmica).

Fonte: Pelos próprios autores

Questão 22: Caso a fonte de alimentação apresente ruídos acima de 0,1 V em frequências acima da permitida, qual providência simples pode ser tomada para reduzi-los?

Se caso isso ocorrer, podemos usar um filtro passa baixa. O filtro precisa ter uma frequência de corte igual a frequência máxima permitida para o sinal de ruído.

Questão 23: Tecnologias CMOS são desenvolvidas para fornecer transistores MOS, NMOS e PMOS. Apesar disso, não raramente são também disponibilizados transistores bipolares. Verfique os transistores bipolares LAT2 e Vert10 fornecidos pela AMS, manual ENG-183. Que tipo de transistores são (NPN ou PNP) e por que são chamados de lateral, LAT2, e vertical, VERT10?

O transistor bipolar LAT2 é do tipo PNP, ele é chamado de lateral pelo fato que a corrente flui dentro dele de maneira horizontal, isso ocorre por causa da forma em que ele foi construído. O transistor LAT2 possui emissor e coletor separados pelo gate.

O transistor bipolar VERT10 é do tipo PNP, ele é chamado de vertical pelo fato que a corrente flui dentro dele de maneira vertical. O transistor VERT10 usa como coletor o substrato, seu poço como base e uma difusão como o emissor.

Questão 24: Verifique o comportamento do transistor VERT10 com a temperatura. Para isso conecte o emissor dele a uma fonte de corrente (valor de corrente igual ao que você usou no projeto), a base e coletor ao terra e faça. Apresente o gráfico V_{BE} x Temperatura. A declaração do transistor é:

Qname coletor base emissor VERT10

O modelo VERT10 encontra-se no fim do material.

O arquivo de simulação foi preparado, e se encontra abaixo, foi feita uma simulação variando a temperatura de $-20^{\circ}C$ a $100^{\circ}C$, o resultado obtido se encontra na figura 21.

```
* File: espelho.pex.netlist
```

- * Created: Sat Sep 25 18:41:20 2021
- * Program "Calibre xRC"
- * Version "v2006.2 16.16"
- *** Configuração Simulação
- .option measDGT=8
- .options ingold=1
- .option hmax=0.01n
- .option MSGNODE = 0
- * Globals.
- .CONNECT VSS 0

XrRO VSS 4 RPOLYH W=2e-06 L=2.10857e-05

mM1 6 5 VSS VSS MODN L=1e-06 W=7.1e-05 AD=3.55e-11 AS=6.745e-11 PD=1e-06

+ PS=7.29e-05 NRD=0.00598592 NRS=0.00598592

mM2 2 2 6 VSS MODN L=1e-06 W=7.1e-05 AD=6.035e-11 AS=3.55e-11 PD=7.27e-05

+ PS=1e-06 NRD=0.00598592 NRS=0.00598592

mM3 5 5 4 VSS MODN L=1e-06 W=7.1e-05 AD=3.55e-11 AS=6.035e-11 PD=1e-06

+ PS=7.27e-05 NRD=0.00598592 NRS=0.00598592

mM4 1 2 5 VSS MODN L=1e-06 W=7.1e-05 AD=6.035e-11 AS=3.55e-11 PD=7.27e-05

+ PS=1e-06 NRD=0.00598592 NRS=0.00598592

mM5 VDD 1 2 VDD MODP L=2.5e-05 W=7.5e-05 AD=7.125e-11 AS=6.375e-11 PD=7.69e-05

+ PS=7.67e-05 NRD=0.00566667 NRS=0.00566667

mM6 2 1 VDD VDD MODP L=2.5e-05 W=7.5e-05 AD=6.375e-11 AS=7.125e-11 PD=7.67e-05

+ PS=7.69e-05 NRD=0.00566667 NRS=0.00566667

mM7 VDD 1 1 VDD MODP L=2.5e-05 W=7.5e-05 AD=7.125e-11 AS=6.375e-11 PD=7.69e-05

+ PS=7.67e-05 NRD=0.00566667 NRS=0.00566667

mM8 OUT 1 VDD VDD MODP L=2.5e-05 W=7.5e-05 AD=6.375e-11 AS=7.125e-11

+ PD=7.67e-05 PS=7.69e-05 NRD=0.00566667 NRS=0.00566667

```
c_5 1 0 15.5364f
c_12 2 0 14.2837f
c 17 VSS 0 20.2216f
c_21 4 0 7.82138f
c 27 5 0 3.26662f
c 31 6 0 0.0538124f
c 34 OUT 0 0.243852f
c_38 VDD 0 1.23653p
.include "espelho.pex.netlist.ESPELHO.pxi"
*** conexao ao transistor - fonte de corrente
Iout VDD VBE DC 1.51
Qout 0 0 VBE VERT10
*** Tensoes estabelecidas como base
Vdd VDD 0 DC 3V
Vout OUT 0 DC 0
.DC temp -20 100 5
.probe dc ALL
.include "restm.mod"
.include "VERT.mod"
.include Model35_Eldo
.end
```

Questão 25: Projete uma fonte de tensão de referencia similar a da figura 4 mas utilize a fonte de corrente que você projetou (questão 15). Na fonte de tensão faça com que a corrente do bipolar seja igual à corrente que passa pelo resistor R_1 (Figura 4). O valor de R_2 deve ser ajustado para que Coeficiente de Temperatura* seja inferior a $50ppm/^{\circ}C$, para a temperaturas variando entre $-10^{\circ}C$ e $100^{\circ}C$. Apresente o esquemático do circuito completo, as dimensões dos transistores e os valores dos resistores. Apresente também o gráfico V_{REF} x Temperatura.

```
*Coeficiente de Temperatura (partes por milhão por graus Celsius); V_{MAX} = \text{Máximo valor de } V_{REF} \text{ para t } \varepsilon[-10^{\circ}C, 100^{\circ}C] V_{MIN} = \text{Mínimo valor de } V_{REF} \text{ para t } \varepsilon[-10^{\circ}C, 100^{\circ}C]
```

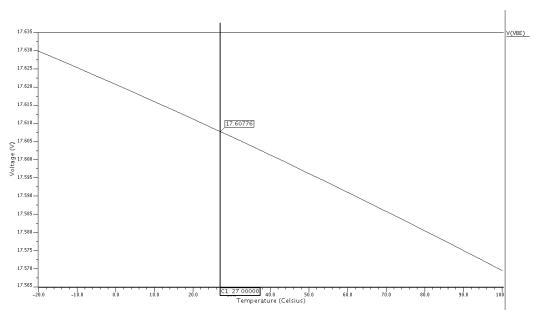


Figura 21 – Gráfico de V_{BE} x Temperatura.

Fonte: Pelos próprios autores

Coeficiente de Temperatura = $\frac{V_{MAX} - V_{MIN}}{V_{REF}} \frac{1}{100 - (-10)}$

Obs.: Caso a tensão de saída esteja variando muito com a temperatura, reajuste o valor de R_2 .

Primeiramente precisamos determinar o valor de R_2 , ele deve ser menor que $50ppm/^{\circ}C$, então:

$$coef_{temperatura} = \frac{V_{max} - V_{min}}{V_{ref}} \left(\frac{1}{100 + 10}\right) 10^6 < 50 ppm/^{\circ}C$$

Através da simulação abaixo conseguimos $coe f_{temperatura}$.

- * File: espelho.pex.netlist
- * Created: Sat Sep 25 18:41:20 2021
- * Program "Calibre xRC"
- * Version "v2006.2_16.16"
- *** Configuração Simulação
- .option measDGT=8
- .options ingold=1
- .option hmax=0.01n
- .option MSGNODE = 0
- * Globals.
- .CONNECT VSS 0

```
XrRO VSS 4 RPOLYH W=2e-06 L=2.10857e-05
mM1 6 5 VSS VSS MODN L=1e-06 W=7.1e-05 AD=3.55e-11 AS=6.745e-11 PD=1e-06
+ PS=7.29e-05 NRD=0.00598592 NRS=0.00598592
mM2 2 2 6 VSS MODN L=1e-06 W=7.1e-05 AD=6.035e-11 AS=3.55e-11 PD=7.27e-05
+ PS=1e-06 NRD=0.00598592 NRS=0.00598592
mM3 5 5 4 VSS MODN L=1e-06 W=7.1e-05 AD=3.55e-11 AS=6.035e-11 PD=1e-06
+ PS=7.27e-05 NRD=0.00598592 NRS=0.00598592
mM4 1 2 5 VSS MODN L=1e-06 W=7.1e-05 AD=6.035e-11 AS=3.55e-11 PD=7.27e-05
+ PS=1e-06 NRD=0.00598592 NRS=0.00598592
mM5 VDD 1 2 VDD MODP L=2.5e-05 W=7.5e-05 AD=7.125e-11 AS=6.375e-11 PD=7.69e-05
+ PS=7.67e-05 NRD=0.00566667 NRS=0.00566667
mM6 2 1 VDD VDD MODP L=2.5e-05 W=7.5e-05 AD=6.375e-11 AS=7.125e-11 PD=7.67e-05
+ PS=7.69e-05 NRD=0.00566667 NRS=0.00566667
mM7 VDD 1 1 VDD MODP L=2.5e-05 W=7.5e-05 AD=7.125e-11 AS=6.375e-11 PD=7.69e-05
+ PS=7.67e-05 NRD=0.00566667 NRS=0.00566667
mM8 OUT 1 VDD VDD MODP L=2.5e-05 W=7.5e-05 AD=6.375e-11 AS=7.125e-11
+ PD=7.67e-05 PS=7.69e-05 NRD=0.00566667 NRS=0.00566667
c 5 1 0 15.5364f
c 12 2 0 14.2837f
c 17 VSS 0 20.2216f
c_21 4 0 7.82138f
c_27 5 0 3.26662f
c_31 6 0 0.0538124f
c_34 OUT 0 0.243852f
c_38 VDD 0 1.23653p
.include "espelho.pex.netlist.ESPELHO.pxi"
*** Parametro de analise do R2
.PARAM Rval = 10k
*** conexao ao transistor - fonte de corrente
     OUT VBE Rval
Qout 0 0 VBE VERT10
```

*** Tensoes estabelecidas como base Vdd VDD 0 3V

```
*** Medicoes para o coeficiente ***
.meas DC vmax MAX V(OUT)
.meas DC vmin MIN V(OUT)
.meas DC vref AVG V(OUT)
.meas DC coef PARAM='((vmax-vmin)*1000000)/(vref*110)'
**********************

*.DC temp -10 100 5 sweep Rval 100k 10000k 1k
.DC temp -10 100 5 sweep Rval 340k 360k 1
.probe DC V(OUT)

.include "restm.mod"
.include "VERT.mod"
.include Model35_Eldo
.end
```

Com essa simulação foi possível gerar os gráficos 22 e 23, e com eles conseguimos que para um coeficiente mínimo de temperatura o valor de R_2 é de 350,07 $K\Omega$.

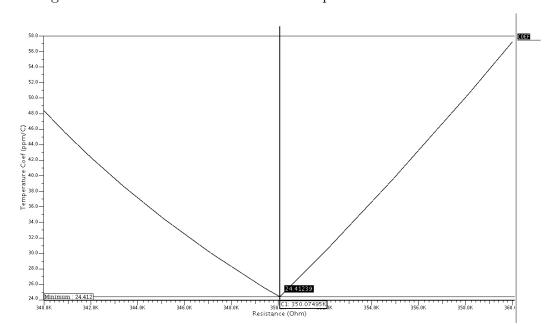


Figura 22 – Gráfico de Coeficiente de temperatura x valores de resistência

Fonte: Pelos próprios autores

Foi então, possível construir o esquemático que podemos ver na figura 24.

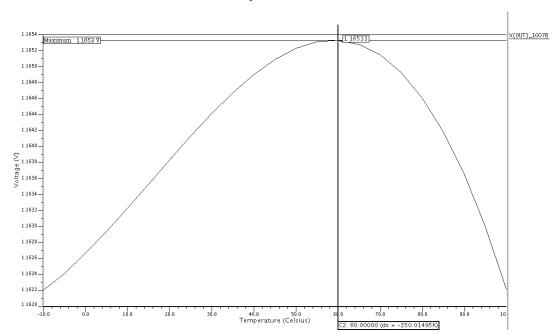


Figura 23 – Gráfico de V_{ref} x Temperatura da fonte de tensão.

Fonte: Pelos próprios autores

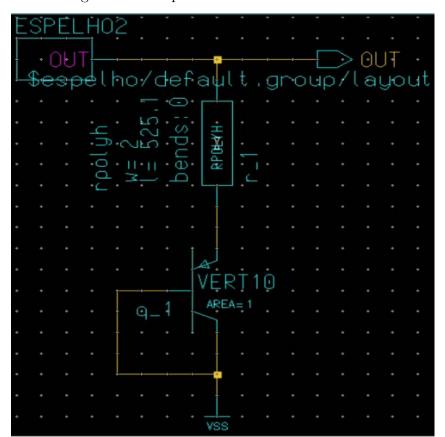


Figura 24 – Esquemática da fonte de corrente

Fonte: Pelos próprios autores

Questão 26: Desenhe o layout da fonte de tensão completa. Utilize o transistor vertical PRIMLAB/VERT10 da biblioteca. Ajuste o comprimento de R_2 no layout para que o coeficiente de temperatura do circuito extraído se mantenha abaixo de $50ppm/^{\circ}C$.

Obs.: o transistor bipolar extraído vem com o parâmetro Area. Apague este parâmetro senão ficará errado.

Terminamos o *Layout* da fonte de corrente como disposto na figura 25.

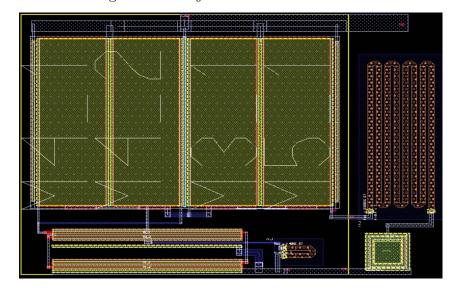


Figura 25 – Layout da fonte de corrente

Fonte: Pelos próprios autores

Re-simulamos a extração do *layout* com componentes parasitas C+CC:

```
* File: fonte.pex.netlist
* Created: Tue Sep 28 06:36:00 2021
* Program "Calibre xRC"
* Version "v2006.2_16.16"
*** Configuracao Simulacao
.option measDGT=8
.options ingold=1
.option hmax=0.01n
.option MSGNODE = 0
* Globals.
.CONNECT VSS 0
.include "fonte.pex.netlist.FONTE.pxi"
*
*** Parametro de analise do R2
```

.PARAM Lval = 0.0005251

XrRO OUT 4 RPOLYH W=2e-06 L=Lval qQ1 VSS VSS 4 VERT10 AREA=1e-12 XrX2_R0 VSS X2_4 RPOLYH W=2e-06 L=2.10857e-05 mX2 M1 X2 6 X2 5 VSS VSS MODN L=1e-06 W=7.1e-05 AD=3.55e-11 AS=6.745e-11 + PD=1e-06 PS=7.29e-05 NRD=0.00598592 NRS=0.00598592 mX2 M2 X2 2 X2 2 X2 6 VSS MODN L=1e-06 W=7.1e-05 AD=6.035e-11 AS=3.55e-11 + PD=7.27e-05 PS=1e-06 NRD=0.00598592 NRS=0.00598592 mX2 M3 X2 5 X2 5 X2 4 VSS MODN L=1e-06 W=7.1e-05 AD=3.55e-11 AS=6.035e-11 + PD=1e-06 PS=7.27e-05 NRD=0.00598592 NRS=0.00598592 mX2_M4 X2_1 X2_2 X2_5 VSS MODN L=1e-06 W=7.1e-05 AD=6.035e-11 AS=3.55e-11 + PD=7.27e-05 PS=1e-06 NRD=0.00598592 NRS=0.00598592 mX2_M5 VDD X2_1 X2_2 VDD MODP L=2.5e-05 W=7.5e-05 AD=7.125e-11 AS=6.375e-11 + PD=7.69e-05 PS=7.67e-05 NRD=0.00566667 NRS=0.00566667 mX2 M6 X2 2 X2 1 VDD VDD MODP L=2.5e-05 W=7.5e-05 AD=6.375e-11 AS=7.125e-11 + PD=7.67e-05 PS=7.69e-05 NRD=0.00566667 NRS=0.00566667 mX2 M7 VDD X2 1 X2 1 VDD MODP L=2.5e-05 W=7.5e-05 AD=7.125e-11 AS=6.375e-11 + PD=7.69e-05 PS=7.67e-05 NRD=0.00566667 NRS=0.00566667 mX2 M8 OUT X2 1 VDD VDD MODP L=2.5e-05 W=7.5e-05 AD=6.375e-11 AS=7.125e-11 + PD=7.67e-05 PS=7.69e-05 NRD=0.00566667 NRS=0.00566667 c_4 VDD 0 1.25264p c 7 OUT 0 3.62577f c 13 VSS 0 82.5703f c_15 4 0 4.51317f c_20 X2_1 0 15.5364f c 27 X2 2 0 14.2837f c_31 X2_4 0 7.82138f c_37 X2_5 0 3.26662f c_41 X2_6 0 0.0538124f **** Tensoes estabelecidas como base Vdd VDD 0 3V *** Medicoes para o coeficiente *** .meas DC vmax MAX V(OUT) .meas DC vmin MIN V(OUT) .meas DC vref AVG V(OUT)

*.DC temp -10 100 5 sweep Lval INC 0.01 0.1 5u

.DC temp -10 100 5 sweep Lval 0.0001 0.001 0.000001

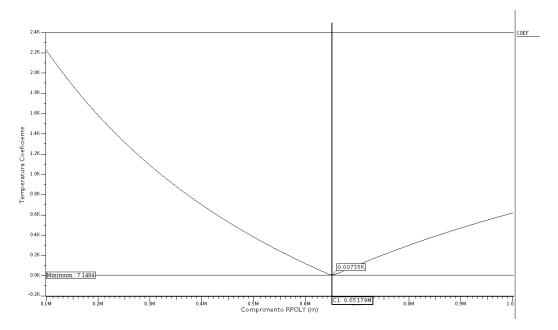
.meas DC coef PARAM='((vmax-vmin)*1000000)/(vref*110)'

```
.probe DC v(OUT) ie(qQ1)
```

- .include "restm.mod"
- .include "VERT.mod"
- .include Model35_Eldo
- .end

Com essa simulação verificamos que o comprimento L do resistor RPOLYH ideal para atingir a corrente $1,51\mu A$ é de 0,6517mm, como visto na figura 26.

Figura 26 – Gráfico de coeficiente de temperatura versus valores do comprimento do resistor RPOLY



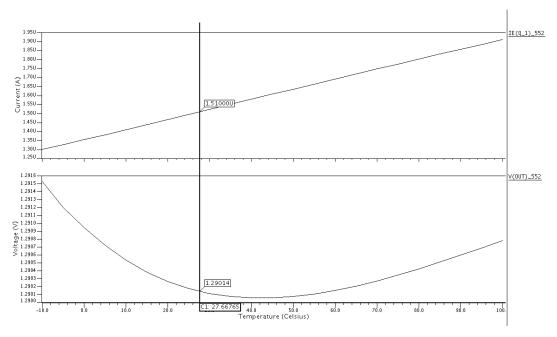
Fonte: Pelos próprios autores

Por fim, temos as correntes e tensões desejadas para o projeto, na figura 27.

Questão 27: Adicione ao layout Pads de V_{DD} e GND. Passar o DRC para verificar se tudo está correto. Quais são as dimensões do circuito com os Pads? Apresente o layout do circuito e o gráfico V_{REF} x Temperatura para valores de V_{DD} de 2,0 V, 2,5 V e 3,0 V.

Com o final do experimento temos as dimensões, comprimento $X\mu m$ e largura $Y\mu m$, como representado na captura de tela do Report - Windows disposto da figura ?? e o Layout apresentado na figura 29.

Figura 27 – Corrente e tensões do projeto para variações de temperatura consideração comprimento de $0,6517 \mathrm{mm}$



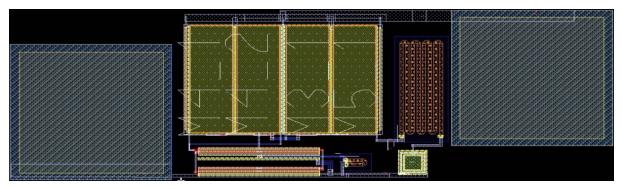
Fonte: Pelos próprios autores

Figura 28 – Report - Windows do layout fonte de corrente com implementação de PADs

```
Report Windows
Report Windows
Selectable Layers: 0-4097, 4101, 4104-4106, 4109-4112, 4117-4167, 4190-4224
IC Windows
Name
        Snap
                 Minor Major
                                   Grid
                                                       Offset
                                                                      Cull Active Iconified
                                   Snap (X, Y)
                                                       (X, Y)
                                   0.050, 0.050
                                                       0.000, 0.000
IC 0
                        10
                 1
        On
          Top Cell: Sespelho/default.group/layout.views/fontePad/fontePad/Visible Layers: 0-4098, 4100-4102, 4104-4106, 4109-4132, 4158-4189, 4193-4224
      --- View Extent:
      --- Top Cell:
--- Displayed Cell:
```

Fonte: Pelos próprios autores

Figura 29 - Layout fonte de corrente com implementação de PADs



Fonte: Pelos próprios autores

Referências

AMS, A. $0.35~\mu m$ CMOS C35 Process Parameters. [S.l.], 2003. Disponível em: https://edisciplinas.usp.br/pluginfile.php/5354646/mod_resource/content/1/ENG-182_rev2.pdf>. Acesso em: 27 Jun. 2021. Citado na página 11.

CORPORATION, M. G. *Mentor Graphics Corporation*. [S.l.], 2005. Disponível em: http://web.engr.uky.edu/~elias/tutorials/Eldo/eldo_ur.pdf. Acesso em: 20 Jul. 2021. Citado 2 vezes nas páginas 3 e 22.

KANG, Y. L. S.-M. S. *CMOS DIGITAL INTEGRATED CIRCUITS: Analysis and Design.* 2. ed. Rio de Janeiro: The McOrnw·Hill Companies. Inc., 1998. Acesso em: 1 jul 2021. Citado na página 18.