

Carlos Roberto Dos Santos Junior, N^oUSP 9435102
William Luis Alves Ferreira, N^oUSP: 9847599

Experiência 1

Universidade de São Paulo – USP

Escola de Engenharia de São Carlos – EESC

Instituto de Ciências Matemáticas e de Computação – ICMC

Programa de Graduação

Brasil

2021

Sumário

1	INTRODUÇÃO	3
2	QUESTÕES	4
Questão 1		4
Questão 2		4
Questão 3		5
Questão 4		5
Questão 5		6
Questão 6		6
Questão 7		7
Questão 8		7
Questão 9		8
Questão 10		8
Questão 11		9
Questão 12		9
Questão 13		10
Questão 14		11
Questão 15		11
Questão 16		12
Questão 17		12
Questão 18		12
Questão 19		13
	REFERÊNCIAS	15

1 Introdução

Este experimento tem como objetivo explorar a documentação da tecnologia de $0,35\mu m$ oferecido por AustriaMicroSystems (atual, AMS AG) empresa de design e fabricação de circuitos integrados analógicos de alto desempenho como disposto no [site](#) .

Para a elaboração deste experimento os documentos: **0.35 μm CMOS C35 Process Parameters** ([AMS, 2003b](#)) e **0.35 μm CMOS C35 Design Rules** ([AMS, 2003a](#)), ou seja, verificaremos os parâmetros de processo e regras de *design* para a tecnologia CMOS $0,35\mu m$, desta forma, responde-se as questões proposta no enunciado do experimento a fim de explorar tal documentação e revisitar tópicos da disciplina SEL0617 - Fundamentos de Microeletrônica (2021).

2 Questões

Questão 1: Quais são as resistividades do metal 1, metal 2, metal 3 e do metal 4. Em que unidade são dadas e o que significa esta unidade?

A tabela a seguir foi retirada do documento Eng-182 Rev.2.0, nota-se que a resistividade do metal 3 esta influenciado pelo metal 4 devido sua disposição.

Tabela 1 – Resistividade dos metais - Parâmetros de projeto

Metal	Resistividade - Típica ($m\Omega/\square$)	Resistividade - Máxima ($m\Omega/\square$)
Metal 1	80	150
Metal 1	80	150
Metal 3 (Sem Metal 4)	40	100
Metal 3 (Com Metal 4)	80	150
Metal 4	40	100

Fonte: Documento Eng-182 Rev.2.0 , nas paginas 14 e 28 ([AMS, 2003b](#))

A unidade miliohm ($m\mu$) sobre quadrado (\square), é a notação tomada pelo manual para representar a resistência de materiais planos, ou seja, no processo de fabricação é interessante mensurar as propriedades sobre a área, desta forma, não mesclar com medidas volumétricas, que devido a espessura das camadas não é pertinente para descrição dos matérias no contexto dos valores mínimo do manual.

Questão 2: Quais são as capacitâncias desses materiais (de área e de perímetro). Considere apenas as capacitâncias metal - poço?

As tabelas 2 e 3 apresentam as capacitâncias, respectivamente, de área e perímetro, e seus dados foram obtidos do documento com referência Eng-182 Rev.2.0, nota-se que a resistividade do metal 3 esta influenciada pelo metal 4 devido sua disposição assim como na questão anterior.

Tabela 2 – Capacitâncias sobre área dos metais - Parâmetros de projeto

Metal	Capacitância		
	Miníma (fF/ μm^2)	Típica (fF/ μm^2)	Máxima (fF/ μm^2)
Metal 1 (Região Ativa)	0,020	0,023	0,025
Metal 1 (Região de Campo)	0,023	0,029	0,038
Metal 2	0,010	0,012	0,017
Metal 3 (sem Metal 4)	0,006	0,008	0,011
Metal 3 (com Metal 4)			
Metal 4	0,005	0,006	0,008

Fonte: Documento Eng-182 Rev.2.0 , nas páginas 16 e 29 ([AMS, 2003b](#))

Tabela 3 – Capacitâncias sobre perímetro dos metais - Parâmetros de projeto

Metal	Capacitância		
	Miníma (fF/ μm)	Típica (fF/ μm)	Máxima (fF/ μm)
Metal 1 (Região Ativa)	0,039	0,041	0,043
Metal 1 (Região de Campo)	0,040	0,044	0,049
Metal 2	0,032	0,035	0,039
Metal 3 (sem Metal 4)	0,029	0,032	0,036
Metal 3 (com Metal 4)	0,028	0,031	0,034
Metal 4	0,027	0,029	0,032

Fonte: Documento Eng-182 Rev.2.0 , nas páginas 16 e 29 ([AMS, 2003b](#))

Questão 3: Qual é a diferença entre a capacitância de área e a de perímetro (lateral)? A que se refere cada uma delas?

A capacitância de área pode ser ilustrado em um capacitor de placas paralelas, no qual vale a Lei de Gauss, a capacitância gerada pelo efeito campo elétrico entre dois condutores nos manuais ENG-182 representa a capacitância gerada entre o metal e camadas inferiores, já a capacitância lateral é gerada no perímetro pela mesmo princípio entre condutores dispostos "lado a lado"

Questão 4: O que explica a diferença entre os valores de capacitância dos diversos metais?

Tem-se para capacitância do metal óxido a relação:

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}}$$

No qual ϵ_{ox} é a permissibilidade do material e t_{ox} a espessura, logo como verificado no

tótipo **3.2.1. Structural and Geometrical Parameters** (Eng-182 Rev.2.0 , página 10 (AMS, 2003b)) a espessura das camadas de cada material pode variar, além da disposição do material até o poço (*Well*) implicando em uma participação inversamente proporcional ao valor da capacitância.

Questão 5: As capacitâncias encontradas nos itens anteriores são grandes (compare a capacitância com a da porta do transistor, onde $t_{ox}=7,6 \text{ nm}$ e $\epsilon_{ox}=3,5 \cdot 10^{-13} \text{ F/cm}$)?

Com a relação da capacitância da porta do transistor, temos:

$$C_{oxPort} = \frac{3,5 \cdot 10^{-11}}{7,6 \cdot 10^{-9}} = 4,6 \text{ fF}/\mu\text{m}^2$$

Observa-se que a capacitância da porta do transistor é da ordem de 100 vezes maior em relação a ordem de grandeza das capacitâncias presentes nas tabelas 2 e 3.

Questão 6: Quais são as resistências dos contatos e das vias?

As resistências dos contatos e das vias são apresentados a seguir nas tabelas 4 e 5, respectivos, dos contatos e das vias. Para esclarecer os contatos são aqueles entre os materiais oferecidos pela tecnologia da AMS.

Tabela 4 – Resistência dos contatos - Parâmetros de processo

Parâmetro (Contato)	Resistência	
	Típica (Ω/cnt)	Máxima (Ω/cnt)
MET1-NDIFF	30	100
MET1-PDIFF	60	150
MET1-POLY1	2	10
MET1-POLY2	20	40
MET1-RPOLYH	70	150

Fonte: Documento Eng-182 Rev.2.0 , nas páginas 15, 21 e 33 (AMS, 2003b)

Observação, a resistência dos contatos são em relação a uma área de $0,4\mu\text{m}^2$.

Observação, a resistência das vias são em relação a uma área de $0,5\mu\text{m}^2$.

Tabela 5 – Resistência das vias - Parâmetros de processo

Parâmetro (via)	Resistência	
	Típica (Ω/via)	Máxima (Ω/via)
VIA	1,2	3
VIA2	1,2	3
VIA3	1,2	3
MET3-METC	1,5	6

Fonte: Documento Eng-182 Rev.2.0 , nas páginas 15,24, 28 e 31 ([AMS, 2003b](#))

Questão 7: Quais são as resistividades das camadas pdif, ndif, nwell, poly, poly2 e poly2 com alta resistividade?

As resistividade das camadas solicitadas organizadas a seguir na tabelas 6.

Tabela 6 – Resistência das camadas - Parâmetros de processo

Parâmetro (Camada)	Resistência		
	Miníma (Ω/\square)	Típica (Ω/\square)	Máxima (Ω/\square)
NDIFF	55	70	85
PDIFF	100	130	160
NWELL	800	1000	1200
POLY1	—	8	15
POLY2	40	50	60
POLY2H	900	1200	1500

Fonte: Documento Eng-182 Rev.2.0 , nas páginas 13, 14, 21 e 33 ([AMS, 2003b](#))

Questão 8: Quais são as densidades de corrente, média máxima e de pico, permitidas nos metais, nos contatos e nas vias?

Conforme especificação do documento Eng-182 Rev.2.0 , na página 8 ([AMS, 2003b](#)), a densidade de corrente de pico AC deve ser de no máximo 30 vezes a corrente máxima DC, e seus valores estão presentes na tabela 7.

Tabela 7 – Densidade de corrente dos materiais - Parâmetros de processo

Parâmetro	Densidade de Corrente		
	Média Máxima (DC)	PICO (AC)	Unidade
POLY1	0,5	15	$\text{mA}/\mu\text{m}$
POLY2	0,3	9	$\text{mA}/\mu\text{m}$
MET1	1,0	30	$\text{mA}/\mu\text{m}$
MET2	1,0	30	$\text{mA}/\mu\text{m}$
MET3 (Sem MET4)	1,6	48	$\text{mA}/\mu\text{m}$
MET3 (Com MET4)	1,0	30	$\text{mA}/\mu\text{m}$
MET4	1,6	48	$\text{mA}/\mu\text{m}$
CNT	0,94	28,2	mA/cnt
VIA	0,6	18	mA/via
VIA2	0,6	27	mA/via
VIA2 (Com MET4)	0,6	18	mA/via
VIA3	0,9	28,8	mA/via

Fonte: Documento Eng-182 Rev.2.0 , na página 8 ([AMS, 2003b](#))

Questão 9: O que ocorrerá se ultrapassarmos a corrente média máxima e a corrente de pico no metal?

Quando ultrapassamos o limite de corrente média dos materiais, surge o fonônimo de eletromigração, definido por [Paris \(2017\)](#) como *um processo onde, devido a interação entre elétrons e íons de metal submetidos a altas densidades de corrente provoca o transporte de partículas de um ponto a outro de uma interconexão*.

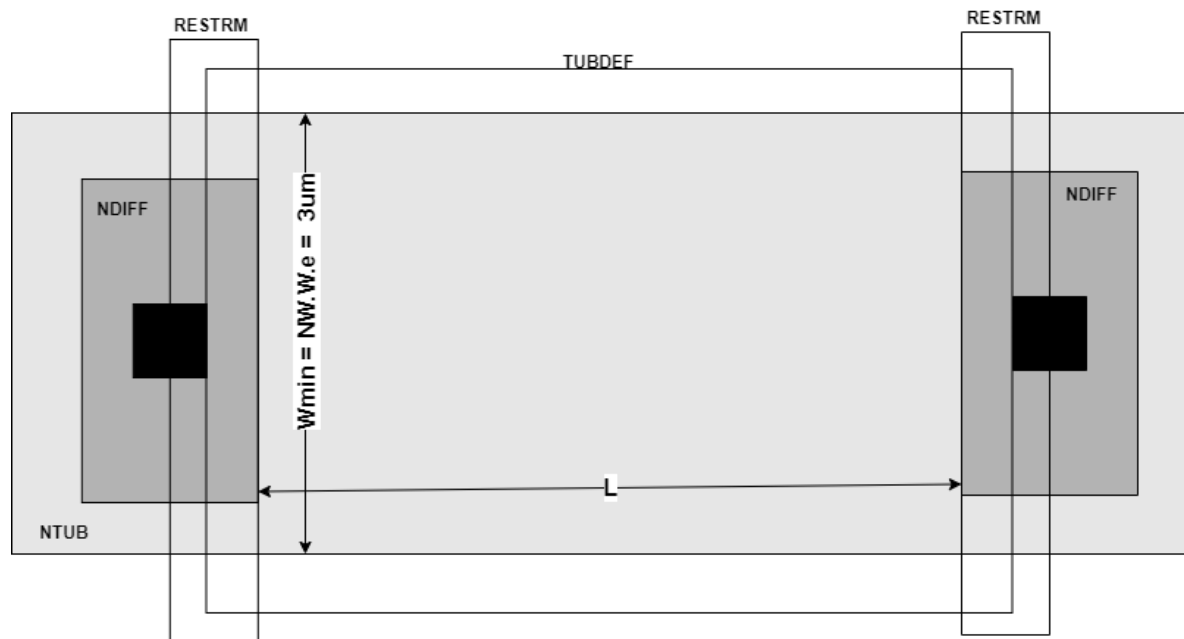
Ultrapassando esse limite pode obter o que é conhecido no mercado como *overclock*, genericamente, ocorre quando busca-se aumentar a frequência de componentes eletrônicos ao estabelecer tensões e correntes de operação além do valor típico, este procedimento pode causar danos aos componentes devido a superaquecimento (descrito pelo efeito Joule).

Questão 10: Imagine que queremos construir um resistor com nwell (ver no manual como deve ser feito)

- Desenhe como deve ficar (não esquecer os contatos).
- Qual a mínima largura que pode ser usada neste caso?
- A resistividade do material é constante ou varia com a tensão aplicada? Justifique o comportamento.

Podemos ver na figura 1, o desenho do resistor NWELL , neste caso a mínima largura que pode ser usada é de $3\mu\text{m}$. A resistividade do material varia, porque existe um

Figura 1 – Resistor NWELL



Fonte: Modificado a partir do Documento Eng-183 Rev.3.0 , na página 38 ([AMS, 2003a](#))

diodo inversamente polarizado entre o poço e o substrato, onde há um aumento da região de depleção de acordo com a tensão aplicada.

Questão 11: Quais camadas ou camada seriam interessantes para construir um resistor de 100 Ohm? E um resistor de 20 KOhm?

Para podermos construir um resistor de 100Ω , seria interessante utilizarmos a camada POLY1, pelo fato de ela possuir uma resistividade média de $8\Omega/\square$. No caso do resistor de $20K\Omega$ podemos utilizar a camada POLYH, que possui uma resistividade média de $1,2K\Omega/\square$.

Questão 12: Se precisar de um resistor de 400 KOhm, qual será o comprimento mínimo que devemos ter?

Para construirmos um resistor de $400K\Omega$, precisamos de uma camada de alta resistividade, para isso podemos utilizar o POLYH, que como visto anteriormente, possui uma resistividade média de $1,2K\Omega/\square$, assim temos:

$$\frac{400K\Omega}{1,2K\Omega} = 333,33\square$$

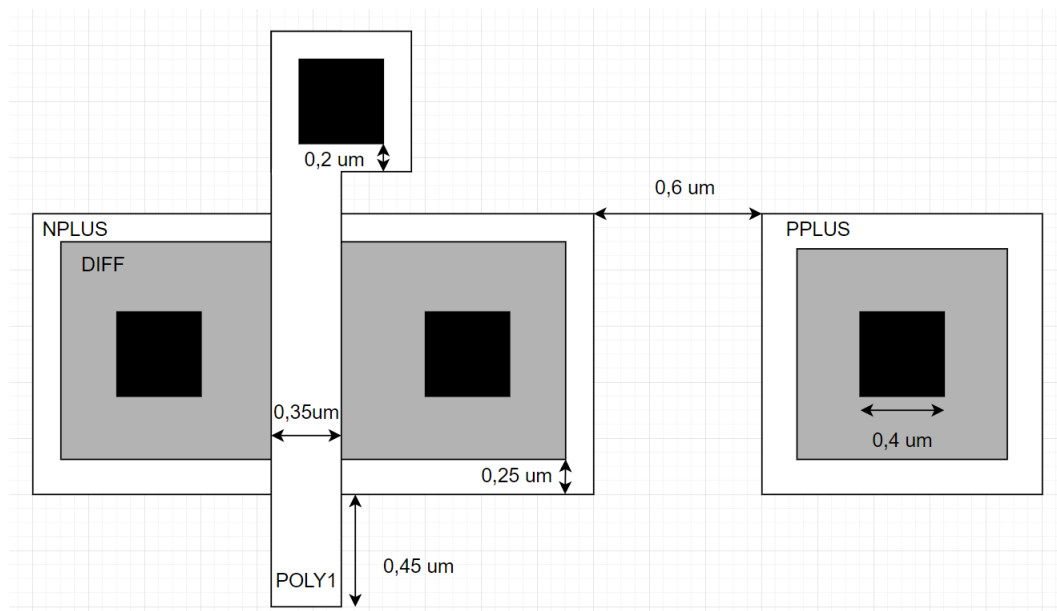
Como temos que $W_{min} = 0,8\mu m$ para o POLYH, teremos que o comprimento mínimo L_{min} , será de:

$$L_{min} = 333,33 \times 0,8 = 266,66\mu m$$

Questão 13: Desenhe um transistor NMOS com as mínimas dimensões permitidas (desenhe todas as camadas e indique todas as dimensões relevantes). Não se esqueça de colocar contatos de substrato, dreno e source.

Abaixo, na figura 2, segue o desenho do transistor NMOS.

Figura 2 – Transistor NMOS

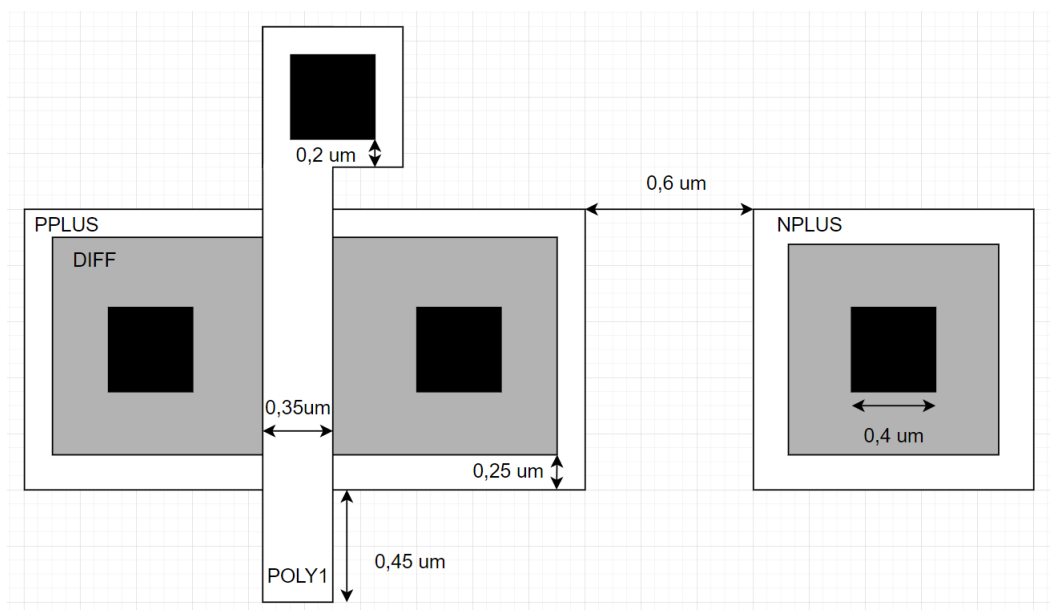


Fonte: Pelos próprios autores, a partir de ([AMS, 2003a](#))

Questão 14: Desenhe um transistor PMOS com as mínimas dimensões permitidas (desenhe todas as camadas indique todas as dimensões relevantes). Não se esqueça de colocar contatos de poço, dreno e source.

Abaixo, na figura 3, segue o desenho do transistor PMOS.

Figura 3 – Transistor PMOS



Fonte: Pelos próprios autores, a partir de (AMS, 2003a)

Questão 15: O que são os transistores NMOSM e PMOSM e o que tem de diferente na sua construção? Qual é o V_T destes transistores e quais as máximas tensões de porta e dreno-source que suportam? Compare com o dos transistores normais.

A diferença na construção dos transistores NMOSM e PMOSM é que eles possuem uma camada maior de óxido no gate, o que faz com que eles possam trabalhar com uma tensão de $5V$, podendo suportar até $5,5V$. Uma comparação de transistores normais com os transistores NMOSM e PMOSM se encontra na tabela 8.

Tabela 8 – V_t e Tensão dos transistores

Transistor	V_t mínimo	V_t máximo	Tensão máxima
NMOS	0,36V	0,56V	3,6V
PMOS	0,60V	0,80V	3,6V
NMOSM	-0,58V	0,78V	5,5V
PMOSM	-0,85V	-1,09V	5,5V

Fonte: Documento Eng-182 Rev.2.0 , nas páginas 11 e 12 ([AMS, 2003b](#))

Questão 16: Para que serve a camada HRES e, em termos de passos de fabricação, o que ela deve determinar?

A camada HRES, que se encontra em torno da camada POLY2, tem a finalidade de proteger contra a dopagem excessiva. A região dessa camada apresenta uma maior resistividade na construção de resistores.

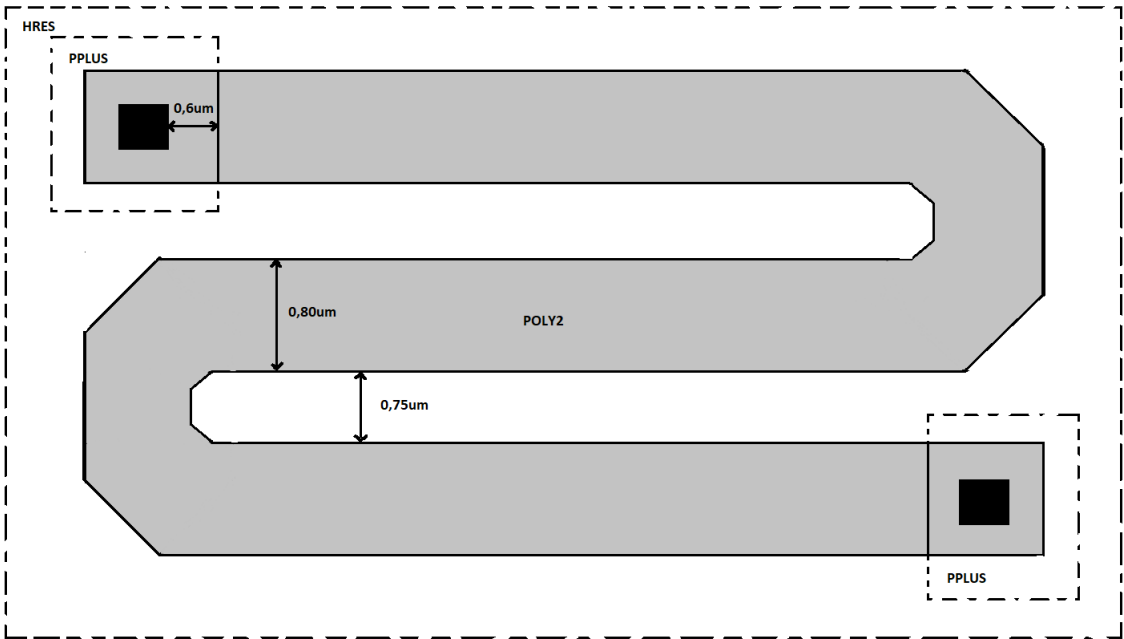
Questão 17: Considere as camadas RESDEF e RESTRM. Elas não são camadas de construção e sim para o programa extrator (será visto mais para frente). Qual a função delas?

A função da camada RESDEF é determinar a região do resistor, enquanto a função da camada RESTRM é determinar a região de contato do resistor.

Questão 18: Desenhe um resistor com poly2 e HRES. Por que se utiliza o PPLUS nas extremidades, junto ao contato?

O PPLUS é utilizado nas extremidades com a finalidade de evitar a formação de diodos nas regiões dos contatos. Abaixo, na figura 4, segue o desenho do resistor com POLY2 e HRES.

Figura 4 – Resistor com POLY2 e HRES (RPOLYH)



Fonte: Documento Eng-183 Rev.3.0 , na página 44 ([AMS, 2003a](#))

Questão 19: Qual é a capacitância entre Poly1 e Poly2?

- Compare seu valor com as capacitâncias entre os metais.
- Desenhe um capacitor com estas duas camadas.

Podemos ver a capacitância entre POLY1 e POLY2 na tabela 9. Nas tabelas 10 e 11, organizamos os valores de capacitância entre os metais, respectivamente, capacitância por área e capacitância por perímetro; com isso, podemos ver que os valores das capacitâncias entre POLY1 e POLY2 (CPOLY) são da ordem 20 vezes maior que os metais. O desenho do capacitor segue na figura 5.

Tabela 9 – Capacitância entre POLY1 e POLY2

	Mínimo	Típico	Máximo	Unidade
Área	0,78	0,86	0,96	(fF/ μm^2)
Perímetro	0,78	0,86	0,96	(fF/ μm)

Fonte: Documento Eng-182 Rev.2.0 , na página 22 ([AMS, 2003b](#))

Observação: MET3T, é o símbolo para metal 3 (MET3) sem metal 4, na figura 10 e 11.

Tabela 10 – Capacitância entre os metais - Área

Metal	Capacitância		
	Miníma (fF/ μm^2)	Típica (fF/ μm^2)	Máxima (fF/ μm^2)
MET2-MET1	0,026	0,036	0,059
MET3T-MET1	0,010	0,014	0,020
MET3T-MET2	0,026	0,036	0,059
MET4-MET1	0,006	0,008	0,012
MET4-MET2	0,010	0,014	0,020
MET4-MET3	0,026	0,036	0,059

Fonte: Documento Eng-182 Rev.2.0 , na página 17 , 29 e 30 (AMS, 2003b)

Tabela 11 – Capacitância entre os metais - Perímetro

Metal	Capacitância		
	Miníma (fF/ μm)	Típica (fF/ μm)	Máxima (fF/ μm)
MET2-MET1	0,042	0,048	0,056
MET3T-MET1	0,034	0,039	0,044
MET3T-MET2	0,046	0,053	0,062
MET4-MET1	0,030	0,033	0,037
MET4-MET2	0,034	0,039	0,044
MET4-MET3	0,046	0,053	0,062

Fonte: Documento Eng-182 Rev.2.0 , na página 17, 29 e 30 (AMS, 2003b)

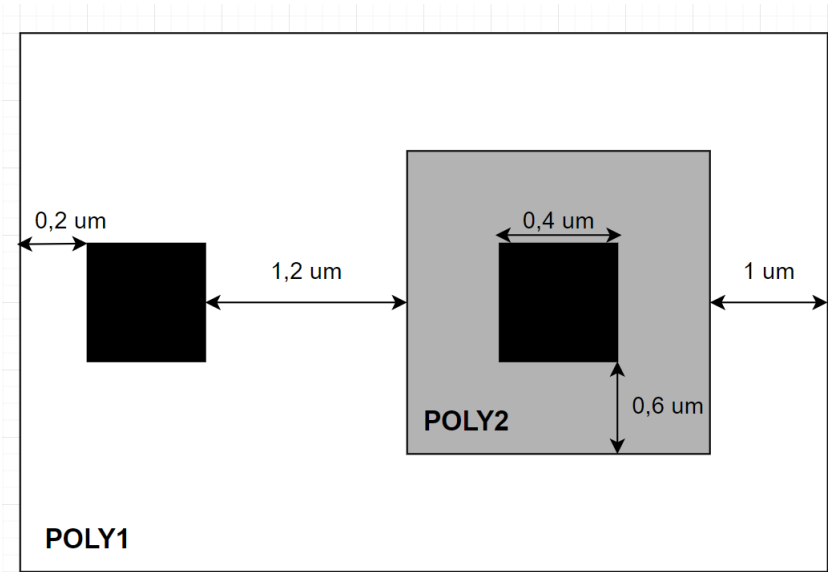


Figura 5 – Capacitor com POLY1 e POLY2

Referências

AMS, A. *0.35 μm CMOS C35 Design Rules*. [S.l.], 2003. Disponível em: <https://edisciplinas.usp.br/pluginfile.php/5354648/mod_resource/content/1/ENG-183_rev3.pdf>. Acesso em: 27 Jun. 2021. Citado 5 vezes nas páginas 3, 9, 10, 11 e 13.

AMS, A. *0.35 μm CMOS C35 Process Parameters*. [S.l.], 2003. Disponível em: <https://edisciplinas.usp.br/pluginfile.php/5354646/mod_resource/content/1/ENG-182_rev2.pdf>. Acesso em: 27 Jun. 2021. Citado 9 vezes nas páginas 3, 4, 5, 6, 7, 8, 12, 13 e 14.

PARIS, L. A. d. Análise e mitigação dos efeitos da eletromigração em interconexões metálicas de circuitos integrados. 2017. Citado na página 8.