

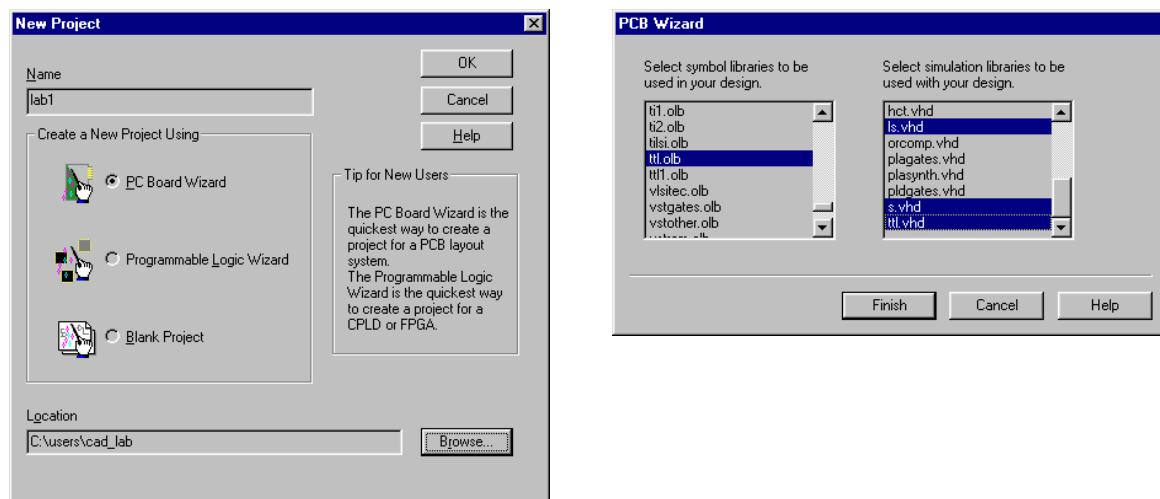
ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 1

Σκοπός της εργαστηριακής άσκησης είναι η εξοικείωσή σας με την γραφική περιγραφή υλικού, την εξομοίωση ενός σχεδιασμού, την μέτρηση της καθυστέρησης διάδοσής του και τη διαδικασία εκσφαλμάτωσης. Στην άσκηση αυτή θα κληθείτε να εισάγετε γραφικά το σχηματικό ενός κυκλώματος μιας πύλης AND 74xx, 74Sxx, 74Asxx, 74LSxx και 74ALSxx.

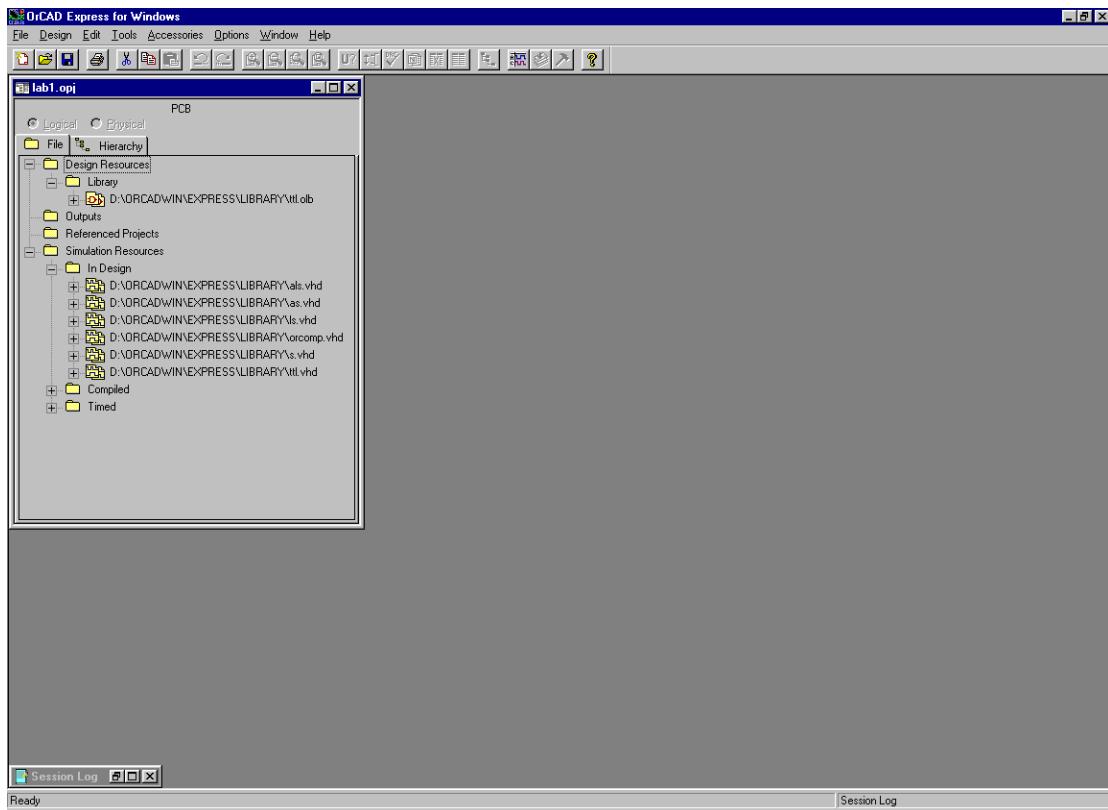
Α. Εκκίνηση προγράμματος - Δημιουργία νέου σχεδιασμού

Εκτελούμε το πρόγραμμα Orcad Express for Windows. Το πρόγραμμα αυτό ακολουθεί την φιλοσοφία των σύγχρονων παραθυρικών εφαρμογών και πολλές λειτουργίες γίνονται όπως και στα άλλα προγράμματα που λειτουργούν κάτω από τα Microsoft Windows.

Όλα τα αρχεία που έχουν σχέση με ένα σχεδιασμό (σχηματικά, stimulus files, κον.) αποθηκεύονται από το Orcad με ενιαίο τρόπο με την μορφή project. Στην αρχική οθόνη που εμφανίζεται επιλέγουμε File -> New Project και δίνουμε το όνομα του project μας και το directory στο οποίο θέλουμε να βρίσκεται.



Από το μενού που προκύπτει επιλέγουμε PC Board Wizard. Με άλλα λόγια κατευθύνουμε το εργαλείο προς πλακέτα σαν πλατφόρμα υλοποίησης. Στην επόμενη οθόνη επιλέγουμε τις βιβλιοθήκες συμβόλων - symbol libraries που θέλουμε να χρησιμοποιήσουμε στον σχεδιασμό μας (στην συγκεκριμένη περίπτωση το ttl.old που περιέχει σχηματική πληροφορία για τις TTL πύλες) και τις βιβλιοθήκες εξομοίωσης - simulation libraries (στην συγκεκριμένη περίπτωση τις ttl.vhd, als.vhd, as.vhd, s.vhd, ls.vhd που περιέχουν τα μοντέλα χρονικής καθυστέρησης για τις οικογένειες standard TTL, ALS, AS, S και LS TTL αντίστοιχα).



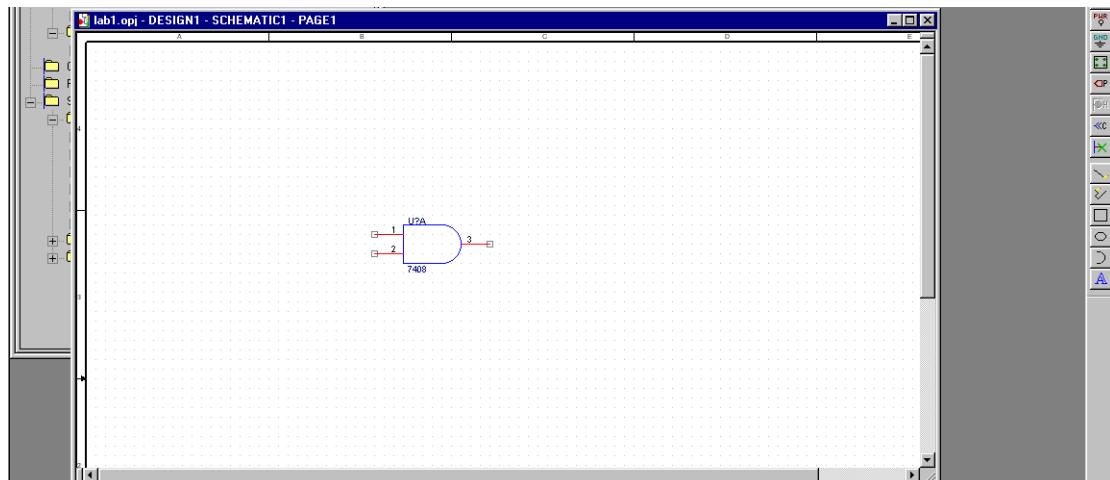
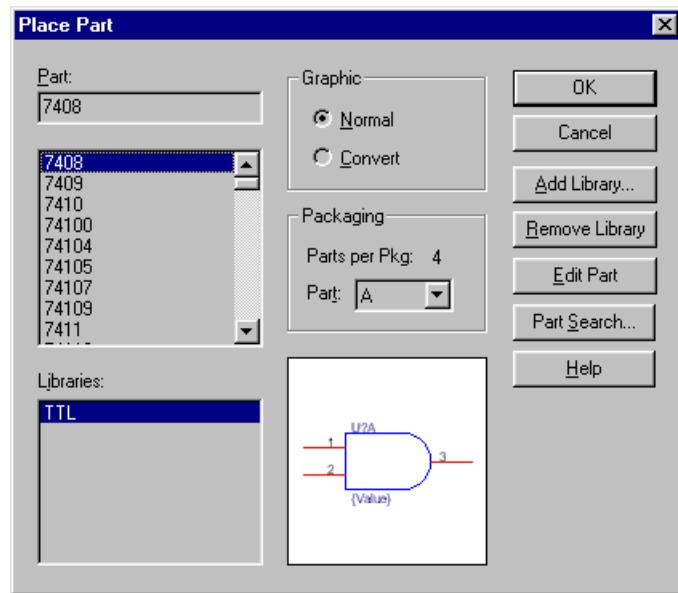
Στο αριστερό μέρος της οθόνης εμφανίζεται ο hierarchical browser. Σε αυτόν βρίσκεται συγκεντρωμένη όλη η πληροφορία που έχει σχέση με τον σχεδιασμό σας. Ο φάκελος Design Resources αποτελείται από τα αρχεία που περιέχουν την περιγραφή του κυκλώματος σε εσωτερική αναπαράσταση του πακέτου καθώς και τις βιβλιοθήκες συμβόλων που έχετε επιλέξει να χρησιμοποιήσετε σε αυτόν. Ο φάκελος Design Resources περιέχει μόνο σχηματική πληροφορία και πληροφορία συνδέσεων. Οι πληροφορίες για τα μοντέλα χρονικής καθυστέρησης βρίσκονται στον φάκελο Simulation Resources όπου θα βρείτε τρία directories (Compiled, In Design, Timed) που περιέχουν τις βιβλιοθήκες εξομοίωσης που είχατε επιλέξει προηγουμένως καθώς επίσης και την orcomp.vhd που χρησιμοποιείται εξ' ορισμού από το Orcad.

Β. Γραφική εισαγωγή σχεδιασμού

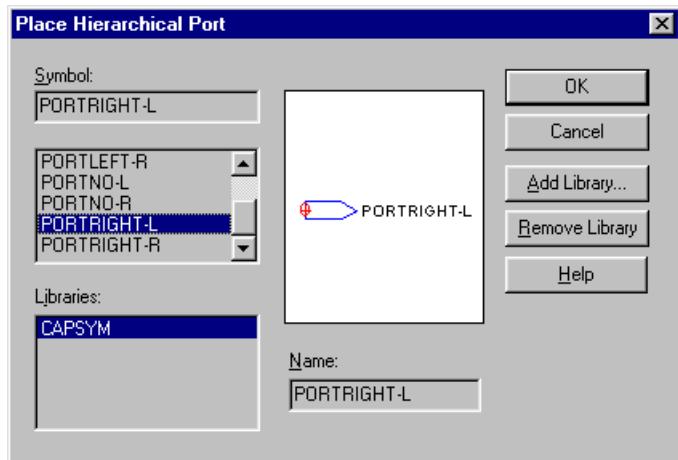
Προκειμένου να εισάγουμε το σχηματικό μας, επιλέγουμε το Design Resources και δίνουμε File -> New -> Design. Εμφανίζεται μία νενή σελίδα του graphic editor (αποτελεί την σελίδα 1 του σχηματικού 1 του σχεδιασμού μας) στην οποία θα σχηματίσουμε το κύκλωμα μας. Παρατηρήστε ότι ταυτόχρονα ενημερώνεται και ο hierarchical browser.

Κάθε κύκλωμα αποτελείται κυρίως από στοιχειώδη κομμάτια (parts), θύρες (ports) για τις εισόδους και τις εξόδους και καλώδια (wires) για τις συνδέσεις των παραπάνω. Τοποθετούμε τις πύλες μας στην σελίδα δίνοντας Place -> Part και επιλέγοντας την πύλη που θέλουμε. Στην συγκεκριμένη περίπτωση δίνουμε 7408. Επειδή κάθε part περιέχει 4

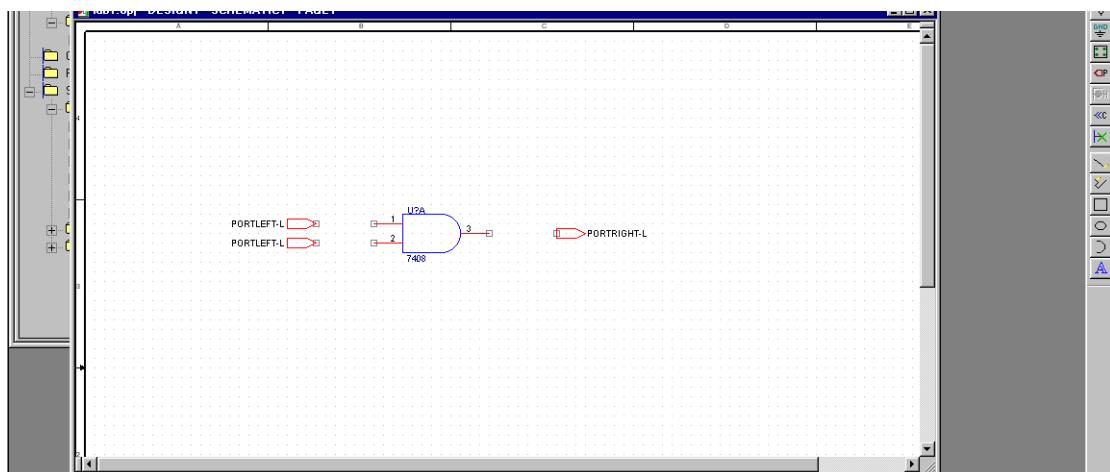
πύλες AND το εργαλείο αυτόματα ανακαλεί 1 πύλη AND και όχι ένα ολοκληρωμένο 7408. Για μεγαλύτερα στοιχειώδη κομμάτια (π.χ. 74244) κάθε part είναι και ένα αυτόνομο κομμάτι σχεδιασμού. Δίνοντας OK τοποθετούμε την πύλη AND στο σημείο που θέλουμε. Μπορούμε να τοποθετήσουμε δύσες πύλες AND θέλουμε με αυτόν τον τρόπο στην σελίδα. Προκειμένου να τερματίσουμε την λειτουργία Place Part επιλέγουμε με το δεξί κουμπί του ποντικιού End Mode. Εάν κατά λάθος τοποθετήσαμε περισσότερες πύλες από αυτές που χρειαζόμαστε μπορούμε να επιλέξουμε με το ποντίκι τις περιττές πύλες και να τις διαγράψουμε με Delete. Παρατηρήστε ότι στο πάνω μέρος της πύλης εμφανίζεται το όνομα του ολοκληρωμένου –IC- U?Α ενώ στις εισόδους και εξόδους της εμφανίζονται οι αριθμοί των ακροδεκτών του IC.



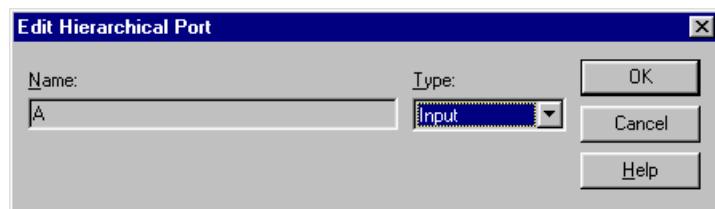
Στην συνέχεια δίνουμε Place -> Hierarchical Port για να τοποθετήσουμε τα I/O του κυκλώματός μας. Επιλέγουμε και τοποθετούμε το PORTRIGHT-L για την έξοδο και το PORTLEFT-L για τις δύο εισόδους. Με το δεξί κουμπί του ποντικιού και End Mode τερματίζουμε και αυτή την λειτουργία.



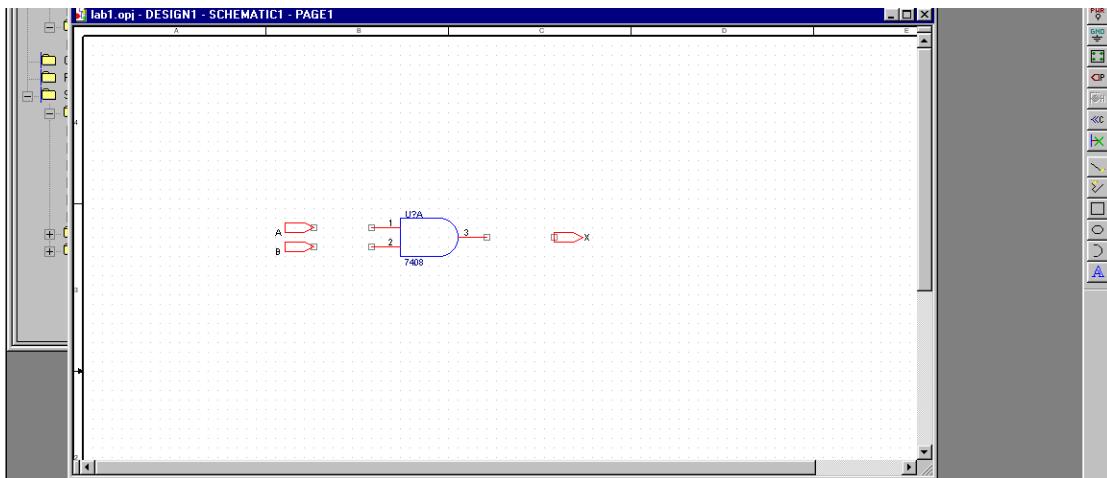
Προκειμένου να περιστρέψουμε οποιοδήποτε object στο σχήμα (port, part, wire) το επιλέγουμε και με το δεξί κουμπί του ποντικιού δίνουμε την αντίστοιχη λειτουργία (Rotate, Mirror Horizontally, Mirror Vertically).



Με διπλό κλικ πάνω στα ports δίνουμε όνομα A & B και τύπο Input για τις εισόδους και όνομα X και τύπο Output για την έξοδο.



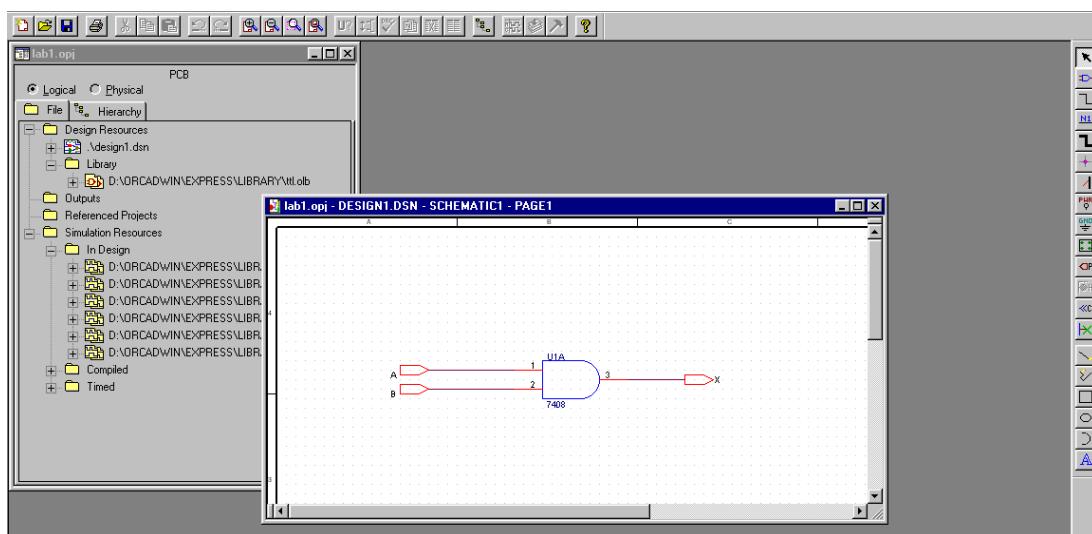
Το κύκλωμα μας θα πρέπει να φαίνεται πλέον όπως παρακάτω:



Στην συνέχεια συνδέουμε τα ports με την πύλη AND με wires. Δίνουμε Place->Wire. Παρατηρήστε ότι στην σελίδα του σχηματικού μας ο cursor έχει μετατραπεί από βέλος σε σταυρό. Ενώνουμε τα άκρα που θέλουμε. Αυτό γίνεται κάνοντας ιλικ με το ποντίκι εκεί όπου θέλουμε να ξεκινάει το καλώδιο και σύροντας το ποντίκι μέχρι εκεί που θέλουμε και κάνοντας ιλικ για να τερματίσει. Τερματίζουμε την λειτουργία αυτή με End Wire (δεξιά κουμπί). Εάν κατά λάθος δημιουργήσατε καλώδια που δεν χρειάζονται μπορείτε να τα επιλέξετε με το ποντίκι και να τα διαγράψετε με Delete. Οι παραπάνω λειτουργίες μπορούν να γίνουν εκτός από το μενού Place και με την βοήθεια των εικονιδίων στην εργαλειοθήκη που βρίσκεται στο δεξιό μέρος της οθόνης.

Αφού τελειώσουμε τα παραπάνω, επιλέγουμε το Design Resources -> ./design1.dsn στον Hierarchical Browser και επιλέγουμε Tools -> Update Part References. Αφού δώσουμε OK και αποθηκεύσουμε το κύκλωμα και τις αλλαγές στο project μας παρατηρούμε ότι ενημερώνονται τα ονόματα των διαφόρων πυλών (π.χ. το U1A γίνεται U1A που σημαίνει η πρώτη πύλη από το A 7408 ολοκληρωμένο).

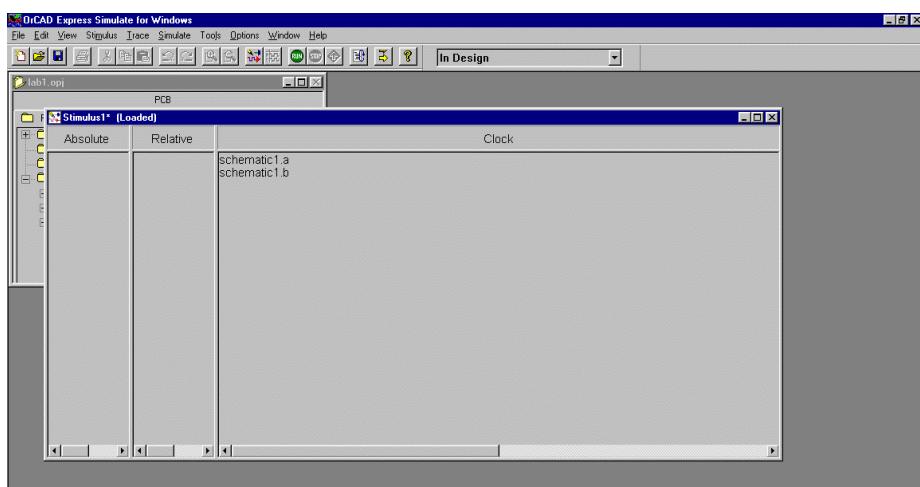
Το κύκλωμα πλέον θα πρέπει να φαίνεται όπως παρακάτω:



Γ. Εξομοίωση

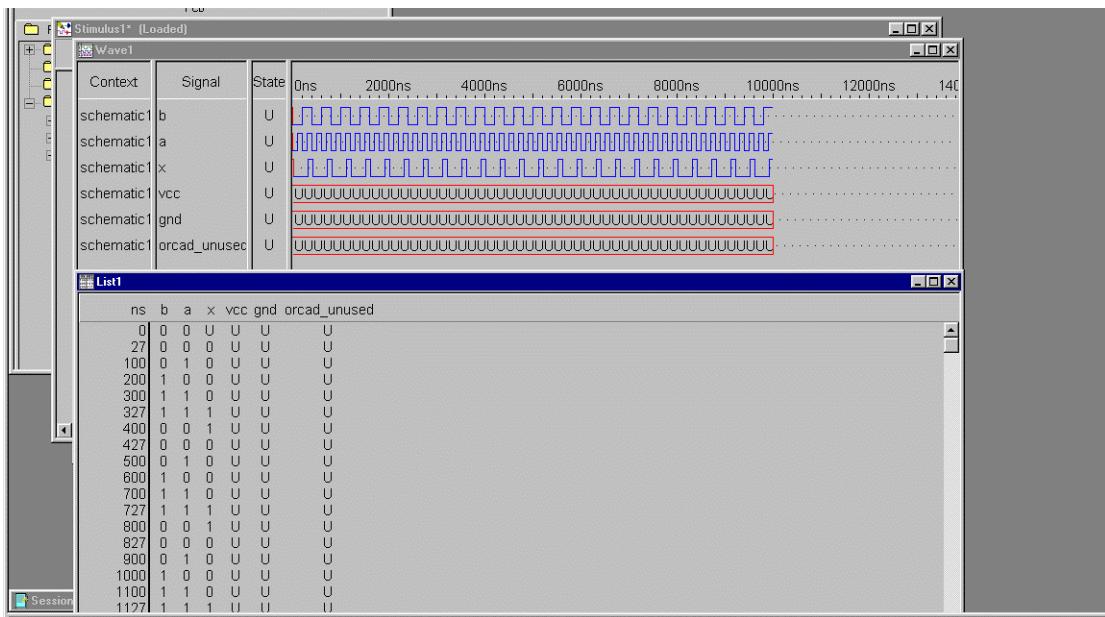
Αφού επιλέξουμε τον Hierarchical Browser δίνουμε Tools -> Simulate και αυτόματα εκτελείται ο Express Simulator. Επιλέγουμε In Design εξομοίωση και δίνουμε yes για να φορτωθεί ο σχεδιασμός μας. Στην προκειμένη περίπτωση και η επιλογή Compiled θα οδηγούσε στην ίδια εξομοίωση, αφού το κύκλωμά μας δεν περιλαμβάνει κανένα επίπεδο αφαίρεσης. Από το μενού Options->Preferences μπορούμε να επιλέξουμε το μοντέλο χρονικής καθυστέρησης (minimum, typical ή maximum). Επιλέξτε τυπική καθυστέρηση.

Πριν κάνουμε την εξομοίωση θα πρέπει να ετοιμάσουμε τις κυματομορφές των εισόδων μας. Αυτό γίνεται με την επιλογή Stimulus -> New Interactive. Μπορούμε να ορίσουμε τριάντα ειδών κυματομορφές: Absolute, Relative και Clock ανάλογα με το είδος της κυματομορφής εισόδου που θέλουμε. Οι κυματομορφές φαίνονται στο παρόντα Stimulus1.

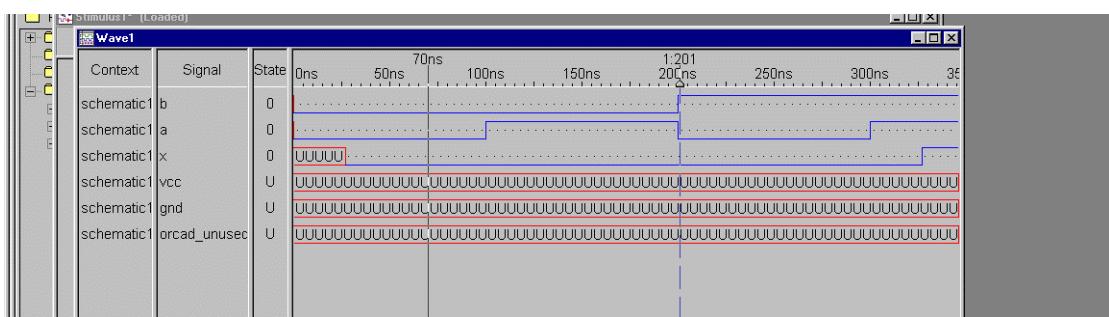


Επιλέγουμε το Clock Stimulus και αφού επιλέξουμε την είσοδο που θέλουμε π.χ. το Α ορίζουμε κυματομορφή με 100ns low και 100ns high που επαναλαμβάνεται συνέχεια και δίνουμε Add. Αντίστοιχα για την είσοδο Β δίνουμε 200ns low και 200ns high.

Αφού φορτώσουμε το stimulus file εκτελούμε την εξομοίωση για χρόνο 10000ns δίνοντας Simulate -> Run. Στο παρόντα Wave1 εμφανίζονται τα αποτελέσματα σε μορφή κυματομορφής ενώ στο παρόντα List1 εμφανίζονται οι χρόνοι στους οποίους γίνεται αλλαγή κατάστασης στα σήματα εισόδου ή εξόδου.



Με τις επιλογές View -> Zoom In και View -> Zoom Out μπορούμε να μεγεθύνουμε ή να μικρύνουμε την ορατή περιοχή για μεγαλύτερη λεπτομέρεια. Επιλέγουμε ένα σημείο της κυματομορφής και πατάμε το αριστερό κουμπί του ποντικιού. Εμφανίζεται ο marker που μας δείχνει σε ποιο χρονικό σημείο βρισκόμαστε ήδης φορά ενώ οι τιμές των σημάτων φαίνονται στην στήλη State. Επιλέγοντας τον marker, μπορούμε να τον σύρουμε σε όποιο χρονικό σημείο θέλουμε. Προκειμένου να μετρήσουμε την διαφορά μεταξύ δύο σημείων της κυματομορφής επιλέγουμε με το δεξί κουμπί του ποντικιού Add Delta Marker. Στο κάτω μέρος της οθόνης υπάρχει η απόσταση μεταξύ των δύο markers. Εάν θέλουμε μπορούμε να προσθέσουμε και δεύτερο Delta Marker. Οι Delta Markers μετράνε ήδης φορά την απόσταση από τον Marker.



Μετρήστε την καθυστέρηση της πύλης όταν μεταβαίνει στο λογικό μηδέν και όταν μεταβαίνει στο λογικό ένα και καταγράψτε την στον αντίστοιχο πίνακα.

Κλείστε τον εξομοιωτή κάνοντας Close και αφού αποθηκεύστε το stimulus file στο αρχείο stimulus.stm, το προσθέστε στο project και μετά το κάνετε unload από τον εξομοιωτή.

Επαναλάβατε την παραπάνω διαδικασία για τις πύλες 74LS08, 74S08, 74AS08 και 74ALS08 και μετρήστε την καθυστέρηση διάδοσης τους. Επιβεβαιώστε τους χρόνους που

μετρήσατε ανοίγοντας την αντίστοιχη βιβλιοθήκη εξομοίωσης και επιλέγοντας την πύλη που θέλετε μέσα από τον Hierarchical Browser. Συμπληρώστε τον παρακάτω πίνακα:

	7408	74ALS08	74AS08	74S08	74LS08
Χρόνος καθυστέρησης μετάβασης στο λογικό 0	27 ns	9 ns	4 ns	8 ns	23 ns
Χρόνος καθυστέρησης μετάβασης στο λογικό1	27 ns	9 ns	4 ns	8 ns	23 ns

Δ. Διαδικασία Εκσφαλμάτωσης

Προκειμένου να ελέγχουμε την ορθότητα του σχεδιασμού μας και να εντοπίζουμε εύκολα και γρήγορα λάθη, μπορούμε να χρησιμοποιήσουμε την διαδικασία της διαγώνιας έρευνας (Cross Probing). Προκειμένου να το πετύχουμε αυτό αφού εκτελέσουμε την εξομοίωση επιλέγουμε Window -> Split Screen ώστε να φαίνονται ταυτόχρονα στην οθόνη τόσο οι κυματομορφές όσο και το σχηματικό του κυκλώματός μας. Επίσης επιλέγουμε στον Hierarchical Browser την φυσική απεικόνιση (Physical) και όχι την λογική (Logical). Παρατηρούμε ότι κινώντας τον marker στα διάφορα σημεία της κυματομορφής εμφανίζονται οι τιμές των σημάτων εισόδου και εξόδου πάνω στο σχηματικό μας. Αντίστοιχα εάν επιλέξουμε κάποιο από τα σήματα στην κυματομορφή αυτόματα επιλέγεται το αντίστοιχο σήμα στο σχηματικό.

