

# Εισαγωγή σε VLSI

## Εργαστηριακή Άσκηση 4

Λουδάρος Ιωάννης (1067400) — Αλέξιος Γεωργαντόπουλος - Γιαννούτσος (1062268)



Μπορείτε να δείτε την τελευταία έκδοση του Project [εδώ](#) ή σκανάροντας τον κωδικό QR που βρίσκεται στην επικεφαλίδα.

## Περιγραφή Αναφοράς

Παρακάτω παραθέτουμε τις απαντήσεις μας στην “[Τέταρτη Εργαστηριακή Άσκηση](#)” του μαθήματος “[Εισαγωγή σε VLSI](#)” καθώς και σχόλια τα οποία προέκυψαν κατά την εκπόνηση του.

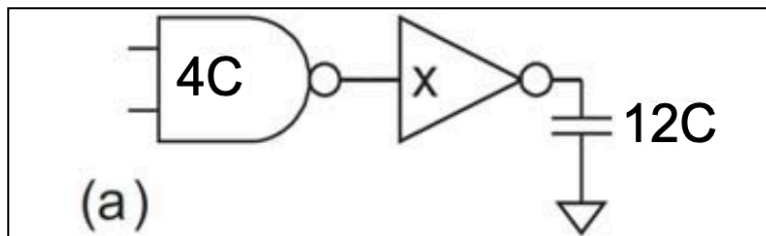
## Περιεχόμενα

1. Πρώτη Άσκηση .....	2
Ερώτημα (a)	2
Ερώτημα (b)	3
2. Δεύτερη Άσκηση .....	4

# Απαντήσεις

## 1. Πρώτη Άσκηση

Ερώτημα (a)



Εφαρμόζοντας την μέθοδο του παραδείγματος, υπολογίζουμε πρώτα το F:

$$F = GHB = \left(\frac{4}{3} \cdot 1\right) \cdot \frac{12}{4} \cdot 1 = 4$$

Ύστερα μπορούμε να υπολογίσουμε το  $\hat{f}$ .

$$\hat{f} = \sqrt{F} = 2$$

Και άρα, χρησιμοποιώντας τον τύπο:

$$C_{in} = \frac{g C_{out}}{\hat{f}}$$

Μπορούμε να υπολογίσουμε το x ως:

$$x = \frac{1 \cdot 12}{2} = 6$$

Επίσης, υπολογίζουμε την καθυστέρηση μονοπατιού ως:

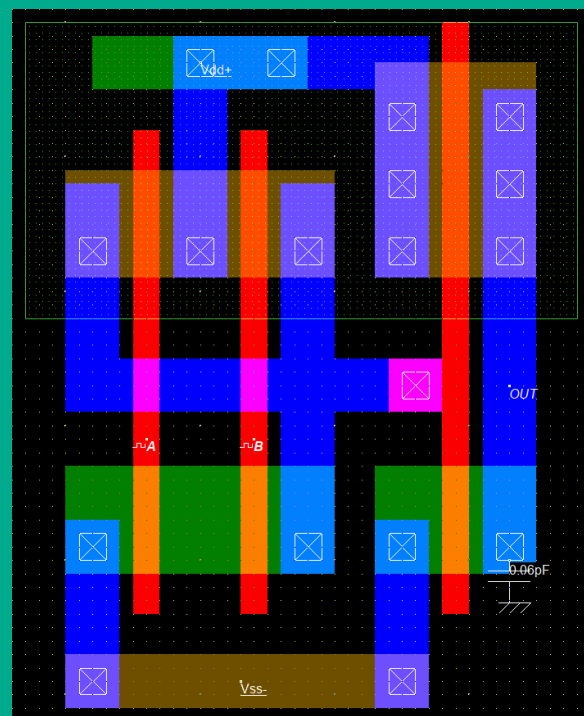
$$D = D_F + P = 2 \cdot 2 + 3 = 7$$

Για την πειραματική επαλήθευση, κατασκευάσαμε πρώτα τον ελάχιστο αντιστροφέα μόνο του (σε cmos65n) ώστε να βρούμε το  $\tau$  της τεχνολογίας. Βρήκαμε ότι είναι 2ns. Ταυτόχρονα, μετρήσαμε την χωρητικότητα της πύλης, η οποία ήταν 0.5 fF.

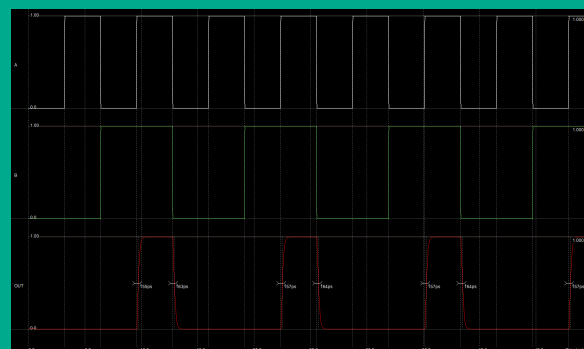
Ύστερα, γνωρίζοντας πλέον όλες τις χωρητικότητες (και άρα τα πλάτη των τρανζίστορ που χρειαζόμαστε), σχεδιάσαμε ολόκληρο το layout που φαίνεται στην Εικόνα 1. Στην Εικόνα 2 και στον πίνακα που την συνοδεύει, μπορείτε να δείτε τις καθυστερήσεις που επιβεβαιώνουν τους παραπάνω υπολογισμούς.

Για τους ακριβείς υπολογισμούς των διαστάσεων, μπορείτε να πατήσετε το παρακάτω κουμπί.

Υπολογισμοί



Εικόνα 1

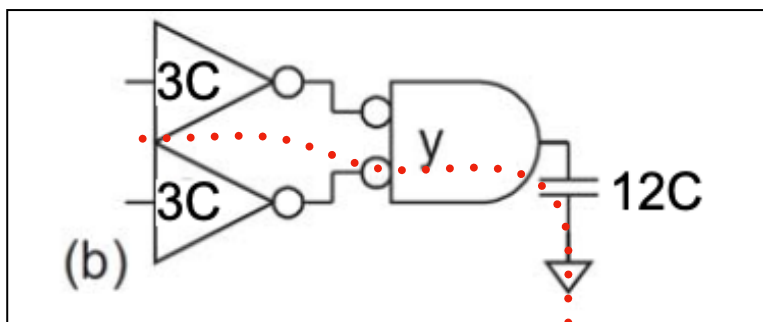


Εικόνα 2

Rise Delay 157ps

Fall Delay 164ps

## Ερώτημα (b)



Για τους υπολογισμούς μας χρησιμοποιούμε το μονοπάτι που φαίνεται παραπάνω.

Υπολογίζουμε πάλι πρώτα το  $F$ :

$$F = GHB = \left(1 \cdot \frac{5}{3}\right) \cdot \frac{12}{3} \cdot 1 = \frac{60}{9}$$

Ύστερα μπορούμε να υπολογίσουμε το  $\hat{f}$ .

$$\hat{f} = \sqrt{F} = 2,582$$

Και άρα, χρησιμοποιώντας τον τύπο:

$$C_{in} = \frac{g C_{out}}{\hat{f}}$$

Μπορούμε να υπολογίσουμε το  $y$  ως:

$$y = \frac{5 \cdot 12}{3 \cdot 2,582} = 7,746$$

Επίσης, υπολογίζουμε την καθυστέρηση μονοπατιού ως:

$$D = D_F + P = 2 \cdot 2,582 + 2 + 1 = 8,164$$

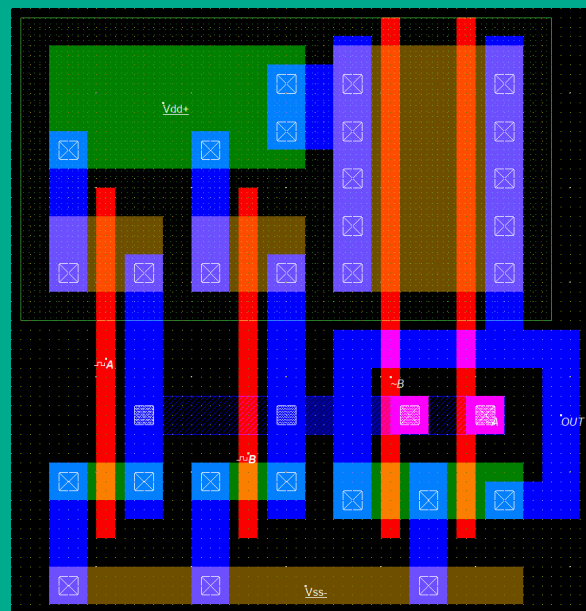
Και άρα είναι πιο αργή από την πρώτη υλοποίηση.

Για την δημιουργία του Layout χρειάζεται να στρογγυλέψουμε το  $y$  στον πλησιέστερο ακέραιο, που είναι το 8.

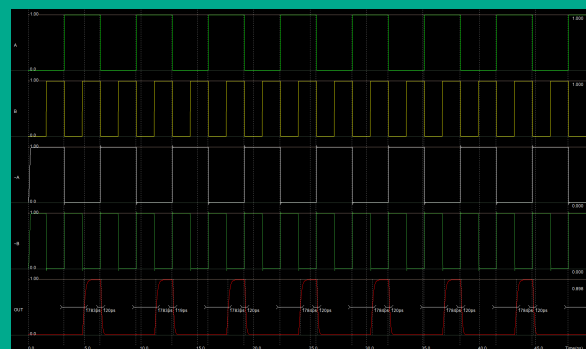
Ύστερα, γνωρίζοντας πλέον όλες τις χωρητικότητες (και άρα τα πλάτη των τρανζίστορ που χρειαζόμαστε), σχεδιάσαμε ολόκληρο το layout που φαίνεται στην Εικόνα 3. Στην Εικόνα 4 και στον πίνακα που την συνοδεύει, μπορείτε να δείτε τις καθυστερήσεις που επιβεβαιώνουν τους παραπάνω υπολογισμούς.

Για τους ακριβείς υπολογισμούς των διαστάσεων, μπορείτε να πατήσετε το παρακάτω κουμπί.

Υπολογισμοί



Εικόνα 3



Εικόνα 4

**Rise Delay** 1783ps

**Fall Delay** 120ps

## 2. Δεύτερη Άσκηση