

# Wireless Development Suite 使用指南

在 Wireless Development Suite 程序中对 Si4463 进行参数配置并生成配置文件



文档编号: NOVATE\_NOTE\_20150715

版权所有: NOVATE 2015 ALL RIGHT RESERVED

## MENU / 目录

简介 .....	2
下载与安装 .....	2
操作模式与芯片选择界面 .....	3
射频及工作模式配置界面 .....	5
工程选择、开启、保存操作区 .....	5
工程参数配置区 .....	6
1. 工作频率、晶振频率与功率配置 .....	6
2. 射频参数配置 .....	6
3. 数据包配置 .....	7
4. 中断配置 .....	10
5. 通用 IO 和快速响应寄存器 .....	11
工程部署、导出操作区 .....	11

## 简介

**Wireless Development Suite** (以下简称 WDS) 是由 Silicon Labs 公司提供的一款用于 EZRadioPRO 系列射频芯片的通用配置与在线调试的计算机端程序。在使用与调试 EZRadioPRO 系列芯片时,通常需要使用该软件完成相应寄存器的配置工作,同时该软件也提供对一些芯片的在线仿真功能。**WDS** 支持 Silabs 公司的全系列射频芯片。

**Si4463** 是 Silabs 最新发布的 EZRadioPRO 系列中的一款高性能射频收发器。其主要面向工业、科研和医疗(ISM)以及短距离无线通信设备(SRD)。Si4463 输出功率超过+20dBm,接收灵敏度可达-126dBm,可提供对数据包处理、数据缓冲 FIFO、接收信号强度指示(RSSI)、空闲信道评估(CCA)、低功耗循环唤醒定时器、低电压检测、片内温度传感器、8 位 AD 转换器和通用输入/输出端口等功能的硬件支持。

本文将主要讲解如何使用 WDS 软件对 Si4463 射频芯片进行各项参数配置并生成配置文件。

## 下载与安装

首先可以在 Silicon Labs 的官方网站获取 WDS 软件的安装文件,截至 2015 年 7 月的最新版本为 3.2.9.0。

### Wireless Development Suite (WDS)

Software	Version	Description
Wireless Development Suite	3.2.8.0	WDS Installer

软件下载链接：<https://www.silabs.com/products/wireless/EZRadio/Pages/WirelessDevelopmentSuite.aspx>

## 操作模式与芯片选择界面



安装结束后启动 WDS 程序即会出现上图所示的窗体，此处会询问是连接到物理设备还是虚拟设备。连接到物理设备需要使用 Silabs 公司的 Development Kits 开发工具。本文仅在连接虚拟设备模式下对 Si4463 射频芯片的配置进行讲解。

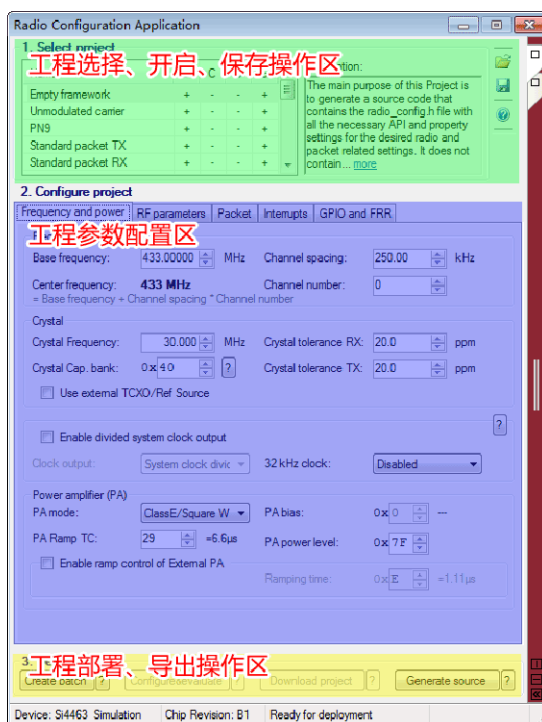


进入虚拟设备功能后，WDS 会提示用户选择芯片的型号和版本。此时可以直接在列表选中 Si4463，或使用下方的过滤器进行快速选择。在选中芯片型号后还需要选择对应的芯片版本，用户可通过芯片上方的标识文字查看版本信息或与供货商联系获取。



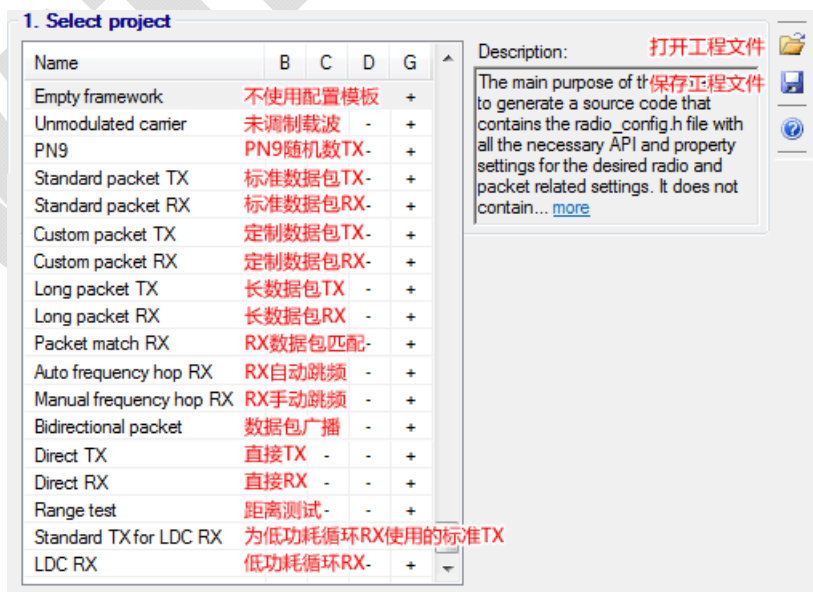
选择芯片型号后会进入操作模式选择窗口，可选择是对 Si4463 进行射频参数配置还是寄存器配置操作。在射频参数配置窗口中将会对芯片的射频工作参数、数据包处理、中断输出模式等功能进行配置。而在寄存器配置操作窗口中用户可以对芯片的全部寄存器进行手动配置操作。

## 射频及工作模式配置界面



射频及工作参数配置窗体主要分成 3 个功能区,在该窗体中可以对射频芯片进行全面的配置等操作。配置包括射频参数、工作频率和功率、数据包、开启中断等相关操作,并可生成能直接导入用户工程中的配置文件等功能。

### 工程选择、开启、保存操作区



WDS 软件预置了多种配置工程模板,用户可以根据自己的应用模式快速选择对应的工程类型并进行配置。在预置工程模板中只会显示需要配置的选项,其它设置项将会被忽略。

## 工程参数配置区

工作参数配置区由多个配置选项卡组成，在这里用户可以对 Si4463 芯片进行各项工作参数和模式的配置。

※要使用一些特殊的配置选项卡时需要先开启对应的工程。如需要开启低功耗循环(LDC)选项卡必须选择“LDC RX”或“Standard TX for LDC RX”工程。

### 1. 工作频率、晶振频率与功率配置

Frequency and power 工作频率与功率配置

频率配置  
Frequency

基频  
Base frequency: 420.00000 MHz

中心频率  
Center frequency: 420 MHz

通道间隔  
Channel spacing: 500.00 kHz

通道号  
Channel number: 0

晶振配置  
Crystal

晶振频率  
Crystal frequency: 30.000 MHz

匹配电容值  
Crystal Cap. bank: 0x40

RX端晶振公差  
Crystal tolerance RX: 20.0 ppm

TX端晶振公差  
Crystal tolerance TX: 20.0 ppm

☐ Use external TCXO/Ref Source 使用外部温度补偿晶振作为参考源

使用系统时钟分频输出  
☐ Enable divided system clock output

选择分频  
Clock output: System clock divic

选择32KHz时钟源  
32 kHz clock: Driven by RC osci

PA配置  
Power amplifier (PA)

PA模式选择  
PA mode: ClassE/Square W

PA偏置  
PA bias: 0x0

PA输出功率  
PA power level: 0x7F

斜坡时间  
PA Ramp: 29 = 6.6μs

☐ Enable ramp control of External PA 使用外部PA斜坡控制

Ramping time: 0xE = 1.11μs

### 2. 射频参数配置

RF parameters 射频参数配置

调制模式  
Modulation type: 2FSK

数据速率  
Data rate: 10.000 kbps(=kps)

频偏  
Deviation: 20.000 kHz

接收带宽  
RX bandwidth: Auto-Calc kHz

接收误码率  
RX data rate error: 0% - 1%

优化接收性能  
Optimize RX performance

☐ Low current consumption 低电流消耗

☒ High sensitivity 高灵敏度

使用PLL自动频率控制  
☐ Enable PLL AFC

使用双天线(天线分集)  
☐ Enable antenna diversity

使用IQ校准  
☐ Enable IQ calibration

RSSI均化模式  
RSSI average: RSSI averaged over 4

RSSI锁存模式  
RSSI latch: Disabled, will always re

☐ Check threshold at latch 检查锁存的阈值

RSSI阈值  
RSSI threshold: 0xFF



### 3. 数据包配置

数据包配置选项卡由“预定义模式选择”、“与格式配置”和“数据包配置”3个区域组成。通过“预定义模式选择”用户可以使用WDS中预置的几种数据包配置方案，加快数据包配置操作。而在“与格式配置”和“数据包配置”中可以对数据域和数据包的格式等参数进行详细的配置操作。

#### 选择预定义模式

#### 数据包配置



## 可变长度数据包配置

Variable length config 可变长度数据包配置

☒ Enable variable packet length 使用可变长度数据包

可变长度数据包所在的数据域  
Field number varying in length: 2  
存放长度信息的数据域  
Length stored in Field number: 1

☒ Packet length in MSB 长度为大端模式  
在RX FIFO中存放长度数据

☒ Add length to RX FIFO

Packet length adjust: 2 ?  
调整数据包长度

## CRC 校验配置

CRC config CRC校验配置

CRC种子  
CRC seed  
☐ Use all 0's 全0  
☒ Use all 1's 全1

CRC polynomial CRC模式选择  
CRC-16 (IBM):  $X^{16}+X^{15}+X^2+1$

☒ Reset CRC at the beginning of the packet  
在数据包开始时复位CRC

## 数据白化配置

Whitening config 数据白化配置

白化模式  
Whitening polynomial: PN9

白化种子  
Whitening seed: FF FF

输出位数  
Output bit number: 0

## 数据域配置

数据域配置 Field config

☐ RX后保持RX链  
RX chain is on after RX

☐ Invert CRC  
反转CRC

曼彻斯特极性  
Manchester pattern  
☒ 0 = 10  
☐ 0 = 01

CRC端模式  
CRC endian  
☐ 低字节在前  
Low bytes first  
☒ 高字节在前  
High bytes first

CRC位顺序  
CRC bit order  
☒ 高位在前  
MSB first  
☐ 低位在前  
LSB first

## 负载匹配配置

选择匹配 使用匹配 负载匹配 Payload match

☐ Match 1  
☒ Match 2  
☐ Match 3  
☐ Match 4

☒ Enable match 2

Offset 0  
偏移值  
after Sync word

匹配值  
Value: 0x0  
Mask: 0x0  
屏蔽位

True  
And  
如数据匹配  
if packet matches  
with previous match  
同之前的匹配结果

## 跳频配置(自动)

Frequency hop 跳频配置(自动)

Hop enable 选择跳频模式

☐ Hop is disabled 不使用跳频

☐ Hop on preamble timeout 前导超时

☐ Hop on RSSI timeout or preamble timeout RSSI或前导超时

☐ Hop on preamble timeout or invalid sync 前导或同步字超时

☒ Hop on RSSI timeout or preamble timeout 前导或RSSI或同步字超时

Hop details

前导超时时间: 15 nibbles

RSSI超时时间: 4 nibbles

Add channels to hop

通道号: 4

通道对应频率: 422 MHz

添加到跳频列表

Ch#	Frequency	
0	420MHz	Remove
34	437MHz	Remove
12	426MHz	Remove
22	431MHz	Remove
18	429MHz	Remove
36	438MHz	Remove

## 跳频配置(手动)

Frequency hop 跳频配置(手动)

Add channels to hop

通道号: 38

通道对应频率: 439 MHz

添加到跳频列表

The radio starts packet receive in Center frequency configured in Frequency and power tab. Add additional HOP frequencies to hop to upon packet receive timeout.

Ch#	Frequency	Inte	Frac2	Frac1	Frac0	VCO_C1	VCO_C0	
8	424MHz	37	0C	44	44	07	0F	Remove
16	428MHz	38	08	88	88	07	20	移除 Remove
32	436MHz	39	09	11	11	07	42	Remove
10	425MHz	37	0D	55	55	07	13	Remove
2	421MHz	37	09	11	11	07	02	Remove

## 数据域格式配置

Payload 15 byte(s)

Preamble 前导 SyncWc 同步字

数据域 CRC1 Field 2 CRC2

数据域1配置

Field 1 configuration

Field length: 8

域内数据长度

Field content: C5 C5 C5 C5 C5 C5 C5 C5

数据域内容

☒ HEX

☐ ASCII

☒ Use data whitening

使用数据白化

☒ Use Manchester encoding

使用曼彻斯特编码

☐ Transmit CRC at the end of this field

在该数据域末尾传送CRC校验数据

☒ Check CRC at the end of this field

在该数据域末尾检查CRC校验数据

☐ Enable CRC over this field

在该数据域使用CRC校验

## 低功耗循环模式(RX)配置

LDC
低功耗循环模式 (RX)

LDC period      RX mode      Sleep mode

**Configuration**

调整步长 Step size adjust: 4

调整睡眠时间 Sleep time adjust: 2062

调整RX时间 RX time adjust: 1

睡眠时间 Sleep time: 4027.344 ms

4 Seconds 27 Milliseconds

RX时间 RX time: 1.953 ms

2 Milliseconds

**推荐的TX序列长度**  
TX recommendation: 35

Packets has to be transmitted in a row

[Copy to clipboard](#)

## 低功耗循环模式(TX)配置

LDC
低功耗循环模式 (TX)

Sequence of TX packets      TX period TX周期      LDC period LDC周期

TX数据包序列

**Configuration**

Number of packets to send in a row: 1

在序列中发送的数据包数量

To satisfy the functionality of the LDC RX side the TX side has to send out numerous packets in a row. Number of these packets has to be set in a way that the total bit length exceeds the LDC period of the RX side. Consult the LDC RX configuration tab to see a recommended value for the packet number.

## 4. 中断配置

Interrupts
中断配置

**数据包处理器中断**      数据发送      CRC错误

Packet Handler HW interrupt

☒ Enabled      FLTOK   FLTMS   PSNT   PRX   CRCE   ACRC   TFAE   RFAF

**调制解调器中断**      数据接收

Modem HW interrupt

☒ Enabled      ---   PODE   INSY   RSSJ   RSSI   INPR   PRDE   SYDE

**芯片中断**

Chip HW interrupt

☒ Enabled      ---   CAL   FUOE   STCH   CMER   CHRE   LBD   WUT

**Color convention**

---	Unused status field	STBIT	Clear status field
STBIT	Enabled, user set status field	STBIT	Enabled, project required set status field
STBIT	Disabled, user set status field	STBIT	Disabled, project required set status field

## 5. 通用 IO 和快速响应寄存器

Interrupt Source	Enabled	Color	Action
Packet Handler HW interrupt	<input checked="" type="checkbox"/>	Grey	Unused status field
Modem HW interrupt	<input checked="" type="checkbox"/>	Grey	Unused status field
Chip HW interrupt	<input checked="" type="checkbox"/>	Grey	Unused status field

Color	Field	STBIT	Action
Grey	Unused status field	STBIT	Clear status field
Yellow	Enabled, user set status field	STBIT	Enabled, project required set status field
Orange	Disabled, user set status field	STBIT	Disabled, project required set status field

## 工程部署、导出操作区

但用户通过上面的配置操作完成对 Si4463 芯片的各项配置后，可以在窗体的最下部将自定义配置导出为代码文件或直接生成对应的 Silabs IDE 或第三方工程文件。

Action	Description
预览定制的射频配置头文件	Preview custom radio configuration header file
保存定制的射频配置头文件	Save custom radio configuration header file
生成定制工程并启动Silabs IDE	Generate custom project and launch Silabs IDE
导出定制工程并启动第三方IDE	Export custom project for third party IDE

**版权声明：**

“Silabs”、“Silicon Labs”和“EZRadioPRO”是美国芯科实验室的商标，“Wireless Development Suite”和“Silicon Laboratories IDE”是Silabs公司的专有程序，该程序的所有著作和使用权利全部归Silabs公司所有。

本文档中的程序图示均截取自Wireless Development Suite程序的运行界面，图中的中文注释全部为后期添加，非Wireless Development Suite软件所附带。NOVATE保留文档中全部说明文字和图片的使用权力，未经NOVATE的许可请勿擅自将文档中的全部或部分内容用于任何形式的商业用途中。

**文档修订记录：**

2015.07.15 首次完成文件建立工作。

**联系方式：**

SHOP site : <http://mokuaidian.taobao.com>

BLOG site : <http://rflife2000.blog.163.com>

<http://blog.sina.com.cn/2662856767>