Лабораторная работа № 7

по курсу «Программное обеспечение цифрового проектирования» «Синтез устройств с микропрограммным управлением»

Необходимое программное обеспечение:

- Aldec Active-HDL;
- Evita_VHDL;
- Xilinx ISE либо Mentor Graphics (в качестве средств синтеза);

Обобщенная структура устройства с микропрограммным управлением представлена на рис.1.

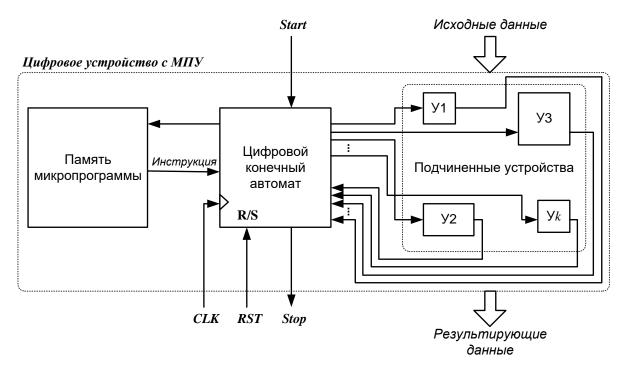


Рис. 1. Обобщенная структура устройства с МПУ.

1. В соответствии с рисунком реализуйте vhdl-описание конечного цифрового автомата, управляющего трехцветным светофором. Формат и количество микроинструкций, а также архитектура тракта обработки данных может быть произвольная.

Назначение портов автомата:

СLК: входной порт сигнала синхронизации (управление передним фронтом);

RST: входной порт сигнала инициализации автомата (активный высокий уровень);

CWAIT: входной порт сигнала управления двумя режимами работы светофора (CWAIT='0' – нормальный режим, CWAIT='1' – ждущий режим);

START: входной порт сигнала начала функционирования (активный высокий уровень); R,Y,G: выходные одноразрядные порты управления лампами светофора (лампа горит при высоком уровне сигнала).

Наивысший приоритет имеет сигнал RST. После инициализации автомат проверяет состояние сигнала на входе START, а после – состояние на входе CWAIT.

Нормальный режим (CWAIT='0'):

- 1. R='1', Y='0', G='0' (ожидание 3 такта CLK).
- 2. R='1', Y='1', G='0' (ожидание 1 такт CLK).

- 3. R='0', Y='0', G='1' (ожидание 3 такта CLK).
- 4. R='0', Y='0', G=> '0' '1' '0' '1' '0' (каждый такт CLK).
- 5. R='0', Y='1', R='0' (ожидание 1 такт CLK).
- 6. Переход к пункту 1.

Ждущий режим (CWAIT='1'):

1. $R='0', G='0', Y=>'0'-'1'-'0'-'1'-\dots$ (каждый такт CLK).

Если в нормальном режиме изменяется значение сигнала CWAIT, то после выполнения пункта 5 осуществляется автоматический переход в ждущий режим.

Если в ждущем режиме изменяется значение сигнала CWAIT, то выполняется переход в пункт 5 нормального режима.

- 2. Составьте vhdl-описание цифрового устройства с МПУ для реализации алгоритма работы с одномерным массивом, который хранится в памяти:
- Этап 1. Синтез тракта обработки данных.
- Этап 2. Проектирование архитектуры тракта обрабатываемых данных.
- Этап 3. Проектирование набора инструкций и составление микропрограммы.
- Этап 4. Синтез устройства управления.

Архитектура устройства управления может быть произвольной (на Ваше усмотрение).

Структура устройства управления для аккумуляторной архитектуры приведена на рис. 2.

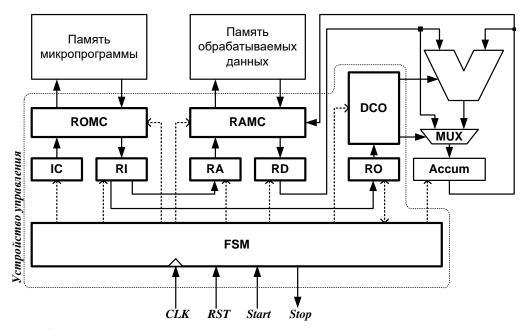


Рис. 2. Структура устройства управления для аккумуляторной архитектуры.

IC – двоичный счетчик адреса инструкций;

RI – регистр выбранной инструкции;

RA – регистр адреса данных;

RD – регистр выбранных данных;

RO – регистр операционного кода;

DCO – дешифратор операционного кода;

ROMC – контроллер доступа к памяти микропрограмм;

RAMC – контроллер доступа к памяти данных;

FSM – цифровой конечный автомат;

Диаграмма состояний конечного автомата функционального блока FSM приведена на рис. 3.

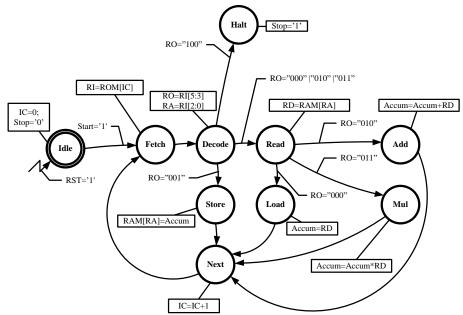


Рис. 3. Диаграмма состояний конечного автомата устройства управления.

Память представляет собой M слов разрядностью N. Исходные данные, необходимые переменные и результат работы должны храниться в памяти обрабатываемых данных.

В качестве задания для устройства с МПУ выберите согласно варианту:

- 2.1. Нахождение максимального элемента в памяти;
- 2.2. Нахождение медианы памяти;
- 2.3. Нахождение минимального элемента памяти;
- 2.4. Нахождение количества элементов памяти меньших заданного (хранящегося в памяти);
- 2.5. Отсортировать элементы памяти по возрастанию методом пузырька;
- 2.6. Отсортировать элементы памяти по убыванию методом вставок;
- 2.7. Найти количество инверсий в памяти;
- 2.8. Поставить нечетные элементы памяти в начало, а четные в конец;
- 2.9. Осуществить циклический сдвиг памяти на заданное число позиций;
- 2.10. Подсчитать число нулевых элементов в памяти.

Система оценки:

- a. Задание 1 **(4 балла)**.
- b. Задание 1 и вариант с нахождением какой-то характеристики массива (6 баллов).
- с. Задание в и сортировкой массива (8 баллов).
- d. Задание с и какой-то вариант кроме нахождения характеристики и сортировки (10 баллов).
- 3. В результате выполнения лабораторной работы составьте отчет. Отчет должен содержать следующую информацию:
 - а. Постановка задачи:
 - b. Vhdl-описания выполненных заданий;
 - с. Vhdl-описания TestBench;
 - d. Анализ результатов RTL и технологического синтеза каждого задания;
 - е. Выводы.