

PRAKTIKUM SISTEM DIGITAL
MODUL 8 : APLIKASI FLIP-FLOP



Disusun oleh:

AFIFAH GH AISANI IMANA

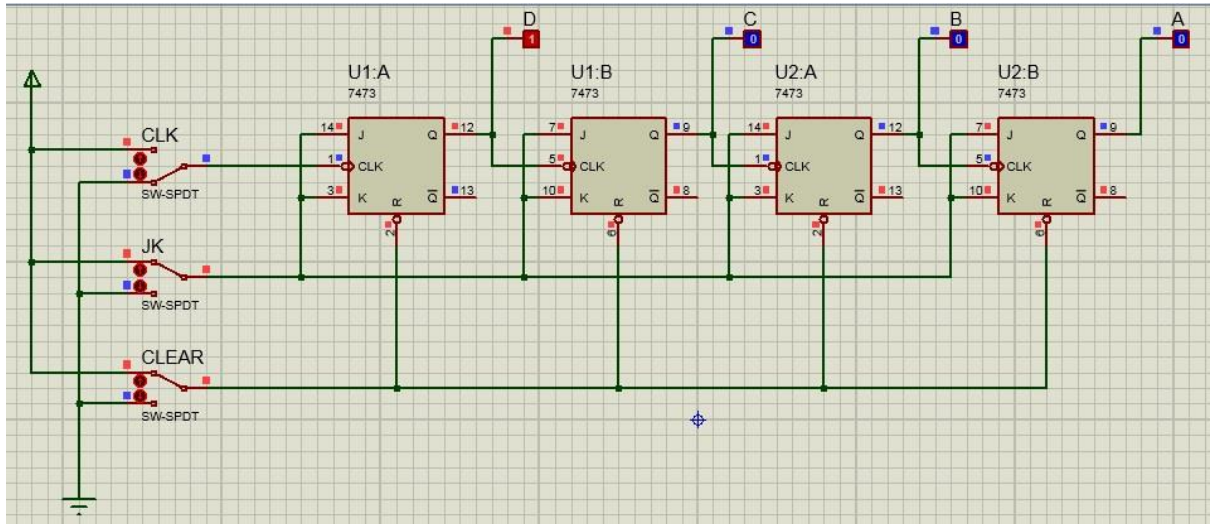
L200190198

PROGRAM STUDI TEKNIK INFORMATIKA
FAKULTAS KOMUNIKASI DAN INFORMATIKA
UNIVERSITAS MUHAMMADIYAH SURAKARTA
TAHUN 2019/2020

KEGIATAN PRAKTIKUM

Percobaan 1.

1.



2. Tabel

NO	INPUT			OUTPUT			
	CLEAR	JK	CLK	A	B	C	D
1	1	1	1	0	0	0	0
2	1	1	0	0	0	0	0
3	1	1	1	0	0	0	1
4	1	1	0	0	0	0	1
5	1	1	1	0	0	1	0
6	1	1	0	0	0	1	0
7	1	1	1	0	0	1	1
8	1	1	0	0	0	1	1
9	1	1	1	0	0	0	0
10	1	1	0	0	1	0	0
11	1	1	1	0	1	0	1
12	1	1	0	0	1	0	1
13	1	1	1	0	1	1	0
14	1	1	0	0	1	1	0
15	1	0	1	0	1	1	0

16	1	0	0	0	1	1	0
17	1	1	1	0	1	1	1
18	1	1	0	0	1	1	1
19	0	1	1	0	0	0	0
20	0	1	0	0	0	0	0

3. Apa fungsi dari :

a.) Switch CLK :

Mengatur pulsa CLK (yaitu perubahan setelah CLK 0 ke CLK 1 dinamakan 1 pulsa CLK) untuk mentransfer input pada counter.

b.) Switch JK :

Meningkatkan angka biner, jika input JK = 1 maka angka biner meningkat, jika JK = 0 maka output sama seperti sebelumnya tidak berubah.

c.) Switch CLEAR :

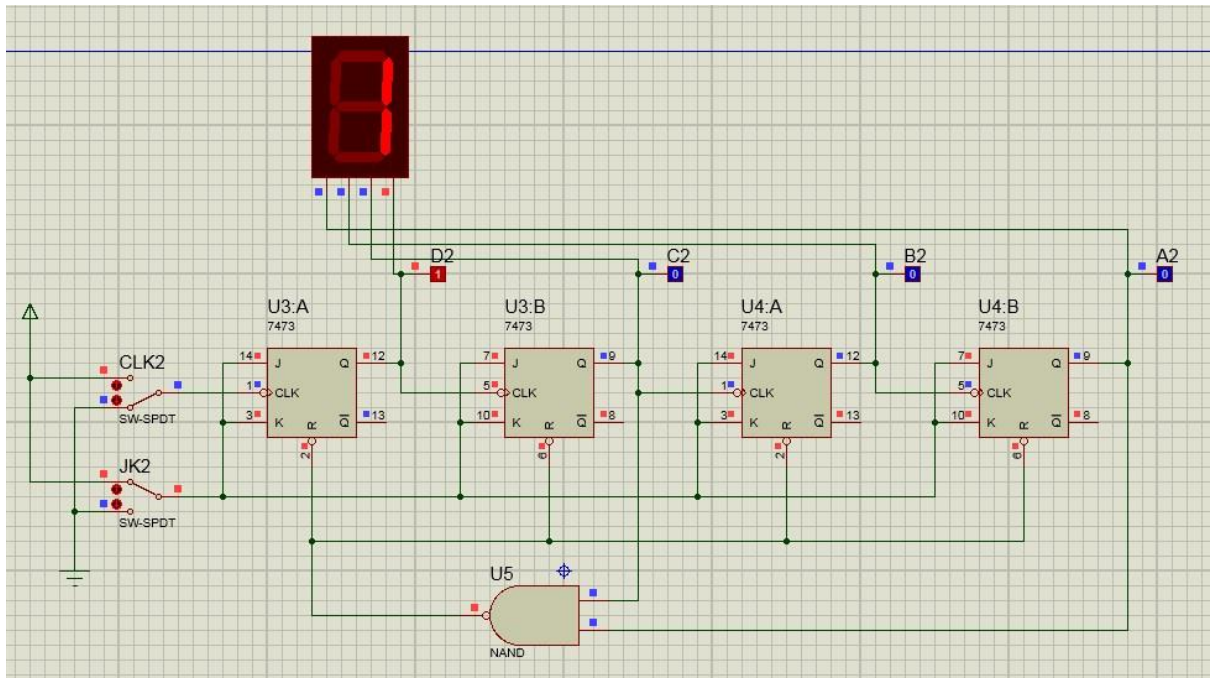
Mereset data pada counter, jika CLEAR = 0 maka semua output adalah 0.

4. Kesimpulan

Setelah 1 pulsa CLK, output akan berubah, jika JK=1 angka biner akan meningkat, jika JK=0 akan sama seperti output sebelumnya, jika CLEAR=0, semua output adalah 0.

Percobaan 2.

1.



2. Tabel

NO	INPUT		OUTPUT			
	JK	CLK	A	B	C	D
1	1	1	0	0	0	0
2	1	0	0	0	0	0
3	1	1	0	0	0	1
4	1	0	0	0	0	1
5	1	1	0	0	1	0
6	1	0	0	0	1	0
7	1	1	0	0	1	1
8	1	0	0	0	1	1
9	1	1	0	1	0	0
10	1	0	0	1	0	0
11	1	1	0	1	0	1
12	1	0	0	1	0	1
13	1	1	0	1	1	0
14	1	0	0	1	1	0

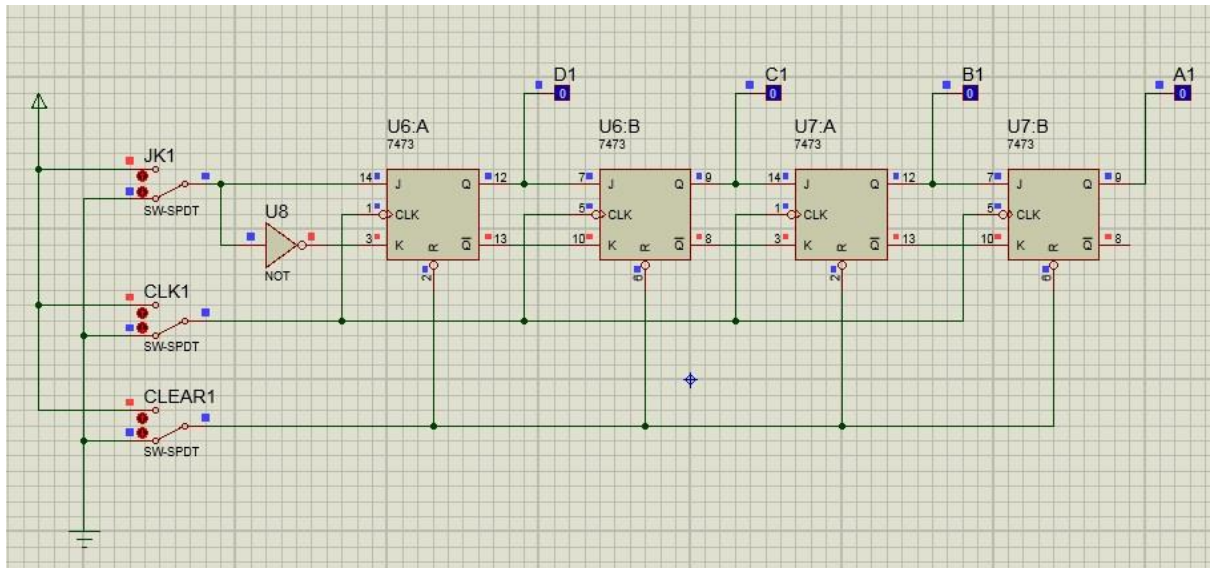
15	1	1	0	1	1	1
16	1	0	0	1	1	1
17	1	1	1	0	0	0
18	1	0	1	0	0	0
19	1	1	1	0	0	1
20	1	0	1	0	0	1
21	0	1	1	0	0	1
22	0	0	1	0	0	1
23	1	1	0	0	0	0
24	1	0	0	0	0	0

3. Kesimpulan

JK-FF merupakan counter up, yang mana jika input JK=0 maka tidak ada data yang ditransfer ke counter sehingga counter tidak berubah, ketika JK berubah menjadi 1 lagi di no 23 dan 24, counter akan melanjutkan perhitungannya tanpa mereset, dan pada percobaan diatas diperoleh MOD 10.

Percobaan 3.

1.



2. Tabel

NO	INPUT			OUTPUT			
	CLEAR	JK	CLK	A	B	C	D
1	0	X	-	0	0	0	0
2	1	1	-	0	0	0	0
3	1	1	1	0	0	0	1
4	1	1	2	0	0	1	1
5	1	1	3	0	1	1	1
6	1	0	4	1	1	1	0
7	1	0	5	1	1	0	0
8	1	0	6	1	0	0	0
9	1	0	7	0	0	0	0
10	1	0	8	0	0	0	0
11	1	0	9	0	0	0	1
12	1	0	10	0	0	1	0
13	1	0	11	0	1	0	0
14	1	0	12	1	0	0	0
15	1	0	13	0	0	0	0

3. Kesimpulan

JK-FF diatas merupakan counter register geser/*shift left* yang mana register akan menginput data saat $JK=CLK=1$, pada saat $CLK=1$ register akan tersimpan dan pada saat $CLK=0$ register akan berjalan.