#### PRAKTIKUM SISTEM DIGITAL

### **MODUL 10: IMPLEMENTASI DECODER**



#### Disusun oleh:

### AFIFAH GHAISANI IMANA

L200190198

PROGRAM STUDI TEKNIK INFORMATIKA

FAKULTAS KOMUNIKASI DAN INFORMATIKA

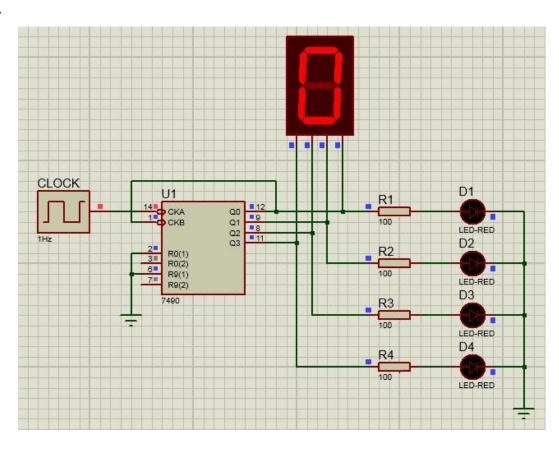
UNIVERSITAS MUHAMMADIYAH SURAKARTA

TAHUN 2019/2020

# **KEGIATAN PRAKTIKUM**

# Percobaan 1.

1.



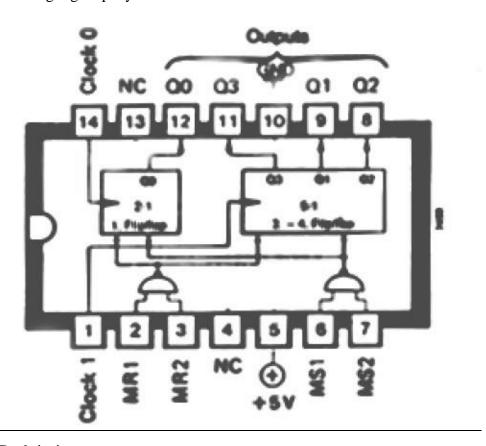
## 2. Tabel

Input		Outpu	Output Seven		
Clock	D1	D2	D3	D4	Segment
1	0	0	0	0	0
2	1	0	0	0	1
3	0	1	0	0	2
4	1	1	0	0	3
5	0	0	1	0	4
6	1	0	1	0	5
7	0	1	1	0	6
8	1	1	1	0	7
9	0	0	0	1	8
10	1	0	0	1	9

11	0	0	0	0	0
12	1	0	0	0	1
13	0	1	0	0	2

## 3. Cari referensi datasheet mengenai IC 7490!

Gerbang logika penyusun:



### Deskripsi:

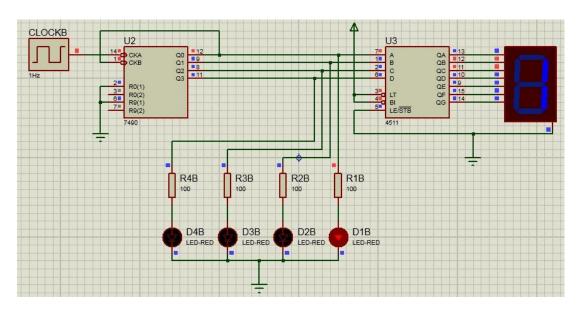
Paket ini berisi devide-by-two dan devide-by-five counter.

### Mode operasi:

Perangkat terdiri dari 4 flip-flops yang terhubung secara internal untuk membuat satu divide-by-2 dan satu devide-by-5 counter. Semua flip-flops memiliki garis reset umum dikendalikan oleh dua masukan MR1 dan MR2. Ketika kedua MR1 dan MR2 high counters dihapus, flip-flop 1 tidak terhubung ke tahap lain.

## Percobaan 2.

1.



### 2. Tabel

Input		Outpu	Output Seven		
Clock	D1	D2	D3	D4	Segment
1	0	0	0	0	0
2	1	0	0	0	1
3	0	1	0	0	2
4	1	1	0	0	3
5	0	0	1	0	4
6	1	0	1	0	5
7	0	1	1	0	6
8	1	1	1	0	7
9	0	0	0	1	8
10	1	0	0	1	9
11	0	0	0	0	0

3. Bandingkan percobaan 1 dan percobaan 2! Dapatkah anda melihat persamaannya?

Ya, saya dapat melihat persamaan antara percobaan 1 dan percobaan 2 yang mana keduanya memliki output LED dan output 7-SEG-BCD yang sama.

4. Apakah benar bahwa 7-SEG-BCD sama dengan BCD-to-7segmen decoder? (Yes)/No)