



Universidad de San Carlos de Guatemala  
Facultad de Ingeniería  
Escuela de Mecánica Eléctrica  
Laboratorio de Electrónica  
Electrónica 6  
Segundo Semestre 2013  
Instructor: Ing. Iván René Morales

## **Práctica 05**

### **Introducción a VHDL (Instanciación de componentes)**

#### **Objetivos**

- Mostrar al estudiante los conceptos básicos de un lenguaje de descripción de hardware
- Mostrar la estructura básica de un módulo VHDL
- Utilizar procesos secuenciales para la descripción de hardware en VHDL
- Instanciar componentes individuales interconectados para formar un TOP funcional

#### **Descripción**

La práctica consiste en:

- El instructor de laboratorio impartirá la clase magistral sobre los temas
- El instructor de laboratorio explicará paso a paso el código de los archivos *PWM.vhd* y *TOP\_PWM.vhd*, que se encuentran en el archivo *Practica05E6.zip*.

#### **Contenido**

- Entradas registradas (LOAD)
- Repaso de lógica secuencial
  - Procesos
- Instanciación de componentes
  - TOP
  - Interconexión con señales
  - FOR...GENERATE
  - IF...GENERATE
- Ejemplos
  - PWM
  - Múltiple PWM

### Formato de entrega

- No hay que entregar nada por escrito, solamente quedará una tarea para la siguiente sesión.

### Tarea

Realizar los módulos VHDL que realicen la siguiente descripción de hardware:

1. Utilizando el componente individual "PWM" generar 8 instancias del mismo, utilizando "FOR...GENERATE", y unirlos en un TOP individual.
2. Utilizando el componente individual "74LS245" que se creó en la práctica anterior, realizar 3 instancias (sin utilizar FOR...GENERATE), y unir todo en un TOP individual.

Entregar INDIVIDUALMENTE el código VHDL impreso, solamente con un encabezado. Mejor si utilizan NOTEPAD++ para imprimir.

Listado de Materiales	Precio Aproximado
Materiales	Q. 0.00
Total	Q 0.00

Nota

**No se reciben prácticas, investigaciones, circuitos o tareas tarde**