

Première année Licence informatique, 2022 - 2023 Structure Machine 2

Lundi 22/05/2023 - Durée: 1h30

Examen Final

NB: Documents et calculatrices non autorisés

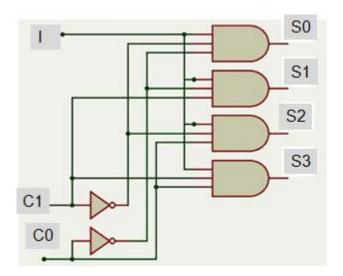
Pour les absents du CC, leur note de CC sera question de cours + exercice 2.

Nom:
Prénom :
Date de naissance :
Numéro de carte :

Questions de cours : (8 pts) Cochez la bonne réponse :

- 1. La synthèse d'un circuit combinatoire consiste à :
 - ☐ Etudier un circuit pour définir son coût.
 - ☐ Déduire le rôle d'un circuit à partir de son logigramme.
 - ☐ Réaliser le logigramme à partir du cahier de charges.
 - ☐ Analyser le circuit pour mieux comprendre ses fonctionnalités.

2.

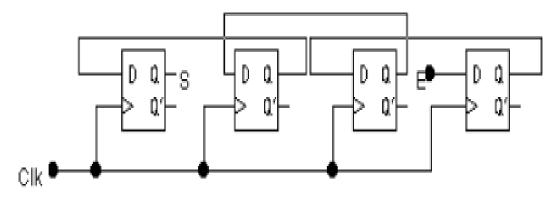


Le schéma ci-dessus représente un :

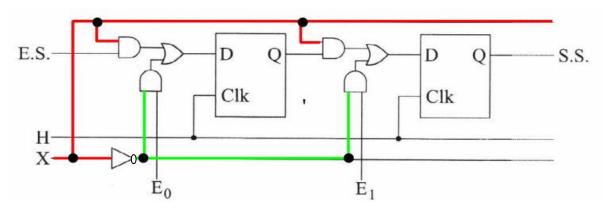
- □ MUX 2:1.
- □ MUX 4:1.
- ☐ DEMUX 1:2.
- □ DEMUX 1:4.

Nom:
Prénom:

- 3. Un encodeur est un circuit combinatoire appelé aussi :
 - □ Codeur.
 - □ Décodeur.
 - ☐ Transcodeur.
 - ☐ Autres réponses. Précisez..........
- 4. Un soustracteur binaire complet peut être créé à l'aide d'un additionneur binaire complet.
 - □ Vrai.
 - ☐ Faux.
- 5. Un registre à décalage est un ensemble de bascules synchronisées par le même signal d'horloge. Le montage ci-dessous représente :



- ☐ Un registre à décalage à droite.
- ☐ Un registre à décalage à gauche.
- ☐ Un registre à décalage universel.
- ☐ Aucune des réponses précédentes.
- 6. Le circuit ci-dessous représente un registre à décalage , a quoi sert la commande X :

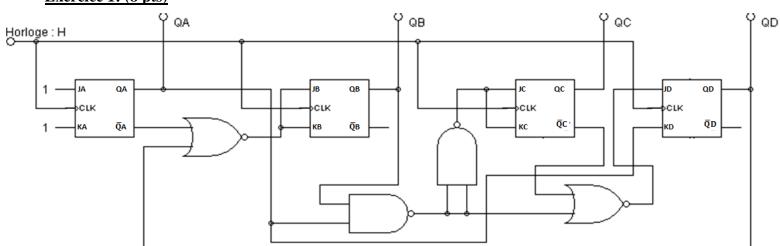


- ☐ Permet de choisir si le registre est en mode lecture ou en mode écriture.
- ☐ Permet de choisir le type d'entrée du registre : série ou parallèle.
- ☐ Permet de choisir le type de sortie du registre : série ou parallèle.
- ☐ Autres réponses. Précisez.....

Nom:
Prénom:

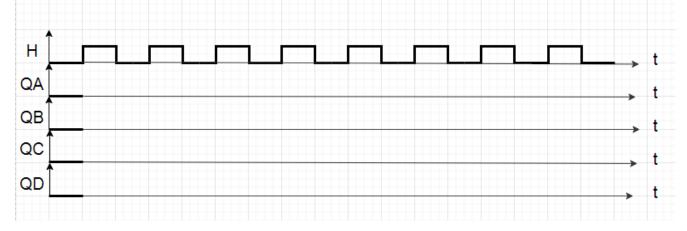
- 7. Les différents éléments de la mémoire d'un ordinateur sont ordonnés en fonction de leur capacité (de la plus petite à la plus grande). Quel ordre est correct :
 - ☐ Registres mémoire cache mémoire centrale mémoire d'appui mémoire de masse.
 - ☐ Mémoire de masse mémoire d'appui mémoire centrale mémoire cache- registres.
 - ☐ Mémoire centrale mémoire d'appui mémoire cache registres mémoire de masse.
 - ☐ Mémoire cache -mémoire de masse registres mémoire d'appui mémoire centrale.
- 8. La machine de **MEALY** est une machine séquentielle synchrone dont les sorties dépendent de :
 - ☐ De l'état présent et de ses entrées.
 - ☐ Uniquement de l'état présent .
 - ☐ Aucune des autres réponses.

Exercice 1: (8 pts)



1. Déterminer les équations des entrées J et K de chaque bascule suivant le schéma ci-dessus :

2. On suppose que les états QA, QB, QC, et QD sont nuls au départ c'est à dire QA QB QC QD = 0000 . Tracez les chronogrammes des sorties QA, QB, QC et QD suivant l'horloge H :

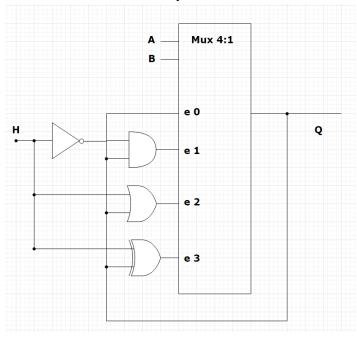


Nom:
Prénom:

3. Déterminez la fonction de ce circuit (indication : prenez les valeurs des sortie : QD, QC, QB et QA dans cet ordre et déduire le rôle du circuit).

Exercice 2: (4 pts)

Le logigramme ci-dessous concrétise une bascule synchronisé en niveau d'horloge



1. Donnez la table de vérité de Q+ (c'est à dire Q à l'instant t+1) en fonction de A, B et H.

2. De quel bascule s'agit-il?