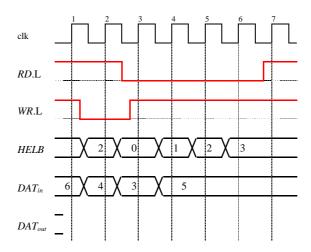
5 GAIA: **ARIKETAK**

Liburuan proposatutako ariketak

5.1. Hartu kontuan 5.2. irudiko erregistro-multzoa eta bete ezazu kronograma hau. Erregistroen edukia hasieran: R0 \rightarrow 10; R1 \rightarrow 0; R2 \rightarrow 8; R3 \rightarrow -5.



- **5.2.** Sistema digital baten memoria-sistema 4×8 tamainakoa da, eta 1×8 biteko 4 modulu ditu. Memoria egituratzeko, hiru aukera erabili dira: (1) helbideratze-espazioa ondoz ondokoa da; (2) helbideratze-espazioa tartekatuta dago; eta (3) bi moduluko bi memoria-banku daude. Kasu bakoitzerako, kalkula itzazu zein modulu eta, modulu horren barruan, zein memoria-posizio dagozkien honako helbide hauei: (a) 650; (b) 1533; eta (c) 3400.
- 5.3. Sistema digital batek 11 biteko helbideak dituen memoria-sistema bat erabiltzen du. Bi memoria mota daude sistema horretan: 1024-2047 helbideetan, 1 k × 16 biteko SRAM memoria bat; eta 0-127 helbideetan 128 × 16 biteko ROM memoria bat. Marraztu irudi batean nola osatu memoria-sistema hori eta nola erabili behar diren helbideen 11 bitak bi memoriak atzitzeko. Adierazi, zehatz-mehatz, nola konektatu behar diren memoria bakoitzaren helbideak, datuak eta kontrol-seinaleak. Datu-sarrera eta datu-irteera banatuta daude.
- **5.4.** Eraiki ezazu $Y = \sum (0,5,6,7)$ eta $Z = \sum (0,2,3,6,7)$ funtzio multzoa honako zirkuitu hauek erabiliz: (a) NAND ateak; (b) 4:1 multiplexoreak; eta (c) ROM memoria bat (adierazi memoriaren tamaina).
- **5.5.** 64 k × 8 biteko DRAM memoria batean, D = 10011100 datua dago idatzita 20367 helbidean. Prozesu batek irakurtzen du hitz hori eta, pixka bat geroago, 00000000 idazten du posizio berean. DRAM memorien protokoloak kontuan hartuz, irudikatu kronograma batean nola egingo diren hitz horren irakurketa eta idazketa. Adierazi argi eta garbi helbideak, datuak eta kontrol-seinaleak.
- **5.6.** Hartu kontuan 5.15. irudiko PLDa, $3\times3\times2$ tamainakoa: 3 sarrera, 3 AND ate, eta bi OR ate, irteerak. Erabil ezazu antzeko egiturako 4×8×4 tamainako PLD bat 2 biteko bi zenbakien biderketa egiten duen sistema konbinazional bat eraikitzeko. Gogoratu: hasieran, fusible bat (x bat) dago matrizeen gurutze guztietan; programazio-prozesuan,

erre egiten dira hainbat fusible, eta funtzioak sortzeko behar direnak bakarrik uzten dira. Hori da,

hain zuen ere, marraztu behar dena: zein puntutan utzi behar den konexioa.

Liburuan ebatzitako ariketak

5.1.

- (a) 64 k × 8-ko SRAM memoria batean, zenbat bit erabili behar dira hitzen helbideak adierazteko? Eta DRAM memoria balitz?
- (b) Zer tamainatakoa da 20 biteko helbideak dituen SRAM memoria bat? Eta 27 biteko helbideak dituena?
- (c) 1 Mbit edukierako SRAM memoria batek hainbat egitura izan ditzake; esaterako, 1 M \times 1 bit, edo 256 k \times 4 bit, edo 64 k \times 16 bit. Hiru kasu horietarako, konparatu helbideetarako eta datuetarako behar den lerro kopurua (datuen sarrera- eta irteera-lerroak komunak dira).
- **5.2.** Tamaina jakineko hainbat memoria-txip erabiliz, tamaina handiagoko memoria-sistemak antola daitezke. Adibidez, eraiki ezazu $16 \text{ k} \times 8 \text{ bit } (16 \text{ kilobyte})$ edukierako memoria-sistema bat $2 \text{ k} \times 1 \text{ bit } (2 \text{ kilobit})$ edukierako txipak erabiliz
- **5.3.** ROM memoriak edozein funtzio logiko sortzeko erabil daitezke. Adibide gisa, eraiki itzazu honako funtzioak ROM bat erabiliz:
- (a) "BCD 7 segmentu" deskodegailua
- (b) 4 biteko zenbakien karratua ($Y = X^2$)
- **5.4.** Sekuentziadore batek honako segida honi jarraitu behar dio, kontrol-seinale baten arabera:

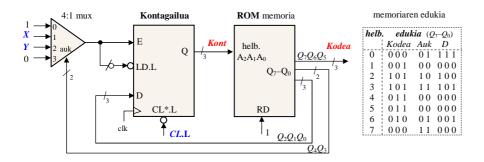
$$N = 0 \rightarrow 0 - 1 - 3 - 7 - 6 - 4 - 0 - 1 - ...$$

 $N = 1 \rightarrow 0 - 4 - 6 - 7 - 3 - 1 - 0 - 4 - ...$

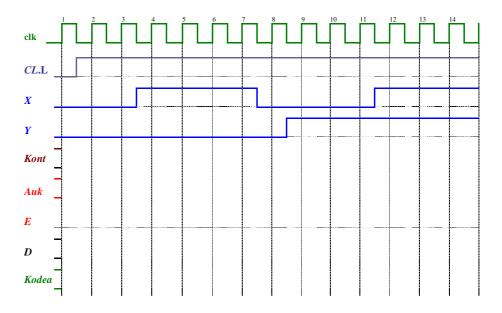
Eraiki ezazu sekuentziadore hori osagai hauek erabiliz: 3 JK biegonkor sekuentziadorearen egoera adierazteko, eta memoria bat egoera bakoitzean biegonkorrak kontrolatzeko behar diren J eta K seinaleak gordetzeko.

Idatz ezazu memoriaren edukia (irteerak logika positiboan dituela kontuan hartuz) eta adieraz itzazu memoria mota eta tamaina.

5.5. ROM memoria batez eta kontagailu batez egindako 3 biteko sekuentziadore bat ageri da irudian. Kontagailuaren edukia memoria helbideratzeko erabiltzen da; irakurritakoaren arabera, eta kanpoko bi seinaleen arabera (*X* eta *Y*), erabaki egiten da zein izango den sekuentziadorearen hurrengo "egoera": segi (E) edo jauzi (LD). Horrez gain, 3 biteko kode bat sortzen da sekuentziadorearen egoera bakoitzean.

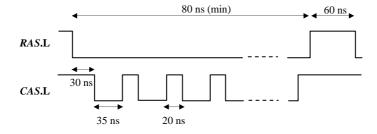


Memoriaren edukia kontuan hartuz, bete ezazu sekuentziadorearen kronograma hau.



5.6.

(a) Irudian, DRAM memoria baten hitz batzuk irakurtzeko protokoloaren zati bat ageri da. Azaldu, labur, zein den hitzak irakurtzeko erabiltzen den prozedura.



- (b) Memoria 1024 hitzekoa da (1 K). Zenbat denbora beharko da errenkada baten hitz guztiak irakurtzeko modu horretan? Zenbat denbora aurreztuko da, modu estandarreko irakurketarekin alderatuta?
- (c) DRAM memorien edukia freskatu behar da periodikoki informazioa ez galtzeko. Freskaketa egiten den bitartean, ezin da memoria erabili. Kasu honetan, freskaketa-prozesua 10 milisegundoan behin egin behar da. Freskaketa-ziklo batek 140 ns irauten du. Zenbat denbora (%) egongo da memoria okupatuta prozesu horretan?