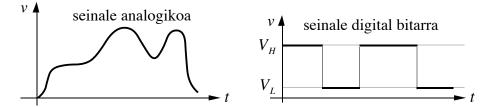
# 8. Zirkuitu digitalen analisirako sarrera

## A) Zirkuitu digitalak: oinarrizko kontzeptuak

#### • Definizioak

### Seinale digitalak

Zirkuitu digitalak sarrera eta irteera gisa seinale digitalak erabiltzen dituzten zirkuitu elektronikoak dira. Seinale digitalak balio jakin batzuk besterik hartzen ez dituzten seinale diskretuak dira; bereziki, seinale digital bitarrak erabiltzen dira, hots, bi balio besterik hartzen ez dituzten seinaleak.



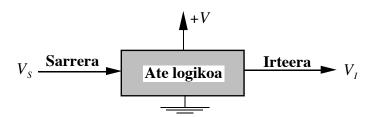
Seinale digitaletako bi balio horiek zirkuitu elektronikoetan bi tentsio-mailen bitartez adierazten dira,  $V_H$  edo tentsio-maila altua (H, ingelesez High) eta  $V_L$  edo tentsio-maila baxua (L, ingelesez Low). Jarraian aurkeztuko ditugun zirkuitu digitalen kasuan,  $V_H = 5$  V (H) eta  $V_L = 0$  V (L) izan ohi dira.

Tentsio hauei balio logiko bana egokitzen zaie: "1" logikoa edo egiazkoa eta "0" logikoa edo faltsua. Aipatutako bi balio logiko hauek dira, hain zuzen ere, informatikaren alorrean bit izena hartzen dutenak (ingelesezko "binary digit" izenaren laburdura, hots, digitu bitarra).

Bi balio logikoak eta bi tentsioak elkarri esleitzeko orduan, aukera bat baino gehiago dago; gehien erabiltzen dena logika positiboa da, non "1" logikoa H tentsioari eta "0" logikoa L tentsioari esleitzen zaizkien, hurrenez hurren. Baina kontrakoa ere egin daiteke, hots "1" logikoa L tentsioari eta "0" logikoa H tentsioari esleitu; kasu horretan logika negatiboa lortzen da. Gai honen helburua zirkuitu digitalen oinarrizko funtzionamendua aurkeztea besterik ez denez gero, hemendik aurrera logika positiboa baino ez dugu erabiliko.

#### Zirkuitu digitalak

Zirkuitu digitalik sinpleenak ate logikoak dira. Ate logikoetan, irteera-tentsioa sarrera-tentsioaren menpekoa da, eta, funtziona dezaten, elikadura beharrezkoa da. Sarrera-seinalea digitala eta aldakorra izan ohi da, eta aldatzen den heinean, ateak betetzen duen funtzio logikoaren arabera, irteera-seinalea ere aldatu egiten da.

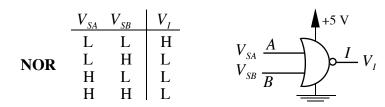


Ate logikoek sarrera bat edo gehiago eduki dezakete eta burutzen duten funtzioa adierazteko egia-taulak erabiltzen dira. Egia-tauletan, sarrerako balio posible guztietarako irteerako tentsioaren balioa ematen da.

Horietako funtzio logiko batzuk maiz erabiltzen dira, eta izen propioa eta ikur bana ematen zaie; hona hemen adibide batzuk:

Identitatea	$\begin{array}{c c} V_S & V_I \\ \hline L & L \\ H & H \end{array}$	$V_S \stackrel{\text{(Buffer, driver)}}{=} V_I$
Alderanzkailua NOT	$\begin{array}{c c} V_S & V_I \\ \hline 1 & L & H \\ H & L \end{array}$	$V_S \stackrel{S}{=} V_I$
$\begin{array}{c} V_{SA} \\ L \\ AND \\ L \\ H \\ H \end{array}$	$\begin{array}{c c} V_{SB} & V_I \\ L & L \\ H & L \\ L & L \\ H & H \end{array}$	$V_{SA} \xrightarrow{A} I V_{I}$
$\begin{array}{c} V_{SA} \\ L \\ \mathbf{OR} \\ H \\ H \end{array}$	$\begin{array}{c c} V_{SB} & V_I \\ L & L \\ H & H \\ L & H \\ H & H \end{array}$	$V_{SA} \xrightarrow{A} I V_{I}$
$\begin{array}{c} V_{SA} \\ \hline L \\ NAND & L \\ H \\ H \end{array}$	$\begin{array}{c c} V_{SB} & V_I \\ \hline L & H \\ H & H \\ L & H \\ H & L \end{array}$	$V_{SA} \xrightarrow{A} V_{SB} \xrightarrow{B} V_{I}$

8. Zirkuitu digitalak 503



#### **Balio-tarteak**

Aurreko egia-tauletan ageri diren balioak idealak dira. Errealitatean ate logiko baten irteera-tentsioa neurtuko bagenu, lortuko genukeena ez litzateke zehazki ez  $V_L$  (L) eta ez  $V_H$  (H) izango. Zirkuitu digital baten sarrerak beste baten irteerak izan ohi direnez, sarrerekin ere gauza bera gertatzen da. Hau dela eta, neurketa batean lortutako balioak gertutasunaren arabera interpretatu beharko ditugu, eta helburu honekin bat eta zero logikoentzat tarte batzuk definitzen dira.

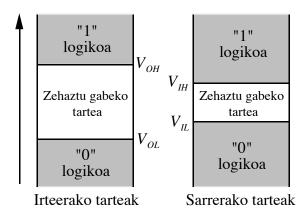
 $V_{IL}$ : Sarreran izan daitekeen tentsio baxuaren (L) balio maximoa, ateak 0 logikotzat har dezan.

 $V_{IH}$ : Sarreran izan daitekeen tentsio altuaren (H) balio minimoa, ateak 1 logikotzat har dezan.

 $V_{OL}$ : Ate baten irteeran ager daitekeen tentsio baxuaren (L) balio maximoa.

 $V_{OH}$ : Ate baten irteeran ager daitekeen tentsio altuaren (H) balio minimoa.

Horren arabera, ondokoak dira "1" logikoa eta "0" logikoarentzat definitzen diren tentsio-tarteak. "1" logikoari eta "0" logikoari dagozkien tarteetatik at dauden balioek aurresan ezin daitekeen erantzuna sortuko dute; ondorioz, ez dira erabili behar.

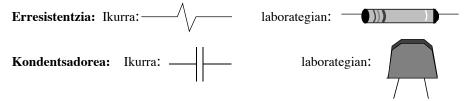


### • Integrazio-mailak

Ate logikoak osagai diskretuak erabiliz eraiki daitezke, baina horrek esan nahi luke, ate bat erabili nahi den bakoitzean muntaketa-txartel baten gainean oso osorik eraiki beharko litzatekeela, edozein ate eraikitzeko beharrezkoa den espazioa handia izanik.

Bai ate logikoen kasuan eta baita zirkuitu digital konplexuagoenean ere, maiz erabiltzen dira funtzionaltasun bera dutenak, eta espazioa geroz eta garrantzitsuagoa bihurtzen ari da. Ondorioz, osagai diskretuak alde batera utzi eta zirkuitu integratuak dira erabilienak.

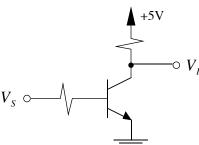
**Osagai diskretuak:** banaka agertzen diren elementu sinpleak dira. Elementu bakoitzari bere forma eta ezaugarri bereziak dagozkio. Adibidez:



Oinarrizko zirkuituak behin eta berriro ez eraikitzearren, eta espazio-murrizketak direla eta, zirkuitu integratuak edo txipak agertzen dira.

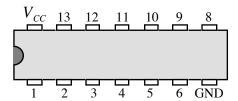
**Zirkuitu integratuak (Z.I.):** zirkuitu bat osatzeko elkarrekin konektatutako elementu desberdinen multzoa beharrezkoa izango da beti; baina horiek guztiak siliziozko puskatxo batean integratuta agertuko dira, eta elementuak ez dira erabiltzailearentzat ikusgarri izango.

Edozein ate logiko har genezake adibide gisa. Esate baterako, ondoko irudiko alderanzkailua:



Alderanzkailu hau laborategian muntatu ahal izateko, elementu diskretuak erabiliz bi erresistentzia eta transistore bat elkarrekin konektatu beharko lirateke muntaketa-txartel batean. Zirkuitu integratuetara jotzen badugu, berriz, horrelako alderanzkailu multzo bat duen Z.I.a topa dezakegu. Adibidez, sei alderanzkailu dituena. Honek bere barnean hamabi erresistentzia eta sei transistore edukiko ditu guk ikusiko ez ditugun arren.

Itxurari dagokionean, Z.I. bat edo **txip** bat bi alde luzeetan metalezko hankatxoak dituen paralelepipedo bat da, kanpotik ikusiko ez diren arren barnean zirkuituak eratuz elkarrekin konektaturik dauden elementuak dituena.



Txip batean sar daitezkeen osagaien kopurua zenbatekoa den integrazio-eskalak ematen digu:

**SSI** (integrazio-eskala txikia) (*Small Scale of Integration*): 10 transistore inguru sar daitezke mota honetako Z.I.etan. Hauek dira sinpleenak, eta ate logikoak izan ohi dira.

MSI (integrazio-eskala ertaina) (*Medium Scale of Integration*): 100 transistore inguru sartzen dira hauetan. Transistoreak SSI mailakoak baino txikiagoak izango dira noski, kanpoko itxurari dagokionez txipak berdinak baitira. Mota honetakoak dira ate logikoak baino zertxobaik konplexuagoak diren bloke konbinazionalak.

**LSI** (integrazio-eskala handia) (*Large Scale of Integration*): Milaka transistore sartzen dira hauetan eta osatzen dituzten zirkuituak konplexuagoak dira. Adibidez, mikroprozesadoreak eta memoriak multzo honetan sartzen dira.

**VLSI** (integrazio-eskala oso handia) (*Very Large Scale of Integration*): Milioika transistore sartzen dira mota honetako Z.I.etan, eta helburu bereziko zirkuituak eraikitzeko erabiltzen dira. Integrazio-eskala honetan lan egiten da batez ere gaur egun.

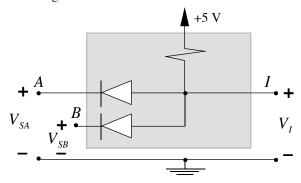
Azken urteotako garapena nolakoa izan den ikusirik, esan daiteke laster ULSI (*Ultra Large Scale of Integration*) integrazio-mailan arituko garela, eta auskalo garapena noraino iritsiko den!

Edozein zirkuitu integratu eraikitzean, mota desberdinetako osagaiak erabil daitezke. Erabilitako osagaien arabera, **familia logiko** desberdinak bereizten dira. Hona hemen ate logikoak eraikitzeko zenbait modu desberdin:

### • Familia logikoak

### Diodoz osatutako ate logikoak (*Diode Logic*, DL)

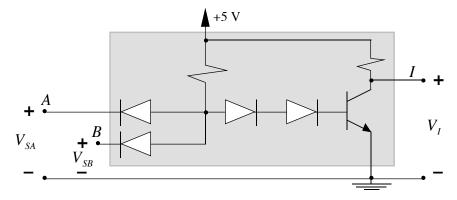
Integrazio-mailak aipatzean, Z.I. batean sartzen den transistore-kopuruaz hitzegin dugun arren, transistorerik erabili gabe ere badago ate logikoak eraikitzea; diodoak soilik erabiliz, hain zuzen ere. Eraiki nahi den ate logikoak duen sarrera-aldagai bakoitzeko diodo bat beharko du zirkuituak. Adibidez, ondoko irudiko zirkuitua AND ate logikoa eraikitzeko modu bat izango litzateke:



Dena den, ate logiko hauek ez dira apenas erabiltzen, ezin baitira ate desberdinak elkarren artean konektatu.

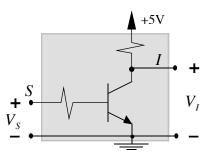
### Diodo/transistore logika (DTL)

Ate logikoak diodo eta erresistentzia hutsez eraiki ordez, badago diodo eta transistoreen konbinaketaz eraikitzeko aukera ere, DTL (*Diode Transistor Logic*) familia logikoan egiten den moduan. Familia logiko hau bereziki interesgarria da, aurrerago ikusiko dugun TTL (*Transistor Transistor Logic*) familia logikoaren oinarria baita. Adibide gisa, ondoko irudiko NAND atea ikus dezakegu. Azken batean, aurreko ataleko AND ate logikoari alderanzkailu gisa lan egiten duen transistore bipolarra gehituz lortu da.



### Erresistentzia/transistore logika (Resistor Transistor Logic, RTL)

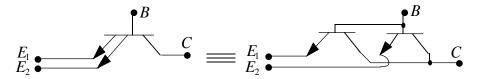
Izenetik ondoriozta daitekeen moduan, erresistentzia eta transistore bipolarrez osatutako Z.I.ak dira hauek. Adibiderik sinpleena alderanzkailuarena da. NOT ateak sarrera bakarra duenez, transistore bakarra nahikoa da zirkuituaren eraikuntzarako. Sarrera gehiago edukiko balitu, berriz, sarrera adina transistore beharko lirateke, lortu nahi den funtzionaltasunaren arabera seriean edo paraleloan kontektatuak.



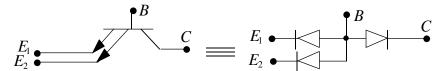
#### Transistore/transistore logika (TTL)

TTL familia logikoan oinarrizko osagaia igorle anitzeko transistorea da; transistore honek bi eta zortzi igorle artean eduki ditzake eta ondoko irudiko itxura du. Errealitatean, mota honetako transistore baten portaera, irudiaren eskuinaldean ageri den moduan, oinarriak eta kolektoreak elkarrekin konektatuta dituzten bi transistoreren portaeraren parekoa da; baina, zirkuitu integratuak eraikitzean, igorle anitzeko transistoreak txipean behar duen lekua paraleloan konektatutako bi transistore bipolar arruntek behar dutena baino txikiagoa da.

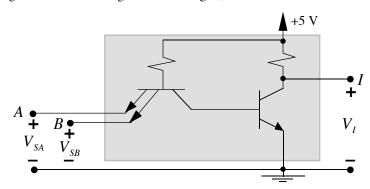
8. Zirkuitu digitalak 507



Igorle anitzeko transistorearen funtzionamendua errazago ulertu ahal izateko, eta mota honetako elementuak dituzten zirkuituen azterketa sinpleagotzeko, ondoko irudian agertzen den moduan konektatutako hiru diodorekin pareka dezakegu.



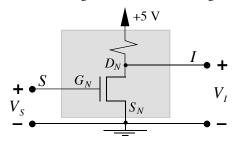
Familia logiko honetako ate logikoen adibide gisa, irudiko NAND atea har dezakegu:



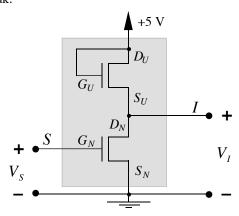
Familia logiko hau asko erabiltzen da, modu honetan eraikitako zirkuituak azkarrak baitira; baina potentzia handia kontsumitzen dute.

### **NMOS logika:**

Familia logiko honetan, ate logikoak eraikitzeko NMOS (N kanaleko MOS transistoreak) erabiltzen dira. Mota honetako transistoreak egoera egonkorrean daudenean, atetik (G) korronterik igarotzen ez denez, NMOS familian sarrera-zirkuituko potentzia-galera ekiditen da, eta, ondorioz, potentzia-galera osoa TTL zirkuituetan baino txikiagoa da. Ondoko irudian NMOS familia logikoko alderanzkailua ageri da.



Txipetan MOS familiako transistoreekin batera erresistentziak integratzeak kostu handia du, espazio handia (azalera handia, bereziki) behar baita erresistentziak integratzeko; ondorioz, hobe izaten da, erresistentzia arruntak integratu ordez, MOS transistoreak integratzea eta zona ohmikoan funtzionaraztea, modu horretan transistorearen kanalari dagokion erresistentzia erabiltzen baita. Horrela eraikiz gero, ondoko itxura izango luke NMOS alderanzkailuak:



### **CMOS logika:**

CMOS familia logikoan, MOS transistoreak soilik erabiltzen diren arren, aurreko familiarekin alderatuta oso desberdina da, CMOS familian N kanalekoak eta P kanalekoak erabiltzen baitira, bata bestearen osagarri (hortik ingelesezko izena: *Complementary MOS*). CMOS ate logikoak asko erabiltzen dira zirkuitu logikoetan, TTL ateak baino motelagoak izan arren, zeren, daukaten tamaina txikia dela eta, integrazio-maila handiak lor baitaitezke siliziozko txip batean. Zirkuitu hauek, abiadura oso garrantzitsua ez deneko aplikazioetan erabiltzen dira, beraz. Bestalde, CMOS familia logikoan, N eta P kanaleko MOS transistoreen ezaugarriak osagarriak izateari esker, beste familia logikoetan gertatzen diren potentzia-kontsumoak txikiagotu egiten dira. Adibide gisa, aurreko kasuetan bezala NOT atea edo alderanzkailua ageri da hurrengo irudian.

