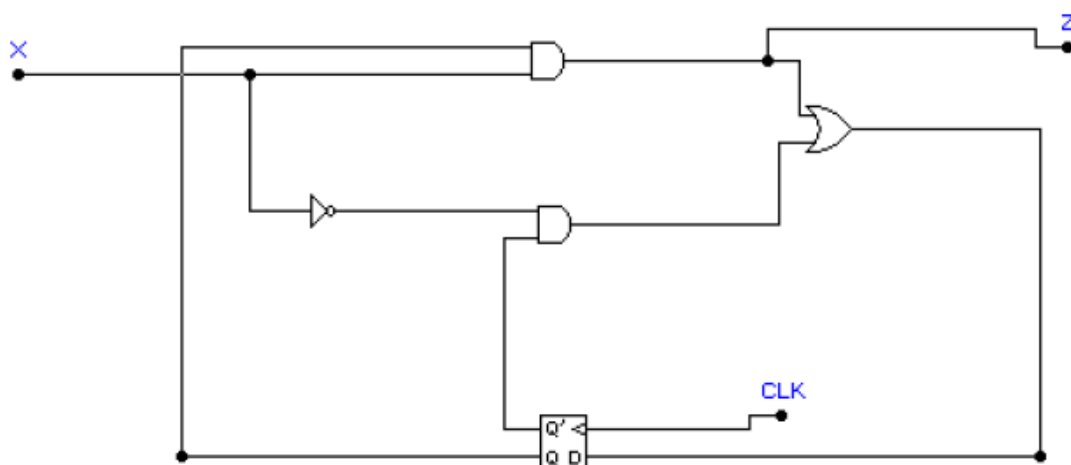


SISTEMA DIGITALAK DISEINATZEKO OINARRIAK

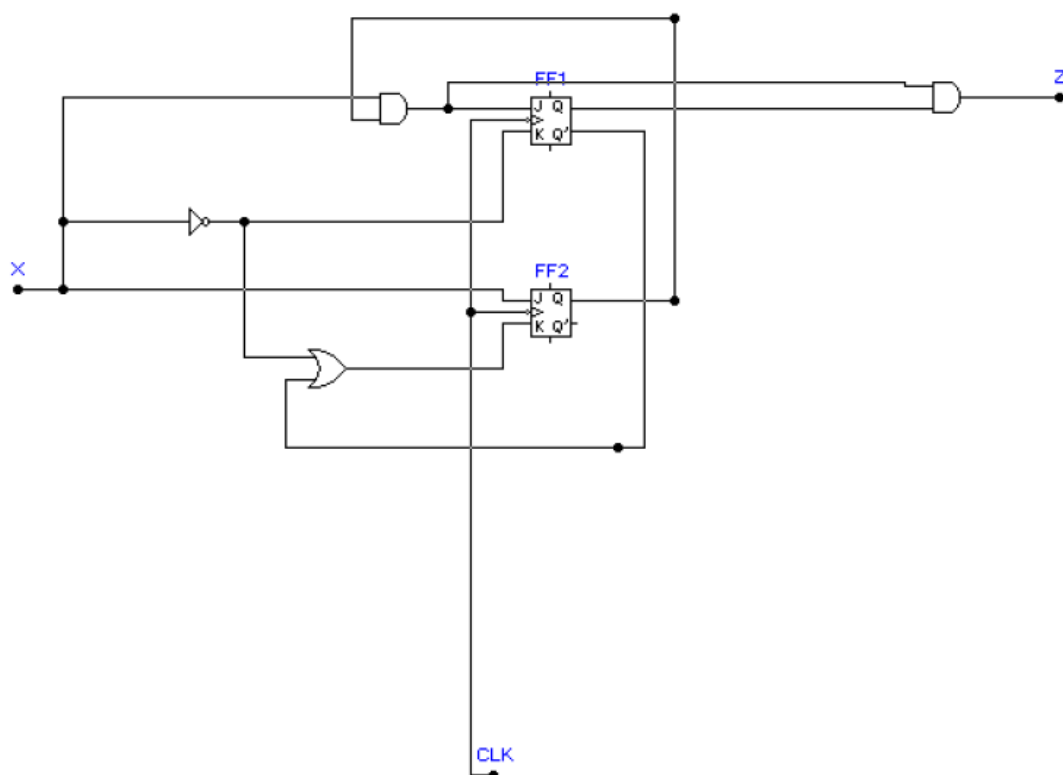
ARIKETAK 4. GAIA

1. Hurrengo zirkuitu sekuentzial sinkronoen analisia garatu:

a)



b)



2. Zirkuitu sekuentzial sinkrono bat diseinatu, X sarrera eta Z irteera duena. Z lean jarriko da aurreko lau erloju periodoko X balioak 0, 0, 1 eta 1 direnean. Z berriro 0ra itzuliko da, X berriro 0 den erloju periodoren hurrengo periodoan. Sarrera asinkrono baten bidez RST, zirkuituaren zikloa berriro hasiko da, eta J-K flip-flopak erabiliko ditugu.

3. Zirkuitu sekuentzial sinkrono bat diseinatu, X sarrera (serie formatuko datuak bidaltzeko erabiltzen dena) duena. Zirkuituak Z irteera seinalea sortzen du, seinale hori lean jarriko duena bere sarreraren balioa aldatzen denean (0tik 1era edo 1etik 0ra). Sarrera asinkrono baten bidez RST, zirkuituaren zikloa berriro hasiko da, eta J-K flip-flopak erabiliko ditugu.

4. Zirkuitu sekuentzial sinkrono bat diseinatu, X sarrera eta Z irteera duena. Z lean jarriko da X sarrera lean irauten badu hiru edo gehiago erloju periodo bitartean, eta Z itzuliko da 0ra bakarrik X balioa aldatzen denean, hau da 0 balioa hartzen badu erloju ertz bat edo gehiago bitartean. D flip-flopak erabili eta diseinuan sartu seinale asinkrono batek RST, zirkuituaren zikloa berriro hasieratuko duena.

5. Zirkuitu sekuentzial sinkrono bat diseinatu, bi periferikoen A eta B bus baten erabilera kontrolatzen duena. Periferiko batek busaren erabilera behar duenean, busa eskatzeko seinalea lean jartzen du (AR eta BR), seinale horiek kontroladorearen sarrerak dira. Eskatu duen periferikoari busen erabilera ematen dio kontroladoreak, eta horretarako busa emateko seinalea lean jartzen du (AG eta BG, kontroladorearen irteerak), balio horretan eutsiz AR edo BR berriro 0ra itzuli arte. Bus eskaera eta bus ematea aldatu daiteke periferiko batetik bestera edozein erloju periodoan. Periferiko biek eskatzen badute une berean busen erabilera ($AR \text{ eta } BR = 1$), A periferikori busen erabilera emango dio kontroladoreak. Sarrera asinkrono baten bidez RST, zirkuituaren zikloa berriro hasiko da, eta D flip-flopak erabiliko ditugu.

6. Zirkuitu sekuentzial sinkrono bat diseinatu, X sarrera eta Z irteera duena. Z lean jarriko da erloju periodo baten bitartean, X sarreran agertzen bada hurrengo sekuentzia, etenik gabe: lehenengo 0, gero 1 eta gero 0. Z irteera berriro 0ra itzuliko da hurrengo erloju periodoan, X-en balioari kasurik egin gabe, sekuentziaren irakurketa berriro hasiz. I seinale asinkrono baten bidez sekuentziaren irakurketa hasiera dezakegu 1era aldatzen den unean. J-K flip-flopak erabili.

7. Zirkuitu sekuentzial sinkrono bat diseinatu. Zirkuitua 2 biteko kontagailu bitar bat da, baina konta hasiko da bakarrik E sarreran 1 agertzen denean (irteera Z_1Z_0). Kontagailua 3 balioan geldituko da E sarrera 0 baliora itzuli arte eta bere funtzioa berriro beteko du. Zirkuitua ere bai hasierako egoerara itzuliko da lean jartzen denean sarrera asinkrono bat RST. D flip-flopak erabili

8. Zirkuitu sekuentzial sinkrono bat diseinatu. Zirkuituaren irteera Z 1 izango da X sarrerako balioa errepikatzen bada (bi 0 edo bi 1), eta balio horretan mantenduko da X balioa aurrekoen ezberdina izan arte. Zirkuitua ere bai hasiera itzuliko da 1ean ipintzen denean sarrera asinkrono bat RST. JK flip-flopak erabili.