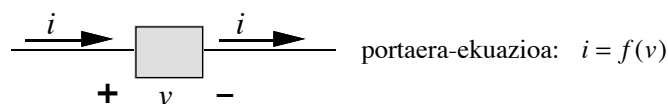


## 7. Transistoreak

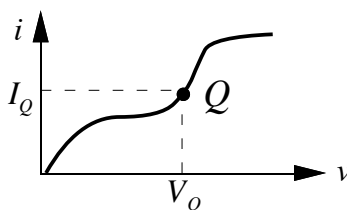
### A) Jakin beharreko kontzeptuak

- Definizioa

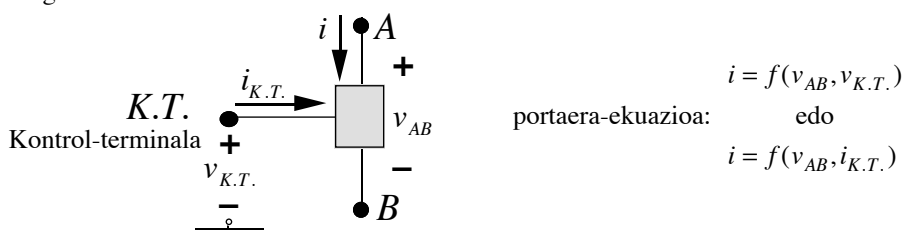
Orain arte aztertutako elementuak (erresistentziak, kondentsadoreak, sorgailuak, diodoak) biterminalak dira; hots, bi mutur dituzte eta portaera kontrolaezina dute, beren borneyen arteko potentzial-diferentziaren eta korrontearen arteko erlazioa beti finkoa baita; hau da, tentsioaren balio jakin baterako korrontearen balioa beti berdina izango da.



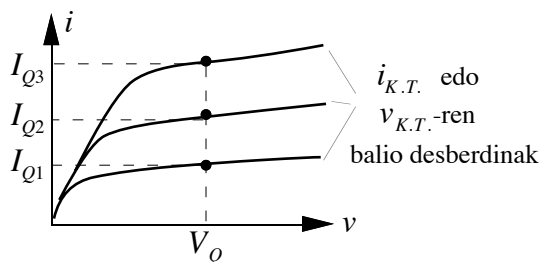
ezaugarri grafikoa:



Gaur egun erabiltzen ditugun gailu askoren funtzionamendurako ez da nahikoa mota horretako portaera kontrolaezina. Horri aurre egiteko, transistoreak erabiltzen dira. Transistorea elementu triterminala da; hau da, hiru mutur ditu. Muturretako batek kontrol-terminal gisa egiten du lan, beste bien portaera kontrolatuz. Kontrol-magnitudea tentsioa ala korrontea izan daiteke, transistore-motaren arabera, aurreraxeago ikusiko dugun legez.



ezaugarri grafikoa:



Aurreko irudian ikus daitekeen moduan, transistorearen kasuan, tentsioaren balio jakin baterako, korrontearen balio bat baino gehiago lor daiteke; hots, portaera desberdinak lor daitezke, hain zuzen ere, kontrol-terminalean ezarritako magnitudearen balioaren arabera.

Potentzia elektrikoari dagokionez, transistorea elementu pasiboa da, hots, potentzia elektrikoa xurgatu behar du funtzionatu ahal izateko. Beste elementuen antzera, transistoreek ere muga bat izango dute xurga dezaketen potentzia maximoan.

Beste aldetik, lehenago aipatu dugun kontrolagarritasunaren eraginez, transistoreak bereziak dira orain arte analizatutako elementuekin alderatuta, gauza baitira sarrerako seinale txikiak anplifikatzeko, irteeran seinale handiagoak emanez. Dena den, seinaleak anplifikatzeko gaitasuna transistorearen ezaugarri garrantzitsua izan arren, liburu honetan ez ditugu transistoreak ikuspuntu horretatik analizatuko, egoera egonkorrean bakarrik analizatu nahi baititugu. Arrazoia zirkuitu digitalen funtzionamenduan datza, 8. gaian azalduko dugun legez, eta Informatikaren alorrean transistoreak zirkuitu digitalen ikuspuntutik direlako interesgarriak, hots, gaur egungo konputagailu elektronikoen oinarri diren zirkuitu digitalen osagai gisa.

Transistoreen funtzionamenduaren berezitasunen funtsa 2 PN juntura izatea da. Juntura hauek era desberdinetan gauza daitezke eta horren arabera, mota desberdinetako transistoreak bereizten dira (ikus 3. eranskina). Hona hemen sailkapena:

## • Transistoreen sailkapena

**Transistore bipolarrak:** BJT (Bipolar Junction Transistor).

Izen hori daramate, korrontea sortzeko elektroï askeak zein hutsuneak mugitzen direlako, hots, bi "polaritatetako" karga-eramaleak. Kontrol-magnitudea korrontea da. Bi motatako transistore bipolarrak daude: PNP eta NPN motakoak. Hurrengo atalean aztertuko ditugu.

**Transistore unipolarrak:**

Oro har, eremu-efektuzko transistoreak edo FET (Field Effect Transistor) izena ematen zaie, eremu elektrikoaren eragina funtsezkoa baita horien portaeran. Unipolarrak deritze, korrontea sortzeko mota bateko karga-eramaleak soilik mugitzen direlako, hots, elektroï askeak soilik edo hutsuneak soilik, transistorearen arabera, baina ez bi karga-eramaleak batera.

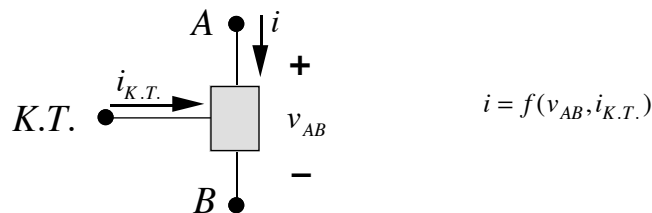
Kontrol-magnitudea potentzial-diferentzia da.

Hauen artean ere bi motatakoak bereiz ditzakegu: JFET (Junction Field Effect Transistor) eta FETMOS (Metal Oxide Semiconductor), erabilieta azken hau izanik. Bi mota horien barruan ere, korronte-sortzaileen arabera, bi azpimotatakoak bereiz daitezke: N kanalekoak, korrontea elektroïek sortzen dutenean, eta P kanalekoak, korrontea hutsuneek sortzen dutenean. (Transistore bipolarren ondoren aztertuko ditugu.)

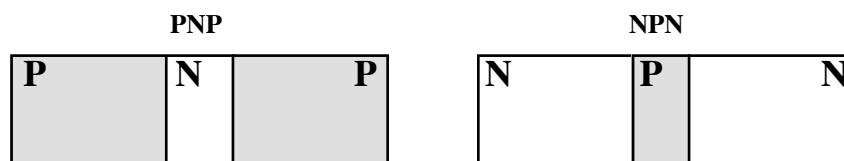
**Juntura bakarreko transistoreak:** UJT (UniJunction Transistor). Transistore hauek ez datoz bat hasieran esandakoarekin, ez baitaude 2 PN junturaz osatuak. Oso bereziak direnez gero, hemen ez ditugu kontuan hartuko.

## • Transistore bipolarrak

Transistore bipolarretan kontrol-magnitudea korrontea da eta, ondorioz, aurreko ataleko eskema honela geratzen da:



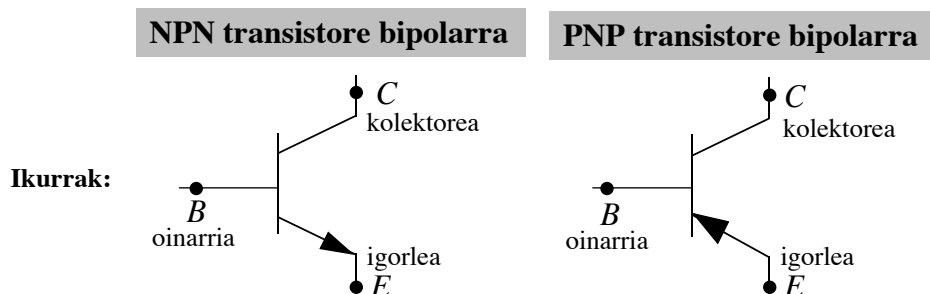
Transistore hauek 2 PN junturaz osatuta daudenez gero, bi aukera desberdin agertzen zaizkigu: bi P eskualderen artean txertatutako N motako eskualde bat (**PNP** motako transistorea), ala N motako bi eskualderen artean gauzatutako P motako eskualde bat (**NPN** transistorea):



Kasu batean zein bestean, elektroi askeak eta hutsuneak mugitzen dira. Elektroi askeek eta hutsunek bi PN junturak zeharkatzen dituzte, eta korrontea terminal guztietan zehar egongo da. (Ikus 3. eranskina.)

Goiko irudiko eskualde bakoitzari terminal bat dagokio. Kontrol-terminala, erdiko eskualdeari dagokiona da, eta kontrol-magnitudea, berriz, korrontea. Terminal honi oinarria, *B* (*base*), esaten zaio; ezkerraldekoari, igorlea, *E* (*emitter*), kargak igortzen dituelako beste eskualdeetarantz; eta eskuinaldekoari, berriz, kolektorea, *C* (*collector*), igorletik datozen kargak jasotzen dituelako. Izen horiek eta egitura kontuan hartuz, bi PN junturak honela adierazten dira: igorle-oinarri juntura, *EB* edo *BE*, eta kolektore-oinarri juntura, *CB* edo *BC*.

Egitura aurrekoa izan arren, ez da hori transistoreekin lan egiteko erabiltzen den ikurra, honako hauek baizik:



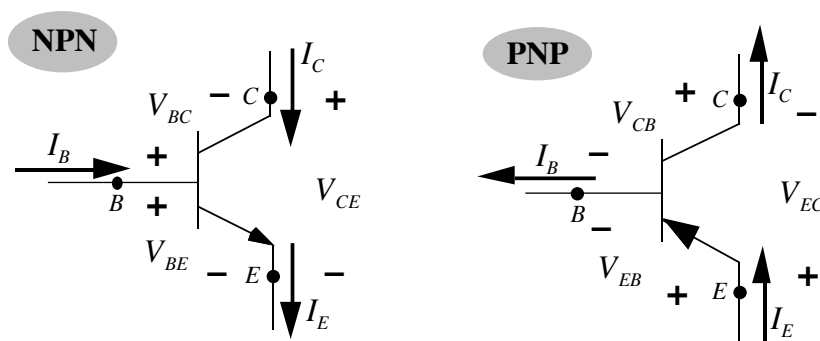
Ikurak ia-ia berdinak izan arren, oso erraza da bien artean bereiztea: igorlearen gainean gezi bat ageri da bietan, baina kontrako noranzkoetan. Geziaren esanahia antzemateko, diodoarena gogoratu besterik ez dugu egin behar: diodoan gezia P aldetik N aldera doa. Transistoreetan beste horrenbeste egiten da: NPN transistorean oinarria P motakoa eta igorlea N motakoa direnez gero, gezia oinarritik atera eta igorlerantz dago zuzenduta; PNP transistorean, berriz, oinarria N eta igorlea P izanik, gezia igorletik oinarrirantz dago zuzenduta. Ez dago esan beharrik, geziak transistore-mota adierazteaz gain, kolektorearen eta igorlearen artean bereizteko ere balio duela, ikurra simetrikoa baita; modu horretan, gezia daramana igorlea da beti.

### Transistore bipolarren portaera egonkorra: magnitudeak

Orain arte ikusitako elementu biterminalen portaera adierazteko, bi magnitude baino ez ditugu erabili: elementua zeharkatzen duen korrontea eta elementuaren bi muturren arteko potentzial-diferentzia edo tentsioa. Transistoreekin, oro har, magnitude gehiago behar dira, triterminalak direlako. Izan ere, transistore bipolarren portaera aztertzeke honako magnitude elektriko hauek erabiltzen dira: terminal bakoitzetik igarotzen den korrontea, hots,  $I_C$ ,  $I_B$  eta  $I_E$  hiru korrontek, eta terminalen arteko potentzial-diferentziak binaka, hots,  $V_{BE}$ ,  $V_{BC}$  eta  $V_{CE}$  hiru tentsioak.

Beraz, elementu biterminaletan bi ezezagunak ( $i$  eta  $v$ ) lotzeko portaera-ekuazio bat behar baldin bagenuen, hemen sei dira erlazionatu beharreko magnitudeak, hiru korrontek eta hiru tentsio. Hots, transistorearen operazio-puntua deritzona adierazteko, sei balio horiek kalkulatu behar dira une jakin batean:  $Q(I_B, I_C, I_E, V_{BE}, V_{CE}, V_{BC})$ ; ondorioz, transistorearen kasuan portaera-ekuazio bat baino gehiago beharko dugu (zehazki, bi portaera-ekuazio behar dira), hurrengo atalean ikusiko dugun bezala.

Sei magnitude horiek arbitrarioki ipini beharrean, hitzarmen baten bidez finkatzen dira terminalen arteko korronteen noranzkoak eta terminalen arteko tentsioen zeinuak, eta beti berdin erabiltzen dira (gogoratu diodoarekin beste horrenbeste egin dugula, beti  $I_D$  eta  $V_D$  ipintzean). Hona hemen hitzarmen horiek:

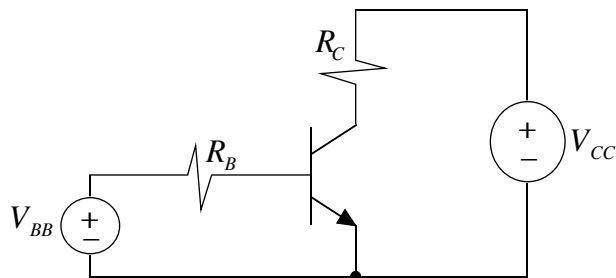


Irudiei erreparatuz gero, agerikoa da bi transistoreetan korronteen noranzkoak eta tentsioen zeinuak kontrakoak direla; hori dela eta, nahikoa da transistore-mota baten portaera aztertzea, bestearena berdina izango baita, zeinuak aldatuz. Horrexegatik, hemen-dik aurrera NPN transistoreaz soilik arduratuko gara, mota hori baita erabiliena.

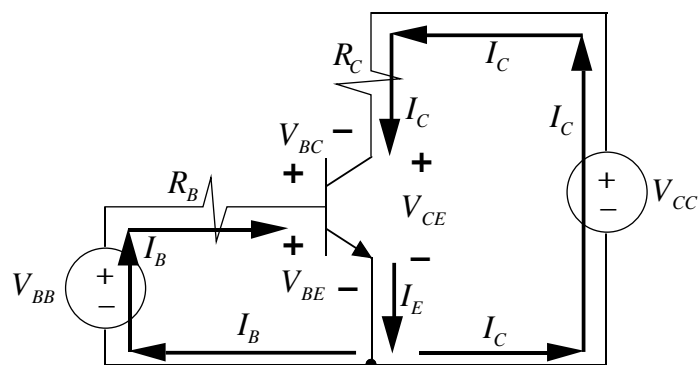
### Transistore bipolarren portaera-ekuazioak: zenbat?

Badakigu zer den elementu biterminal baten portaera-ekuazioa: elementuaren portaera elektrikoan parte hartzen duten bi magnitude elektrikoaren arteko ekuazio matematikoa; normalean, elementua zeharkatzen duen korrontea eta muturren arteko potentzial-diferentzia edo tentsioa erlazionatzen dira ekuazio horretan.

Transistoreen kasuan, lehenago aipatu dugun bezala, sei magnitude daudenez gero, ekuazio bat baino gehiago beharko dugu, eta hemen dago gakoa: zenbat ekuazio behar dira transistore baten portaera matematikoki finkatzeko? Horixe da atal honetan argitu nahi duguna. Horretarako, demagun ondoko irudiko zirkuitua analizatu behar dugula (bidenabar, esan dezagun hori dela transistoredun zirkuiturik sinpleenetarikoa: bi junturak polarizatu behar direnez gero, gutxienez bi maila agertuko dira beti; horrexegatik, polarizazio-zirkuitua deritzo):



Beti bezala, zirkuitua analizatzeari ekin baino lehen, magnitude elektrikoak irudikatu behar ditugu zirkuituan, ekuazioak idazteko orduan hankasartzeak saihesteko asmoz. Kasu honetan, transistore bat dagoenez gero, lehendabizi transistorearen sei magnitudeak ipiniko ditugu irudian; ondoren, behar izanez gero, zirkuituko beste magnitudeak ere ipiniko dira. Kasu honetan, oso sinplea denez gero, transistorearenak dira behar diren magnitude bakarrak (gogoratu erresistentzien muturren arteko tentsioak, Ohm-en legea dela eta, korronteen menpekoak direla; horrexegatik, hain zuzen, ez ditugu ezezaguntzat hartzen); ondorioz, sei ekuazio bilatu beharko ditugu.



Orain, ekuazioak idazteari ekin diezaiokegu:

Hasteko, Kirchhoff-en korronteen legea (**KKL**) aplikatuko dugu zirkuituko beheko korapiloan:

$$\textcircled{1} \quad I_E = I_B + I_C$$

Esan behar dugu ekuazio hori beti betetzen dela transistore bipolarretan, transistorea edozein zirkuitutan konektatuta dagoelarik. Arrazoia 3. gaian azaldu genuen, Kirchhoff-en korronteen legea azaltzean: kargak ez dira zirkuituetako korapiloetan metatzen, ez eta elementuetan ere; horrexegatik korapilo edo elementu batera iristen den korronte osoa aterako da beste bide batzuetatik. Transistorearen kasuan,  $I_C$  eta  $I_B$  korronteak sartzen dira transistorera eta  $I_E$  ateratzen da transistoretik; ondorioz,  $I_C$  eta  $I_B$  korronteen batura  $I_E$ -ren berdina da.

Beraz, goiko ekuazioa beti betetzen da transistoreetan, transistoretik kanpoko ikuspuntu batetik. Ondorioz, ekuazio horrek ez du islatzen transistorearen berezko barne-portaera, eta horrexegatik ez da transistorearen portaera-ekuazioetarik bat.

Orain, Kirchhoff-en tentsioen legea (**KTL**) aplikatuko dugu transistorearen bi muturren artean; esate baterako,  $B$  eta  $C$  puntuen artean. Kirchhoff-en tentsioen legeak honako hau dio: bi punturen arteko tentsioa berbera da puntu batetik bestera edozein bidetatik joatean.

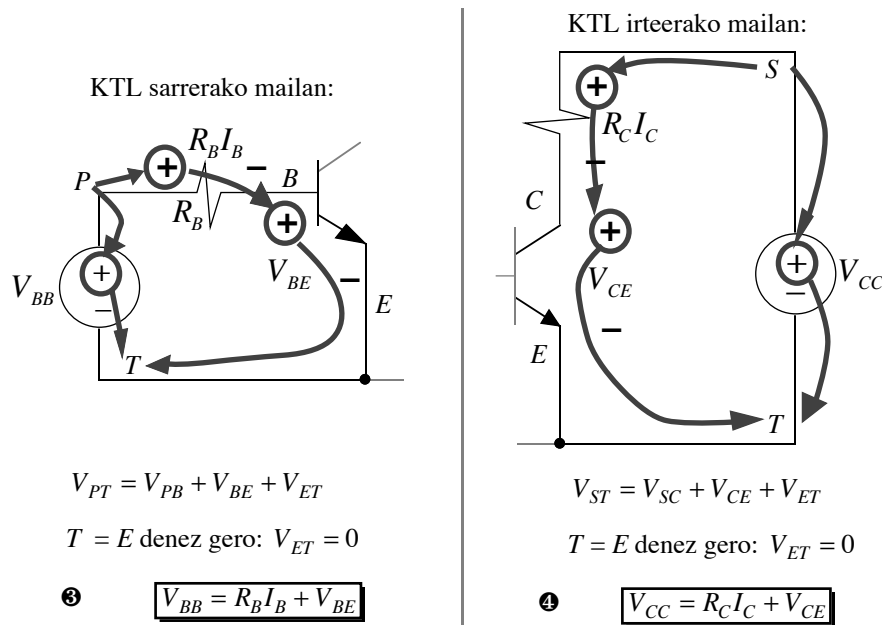
Gure kasu honetan,  $B$  puntutik  $C$  puntura zuzenean joanez gero,  $V_{BC}$  tentsioa aurkituko dugu; baina zeharka joanez gero, transistorearen beste terminaletatik igaroz, lehenik  $B$ -tik  $E$ -ra joango gara, gero  $E$ -tik  $C$ -ra joateko; modu horretan,  $V_{BE}$  eta  $V_{EC}$  tentsioak aurkituko ditugu bata bestearen ondoren, eta bien batura egin beharko dugu:  $V_{BC} = V_{BE} + V_{EC}$ . Baina lehen aipatutako hitzarmenean ez da  $V_{EC}$  tentsioa agertzen,  $V_{CE}$  kontrakoa baizik. Ondorioz, honako hau da betetzen den bigarren ekuazioa:

$$\textcircled{2} \quad V_{BC} = V_{BE} - V_{CE}$$

Orain ere esan behar dugu, bigarren ekuazio hau ere beti betetzen dela transistore bipolarretan, transistorea edozein zirkuitutan konektatuta dagoelarik, eta hau ere transistoretik kanpoko ikuspuntu batetik. Ondorioz, ekuazio horrek ere ez du islatzen transistorearen berezko barne-portaera, eta horrexegatik ez da transistorearen portaera-ekuazioetarik bat.

Hori guztia esan ondoren, goazen harira berriro, hots, zirkuituan betetzen diren ekuazioak idaztera.

Lehenago aipatu dugun bezala, analizatzeko ari garen zirkuituan bi maila daude: ezkerreko mailari sarrerako maila deritzo, transistorearen kontrol-terminala, oinarria alegia, bertan dagoelako; eskuineko mailari, berriz, irteerako maila deritzo, bertan transistorearen kolektorea dagoelako, hots, igorleak igorritako kargak jasotzen dituen terminala. (Geroxeago ikusiko dugunez, transistorea zirkuitu honetan dagoen bezala konektatzean, hots, igorlea beste bi terminalen erreferentzia gisa erabiltzen denean, igorle komuneko egituraren konektatuta dagoela esaten da.) Ondorioz, bi maila horietan KTL aplika dezakegu, zirkuituari dagozkion bi ekuazioak lortzeko. Hona hemen:



Azpiratu behar dugu, ③ eta ④ ekuazioak zirkuituaren menpekoak direla, eta zirkuitua konplexuagoa den heinean, bi izan ordez, gehiago izango direla; zehazki, zirkuituan korapilo bat baino gehiago eta bi maila baino gehiago baldin badaude, transistorearen sei ezezagunak baino gehiago agertuko dira zirkuituan; ondorioz, hemen idatzitako bi ekuazio horiez gain, transistorea ez beste korapiloetan KKL aplikatu beharko dugu, eta transistorea barnean hartzen ez duten beste mailetan, KTL.

Beraz, dagoeneko lau ekuazio lortu ditugu, transistorean eta zirkuituan Kirchhoff-en legeak aplikatuz. Baina beste bi ekuazio behar dira. Nondik atera bi ekuazio gehiago? Zirkuitutik ez dago ekuazio berri gehiago ateratzerik, lor daitezkeen guztiak lortu baititugu: zirkuituan dagoen korapilo bakarrean KKL aplikatu dugu, eta ① ekuazioa lortu dugu; ondoren, transistorearen muturren artean eta zirkuituko bi mailetan KTL aplikatu dugu, eta ②, ③ eta ④ ekuazioak lortu ditugu.

Falta diren beste bi ekuazioak, beraz, transistorearen barne-funtzionamendua islatuko duten portaera-ekuazioak izango dira. (Garbi utzi behar dugu, berriro ere, lehenengo bi ekuazioak transistoreetan beti betetzen diren arren, ez dutela islatzen transistorearen barne-funtzionamendua, kanpoko munduarekiko erlazioa baizik, hots, Kirchhoff-en legeak; horrexegatik ez dira transistorearen portaera-ekuazioak.)

Transistorearen barne-funtzionamendua islatzen duten bi portaera-ekuazio horiek lortzeko, esperimentalki aztertu beharko dugu transistorearen portaera. Horretarako, hurrengo atalean azalduko ditugun transistorearen ezaugarri-kurbak erabiltzen dira. Dena den, ekuazio horiek honako itxura honetakoak direla esan dezakegu:

⑤  $I_C = f(V_{CE}, I_B)$

⑥  $I_B = g(V_{BE}, V_{CE})$

Agerikoa da azken lau ekuazioetan lau ezezagun baino ez daudela:  $I_B$ ,  $V_{BE}$ ,  $I_C$  eta  $V_{CE}$ . Ondorioz, dagoeneko, lehenengo biak ez dira beharrezkoak zeren, azken lau ekuazio hauetan dauden lau ezezagun gain, beste bi ezezagun agertzen baitira:  $I_E$  eta  $V_{BC}$ .

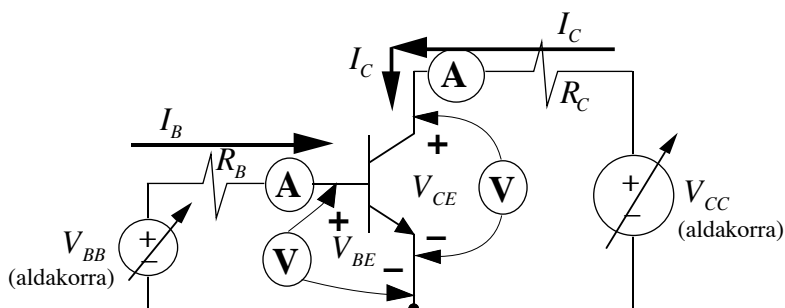
Laburbilduz, hasieran esan dugunez, transistore baten portaera egonkorra analizatzeko sei magnitude elektriko kalkulatu behar dira: operazio-puntua  $Q(I_B, I_C, I_E, V_{BE}, V_{CE}, V_{BC})$ . Baina ikusitako lehenengo bi ekuazioak, ❶ eta ❷, transistore bipolarretan beti betetzen direnez gero, ekuazio horietako ezker aldeko bi magnitudeak seien zerrendatik ken ditzakegu, beste lauak kalkulatu ondoren beti jakingo baitugu nola kalkulatu  $I_E$  eta  $V_{BC}$ . Horrexegatik, gauzak zertxobait sinplifikatu nahirik, hemendik aurrera, transistore baten portaera egonkorra bilatzeko lau magnitude baino ez direla behar esango dugu:

**transistorearen operazio-puntua  $Q(I_B, I_C, V_{BE}, V_{CE})$**

Eta horrexegatik, hemendik aurrera lehenengo bi ekuazio horiek inplizituki erabiliko ditugu; hots, ez ditugu esplizituki idatziko beharrezkoa ez bada (ariketetan ikusiko dugu, batzuetan beharrezkoa dela korronteen arteko ekuazioa), eta bakar-bakarrik erabiliko ditugu transistorearen bi portaera-ekuazioak eta zirkuituari dagozkion ekuazioak (behar adina).

## Transistore bipolarren ezaugarri-kurbak

Transistoreak hiru terminal dituenaz, beraren ezaugarriak adierazteko ez da nahikoa ekuazio edo kurba bakarrarekin, gorago ikusi dugun legez: bi beharko dira. Atal honetan, ondoko irudiko zirkuituan dagoen transistoreari dagozkion bi kurbak esperimentalki nola lortzen diren azalduko dugu, baita kurba horien ezaugarriak zein diren ere.

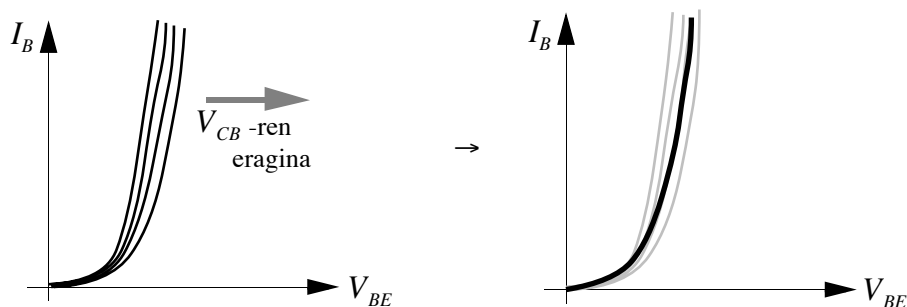


Esan bezala, bi kurba dira, bata sarrera-zirkuituko korronteen eta tentsioaren arteko erlazioari dagokiona (lehenengo ❸ ekuazioko  $g$  funtzioa) eta bestea, berriz, irteera-zirkuituko magnitudeen arteko erlazioari dagokiona (lehenengo ❹ ekuazioko  $f$  funtzioa).

Horrexegatik, hain zuzen, bi anperometro behar dira (bata sarrera-zirkuituan  $I_B$  korrontea neurtzeko, eta bestea irteera-zirkuituan  $I_C$  neurtzeko) eta bi voltmetro (bata sarrerako tentsioa,  $V_{BE}$ , neurtzeko eta bestea irteerako tentsioa,  $V_{CE}$ , neurtzeko). Zirkuituan dauden bi tentsio-sorgailuen balioak aldatuz joango gara, transistorearen kurbak puntuz puntu lortzeko.

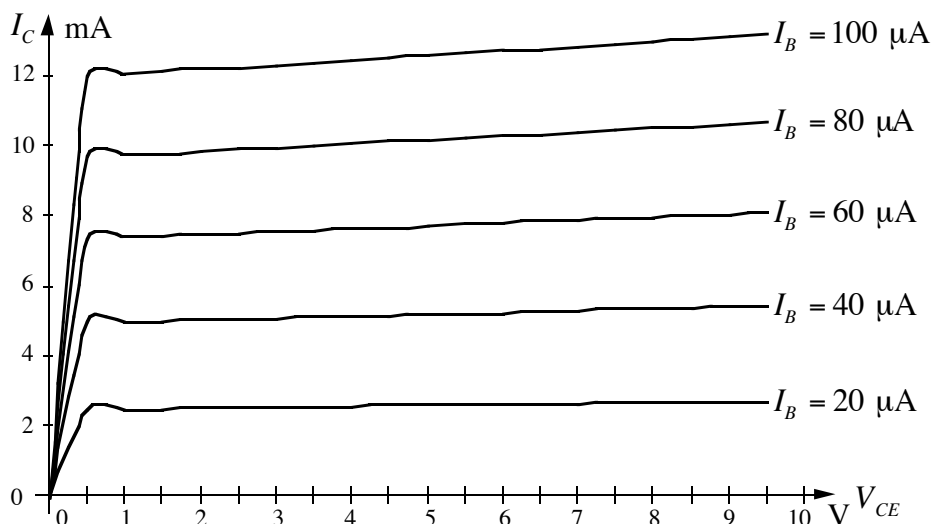


**Sarrera-zirkuituko** magnitudeen arteko erlazioa aztertzen badugu,  $(I_B, V_{BE})$  kurbaren gainean  $V_{CE}$ -k ere eragina baduela ikusiko dugu, baina hain da txikia eragin hori, ezen arbuia egiten den. Horrexegatik, ⑥ ekuazioa, oro har  $I_B = g(V_{BE}, V_{CE})$  dena, sinplifikatu egin daiteke:  $I_B = g(V_{BE})$ .



Modu horretan, sarrera-zirkuituko kurba diodo artezlearen grafikoarekin pareka daiteke, eta horrexegatik diodo artezlearen kasuan erabiltzen diren hiru hurbilketak erabil daitezke sarrera-zirkuituaren ezaugarri grafiko honentzat ere. Emaitza ez da harritzekoa, azken batean oinarri-igorle junturaren ezaugarri grafikoa lortzen ari baikara.

**Irteera-seinaleei** dagozkien kurbak ondoko irudikoak dira. Nabarmena da kurba hauek  $I_B$ -ren menpekoak direla, eta menpekotasun hori da, hain zuzen ere,  $I_C$  korrontearen kontrola ahalbidetzen duena,  $I_B$ -ren balio bakoitzerako  $(I_C, V_{CE})$  kurba karakteristiko bat lortzen baita.



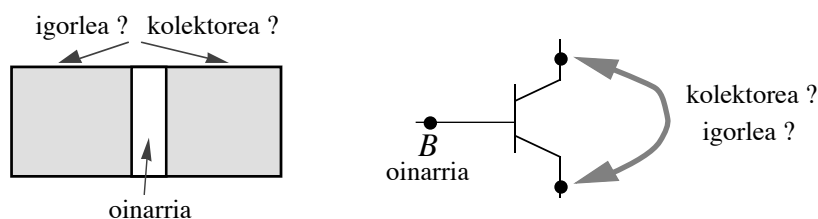
Begi-bistan da, bi grafiko hauei dagozkien ekuazioak linealak ez direla. Horrek izugarri konplikatu du transistoredun zirkuitu baten ebazpena. Arazo hori ekiditearren, beste zirkuitu-elementuekin egiten den moduan, transistorearentzat ere hurbilketak erabiltzen dira.

Diodoetan, hurbilketetako ekuazioak polarizazioaren menpekoak diren bezala, transistoreetan ere, bi PN junturen polarizazioen arabera, portaera aldatzen da, eta hori dela eta funtzionamendu-zona desberdinak bereizten dira, hurbilketetan ekuazio eta baldintza desberdinak sortuz.

Dakigun bezala, transistore batean bi PN juntura daude eta lau aukera daude bi junturak polarizatzeko:

BE juntura:	A.P.	A.P.	Z.P.	Z.P.
BC juntura:	A.P.	Z.P.	A.P.	Z.P.

Dena den, laurak posible izan arren, normalean ez dira laurak erabiltzen honako arrazoi honengatik: transistorearen egitura fisikoa dela eta, oinarria ez beste bi terminalen jokabidea trukakorra da, oso antzekoak baitira. Izan ere, transistore bipolarren ikurra aurkeztu dugunean kolektore eta igorleari dagokienez ikurra simetrikoa dela adierazi dugu, ez baitago bien artean bereizterik, gezia marraztu ezean.



Hori dela eta, bi junturen polarizazio-maila erlatiboak finkatzen du zein terminalek igorriko dituen kargak eta zeinek jasoko dituen, hots, zeinek jokatu duen igorle gisa eta zeinek kolektore gisa.

Baina fisikoki bi terminalak oso antzekoak izan arren, ez dira guztiz berdinak, transistorearen fabrikatzaileak bata bereziki diseinatu duelako igorle gisa jokatzeko (eta horregatik  $E$  letra esleitu dio) eta bestea kolektore gisa ( $C$  letrarekin adieraziko du fabrikatzaileak). Horrexegatik, bi funtzionamendu-modu bereizten dira: zuzeneko funtzionamendua edo arrunta,  $E$  letradun terminalak igorle gisa jokatzen duenean, eta alderantzizko funtzionamendua,  $C$  letradun terminalak igorle gisa eta  $E$  letradunak kolektore gisa jokatzen dutenean.

Esan bezala, bi junturen arteko polarizazio erlatiboa da funtzionamendu-modua finkatzen duena: zuzeneko funtzionamendua gertatzen da  $BE$  junturaren polarizazio-maila  $BC$  junturarena baino handiagoa denean, hots, NPN transistore batean  $V_{BE} > V_{BC}$  denean; alderantzizko funtzionamendua, berriz,  $BE$  junturaren polarizazioa  $BC$  junturarena baino txikiagoa denean gertatuko da, hots, NPN transistore batean  $V_{BE} < V_{BC}$  denean. Zirkuitu arruntetan zuzeneko funtzionamendu-moduan polarizatzen dira transistoreak; horregatik, funtzionamendu arrunta ere esaten zaio. Alderantzizko funtzionamendu-modua, ordea, ikerketa-mailan soilik erabiltzen da.

Beraz, funtzionamendu arrunta goiko lau polarizazioetako hirurekin bakarrik lortzen da,  $BE$  juntura A.P. eta  $BC$  juntura Z.P. daudenean ez baita betetzen  $V_{BE} > V_{BC}$  baldintza. Horregatik, hiru funtzionamendu-zona baino ez ditugu analizatu behar.

### Transistore bipolarren funtzionamendu-zonak

**Kortea:** Funtzionamendu-zona hau bi junturak, bai igorle-oinarri ( $BE$ ) juntura bai eta kolektore-oinarri ( $BC$ ) juntura ere, alderantzizko polarizazioan daudenean gertatzen da. Transistorea funtzionamendu-zona honetan dagoela egiaztatzeko, beraz, nahikoa da  $V_{BE} \leq 0,7$  V eta  $V_{BC} \leq 0,7$  V direla konprobatzea (lehenengoa bakarrik egiaztatu ohi da). Iku-si genuen legez, alderantziz polarizatutako PN junturan zehar ez dago korronteirik; hori dela eta, terminal guztietako korronteak zero izango dira:  $I_C = 0$  (❶ ekuazioa),  $I_B = 0$  (❷ ekuazioa) eta  $I_E = 0$ . Honako hauek dira transistorearen operazio-puntua bilatu ahal izateko falta zaizkigun ekuazioak (lehengo  $f$  eta  $g$  funtzio ez-linealen ordeztu).

$$\text{ekuazioak: } I_C = 0 \text{ (❶), } I_B = 0 \text{ (❷); } \quad \text{baldintza: } V_{BE} \leq 0,7 \text{ V}$$

**Zona Aktibo Arrunta (ZAA):** Funtzionamendu-zona hau igorle-oinarri ( $BE$ ) juntura Z.P. eta kolektore-oinarri ( $BC$ ) juntura A.P. daudenean gertatzen da; orduan, transistorea Zona Aktibo Arruntean dagoela esaten da. Kasu honetan, zuzenki polarizatuta juntura bat besterik egon ez arren, transistorearen egitura berezia dela eta, bi PN junturetan zehar kargen mugimendua —hau da, korrontea— egongo da, baina oinarriko korrontea kolektorekoa baino askoz txikiagoa izanik. (Azalpenetarako, ikus 3. eranskina.)

$BE$  juntura zuzeneko polarizazioan dagoenez,  $V_{BE} = 0,7$  V (❸ ekuazioa) izango da. Falta den ekuazioa lortzeko, irteerako kurbak aztertu behar dira. Hori eginez, esperimentalki ondorioztatzen da  $I_C$  eta  $I_B$  korronteen artean erlazio finko bat dagoela:  $I_C/I_B = \beta$  (❹ ekuazioa).  $\beta$  transistorearen parametroa da; transistore-motaren arabera aldatzen da eta korronte-irabazia deritzo. Beraren balioa  $50 \div 200$  artean egon ohi da, baina gure ariketetan kalkuluak errazteko asmoz, normalean  $\beta = 100$  hartuko dugu.

Transistorea funtzionamendu-zona honetan egon dadin,  $BC$  juntura alderantzizko polarizazioan dagoela ziurtatu behar da, eta horretarako nahikoa da  $V_{CE} \geq 0,2$  V dela konprobatzea; hots,  $V_{BC} \leq 0,5$  V behar du izan, zeren,  $BC$  junturan zehar korrontea igarotzen ari denez, A.P. egon arren, tentsioa pixka bat handitzean korrontea izugarri handitzen baita, eta horregatik  $0,7$  voltekin ez baizik eta  $0,5$  voltekin sartzen da zuzeneko polarizazioan.

$$\text{ekuazioak: } \frac{I_C}{I_B} = \beta \text{ (❹), } V_{BE} = 0,7 \text{ V (❸); } \quad \text{baldintza: } V_{CE} \geq 0,2 \text{ V}$$

Aurreko ekuazioak erabiliz, erlazio gehiago ere lor daitezke. Esate baterako, zona aktibo arruntean (Z.A.A.) kolektoreko korrontearen eta oinarriko korrontearen arteko erlazioa konstante denez gero ( $\beta$  hain zuzen ere), kolektoreko korrontearen eta igorleko korrontearen arteko erlazioa ere finkoa izango da; izan ere, transistorearen  $\alpha$  parametroa da, eta bere balioa  $0,95 \div 0,97$  artean egon ohi da.

Ikus dezagun, bada, nola lortu  $\alpha$  parametroa: Gogoratu KKL beti betetzen dela transistorean, hots, lehengo ❶ ekuazioa:  $I_E = I_B + I_C$ . Bertan,  $I_C$  eta  $I_B$ -ren arteko erlazioa ordezkatzuz:

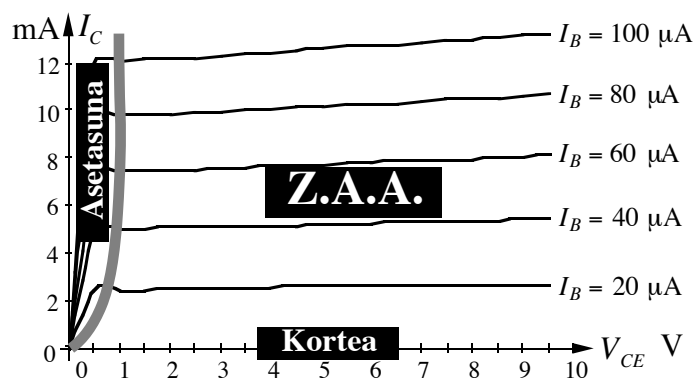
$$I_E = I_B + I_C = \frac{I_C}{\beta} + I_C = \frac{1 + \beta}{\beta} \cdot I_C \quad \rightarrow \quad \alpha = \frac{I_C}{I_E} = \frac{\beta}{\beta + 1}$$

Transistorearen bi parametroen ohiko balioak kontuan hartuta, begi-bistakoa da  $I_C$  eta  $I_E$  korronteen balioak antzekoak direla; oinarriarena, aldiz, askoz txikiagoa.

**Asetasuna:** Bi junturak Z.P. dauden kasuan, transistorea asetasunean dagoela esaten da. Ondorioz, bi junturretan zehar korrontea igaroko da; baina, kasu honetan,  $I_B$  gehiago handituko da, eta ez da beteko  $I_C$  eta  $I_B$  korronteen arteko lehengo erlazio konstantea. Hori kontuan izanik, erraza da zona honetan egoteko baldintza zein den ondorioztatzea:  $I_C/I_B \leq \beta$ , hain zuzen ere. Ekuazioak, berriz, bi junturak Z.P. egotearen ondorio dira:  $V_{BE} = 0,7 \text{ V}$  (❶ ekuazioa) eta  $V_{CE} = 0,2 \text{ V}$  (❷ ekuazioa), hain zuzen ere,  $V_{BC} = 0,5 \text{ V}$  (eta ez  $0,7 \text{ V}$ ) denean, BC juntura Z.P. dagoela suposatzen baita.

$$\text{ekuazioak: } V_{CE} = 0,2 \text{ V (❷)}, \quad V_{BE} = 0,7 \text{ V (❶)}; \quad \text{baldintza: } \frac{I_C}{I_B} \leq \beta$$

Hiru funtzionamendu-zona horiek transistorearen irteerako ezaugarri-kurbetan ere bereiz daitezke:



### Transistore bipolarren portaera-ekuazioak: hurbilketak

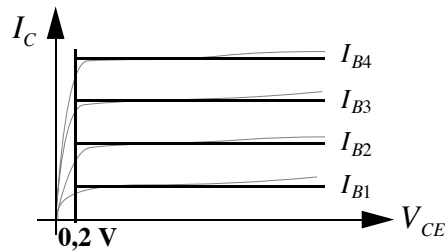
Laburpen gisa, hona hemen hiru funtzionamendu-zona horietan betetzen diren ekuazioak eta baldintzak:

Funtzionamendu-zona	Kortea	Z.A.A.	Asetasuna
<b>Ekuazioak:</b>	$I_B = 0$ $I_C = 0$ ( $I_E = 0$ )	$V_{BE} = 0,7 \text{ V}$ $\frac{I_C}{I_B} = \beta$	$V_{BE} = 0,7 \text{ V}$ $V_{CE} = 0,2 \text{ V}$
<b>Baldintzak:</b>	$V_{BE} \leq 0,7 \text{ V}$	$V_{CE} \geq 0,2 \text{ V}$	$\frac{I_C}{I_B} \leq \beta$

Gogora dezagun, berriro ere, ekuazio horiek benetako  $f$  eta  $g$  ekuazio ez-linealen hurbilketa linealak besterik ez direla. Azpimarratu nahi dugu, baita ere, baldintzetako berdintzak ondoz ondoko bi funtzionamendu-zonen arteko mugan betetzen direla; eta baita bi aldeetako ekuazioak ere.

Hots, kortearen eta Z.A.A.-aren arteko mugan  $V_{BE} = 0,7 \text{ V}$  da, eta  $I_B = 0$  eta  $I_C = 0$ ; Z.A.A.-aren eta asetahunaren arteko mugan, berriz,  $V_{CE} = 0,2 \text{ V}$  eta  $I_C/I_B = \beta$  dira,  $V_{BE} = 0,7 \text{ V}$  izateaz gain.

Grafikoki, transistorearen irteerako kurbak honelaxe geratzen dira egindako hurbilketen arabera (sarrerako kurba diodoaren bigarren hurbilketaz ordezkatu dugu):

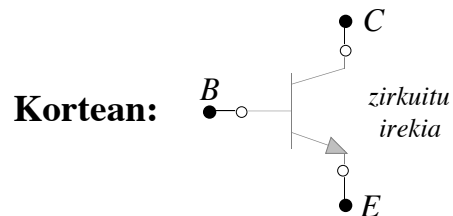


### Transistore bipolarren zirkuitu-ereduak

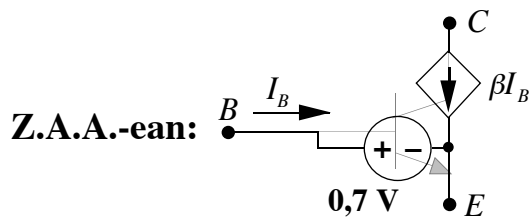
Aurreko ataleko funtzionamendu-zonetako ekuazioei zirkuitu-eredu linealak esleitzen zaizkie, diodoekin egin genuen antzera. Hona hemen modeloak:

#### Modeloa zirkuituan

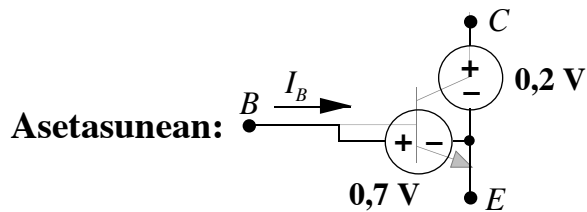
#### Ekuazioak Baldintza



$$\begin{array}{l} I_B = 0 \\ I_C = 0 \end{array} \quad \left| \quad V_{BE} \leq 0,7 \text{ V} \right.$$

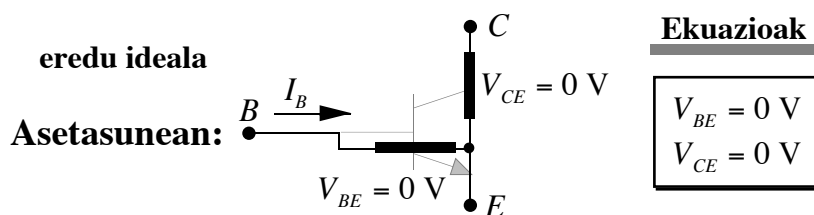


$$\begin{array}{l} V_{BE} = 0,7 \text{ V} \\ I_C = \beta I_B \end{array} \quad \left| \quad V_{CE} \geq 0,2 \text{ V} \right.$$



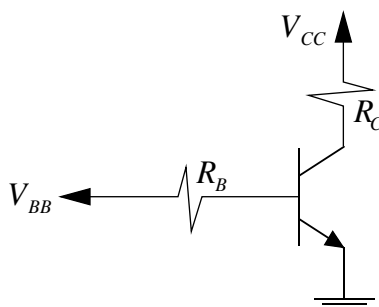
$$\begin{array}{l} V_{BE} = 0,7 \text{ V} \\ V_{CE} = 0,2 \text{ V} \end{array} \quad \left| \quad \frac{I_C}{I_B} \leq \beta \right.$$

Gai honetan modelo hauek erabiliko ditugun arren, hurrengo gaiari begira, interesgarria da transistorearen modelo idealak ere erabiltzen direla aditzera ematea, bereziki ate logikoen portaera bilatu nahi denean. Izan ere, ate logikoetan transistoreak kortean zein asetasunean egiten du lan. Hori dela eta, kortearen eredu ideala goikoaren berdina da; baina asetasunari dagokiona honako hau da, non tentsio-sorgailuak zirkuitulaburrez ordezkatu ditugun, hain baitira txikiak beren balioak:



### Transistoredun zirkuitu baten ebazpena

Transistore bipolar baten egoera operazio-puntuak emango digu, hots, polarizazio-zirkuituaren arabera transistoreari dagozkion tentsio eta korrante multzoak, hain zuzen ere. Demagun ondoko irudiko transistoredun zirkuitua analizatu behar dugula (suposatu nahi dugu, une honetan ez dagoela esan beharrik, ondoko zirkuitua 383. orrialdekoaren guztiz berdina dela):



Transistore horren operazio-puntua bilatu nahi badugu, honako pausoak jarraitu beharko ditugu:

1. Idatzi zirkuituari dagozkion ekuazioak: horrela, kasu honetan, bi ekuazio lortuko ditugu, sarrerako eta irteerako mailetan KTL aplikatuz. Baina ekuazio horietan lau ezezagun agertzen direnez gero, beste bi ekuazio behar ditugu.
2. Idatzi transistorearen portaera-ekuazioak: horrela, beste bi ekuazio lortuko ditugu. Beraz, horrela lortutako ekuazio-sistemak badu soluzioa, lau ezezaguneko lau ekuaziok osatuta baitago.

Baina transistorea elementu ez-lineala denez, dagozkion ekuazioak ere ez dira linealak izango. Ondorioz, ekuazio-sistema ez-lineal baten aurrean aurkituko gara eta hau ebazteko bi metodo erabil ditzakegu:

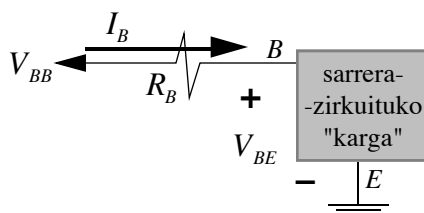
- a. Transistorearentzat hurbilketak erabiliz (aurreko atalean azaldutakoak).
- b. Grafikoki.

Hurbilketa bidezko ebazpenean, transistorea dagokion hurbilketa linealaren modeloaz ordezkatu, eta ondoren zirkuitua ebatzi behar da. Hurbilketak aurreko atalean ikusita-koak dira eta transistorea aurkitzen deneko funtzionamendu-zonaren menpekoak dira. Besterik gabe transistore bat zein funtzionamendu-zonatan dagoen jakitea zaila gertatzen denez, transistorea zona jakin batean dagoela suposatu behar da, hots, hipotesia egin behar da; ondoren, dagokion hurbilketa ordezkatu, eta zirkuitua ebatzi behar da. Zirkuitua ebatzi ondoren, egindako hipotesia zuzena ote den egiaztatu beharko dugu; hala ez balitz, beste hipotesi batekin probatu beharko da, prozesua soluzio zuzena topatu arte errepikatuz.

**Ebazpen grafikoa:** demagun soluzio zehatza nahi dugula eta sarrera-zirkuituaren ( $I_B$ ,  $V_{BE}$ ) eta irteera-zirkuituaren ( $I_C$ ,  $V_{CE}$ ) ezaugarri-kurbak ezagutzen ditugula. Sarrera-zirkuituko zein irteera-zirkuituko karga-lerrozuzena deritzona kalkulatu ahal izango dugu, eta horren bidez operazio-puntua topatu grafikoki.

Karga-lerrozuzena, zirkuituko bi punturen arteko tentsioa eta bertatik igarotzen den korrontea erlazionatzen dituen ekuazioa besterik ez da, edozer izanda bi puntu horien artean dagoena. Ekuazio lineala denez gero, plano batean marraztean, lerrozuzen bat ateratzen da; hortik dator izena.

Zirkuitutik lortutako ekuazioak erabiliz, sarrera-zirkuituari dagokion karga-lerrozuzena lortu ahal izango dugu.



$$\text{KTL sarrerako mailan: } V_{BB} = R_B I_B + V_{BE}$$

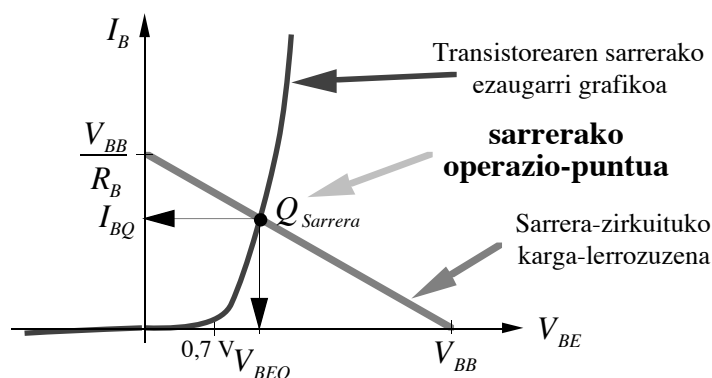
$$\text{sarrera-zirkuituko karga-lerrozuzena: } I_B = \frac{V_{BB}}{R_B} - \frac{1}{R_B} \cdot V_{BE}$$

Sarrerako karga-lerrozuzen hori ( $I_B$ ,  $V_{BE}$ ) planoan irudikatzeko, nahikoa dugu bi puntu-rekin, ardatzekiko ebakidura-puntuekin, hain zuzen. Hona hemen:

$$V_{BE} = 0 \text{ denean, } I_{B0} = \frac{V_{BB}}{R_B}$$

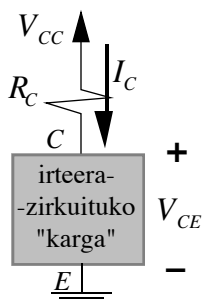
$$I_B = 0 \text{ denean, } V_{BE0} = V_{BB}$$

Orain, sarrerako karga-lerrozuzen hori eta transistorearen sarrerako ( $I_B$ ,  $V_{BE}$ ) grafikoa erabiliz, analizatzen ari garen zirkuitu horretan transistoreak duen oinarriko korrontearen ( $I_{BQ}$ ) eta oinarriaren eta igorlearen arteko potentzial-diferentziaren ( $V_{BEQ}$ ) balioak kalkulatu ahal izango ditugu, sarrerako operazio-puntua, alegia:



Ez dago esan beharrik zein den baldintza transistorea kortean ez egoteko, hots,  $I_{BQ}$  nulua ez izateko edo  $BE$  juntura Z.P. egoteko:  $V_{BB} \geq 0,7 \text{ V}$  balioa da, bestela ez baitago ebakidura-punturik karga-lerrozuzenaren eta transistorearen sarrerako kurbaren artean.

Era berean, zirkuituko ekuazioak erabiliz, irteera-zirkuituari dagokion karga-lerrozuzena lor dezakegu:



KTL irteerako mailan:  $V_{CC} = R_C I_C + V_{CE}$

**irteera-zirkuituko karga-lerrozuzena:**

$$I_C = \frac{V_{CC}}{R_C} - \frac{1}{R_C} \cdot V_{CE}$$

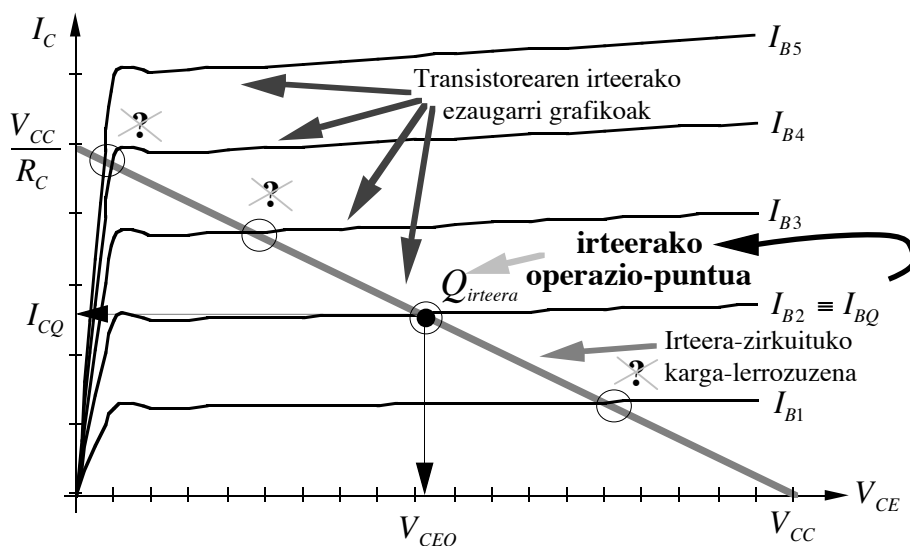
Lehen bezala, irteerako karga-lerrozuzen hori ( $I_C$ ,  $V_{CE}$ ) planoan irudikatzeko, nahikoa dugu bi punturekin, ardatzekiko ebakidura-puntuekin, hain zuzen. Hona hemen:

$$V_{CE} = 0 \text{ denean,} \quad I_{C0} = \frac{V_{CC}}{R_C}$$

$$I_C = 0 \text{ denean,} \quad V_{CE0} = V_{CC}$$

Orain, irteerako karga-lerrozuzen hori transistorearen irteerako ( $I_C$ ,  $V_{CE}$ ) ezaugarri-grafikoaren plano berean irudikatzen badugu, ebakidura-puntu mordoa lortuko dugu, bana oinarri-korrontearen kurba bakoitzeko. Beraz, nola jakin hauetatik zeinek ematen digun benetako operazio-puntua? Erantzuna berehalakoa da: aurreko pausoen kalkulaturako oinarri-korrontearen ( $I_{BQ}$ ) balioari dagokion kurbaren eta karga-lerrozuzenaren arteko ebakidura-puntua izango da soluzioa, irteerako operazio-puntua, alegia:





Horrela, transistorearen operazio-puntua lortzeko falta zitzaigun  $I_{CQ}$  eta  $V_{CEQ}$  bikotea ere kalkulatu dugu.

Askotan gertatzen da, soluzio zehatza lortu nahi dugula baina ez dugula eskura transistorearen sarrerako kurba. Lehengo sarrerako soluzioari erreparatuz, agerikoa da  $V_{BEQ}$  tentsioaren balioa 0,7 V ingurukoa izango dela (agian 0,8 V, edo 0,75 V...), kurba nahiko bertikala baita 0,7 voltetako tentsiotik aurrera.

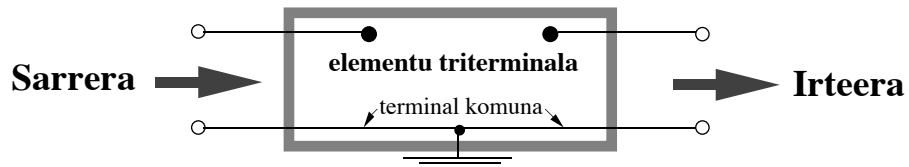
Hori dela eta, oinarri-korrontearen balioa karga-lerrozuzenaren menpekkoa izango da; transistorearen sarrerako kurbarena baino gehiago behinik behin. Horregatik, sarrerako soluzioa ahal den zehatzena izan ez arren, eragin txikia izango du irteerako soluzioaren gainean.

Beraz, kasu horietan, azaldu ditugun bi ebazpideen arteko nahasketa bat egiten da: sarrerako zirkuituaren soluzioa hurbilketa eginez lortzen da,  $V_{BEQ} = 0,7$  V dela suposatuz (transistorea kortean ez badago, noski); eta horrela lortutako  $I_{BQ}$  korrontearen balioa da, gero irteerako kurbetan soluzio zehatza bilatzeko erabiltzen dena.

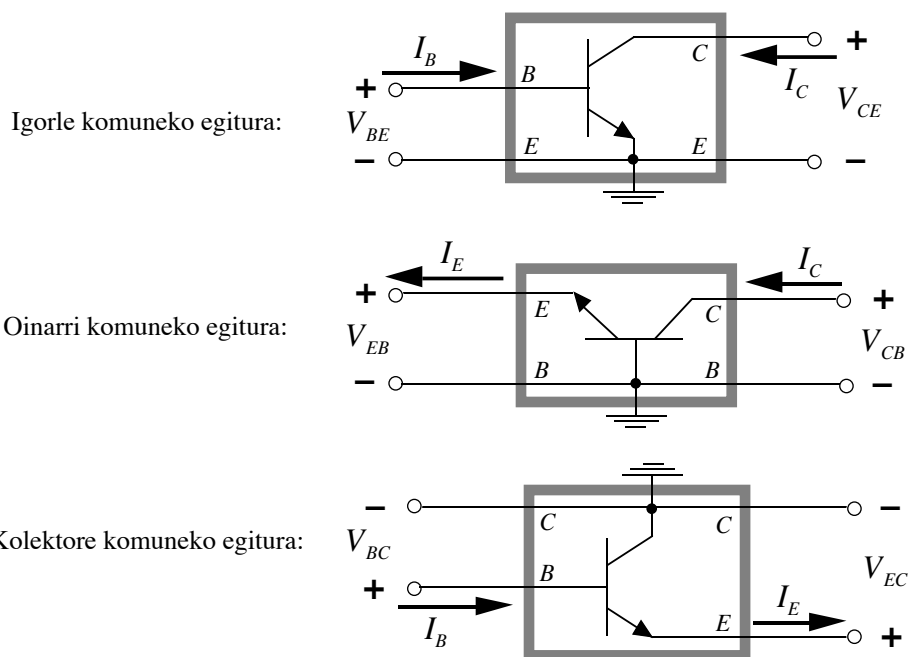
### Transistore bipolarra zirkuituetan konektatzeko hainbat modu

Orain arte, transistorearen portaera-ekuazioak eta ezaugarri-kurbak azaltzeko erabilitako bi zirkuituetan, transistorea modu berean konektatu dugu: igorlea erreferentzia-puntu gisa hartu dugu, eta beste bi terminalen bitartez sarrera- eta irteera-zirkuituak edo mailak osatu ditugu. Modu horretan, transistorearen portaera analizatzeko,  $V_{BE}$  eta  $V_{CE}$  tentsioak erabiltzen dira.

Baina konexio-modu hori arruntena izan arren, ez da bakarra, posible baita beste edozein terminal erreferentzia gisa hartzea, sarrera eta irteeraosatzeke:



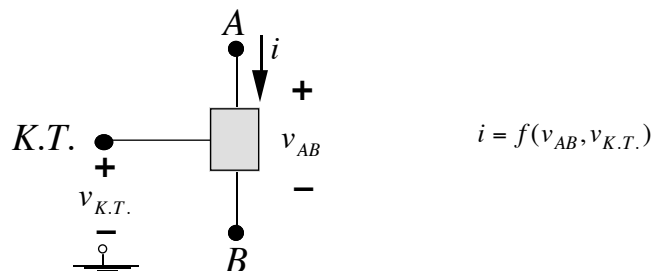
Hori dela eta, hiru konexio-modu edo zirkuitu-egitura daude:



Guk, ariketetan igorle komuneko egiturari dagozkion magnitudeak erabiliko ditugu beti.

### • Transistore unipolarrak edo eremu-efektuzkoak

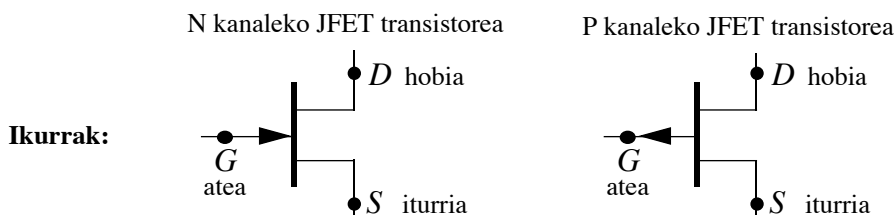
Transistore unipolarretan, sailkapena azaltzean esan dugun bezala, kontrol-magnitudea tentsioa da, eta, ondorioz, eskema orokorra honela geratzen da:



Lehen ere esan dugu, unipolarrek direla, korronea sortzeko mota bateko karga-eramaleak soilik mugitzen direlako: elektroiak soilik N kanaleko transistoreetan, ala hutsuneak soilik P kanaleko transistoreetan. Sailkapenean esan dugun bezala, FET izena ere ematen zaie, eremu elektrikoaren eragina funtsezkoa baita beren funtzionamenduan.

Transistore hauen funtsa, transistore bipolarren antzera, bi PN juntura izatea bada ere, bi juntura horiek oso modu desberdinean gauzatzen dira, bai transistore bipolarrekin alderatuta, bai eta FET izena daramaten bi transistore-moten artean alderatuta ere. Bi FET mota horiek honako hauek dira: JFET, eremu efektuzko juntura transistoreak, eta FET-MOS, metal-oxido-erdieroale (*Metal - Oxide - Semiconductor*) eremu efektuzko transistoreak. Sinplifikatzearen, azken hauei besterik gabe MOS izena ematen zaie. (Ikus 3. eranskina.) Ondoko bi azpiataletan bi transistore-mota horien ezaugarriak (ikurrak, ezaugarri-kurbak, portaera-ekuazioak eta modeloak) azalduko ditugu, modu laburrean.

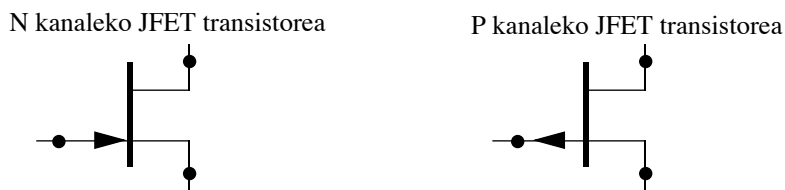
### JFET eremu-efektuzko juntura transistoreak



Terminalen izenak honako hauek dira: *G* atea (*gate*) izenekoak kontrol-terminala da; beraz, transistore bipolarretako oinarriaren parekoa da. *S* iturria (*source*) izenekoak karga-eramaleak sortzen edo igortzen ditu; beraz, transistore bipolarretako igorlearen parekoa da. *D* hobia (*drain*) izenekoak iturriak bidalitako karga-eramaleak jasotzen ditu; beraz, transistore bipolarretako kolektorearen parekoa da.

Transistore bipolarretan bezala, geziaren noranzkoak adierazten du zein motatako transistorea den, baina kasu honetan gezia atearen gainean jartzen da: gezia atetik barrurantz zuzenduta baldin badago, N kanaleko transistorea da; gezia atetik kanporantz zuzenduta baldin badago, berriz, P kanaleko transistorea da.

Transistore bipolarren antzera, ikurra simetrikoa da; hots, ez dago bereizterik iturriaren eta hobiaren artean, terminalei letrarik esleitzen ez badiegu. Baina transistore bipolarretan ez bezala, non transistore-mota adierazten duen gezia beti igorlean dagoen, hemen geziak ez du bat ere laguntzen *S* eta *D* terminalak bereizten, beti atean baitago. Horrexegatik, batzuetan, honako ikur hauek erabiltzen dira, non atea iturritik hurbilago irudikatzen den. Ikur hauek oso irudi txikiak egin behar direnean erabiltzen dira batik bat, terminalen letrak jartzeak irudiaren garbitasuna honda baitezake.

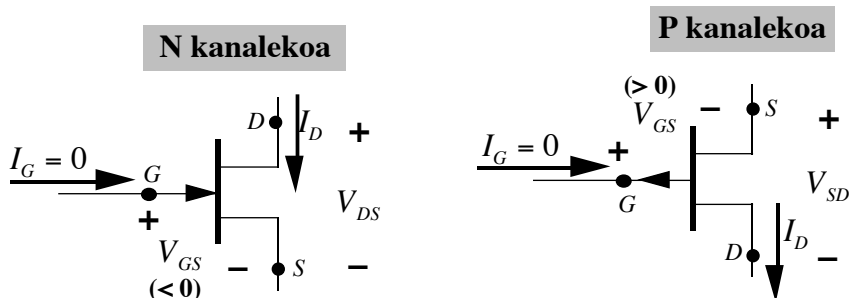


Transistore hauen portaera egonkorra analizatzeko, hiru magnitude baino ez dira erabiltzen:  $I_D$ ,  $V_{DS}$  eta  $V_{GS}$  (kontrol-tentsioa).

Arrazoi funtzionamendu-moduan datza: transistore hauen portaera egokia lortzeko, bi PN junturak alderantziz polarizatu behar dira; hots,  $V_{GS} < 0$  izan behar da N kanaleko transistoreetan eta  $V_{GS} > 0$ , aldiz, P kanaleko transistoreetan; modu horretan, iturriak bidalitako karga-eramaleak (elektroiak N kanaleko transistorean, eta hutsuneak P kanaleko transistorean),  $V_{DS}$  tentsioaren eraginez, zuzenean mugituko dira hobirantz,  $I_D$  korrrotea sortzeko, eta hori izango da kanala zeharkatuko duen korrroten bakarra, PN junturak A.P. baitaude.

Hori dela eta, ateko korrrotea nulua da beti:  $I_G = 0$ . (Bestela, PN junturak zuzenki polarizatu gero, beste funtzionamendu-modu bat izango genuke, non, transistore bipolarren antzera, bi motetako karga-eramaleak mugituko bailirateke, baina hori ez litzateke izango JFET transistorea.) Esandakoa kontuan hartuz, transistoreari Kirchhoff-en korrroteen legea aplikatuz, honako hau ondorioztatzen da:  $I_S = I_D$ . Horrexegatik, hain zuzen, korrroten bakar bat nahikoa da JFET transistorearen portaera islatzeko.

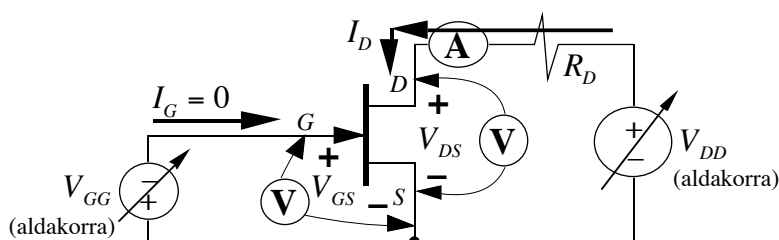
Beste aldetik, bi tentsio baino ez dira behar, zeren hirugarren tentsioa ( $V_{GD}$ , alegia) beste bien kendura baita, Kirchhoff-en tentsioen legea ere betetzen baita hiru terminalen artean, transistore bipolarrekin ikusi dugun legez.



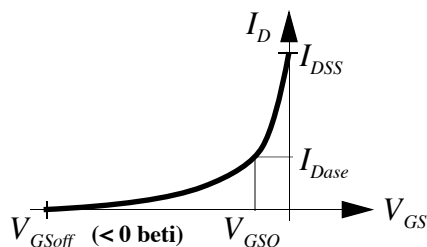
Transistore bipolarren antzera, N kanaleko eta P kanaleko transistoreen arteko desberdintasunak korrroteen noranzkoak eta tentsioen zeinu kontrajarriak direnez gero, N kanalekoa soilik aztertuko dugu hemendik aurrera.

Beraz, transistore hauen operazio-puntua honako hau izango da:  $Q(V_{GSQ}, I_{DQ}, V_{DSQ})$ . Hiru magnitude horiek, espero genezakeen legez, erlazionatuta daude; zehatzagoak izateko, esan dezagun  $I_D$  korrrotea bi tentsioen menpekoea dela:  $I_D = f(V_{GS}, V_{DS})$ .

Funtzio matematiko hori bilatzeko, ondoko irudiko zirkuitua erabiltzen da, N kanaleko transistorearen portaera analizatzeko, eta esperimentalki bi kurba lortzen dira. Alde batetik,  $I_D$  korrroten gaineko kontrol-tentsioaren eragina aztertzen da,  $V_{DS}$  tentsioa konstante mantenduz transistorea asetasunean egon dadin; kurba hori transferentzia-kurba deritzo, irteerako magnitude baten gaineko sarrerako magnitude baten eragina adierazten baitu. Ondoren,  $I_D$  korrroten gaineko beste tentsioaren eragina aztertzen da, kontrol-tentsioaren zenbait baliotarako; kurba hau da N kanaleko JFET transistorearen ezaugarri-kurba.



**Transferentzia-kurba:**  $I_D = f(V_{GS})$ ,  $V_{DS}$  konstante izanik, transistorea asetasunean egoteko modukoa (hots, geroxeago ikusiko dugun legez,  $V_{DS} > V_{DSase}$ ).



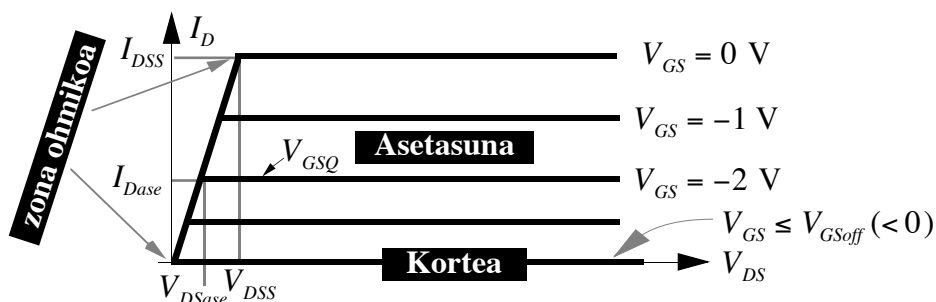
Fabrikatzaileak kurban adierazitako bi parametroen balioak eman ohi ditu:  $I_{DSS}$ , asetasun-korrontea da, hots, kanaletik igaro daitekeen korronterik handiena,  $V_{GS} = 0$  denean, hau da, junturak ia-ia zuzenki polarizatuta daudenean.  $V_{GSoff}$ , berriz, itotze-tentsioa da; balio horrekin kanala desagertu egiten da, eta, ondorioz, ez dago korrontea pasatzeko biderik; orduan, atek kanala ito egin duela esaten da (kontuan izan  $V_{GSoff} < 0$  dela).

Transferentzia-kurba hori parabola bat dela kontuan hartuz, oso erraza da kurba horren ekuazioa honako hau dela matematikoki frogatzea, non  $V_{GS}$  eta  $V_{GSoff}$  negatiboak diren.

$$I_D = I_{DSS} \cdot \left[ 1 - \frac{V_{GS}}{V_{GSoff}} \right]^2$$

Ekuazio horren bitartez,  $V_{GSQ}$  tentsio jakin bati dagokion  $I_{Dase}$  asetasun-korrontea kalkulatu da, eta balio hori oso baliagarria da JFET transistorearen funtzionamendu-zonak bereizteko, oraintxe bertan ikusiko dugun legez.

**Ezaugarri grafikoa:**  $I_D = f(V_{DS}, V_{GS})$ . Kurba idealak honako itxura honetakoak dira:



Agerikoa denez, kurbak transistore bipolarrenak bezalakoak dira. Ondorioz, JFET transistoreetarako ere hiru funtzionamendu-zona daude, irudian islatu ditugunak hain zuzen ere:

**Kortea**, kanala itota dagoenean, hots,  $V_{GSQ} \leq V_{GSoff}$  ( $< 0$ ) denean, orduan  $I_{DQ} = 0$  baita.

**Zona ohmikoa**,  $V_{GSoff} \leq V_{GSQ} \leq 0$  eta  $V_{DSQ} \leq V_{DSase}$  den bitartean, orduan kanalak erresistentzien antzera jokatzen baitu.

**Asetasuna**,  $V_{GSoff} \leq V_{GSQ} \leq 0$  eta  $V_{DSQ} \geq V_{DSase}$  denean, orduan korrontea konstante mantentzen baita nahiz eta  $V_{DS}$  handitu, kanala hobiaren aldean estuegia delako korronte gehiago pasatzen uzteko.

(Hemen, transistore bipolarren funtzionamendu-zonen izenekin alderatuta dauden desberdintasunak azpimarratu behar ditugu. Izan ere, transistore bipolarretan asetazuna zena JFET transistorean zona ohmikoa da, eta bipolarretan zona aktibo arrunta zena JFET transistorean asetazuna da; beraz, adi egon eta ez nahastu izenak!)

Kurbetan ageri den beste parametroa,  $V_{DSS}$ , esperimentera kalkulatzen da, eta kanala hobiaren aldetik itotzeko behar den tentsioa da:  $V_{DSS} = |V_{GSoff}| > 0$ . Beste aldetik, zona ohmikoaren eta asetazunaren artean bereizteko dagoen baldintza agertzen den  $V_{DSase}$  parametroa linealki kalkulatzen da,  $I_{DSS}$  eta  $V_{DSS}$  balioak kontuan hartuz. Izan ere, lehenago aipatu dugun bezala, transferentzia-kurbaren ekuazioa kontuan hartuz,  $V_{GSQ}$  tentsio jakin bati dagokion  $I_{Dase}$  korrontea kalkulatzen da. Balio hori jakinda,  $V_{DSase}$  delakoa hiruko erregela bat eginez ateratzen da:

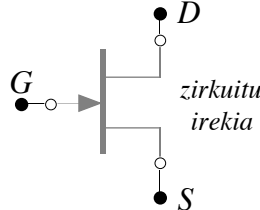
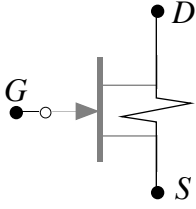
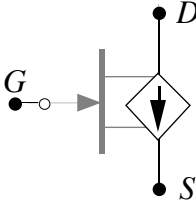
$$V_{DSase} = \frac{I_{Dase}}{I_{DSS}} \cdot V_{DSS} \quad \rightarrow \quad V_{DSase} = \left[ 1 - \frac{V_{GSQ}}{V_{GSoff}} \right]^2 |V_{GSoff}|$$

Beraz, JFET motako transistore baterako, zona ohmikoaren eta asetazunaren arteko muga,  $V_{DSase}$  alegia, ez da konstantea, atean ezartzen zaion uneko tentsioaren menpekoa baizik.

Laburpen gisa, hona hemen hiru funtzionamendu-zona horietan betetzen diren ekuazioak eta baldintzak:

Funtzionamendu-zona	Kortea	Zona ohmikoa	Asetasuna
<b>Ekuazioak:</b>	$I_D = 0$	$I_D = \frac{V_{DS}}{R_{DS}}$ non: $R_{DS} = \frac{V_{DSS}}{I_{DSS}}$	$I_D = KI_{DSS}$ non: $K = \left[ 1 - \frac{V_{GSQ}}{V_{GSoff}} \right]^2$
<b>Baldintzak:</b>	$V_{GSQ} \leq V_{GSoff}$ ( $< 0$ )	$V_{GSoff} \leq V_{GSQ} \leq 0$ eta $V_{DSQ} \leq V_{DSase}$	$V_{GSoff} \leq V_{GSQ} \leq 0$ eta $V_{DSQ} \geq V_{DSase}$

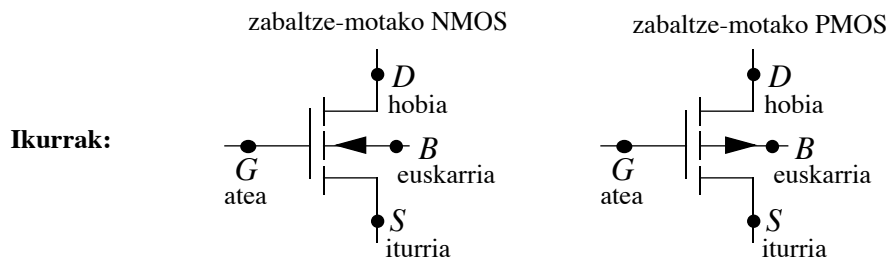
Hona hemen, orain, ekuazio horiei dagozkien modeloak:

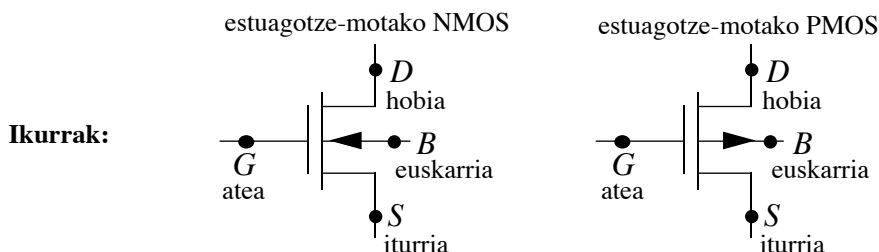
	Modeloa zirkuituan	Ekuazioak	Baldintzak
<b>Kortean:</b>		$\begin{matrix} I_D = 0 \\ I_G = 0 \end{matrix} \quad \left  \quad V_{GS} \leq V_{GSoff} \leq 0 \right.$	
<b>Zona ohmikoan:</b>		$\begin{matrix} I_G = 0 \\ I_D = \frac{V_{DS}}{R_{DS}} \end{matrix} \quad \left  \quad \begin{matrix} V_{GSoff} \leq V_{GS} \leq 0 \\ V_{DS} \leq K V_{GSoff}  \end{matrix} \right.$	
<b>Asetasunean:</b>		$\begin{matrix} I_G = 0 \\ I_D = KI_{DSS} \end{matrix} \quad \left  \quad \begin{matrix} V_{GSoff} \leq V_{GS} \leq 0 \\ V_{DS} \geq K V_{GSoff}  \end{matrix} \right.$	$R_{DS} = \frac{ V_{GSoff} }{I_{DSS}} \quad K = \left(1 - \frac{V_{GS}}{V_{GSoff}}\right)^2$

## MOS transistoreak

3. eranskinean esan bezala, MOS transistoreen artean, egitura fisikoaren arabera, bi mota desberdin bereizten dira: zabaltze-motako MOS transistorea (arruntena) eta estuago-tze-motako MOS transistorea.

Mota horietako bakoitzean, lehen bezala, beste bi azpimota daude, kanalaren arabera: N kanaleko MOS transistorea, **NMOS** laburtzearren, eta P kanaleko MOS transistorea, **PMOS**.

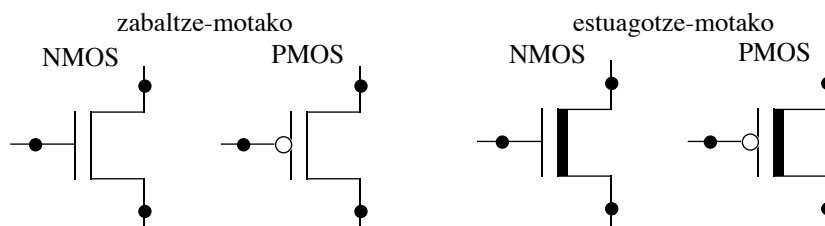




Agerikoa denez, ikurrak oso antzekoak dira; izan ere, zabaltze-motako eta estuagotze-motako transistoreen ikurren arteko desberdintasun bakarra (geziaren noranzkoaz aparte, horrek bakarrik bereizten baitu kanal-mota, PMOS edo NMOS, eta berdina da zabaltze-motako zein estuagotze-motako transistoreetarako) honako hau da: zabaltze-motako transistoreen ikurrean, kanala adierazteko hiru marra bereizirik agertzen diren bitartean, estuagotze-motakoen ikurrean marra luze bakarra agertzen da. Arrazoa egitura fisikokoan datza: estuagotze-motako transistoreetan beti dago  $D$  eta  $S$  terminalak lotzen dituen kanala bat; zabaltze-motako transistoreetan, berriz,  $D$  eta  $S$  zonak bereizirik daude, independenteak dira, alegia; bien artean ez dago kanalik, euskarria baizik, eta korrontea pasatzeko moduko kanala ateari ezarritako kanpoko polarizazioaren arabera sortzen da (ikus 3. eranskina).

Terminalen izenei dagokienez, JFET transistorearen berdinak dira:  $G$ ,  $S$  eta  $D$ ; baina  $B$  (euskarria, *bulk*) izeneko berria da: ez da transistorearen portaeran parte hartzen duen terminal bat, MOS transistorea eraikitzeke erabilitako euskarria baizik. Hori dela eta, normalean beste terminalatariko batekin lotzen da (bereziki, erreferentzia-puntu gisa hartutako terminalarekin, normalean  $S$ ).

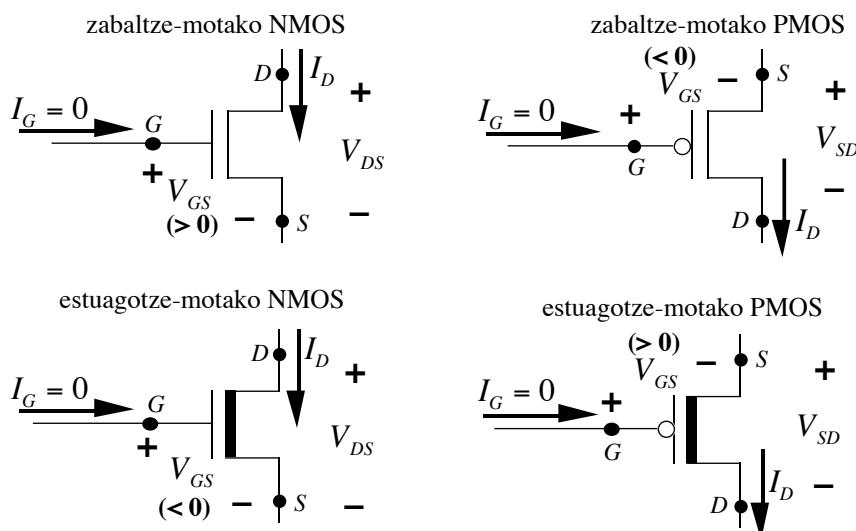
Zirkuitu baten eskema oso espazio txikian irudikatu behar denean, adierazitako ikurrak nahikoa konplexuak dira; horregatik, honako ikur sinplifikatu hauek erabiltzen dira:



Transistore hauen portaera egonkorra analizatzeko, JFET transistoreekin bezala, hiru magnitude baino ez dira erabiltzen:  $I_D$ ,  $V_{DS}$  eta  $V_{GS}$  (kontrol-tentsioa).

Arrazoa JFET transistoreen kasuan esandako bera da. Desberdintasun bakarra hau da:  $I_G = 0$  da beti, atea elektrikoki isolatuta dagoelako erdieroetik, MOS egiturako oxido geruza dela eta. (Horrexegatik, IGFET izena ere ematen zaie: *Isolated Gate FET*.) Kasu honetan, beraz, ez dago zertan kezkatutik junturen polarizazioaz, ez baita funtzionamendu txarra gertatuko. Dena den, junturen polarizazio egokia bermatu behar da  $S$  eta  $D$  terminalen arteko kanala sortzeko (zabaltze-motako transistoreetan) edo dagoena estuagotzeko (estuagotze-motako transistoreetan). Hori dela eta,  $G$  terminala tentsio egokiarekin konektatu behar da:

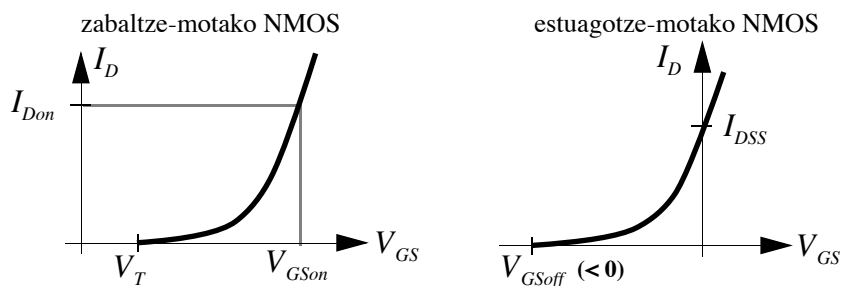




Lehen bezala, N kanaleko eta P kanaleko transistoreen arteko desberdintasunak korronteen noranzkoak eta tentsioen zeinu kontrajarriak direnez gero, N kanalekoa soilik aztertuko dugu hemendik aurrera.

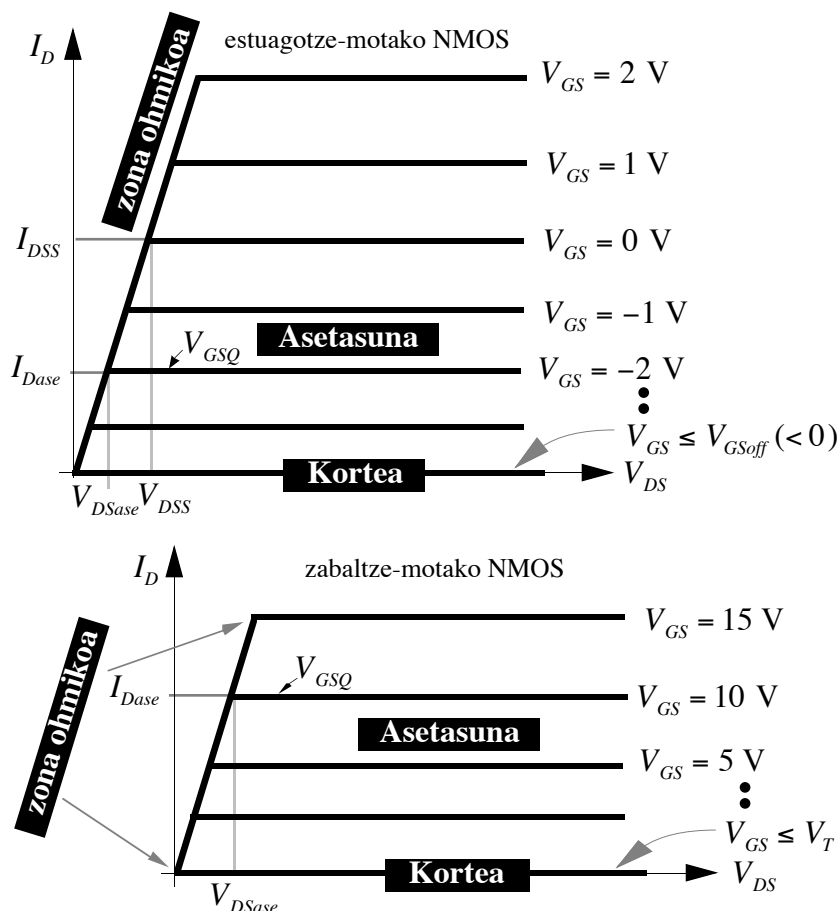
Transistore hauen operazio-puntua honako hau izango da:  $Q(V_{GS}, I_D, V_{DS})$ . JFET transistoreen antzera,  $I_D = f(V_{GS}, V_{DS})$  funtzioa esperimentalki bilatzen da, antzeko zirkuitu bat erabiliz, eta hemen ere, lehengo bi kurbak lortzen dira.

**Transferentzia-kurba:**  $I_D = f(V_{GS})$ ,  $V_{DS} = \text{konstantea}$  (transistorea asetasunean).



Agerikoa denez, estuagotze-motako transistorearen kurba JFET transistorearenaren berdina da, baina MOS transistorean posible da  $V_{GS}$  tentsio positiboak ezartzea, horrek ez baitu funtzionamendu egokia oztokatzen, JFET transistoreetan ez bezala. Zabaltze-motako transistorearen kurba, berriz, desplazatuta dago beste bi horiekin alderatuta, kasu horretan lehendabizi kanala sortu behar baita,  $V_T$  tentsioa gaindituz, hortik aurrera korrontea eroan dezan. Fabrikatzaileak, JFET transistoreekin bezala, kurbetan adierazitako parametroen balioak eman ohi ditu:  $I_{DSS}$  asetasun-korrontea;  $V_{GSoff}$  itotze-tentsioa ( $< 0$ );  $V_T$ , atari-tentsioa;  $I_{Don}$  eta  $V_{GSon}$ . Parametro horiez gain, fabrikatzaileak  $R_{DS}$  kanaleko erresistentziaren balioa ere eman ohi du zabaltze-motako transistoreen kasuan.

**Ezaugarri grafikoa:**  $I_D = f(V_{DS}, V_{GS})$ . Kurba idealak honako itxura honetakoak dira:



Ez dago esan beharrik, dagoeneko irudietan islatzen baita, JFET transistoreen hiru funtzionamendu-zona berdinak azaltzen direla: kortea, zona ohmiko eta asetisuna.

Estuagotze-motako MOS transistoreen portaera-ekuazioak eta modeloak, JFET transistorearenak dira, guztiz berdinak, kurbetan parametro berak azaltzen baitira. Desberdintasun bakarra hau da:  $V_{GS}$  tentsioa positiboa ere izan daiteke. Hori dela eta, JFET transistorearen modeloekin alderatuta aldatzen den gauza bakarra, zona ohmikoan edo asetisunean (hots, kortean ez) egoteko baldintza da: JFET transistorean  $V_{GSoff} \leq V_{GSQ} \leq 0$  jartzen duen tokian, estuagotze-motako transistorerako  $V_{GSoff} \leq V_{GSQ}$  besterik ez dugu idatzi behar. Baina beste baldintza, zona ohmikoaren eta asetisunaren artean bereizteko balio duena, hain zuzen, berdin mantentzen da, hots,  $V_{DSQ} \leq V_{DSase}$  edo  $V_{DSQ} \geq V_{DSase}$ . Horregatik, ekuazioak eta modeloak guztiz berdinak direnez gero, ez ditugu hemen berriro errepikatuko (ikusi 400 eta 401. orrialdeak).

Haatik, zabaltze-motako MOS transistorearen portaera-ekuazioak oso antzekoak izan arren, desberdintasun txikiak daude, oraintxe ikusiko dugun legez.

Lehendabiziko desberdintasuna, transferentzia-kurbari dagokion ekuazioa da, ardatz horizontallean eskuinerantz desplazatuta baitago besteekin alderatuta. Hona hemen, beraz, transistorea asetasurean dagoenean  $I_D$  korronea kalkulatzeko erabili behar dugun ekuazioa:

$$I_D = I_{Don} \cdot \left( \frac{V_{GS} - V_T}{V_{GSon} - V_T} \right)^2$$

Ekuazio horren bitartez, lehen bezala,  $V_{GSQ}$  kontrol-tentsioaren balio jakin bati dagokion aresetun-korronea,  $I_{Dase}$ , kalkulatzen da.

Beste aldetik, aresetunaren eta zona ohmikoaren arteko muga  $V_{DSase}$  tentsioaren bitartez adierazten da, eta dagokion balioa kalkulatzeko,  $I_{Dase}$  korroneaz gain, fabrikatzaileak emandako  $R_{DS}$  erresistentziaren balioa erabili behar da, honelaxe:

$$V_{DSase} = R_{DS} \cdot I_{Dase}$$

Laburpen gisa, hona hemen zabaltze-motako MOS transistorearen hiru funtzionamendu-zona horietan betetzen diren ekuazioak eta baldintzak:

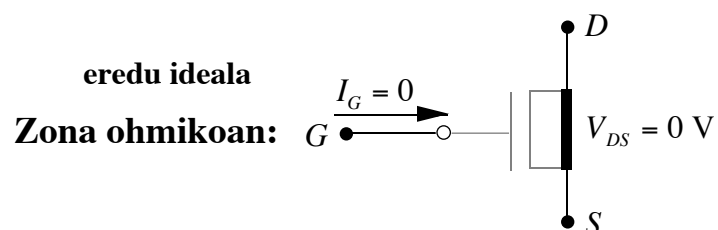
Funtzionamendu-zona	Kortea	Zona ohmikoa	Aresetuna
<b>Ekuazioak:</b>	$I_D = 0$	$I_D = \frac{V_{DS}}{R_{DS}}$	$I_D = K I_{Don}$ $K = \left( \frac{V_{GS} - V_T}{V_{GSon} - V_T} \right)^2$
<b>Baldintzak:</b>	$V_{GSQ} \leq V_T$	$V_{GSQ} \geq V_T$ eta $V_{DSQ} \leq V_{DSase}$	$V_{GSQ} \geq V_T$ eta $V_{DSQ} \geq V_{DSase}$

Zabaltze-motako MOS transistoreari dagozkion modeloak JFET transistorerako ikusitako berberak dira, non ekuazioak soilik aldatzen diren.

Bukatzeko, aurkez ditzagun zabaltze-motako MOS transistoreen modelo idealak, horiek baitira seinale digitalak hartzen dituzten zirkuituen portaera aztertzeke erabiltzen direnak.

Transistore bipolarren kasuan, zirkuitu digitaletan kortean zein areseturean funtzionatzen dutela esan dugu, seinale digitalen bi balioen arabera (ikus 8. gaia); bestalde, horien modelo idealak zirkuitu irekia eta zirkuitulaburra dira, hurrenez hurren.

MOS transistoreen kasuan antzeko zerbait gertatzen da, baina hauek kortean zein zona ohmikoan funtzionatzen dute seinale digitalen bi balioetarako. Kortearen modelo idealak zirkuitu irekia da, lehen bezala; zona ohmikoarena erresistentzia bat litzatekeen arren, oso erresistentzia txikia izango dela suposatzen da, eta horregatik, zirkuitulaburra erabiltzen da zona ohmikoaren eredu ideal gisa:



MOS transistorearen eredu gisa zirkuitulaburra erabiltzean, errorea nahiko handia izan daitekeen arren ( $R_{DS}$  erresistentzia  $k\Omega$  batzuetakoa izan baitaiteke), portaera digitalari dagokionez ez du garrantzi handirik, bilatzen dena ez baita tentsioen balio zehatzak lortzea, gutxi gorabeherako balioak lortzea baizik; hots, zirkuitu digital batean, sarrerako tentsioaren balio jakin bati dagokion irteerako tentsioaren balioa altua ala baxua izango den jakin nahi da soilik.

Ariketetan ikusiko dugu nola erabaki zirkuitu jakin batean zein funtzionamendu-zonatan dagoen transistore bat (bipolarra zein FET), sarrerako tentsioaren arabera.