REGULADOR DE VOLTAJE RMS

POR TIRISTORES

Tesis previa a la obtensión del Título de Ingeniero en la especialización de Electrónica y Telecomunicaciones de la Escuela Politécnica Nacional.

Homero Granizo Gavidia

Quito

Octubre de 1.976

Certifico que este trabajo ha sido realizado en su totalidad por el Sr. Homero Granizo Gavidia.

Ing. Jacinto Jijón

CONSULTOR DE TESIS

Quito, Octubre de 1.976.

A LA MEMORIA DE MIS PADRES:
OLGA Y GIULIANO
A LA MEMORIA DE MI TIO:
PABLO
A MI ABUELITO:
GIANCARLO.

AGRADECIMIENTO

Expreso mi mas profundo agradecimiento al Ecuador que po sibilitó mis estudios en la Benemérita Escuela Politécnica Nacio nal, dándome la oportunidad de forjarme un hombre útil a la Sociedad y a mi mismo.

Agradezco además al personal del Departamento de Electrónica, en especial al Laboratorio de Microondas.

Al Ing. Jacinto Jijón que como mi Consultor de Tesis con sus conocimientos muy amplios despejó claramente mis inquietudes.

Dejo constancia de mi reconocimiento muy grande para el Ing. Hugo Banda Gamboa, quien como mi profesor personal de la mate ria de Proyectos en el 5to. Curso, con su invalorable experiencia, me prestó la ayuda mas desinteresada, sacrificando mucho de su - tiempo libre, dándome la oportunidad de llegar al feliz término de la parte práctica de esta Tesis.

INTRODUCCION

La disponibilidad de los Tiristores da al diseñador la oportunidad de aprovechar muchas ventajas como costo reducido, cir cuitos simples y pequeños, que no son posibles de conseguir con otros dispositivos electrónicos o mecánicos.

El uso de este dispositivo se ha generalizado mucho, pudiendo citarse por ejemplo en:

Comando de motores, comando de temperatura, atenuadores de luz, calefactores, inversores, reemplazo de reles, etc.

En términos generales puede decirse que el Tiristor ha - venido a solucionar muchas necesidades de los circuitos de potencia.

Esta Tesis desarrolla:

En el Capítulo I, el estudio de varias formas de onda, \underline{a} nalizando la posibilidad de que el Tiristor sea excitado por cualquiera de ellas. Las diferentes maneras de detectar el valor RMS - de un voltaje dado. La teoría general del funcionamiento y características importantes de los Tiristores.

En el Capítulo II, dado que en esta Tesis se hace uso de un Triac, se estudia la teoría de este dispositivo.

En el Capítulo III, se hace un estudio muy exahustivo - del control de Fase de los Tiristores, porque se considera este te ma quizá el más importante para su uso.

En el Capítulo IV, se procede bajo las consideraciones - teóricas anotadas y las específicaciones impuestas, a diseñar el

REGULADOR DE VOLTAJE RMS POR TIRISTORES.

En el Capítulo V, se indica las consideraciones tomadas para que el diseño físico tenga un acabado semiprofesional, y se muestra el equipo construido en diferentes vistas.

En el Capítulo VI, se muestran los resultados obtenidos en el equipo construido.

Se adjunta además los programas hechos para la computadora que posibilitaron muchos aspectos de esta Tesis; y, la Bi bliografía útil para el efecto.

INDICE

TITULO]
CERTIFICACION	I
DEDICATORIA	III
AGRADECIMIENTO	IV
INTRODUCCION	V
INDICE	V
CAPITULO I	
ASPECTOS GENERALES	
1.1 Estudio de varias formas de onda	1
1.2 Estudio de detectores del valor RMS	14
1 Métodos aritméticos	14
2 Métodos luminosos	22
3 Métodos térmicos	24
1.3 Estudio del Tiristor	28
a Funcionamiento	28
b Características de tensión y corriente	32
c Características de compuerta	36
d Características de conmutación	38
e Tensión y niveles de disparo	42
1.4 Técnicas de disparo del Tirístor	44
a Requerimientos del circuito de disparo	44
CAPITULO II	
ESTUDIO DEL TRIAC	
2.1 Descripción	47
2.2 Principales características	47
2.3 Características de disparo	50
2.4 Teoría del Triac	51
2.5 Conmutación de Triacs	54

2.6 Resistencia térmica	56
2.7 Usos del Triac	59
CAPITULO III	
ESTUDIO DEL CONTROL DE FASE	
3.1 Principio de Control de Fase	65
3.2 Análisis del Control de Fase	66
3.3 Conmutación en circuitos de AC	75
3.4 Circuitos básicos para Control de Fase	78
3.5 Circuitos para Control de Fase de Ganancia alta	87
DISEÑO DEL SISTEMA REGULADOR DE VOLTAJE	
4.1 Especificaciones del Diseño	101
4.2 Diseño del Circuito de Potencia	102
a Diseño del autotransformador	111
4.3 Diseño del Circuito Sensor	113
4.4 Diseño del Circuito Comparador	114
4.5 Diseño del Circuito de Disparo	118
4.6 Diseño de las Fuentes de Alimentación	121
4.7 Diseño del Transformador de Poder	123
4.8 Otros Circuitos que se diseñaron	126
CAPITULO V	
CONSTRUCCION	
5.1 Consideraciones para el Diseño Físico	132
5.2 Construcción del equipo	133
5.3 Calibración del Equipo	137

CAPITULO VI

RESULTADOS Y CONCLUSIONES

6.1 Mediciones en el equipo construido	138
6.2.a Análisis de los resultados	147
6.2.b Conclusiones	159

CAPITULO VII

APENDICES Y BIBLIOGRAFIA

CAPITULO I

ASPECTOS GENERALES

1.1.- ESTUDIO DE VARIAS FORMAS DE ONDA.-

Al analizar las diferentes tensiones que varían con el tiempo, se simboliza matematicamente esa relación funcional como v(t), quedando definida dicha función para cumlquier valor de t.

La relación entre v(t) y t puede especificarse ya sea analiticamente, por medio de fórmulas o graficamente. En cualquiera de estos casos, nos referimos con el término "onda".

1.1.a.- DEFINICION DE VALOR EFICAZ.-

La potencia disipada en una resistemeia es directamente proporcional al cuadrado de la tensión aplicada a sus bornes.

Por tratarse con funciones periódicas:

$$Vab (t) = Vab (t + nT)$$

De lo antedicho; y, por definición de resistencia, la potencia instantánea entregada a una resistencia R, conectada a los bornes a y b, es:

Pab (t) =
$$Vab^2$$
 (t) / R

La potencia media entregada a la resistencia a lo largo de un período es:

$$Pab = 1/T \int_{0}^{T} Pab(t) dt$$

$$= 1/T \int_{0}^{T} Vab^{2}(t)/P dt$$

Si
$$Vab^2(t)/P = \int_0^2 (t)$$

entonces:

$$\overline{Pab} = \sqrt[4]{T} \int_{0}^{T} f^{2}(t) dt$$

Al valor \sqrt{Pab} se define como Valor Eficaz de F(t); y, se representa por Frms.

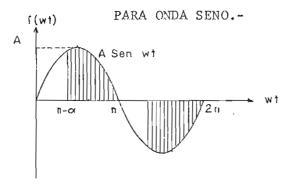
De las ondas que son de interés estudiarlas, por ser de aplicaciones industriales, citaré:

- 1.- Las ondas sinusoidales (Seno y Coseno).
- 2.- La onda triangular.
- 3.- La onda cuadrada.

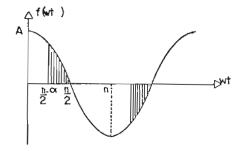
1.1.b.- CALCULO DEL VALOR RMS.-

Para el desarrollo de este tema, es impresindible el cálculo del valor RMS para ondas periódicas; y, dentro ello, del cálculo cuando el ángulo de conducción varía de 0° a 180°.

Ec. 1



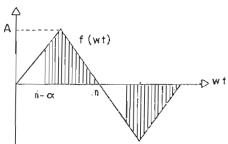
PARA ONDA COSENO.-



$$\alpha = 4$$
 de conducción
 $VRMS = 2 \times \frac{1}{2\pi} \int_{\frac{\pi}{2}-4}^{\frac{\pi}{2}} \cos 2\omega t d\omega t A^{2}$
 $= \frac{A^{2}}{\pi} \int_{\frac{\pi}{2}-4}^{\frac{\pi}{2}} \left(\frac{1}{2} + \frac{1}{2} \cos 2\omega t \right) d\omega t$

$$V_{RMS} = \frac{\Delta}{e\sqrt{\pi}} \sqrt{2\alpha - \sin 2\alpha}$$

PARA ONDA TRIANGULAR . -



$$f_1^{(t)}(t) = \frac{t\omega}{\pi/2} A$$

$$\frac{\int_{\mathcal{Z}} (t_{w})}{\Delta t_{w}} + \frac{t_{w}}{T_{w}/2} = 1$$

VEMS =
$$2 \times \frac{1}{2\pi} \left[\int_{\pi-\alpha}^{\pi/2} (2Atu)^2 dtu + \int_{\pi/2}^{\pi} (\pi-\omega t)^2 d\omega t \right]$$

$$= \frac{1}{\pi} \left(\frac{2A}{\pi} \right)^2 \left[\int_{\pi-\alpha}^{\pi/2} (\omega t)^2 d\omega t + \int_{\pi/2}^{\pi} (\pi-\omega t)^2 d\omega t \right]$$

$$= \frac{4}{3} \times \frac{A^2}{\pi^3} \left[\frac{\pi}{2} - (\pi-\alpha)^3 - (\pi-\pi)^3 \right]$$

VPMS =
$$\Delta\sqrt{\frac{1}{3}}\left(1-4\left(1-\frac{\alpha}{\Pi}\right)^3\right)$$
 \(\text{\text{EC.3}}\)

Para: $\alpha<90^\circ$

$$VPMS^2 = 2x \frac{1}{2\Pi} \left(2A\left(1-\frac{\pi}{\Pi}\right)^2 dwt$$

$$= \frac{4A^2}{\Pi^2} \left(\pi - \pi t)^2 dwt$$

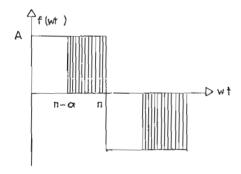
$$= \frac{4}{3} \cdot \frac{A^2}{\Pi^3} \left(0-\left(\pi - \Pi - \pi)\right)^3$$

$$VPMS^2 = \frac{4A^2}{3\Pi^3} \delta^3$$

VRMS =
$$\sqrt{\frac{4A^2}{3\pi^3}}$$
 d3

王c.4

PARA ONDA CUADRADA.-



CALCULO DE LA VELOCIDAD DE VARIACION DEL VOLTAJE RMS COMO FUNCION DEL ANGULO DE CONDUCCION DE UN TIRISTOR.-

Creo de gran importancia este cálculo porque permitirá visualizar el tramo en el cual la velocidad de variación del voltaje RMS dependiente del ángulo de conducción sea más lento o más rápido, lo cual facilitará encontrar el punto de trabajo en condiciones normales.

PARA ONDA SENO .-

$$\frac{d}{dt} = \frac{1}{E} \frac{d}{dt} = \frac{A}{2\sqrt{\pi}} \sqrt{2\alpha - S_{eq} 2\alpha}.$$

$$= A \frac{2-2 \cos 2\omega}{\sqrt{2 + 2\omega - 5e\eta 2\omega}}$$

$$= \frac{A \operatorname{Sen}^{2}}{\sqrt{\pi} \sqrt{2 \omega - \operatorname{Sen} 2 \omega}} \quad \text{Ec. 6}$$

El cálculo para la onda Coseno es el mismo que el realizado para la onda Seno.

PARA ONDA TRIANGULAR .-

$$\frac{d}{dk} Ec 3 = \frac{d}{dk} A \sqrt{\frac{1}{3} \left(1 - \left(4\right) \left(1 - \frac{\infty}{\pi}\right)\right)} = \frac{2A}{\sqrt{3 \left(1 - 4\left(1 - \frac{\infty}{\pi}\right)\right)}}$$

Da ec 4.
$$\propto > 90^{\circ}$$

$$\frac{d}{d\alpha} Ec 4. = \frac{d}{d\alpha} \sqrt{\frac{4A^{2}}{3\pi^{2}}} \propto^{3}$$

$$= \sqrt{\frac{\alpha}{3}} \frac{3A}{\pi} Ec 8$$

PARA ONDA CUADRADA .-

$$\frac{d}{d\kappa} = \frac{Ec}{d\kappa} = \frac{d}{d\kappa} = \frac{A}{\sqrt{\pi}} = \frac{A}{2\sqrt{\pi}} = \frac{Ec}{2\sqrt{\pi}} = \frac{9}{2\sqrt{\pi}}$$

Puesto que los cálculos anteriores dan no más que una fórmula, y no ayudan a visualizar de una manera más objetiva, es conveniente graficar en la Computadora, para lo cual se elaboró un programa que consta en el Apéndice A. Los resultados de estos cálculos aparecen a continuación en copias reducidas.

De las Fig. anteriores puede anotarse que hay tramos más lineales que otros, en los cuales el voltaje RMS varía con respecto al ángulo de conducción, lo cual se comprueba con el gráfico corres pondiente a su velocidad de variación.

Para propósitos que será de nuestro interés, cabe anotar que del gráfico de la Fig. 1.6, se ve que el tramo más lineal corresponde al comprendido entre más o menos 75° y 105°.

1.2.- ESTUDIO DE DETECTORES DEL VALOR RMS.~

Del punto 1.1.a, el valor RMS se define como: $Fruns = \sqrt{\frac{1}{T}} \int_{0}^{T} f^{2}(t) dt$

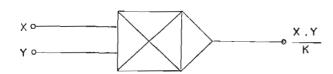
Este valor para una función dada puede detectarse básica mente por los siguientes métodos:

- 1.- Métodos Aritméticos.
- 2.- Métodos Luminosos.
- 3.- Métodos Térmicos.

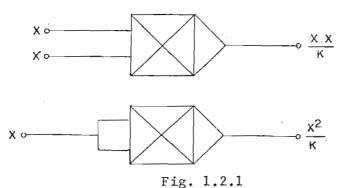
1.2.1.- METODOS ARITMETICOS.-

1.2.1.a. - POR MULTIPLICADORES. -

Dada la existencia de dispositivos semiconductores que realizan. la siguiente función:



Donde X=Y.



Que se conoce como un cuadrador.

Por definición de valor RMS, para una función f(t):

$$F_{rms}^{2} = \frac{1}{2} \int_{0}^{T} f^{2}(t) dt$$

$$Si \quad f^{2}(t) = G(t)$$

$$F_{rms} = \sqrt{\frac{1}{T}} \int_{0}^{T} G(t) dt$$

$$F_{rms} = \sqrt{\langle G(t) \rangle}$$

Entonces el valor RMS de una función se define como la raíz cuadrada del promedio cuadrático de dicha función, entonces se puede operar como se indica.

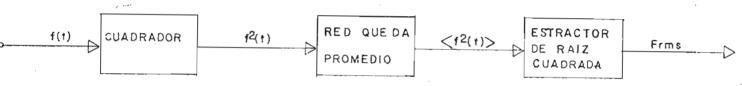


Fig. 1.2.2

Que electrónicamente, sería así:

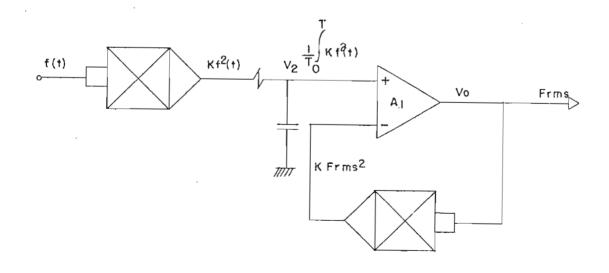


Fig. 1.2.3

Donde el Amplificador Operacional \mathbf{A}_1 , nos realiza la siguiente operación:

 $K = Ganancia de A_1$, tiende a infinito

$$V_0 = K(V_2 - V_1)$$

$$V_0 = K(\frac{1}{T} \int_0^T K f^2(t) dt - K F^2_{RMG})$$

Si
$$\frac{V_0}{K} \rightarrow 0$$

$$\Rightarrow KF_{RMS}^2 - \frac{1}{T} \int_0^T K f^2(t) dt = 0$$

$$\therefore F_{RMS} = \sqrt{\frac{1}{T}} \int_0^T f^2(t) dt.$$

1.2.1.b.- POR DETECTORES LOGARITMICOS .-

La característica voltaje corriente de un diodo se define como:

$$I = I_{co} \left(\mathcal{C}^{\frac{1}{kT/2}} - I \right)$$

$$I + I_{co} = I_{co} \cdot \mathcal{C}^{\frac{1}{kT/2}}$$

$$\therefore V = \frac{KT}{Q} \ln \left(\frac{I}{Ico} + 1 \right) \qquad Ec \ 10$$

Si analizamos la Fig. 1.2.4

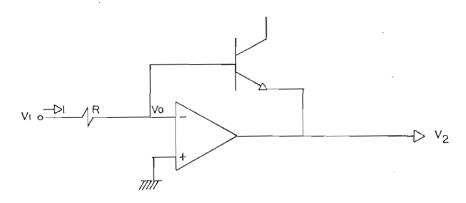


Fig. 1.2.4

De Ec. 10

$$V_2 = KI \left(\frac{I}{I_{co}} + 1\right)$$
 Ec 11

$$V_2 = \frac{KT}{Q} \ln \left(\frac{V}{R} \cdot \frac{1}{I_{co}} + 1 \right)$$
 Porque si la ganancia del Amplificador Operacional tiende a infinito Vo = 0.

Si consideramos que $\frac{I}{I_{co}}>>1$, entonces la Ec. 11 pode mos aproximar a:

$$V_2 = KI ln I Ec 12$$

Con estas consideraciones podemos operar de la siguiente manera:

Fig. 1.2.5

Que electronicamente sería como lo indica la Fig. 1.2.6

En el punto a se cumple que:

$$2 \oint \ln \frac{V_{\perp}}{KR} = C \ln \frac{V_{2}}{KR}$$

$$\Rightarrow V_{2} = \frac{1}{KR} V_{1}^{2}$$

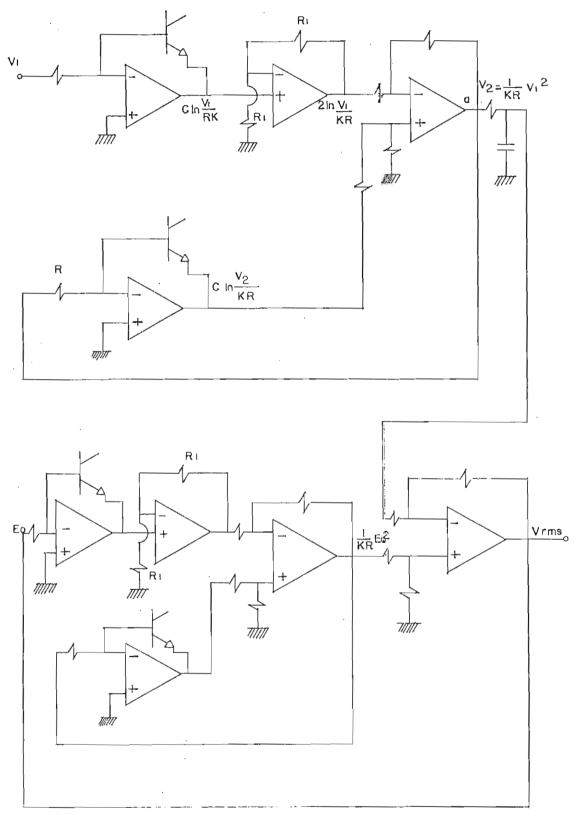


Fig. 1.26. Detector de Voltaje RMS por métodos logaritmicos.

A de anotarse que la Ec. 12 es una aproximación de la Ec 11; y, que por lo tanto cuando V_1 es 0, tenemos:

$$V_{2} = \frac{KT}{Q} \ln \frac{I}{I_{co}} = \frac{KT}{Q} \ln \frac{Y_{L}}{R.I_{co}}$$

$$V_{2} = \frac{KT}{Q} \ln 0$$

. Lo que naturalmente no se cumple, pues en el punto que $V_1 = 0$, tenemos:

$$V_2 = \frac{KT}{Q} \ln \left(\frac{V_1}{RIco} + 1 \right) = \frac{KT}{Q} \ln 1$$

Por lo tanto, en ese caso introduce este método un error.

De 10 antedicho, se concluye que esta método es preciso en el rango que $I \gg Ico$, e introduce un error cuando I es comparable a Ico.

1.2.1.c.- POR DETECTORES CUADRATICOS.-

El circuito de la Fig. 1.2.7 muestra la siguiente operación:

La corriente que circula por la juntura Base-Emisor del transistor $Q_{\hat{1}}$ será:

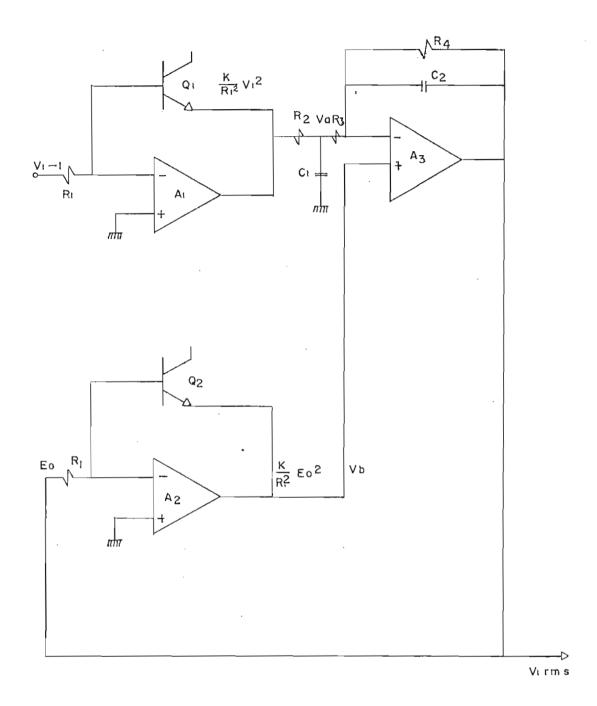


Fig. 1.2.7. Detector de Voltaje RMS con dispositivos cuadráticos.

Y la salida de A, será:

$$V_0 \approx KI^2 = \frac{K}{R_i^2} \cdot V_1^2$$

El filtro R_2 - C_1 promedia esta señal en tiempo, obteni-éndose la siguiente:

$$V_{\alpha} = \frac{1}{T} \int_{0}^{T} \frac{K}{R_{i}^{2}} \cdot V_{i}^{2} dt = \frac{K}{\langle R_{i}^{2} \rangle} \int_{0}^{T} V_{i}^{2} dt$$

 A_2 , Q_2 y R_1 hacen lo mismo con Eo, obteniendo una señal:

$$V_b = K E_0^2$$

Si Va ≠ Vb, la salida Vo cambia hasta lograr que Va=Vb, entonces:

$$Va = \frac{K}{TR_i^2} \int_0^T V_i^2 dt = Vb = \frac{K}{R_i^2} \cdot Eo^2$$

De donde:
$$E_0^2 = \frac{1}{T} \int_0^T v_i^2 dt$$

Los componentes R_3 , R_4 y C_2 se utilizan para dar cierta estabilidad al circuito, R_4 debe ser mucho mayor que R_3 y C_2 debe ser pequeño para no afectar la velocidad de respuesta del sistema.

Finalmente, el voltaje V_1 puede ser solamente positivo, por lo cual se utiliza una red rectificadora de onda completa a la entrada del sistema, así:

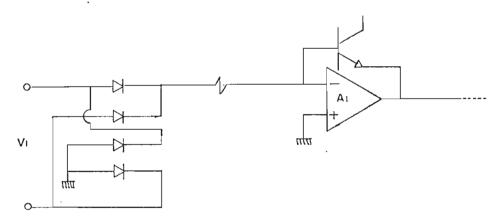


Fig. 1.2.8

1.2.2.- METODOS LUMINOSOS.-

Este método hace uso de la capacidad que tiene un dispositivo de entregar una señal proporcional a la cantidad de luz que en él incide. De entre los más conocidos pueden citarse: los fotodiodos, los fototransistores y fototiristores, cuyos símbolos se indican en la Fig. 1.2.9.

Fototiristor



Fig. 1.2.9

Cada uno de estos dispositivos, actúan básicamente así:

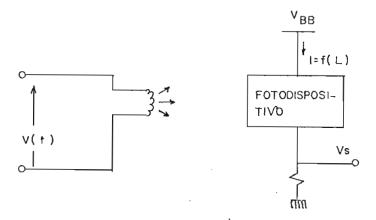


Fig. 1.2.10

L = Intensidad luminosa

Donde: L es función de la potencia discipada en el foco así:

$$L = K_1 \cdot POTENCIA$$

$$L = K_2 \frac{1}{T} \int_0^T V^2(t) dt$$

$$I = K_3 \cdot L$$

$$I = K_3 \cdot K_2 \frac{1}{T} \int_0^T V^2(t) dt$$

$$Sobemos que:$$

$$V_5 = I \cdot R$$

$$V_6 = R \cdot K_3 \cdot K_2 \cdot \frac{1}{T} \int_0^T V^2(t) dt$$

$$De donde:$$

$$V_8 = K \cdot \frac{1}{T} \int_0^T V^2(t) dt$$

$$V_8 = \frac{1}{V^2(t)} \int_0^T V^2(t) dt$$

$$V_8 = \frac{1}{V^2(t)} \int_0^T V^2(t) dt$$

1.2.3.- METODOS TERMICOS.-

De entre los métodos más fáciles y más económicos, el método Térmico es a no dudarlo el procedimiento más preciso de detectar el valor RMS.

De entre los más útiles, pueden citarse los que utilizan:
1.- La Termocupla.

2.- Elementos semiconductores.

1.2.3.1.- LA TERMOCUPLA.-

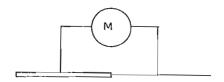
El uso de la Termocupla como detector del valor RMS, se basa en que el calor discipado en una resistencia es proporcional al promedio del cuadrado del voltaje. Un instrumento que usa este dispositivo funciona así:

Al aplicar un voltaje desconocido a los terminales de una resistencia de alambre lo calienta, por efecto de la corriente que por ella circula. Esto está asociado a una Termocupla que consiste en la unión de dos alambres diferentes escogidos de tal manera que se crea un voltaje cuando se calienta la unión. La salida de la Termocupla se conecta a un microamperímetro muy sensible, el cual da una indicación de la corriente alterna que pasa por el alambre calentador. O también puede indicar el voltaje aplicado, puesto que la resistencia del alambre calentador es conocida.

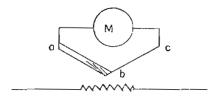
Los tipos de instrumentos de Termocupla que se usa para medir magnitudes RMS se ilustran a continuación en la Fig. 1.2.11

- a.- El tipo mútuo, hace uso de una Termocupla que le sirve de su propio calentador, lo que le caracteriza como uno muy sensible.
- b.- El tipo de contacto, tiene conductores de tal manera que el

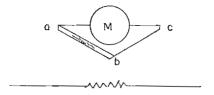
Fig. 1.2.11. Tipos de medidores con termocupla.



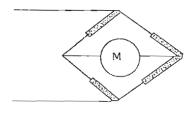
a.- Tipo mutuo.



b.- Tipo de Contacto.



c.- Tipo calentador separado.



001727

calentador está alejado, pero tiene la desventaja de que el microamperímetro cortocircuita el calentador.

- c.- En el arreglo del calentador separado, éste se mantiene alejado de la Termocupla, pero aislado por una estructura de vidrio. Esto hace inactivo al instrumento y también menos sensible que el tipo de contacto, ya que hay un calentamiento del vidrio, anotándose que este tipo es muy útil en determinados trabajos.
- d.- El tipo puente, preserva la sensibilidad del tipo mútuo y evita el cortocircuito del tipo de contacto colocando el microamperímetro a través de la rama neutra del puente.

La sensibilidad de un arreglo de Termocupla puede ser in crementada colocando la Termocupla y el calentador asociado, en el vacío. De esta manera se evita la pérdida de calor en el aire que rodea el conjunto; al mismo tiempo la ausencia de oxígeno en contacto con el calentador hace posible operar a una temperatura mucho mayor del que sería posible al aire libre.

1.2.3.2. - CON DISPOSITIVOS SEMICONDUCTORES. -

Se basan en el calentamiento indirecto de un sensor, el que cambia las características de conducción de un elemento activo, funcionalmente opera así como lo indica la Fig. 1.2.12.

V₁ = Señal de entrada Vout = Señal de salida

Si V_1 sube, R_3 se calienta más y por ende aumenta la capacidad de conducción de Q_1 , entonces se produce una mayor caída de voltaje en R_1 , en consecuencia V_2 baja de su anterior valor de funcionamiento, como consecuencia de ello Vout sube, en tales circunstancias por R_4 circula una mayor corriente que lo calienta más aún, dando oportunidad que Q_2 condujera más, entonces V_3 baja y

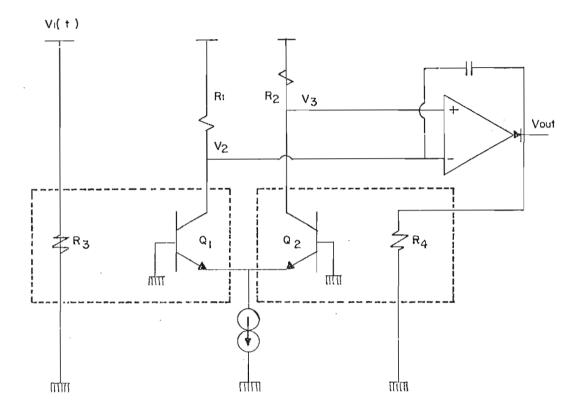


Fig. 1.2.12. Detector térmico de voltaje RMS.

Vout tiende a bajar, lo que compensa el anterior efecto, por procedimientos regenerativos así analizados, Vout tiene un valor DC que produce el mismo calentamiento en R_4 que lo que $V_1(t)$ produce en R_3 . Por lo tanto $V_1(t)$ y Vout tienen el mismo valor RMS, pero Vout es DC, en cuyo caso tenemos:

1.3.- ESTUDIO DEL TIRISTOR.-

1.3.a. FUNCIONAMIENTO.-

Los Tiristores son dispositivos semiconductores que funcionan con características semejantes a las del Tiratrón (diodo de gas). Diríase que con características de conmutadores, ya que su estado de funcionamiento depende de la realimentación regenerativa en su estructura PNPN.

Dentro la familia de Tiristores, los SCR's y Triacs, funcionalmente se diferencian en que los SCR's son elementos unidireccionales, útiles para usos tanto con corriente contínua como concorriente alterna; y, los Triacs que siendo bidireccionales, funcionan principalmente con corriente alterna.

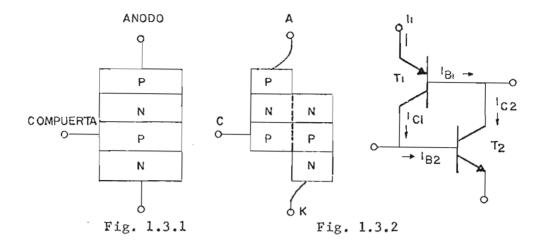
Para una mejor comprensión de su funcionamiento conviene hacer un análisis con un modelo equivalente a cada uno de los elementos citados, ello se justifica, dado que básicamente puede considerarse a un SCR, como un transistor, al cual se le ha agregado una cuarta juntura. Lo cual nos dice que la fácil comprensión del funcionamiento de estos dispositivos comienza en el análisis de el efecto de las regiones semiconductoras agregadas.

ANALOGIA CON MODELOS EQUIVALENTES .-

CASO DE UN SCR.-

De la Fig. 1.3.1 puede decirse que la estructura del SCR está formada por dos transistores bipolares: pnp y npn, esquemáticamente así como en la Fig. 1.3.2. Del análisis matemático de las corrientes que circulan por el SCR asi representado, se obtiene la siguiente relación:

$$I_1 = \frac{I_{co}}{1 - (\alpha I + \alpha 2)} \qquad EC \quad 10.1$$



entonces:

$$I_1/_{\infty, +\infty, 2} < z < 1 = I_{CO}$$
 $I_1/_{\infty, +\infty, 2} \approx 1 = \infty$

= es una corriente negativa, ello di ce de una circulación de corriente de cátodo a ánodo, que no es factible de suceder, en consecuencia:

 $\ensuremath{ \ensuremath{ \en$

$$\therefore \propto 1 + \propto 2 < 1$$

$$S1 \propto 1 = \propto 2 = \propto \Rightarrow \propto < 0.5$$

Sabemos que « varía al variar la corriente de colector, siendo diferente el comportamaiento del Germanio y del Silicio, así:

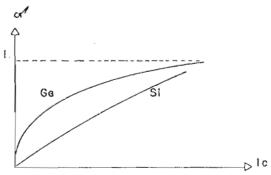


Fig. 1.3.3

De donde se ve la ventaja de trabajar con Silicio, razón ésta para que los SCR's se construyan de Silicio y no de Germanio.

La construcción con unidades de ∞ bajo, significa otra ventaja adicional, que es: permitir usar una región de base más an cha, que ofrece una mayor factibilidad de soporte de las tensiones altas a que están sometidos estos dispositivos en su uso práctico.

Cuando el SCR se polariza directamente, o sea el potencial ánodo positivo respecto al cátodo, en funcionamiento normal, es necesario de una tensión positiva al electrodo de compuerta para pasarlo al estado ON o de alta conducción, permaneciendo en aquel, aún cuando se elimine la tensión de compuerta o se haga negativa, hasta cuando la tensión de ánodo se reduzca a un valor inferior al mínimo necesario, que mantiene la regeneración.

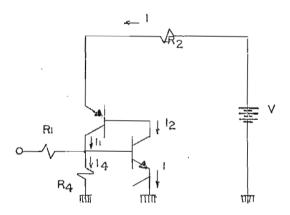


Fig. 1.3.3

Analizando el modelo equivalente que simula el funciona miento del SCR polarizado directamente: en la Fig. 1.3.3, cuando el modelo está en estado OFF o estado de alta impedancia, la corriente que circula por el dispositivo es cero; si se aplica un pulso positivo a la base del transistor npn, aumenta el estado de conducción de este transistor, que analizando sucesivamente es te proceso, se llegaría a la conclusión que el dispositivo se envala

lo que significaría que puede llegar a conducir una corriente infinita, con la cual el dispositivo se quemaría, que naturalmente e - llo no se cumple, porque las limitaciones físicas de carga estable cen en un momento dado las condiciones de regeneración y corriente máxima de circulación.

Teoricamente, el modelo permanece en estado ON, hasta cuando la corriente I se reduce a la mínima corriente de mantenimiento, que en la práctica es apenas superior a cero, o sea aque - la a la cual ya no es posible mantener la regeneración necesaria.

Para mantener las condiciones de funcionamiento, la corriente I debe aumentar, incrementando consecuentemente la corriente de base del transistor npn y la corriente derivada por R₄, implica obviamente un aumento en los requerimientos de la corriente de enganche y retención.

De la Ec. 1.3.1, cuando los valores de « se incrementan, intrínsicamente dice de un incremento de la corriente de colector; y, en consecuencia de también un incremento del estado de conducción.

La resistencia compuerta-cátodo difundida internamente \underline{e} limina los efectos de la temperatura, ya que siendo los SCR's dispositivos regenerativos, al incrementarse la temperatura, causa una corriente que de migrar a la compuerta, llevaría al SCR a la región activa, lo que significaría pasar al estado de conducción; y, consiguientemente un flujo de corriente a través del Tiristor. Pero también puede utilizarce una resistencia derivadora entre compuerta-cátodo (R₄ de Fig. 1.3.3), para dar un camino a la corriente de bloqueo que derive la juntura compuerta-cátodo, mejorando así la capacidad de bloqueo en estado ON, pero en cambio se está reduciendo la sensibilidad de la compuerta.

CASO DE UN TRIAC.-

Los Triacs son dispositivos que trabajan bidireccional - mente; y, su modelo equivalente es semejante al de 2 SCR's en para lelo, así:

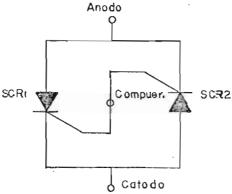


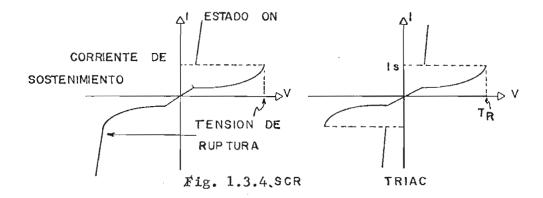
Fig. 1.3.4

La compuerta de el Triac está dispuesta en forma tal que para pasarlo al estado de conducción, lo hace al aplicársele una - tensión positiva o negativa y cualquiera sea la polaridad a los - terminales principales.

El apagado de los Tiristores puede obtenerse por una inversión de la tensión a los terminales principales, no así para los Triacs; pues, en tal caso, la corriente circula en sentido contrario.

1.3.b.- CARACTERISTICAS DE TENSION Y CORRIENTE.-

Las curvas características de tensión-corriente de los Tiristores indican que estos dispositivos som ideales para la conmutación de potencia. Pero, para su funcionamiento dentro de un margen de máximo rendimiento, confiabilidad, comportamiento y dura ción, se les debe hacer trabajar bajo los regímenes máximos especificados, los cuales se analizan a continuación.



REGIMENES DE TENSION.-

Puesto que el Tiristor soporta tensiones altas de bloqueo directo e inverso. Es de gran importancia los conocimientos de los regímenes de tensión, porque el encendido de los Tiristores puede sucederse, no unicamente por "gatillados", sino porque al llegar a ciertas condiciones que son límites de funcionamiento normal, pueden suceder encendidos; por ejemplo: por avalan cha, perforación de tensión o por una elevación rápida excesiva de la tensión cuando el Tiristor está apagado.

Devido a que el Tiristor soporta tensiones altas de bloqueo directo e inverso, tiene una región de base (tipo N), bastante ancha que lo soporta.

La ruptura por avalancha, se produce cuando en dicha base, el campo eléctrico sobrepasa el campo eléctrico límite, en el cual los portadores han adquirido energía suficiente como para moverse libremente que al chocar producen pares electrón - hueco. Cuando la contaminación es leve, aumenta la tensión de avalancha.

La perforación ocurre cuando con polarización directa, el ancho de base se anula para algún valor de tensión.

Cuando a un Tiristor se le aplica tensiones de línea, ya sea el momento de aplicarla, dependiendo que tan rápido aumenta ese transiente, el dispositivo puede pasar al estado de conducción sin necesidad de haberlo disparado. Esto sucede porque cuando la rapidez de aumento de tensión de estado NO supera el régimen dv/dt del dispositivo, lo que significa que la capacitancia interna del Tiristor hace circular una corriente de carga a través del elemento, siendo ésta igual a:

$$\dot{L} = G \frac{dv}{dt}$$

Para evitar estos falsos gatillados, se usan los Tiristo res de acuerdo a la necesidad, por ejemplo para aplicaciones donde puedieran existir transistorios pequeños y rápidos, se usarían dis positivos con regímenes de tensión mayores que el transistorio más alto previsible. En cambio en aplicaciones con mayores exigencias, se usarían Tiristores que cumplan esas condiciones, o de ser necesario células que recorten dichos efectos, o también se prevée el uso de amortiguadores, como por ejemplo: el RC, que en tales condiciones el regimen dv/dt está limitado por la impedancia de circuito de carga y del valor RC.

REGIMENES DE CORRIENTE .-

Los regímenes de corriente están determinados por:

- Regimen de temperatura máxima de juntura.
- Resistencia térmica entre juntura y carcaza.
- Discipación de potencia interna por efecto de la circulación de corriente principal.
- Temperatura ambiente.

La discipación máxima promedio de potencia directa es igual a la diferencia de la temperatura de funcionamiento máxima y la temperatura máxima de carcaza, relacionada com la resistencia térmica entre juntura y carcaza, osea:

Con este dato, y con el conocimiento de determinado ángulo de conducción, puede hallarse el regimen de corriente directa, de los gráficos de regimen de disipación de potencia.

Los regimenes de corriente se basan según como se ha hecho el montaje del dispositivo, así: si se lo ha hecho sobre un di
sipador, prima la temperatura de carcaza; pero, si montado sobre sus terminales, los regimenes están basados en la temperatura ambiente.

El regimen de corriente máxima promedio de estado ON, en el caso de SCR's se especifican para corrientes de media onda, mien tras que para los triacs está dado solo en valores eficaces, porque son elementos que se usan con corriente alterna.

Cuando los Tiristores se usan con cargas capacitivas, se debe tomar precauciones, para limitar la corriente de pico.

Cuando la temperatura de juntura máxima admisible es alcanzada; y, en ese momento se sobrepasa el límite máximo de sobrecorriente transitoria, el Tiristor no puede bloquear la corriente de bloqueo de estado OFF, razón esta para que luego del aparecimiento de una sobrecorriente transitoria, se deba dejar que transcurra un tiempo, hasta cuando la juntura recobre su temperatura de funcionamiento normal, y con esto, el control de la compuerta.

Los regimenes de sobrecorriente estám dados para los Tiristores para valores pico, lo que ayuda al escojitamiento de fusibles y disyuntores que protejan a dichos dispositivos, porque es-

tas sobrecorrientes transitorias cada vez que se suceden degradan su vida útil.

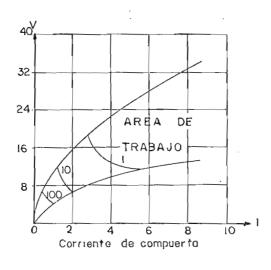
Al analizar el Tiristor con un modelo equivalente se habló de las corrientes mínimas de funcionamiento normal o corrien tes de retención y enganche. La corriente de retención es aquella de mínimo valor que mantiene al dispositivo en estado ON; y, si la corriente anódica disminuye por debajo de ese valor, el Tiristor sale del estado de conducción y pasa al estado de no conducción. La corriente de enganche es la mínima requerida para mantener la conducción cuando no hay señal de compuerta.

El conocimiento de la corriente de enganche es importante cuando el Tiristor ha de usarse con cargas inductivas porque la inductancia limita la velocidad de aumento de corriente de ánodo.

Cuando el Tiristor al pasar al estado ON, lo hace por efecto de pulsos de disparo, la circulación de corriente se produce primeramente a las inmediaciones de la compuerta, requiriéndose un lapso breve de tiempo para que se difunda por todo el material; pero, si la rapidez del crecimiento de la corriente anódica es grande tal que se compara a la anterior, se producen localizaciones aleatorias de energía, en consecuencia, puntos de alta temperatura que pueden alterar las características de los Tiristores, en casos peores, dañarlos. Razón ésta para que los fabricantes especifiquen el régimen di/dt para valores de corrientes de disparo, por cur - vas.

1.3.c.- CARACTERISTICAS DE COMPUERTA.-

Se ha dicho que la compuerta de un Tiristor, ejerce la función de control. Los fabricantes dan especificaciones de ten - sión y corriente en formas de Lugares Geométricos de los límites máximos y mínimos de impedancia de compuerta, constituyéndose di - chos puntos en las diferentes condiciones de disparo.



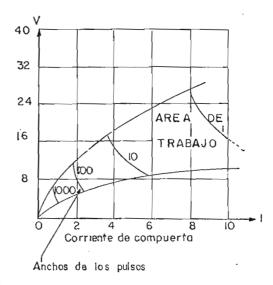


Fig. 1.3.5

El voltaje directo de ruptura de un Tiristor puede ser variado o controlado por la aplicación de una señal en la compue<u>r</u> ta, ya que al aplicar dicha señal, conforme se va aumentándola, la disponibilidad del Tiristor por soportar la tensión aplicada se reduce, hasta cuando habiéndose llegado a un valor determinado el dispositivo conduce.

Puesto que el Tiristor conduce cuando se sobrepasa la tensión de ruptura, puede producirse disipación instantánea que de no estar dentro de los regímenes normales de funcionamiento, podía el disparo no tener una condición reversible. Razón ésta para que se trabajen condiciones de tensiones inferiores a la de ruptura; y, con señales de compuerta suficientes que aseguren un encendido completo.

El comportamiento del Tiristor en los diferentes modos - de funcionamiento difieren dependientemente del sentido de la corriente anódica respecto a la corriente de compuerta, siendo menores los requerimientos cuando son en el mismo sentido.

Como muchos otros parámetros de dispositivos semiconduc-

tores, las magnitudes de la corriente y el voltaje de compuerta para el disparo varían con la temperatura de juntura, ya que con un aumento de la excitación térmica de los portadores en los materiales semiconductores, la corriente de fuga sufre un incremento que a la postre significa facilitar el disparo con una señal de compuerta.

Por lo antedicho, la compuerta se hace más sensible con incrementos de temperatura de juntura. Por el contrario, cuando - un Tiristor va a operar en condiciones de bajas temperaturas, se - debe suministrar suficientes corrientes de compuerta que aseguren el disparo de todos los dispositivos a las más bajas temperaturas de operación de cualquier aplicación particular.

1.3.d.- CARACTERISTICAS DE CONMUTACION.-

Las especificaciones de los Tiristores se basan en la -cantidad de calor que generan dentro del bloque semiconductor que forma el dispositivo; y, en la habilidad que éste tiene en transferir dicho calor hacia la envoltura externa.

Para aplicaciones en las cuales se requiere un alto rendimiento para la commutación de valores muy altos de corrientes de pico, pero de anchos pequeños de pulso, la energía interna disipada durante el proceso de transición debe estar determinada, permitiendo así no salirse de las especificaciones de trabajo del dispositivo.

Cuando los Tiristores se dispara por medio de señales de compuerta, su encendido se realiza en dos etapas: un tiempo de retardo y un tiempo de crecimiento. El Tiempo de Retardo se define como el intervalo entre el punto del 10% del lado inicial del voltaje de disparo en la compuerta y el punto del 10% de la corriente principal para una carga resistiva. El tiempo de Crecimiento o de

subida, es el requerido para que la corriente principal crezca del 10 al 90% de su máximo valor. De lo antedicho las dos etapas se - cumplen desde la iniciación de la señal de compuerta hasta cuando la corriente anódica alcanza el 90%.

Si bien el Tiristor es afectado de alguna manera por el voltaje pico en estado OFF, y la corriente pico en estado ON, el tiempo entre estados (turn-on) es influenciado primeramente por la magnitud del pulso de corriente de disparo, así:

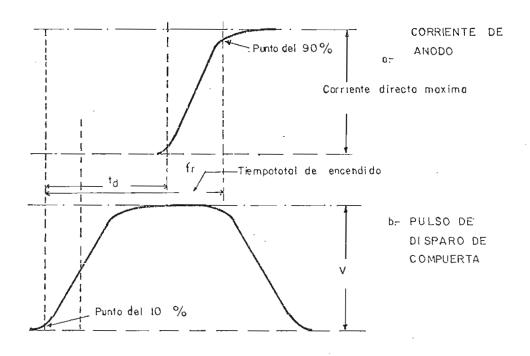


Fig. 1.3.6

Un cambio más rápido cuando hay mayor estímulo desde la compuerta, resulta de una disminución en el tiempo de retardo asociado con el Tiristor debido a la densidad de corriente en la periferie compuerta-cátodo.

De mayor importancia en el intervalo de tiempo que el Tiristor pasa al estado de conducción es la relación entre el voltaje del Tiristor y el flujo de corriente principal; pues, en ese in tervalo la cafda de voltaje dinámica es alta y la densidad de corriente puede producir regiones calientes, localizadas dentro del material. De lo anotado es importante entonces, que la disipación de potencia no se exceda de lo permitido para ese lapso.

El tiempo de transición de un Tiristor puede asociarse - solamente con los SCR, ya que en los triacs un voltaje inverso no puede ser usado como voltaje de cambio de estado, porque un voltaje inverso aplicado a la mitad de la estructura significa un voltaje directo para la otra mitad. En los SCR's, el período de recuperación de compuerta como se muestra a continuación:

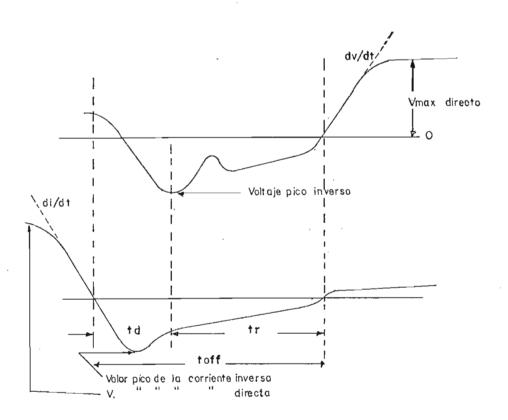


Fig. 1.3.7

Cuando la corriente directa de un SCR se reduce a cero al final del período de conducción, la aplicación de un voltaje - inverso origina un flujo de corriente inversa hasta el momento en

que dicha corriente pasa de su valor pico a uno de estado estable, este tiempo transcurrido se conoce como el de recuperación inversa. Un segundo período de recuperación, llamado el tiempo de recuperación de compuerta, transcurre para que la juntura en bloqueo directo establezca una región de agotamiento, para que al ser reaplicado el voltaje de bloqueo directo, el Tiristor lo bloquée con éxito. El tiempo de recuperación de compuerta de un SCR es ordinariamente mas largo que el tiempo de recuperación inversa. Así, el tiempo total que transcurre desde que la corriente de recuperación inversa fluye, hasta el inicio del voltaje directo de bloqueo reaplicado, se llama tiempo de conmutación del circuito al estado - OFF. Este tiempo depende de varios parámetros a saber:

- Corriente de conducción antes del cambio.
- Velocidad de cambio de la corriente durante la transición de estado directo-inverso.
- Voltaje de bloqueo inverso.
- Velocidad de cambio de voltaje directo reaplicado.
- Nivel de disparo en la compuerta.
- Polarización de la compuerta.
- Temperatura de juntura.

De los puntos anotados los que tienen mayor significación son la temperatura de juntura y la corriente de estado de conducción, ya que los otros serían importantes en caso de poder obtenerse para aplicaciones específicas.

Para usos en que los SCR's sirven para controlar potencia AC de 60 Hz, la mitad negativa de la onda sinusoidal, es condición mas que suficiente para cambio de estado. En aplicaciones en las cuales los SCR's se usan para controlar salidas de puentes rectificadores de onda completa, en realidad no hay un voltaje inverso; y, el cambio, de estado ON a estado OFF, puede lograrse solamente cuando la salida del puente se reduce a cero voltios o la corriente principal se reduce a un valor menor que el de la corriente de retención. Puesto que los tiempos de cambio, a estado OFF,

no se asocian con los Triacs devido a su estructura física, se introduce un nuevo término llamado "razón crítica de aumento de voltaje de conmutación", que significa la habilidad del Triac de conmutar un valor fijo de corriente bajo condiciones específicas; esto puede axplicarse considerando dos SCR's conectados en paralelo, pero, inversamente el uno del otro como en la Fig. 1.3.4.

Se supone que el SCR-l está conduciendo y hay una corriente directa establecida, luego de que el flujo de corriente principal pasa por el nivel de referencia cera, una pequeña corriente circula por el SCR-l, hasta que este cambie al estado OFF; la corriente principal entonces, es desviada por el SCR-2, supuesto que contiene suficiente corriente de compuerta.

Dado que en la estructura de el Triac, las junturas de bloqueo son comunes a las dos mitades del dispositivo, por lo que, cuando conduce la primera, una cierta cantidad de carga se acumula en la región de tipo N, resultado del flujo de la corriente anódica; cuando esta corriente se reduce a cero, una pequeña corriente inversa se establece producto de la carga restante en dicha región dado que esta corriente de recuperación inwersa significa para la segunda mitad una corriente directa que puede ocacionar el cambio de estado OFF al estado de conducción, en ausencia de una señal de compuerta, lo que significaría una párdida del control de potencia del dispositivo, a menos que existiene un intervalo de tiempo en el cual se asegure el cese de conducción. Razón ésta para que los fabricantes suministren los datos completos sobre la ca pacidad de conducción del dispositivo bajo máximas condiciones de corriente y temperatura de envoltura, permitãendo así un uso nor mal en AC y con fuentes de 60 Hz.

1.3.e. - TENSION Y NIVELES DE DISPARO. -

Ia temperatura de juntura desempeña papel importante, ya que varía inversamente con el valor absoluto de la corriente y ten

sión necesaria para el gatillado; así, a mayores temperaturas de juntura, disminuye la señal de compuerta necesaria para producir el disparo del Tiristor. Lo antedicho establece que la peor condición de disparo sucede cuando la mínima temperatura.

Una característica importante es el conocimiento de la máxima señal de compuerta, que a la máxima temperatura de juntura no dispare al dispositivo, constituyéndose así en la medida del ni vel de rechazo de ruidos de un Tiristor.

Los fabricantes especifican la corriente de compuerta como el valor DC requerido para pasar a un Tiristor al estado ON, para fines prácticos este valor puede considerarse como un pulso de corriente de 50 microsegundos de ancho; para anchos menores de pulsos se deben usar las curvas de pulsos de corrientes asociadas con cada dispositivo para asegurar su funcionamiento. En la práctica, el encendido por pulsos debe hacerse con valores absolutos que superen el nivel DC especificado por el fabricante, lo que ofrece ciertas ventajas como:

- Reduce las variaciones en el tiempo de encendido.
- Aumenta la capacidad de la rapidez critica de aumento de la correction relente de estado ON.
- Reduce al mínimo el efecto de la variación de temperatura en las características de disparo.
- Permite tiempos de conmutación breves.

Cuando al Tiristor se lo dispara, siendo grande la corriente anódica, la conducción se realiza por la parte mas sensible del cátodo ocacionando esto, localizaciones de energía que pueden causar daños irreversibles al dispositivo, a menos que la rapidez de aumento de la corriente principal se reduzca a niveles tolera: bles, para que ésta se difunda por una mayor área cuando a la compuerta se aplica una señal mucho mayor, inicialmente se enciende una mayor parte del cátodo, lo que reduce el tiempo de encendido; y, el dispositivo puede soportar un pico mayor de corriente anódica.

1.4.- TECNICAS DE DISPARO DEL TIRISTOR.-

Al disparar los Tiristores, debe cumplirse como primer requerimiento que la corriente de compuerta sea de amplitud suficiente que satisfaga las especificaciones técnicas dadas por el fabricante. Requerimientos que son dados en términos de corriente y tensión DC. Devido a que es usado mas a menudo el disparo por pulsos, es necesario tomar en cuenta el tiempo de duración del pulso, ya que debe suministrarse durante el encendido del Tiristor. A medida que aumenta la amplitud de la señal de disparo de compuerta, el tiempo de encendido del dispositivo disminuye.

1.4.a.- REQUERIMIENTOS DEL CIRCUITO DE DISPARO.-

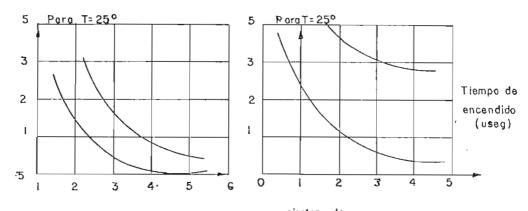
La complejidad del circuito de disparo, depende de la aplicación que se le va a dar al Tiristor, por ejemplo: cuando ha
de tratarse con cargas inductivas, el pulso debe ser suficientemen
te largo, porque la inductancia controla el aumento de corriente
en el tiempo de encendido, razón por la cual la corriente principal demora un poco hasta alcanzar el nivel de la corriente de enganche.

Con el disparo por pulsos, se conoce inicialmente el anticho del pulso necesario para encender el Tiristor, para determinada potencia de entrada de compuerta; y, con el conocimiento de las curvas de encendido, que ofrecen la posibilidad de diseñar el circuito básico de disparo haciendo uso de la línea de carga. Este tipo de curvas se indican en la Fig. 1.4.1, para un dispositivo escojido al azar.

De la Fig. 1.4.1, puede anotarse lo siguiente:

- l.- La existencia de dos tiempos de encendido, ello es producto de la variación de las curvas características de disparo de compuerta para elementos de la misma familia.
 - 2.- Devido al mayor factor de sobre excitación involucra

do, la misma corriente de compuerta que se aplicaría para encender un dispositivo, si se lo aplica a otro de menor corriente, el en - cendido se logrará en menor tiempo.



cientos de.
Concrente de compuerta — (miliam perros).

Fig. 1.4.1

La línea de carga en las curvas de pulsos de disparo, se traza con el conocimiento de la tensión de fuente de polarización y un punto ligeramente por encima de la intersección de la corrien te de compuerta requerida y la curva de máxima resistencia de compuerta, según se indica en el ejemplo trazado en la Fig. 1.4.1; de lo anotado se puede encontrar ya, la resistencia máxima del circuito (Rc de la Fig. 1.4.2).

La potencia pico de compuerta se calcula en el punto de tangencia, que nos ha proporcionado el ancho del pulso (P2). El regimen de potencia promedio de la compuerta está dado por el fabricante, como dato del dispositivo (P1). De los datos así obtenidos, podemos determinar la frecuencia máxima de los pulsos.

$$\int = \frac{P_1}{P_2 \times W_P}$$

Si no hay discipación de potencia inversa, el regimen de

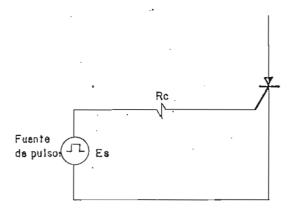


Fig. 1.4.2

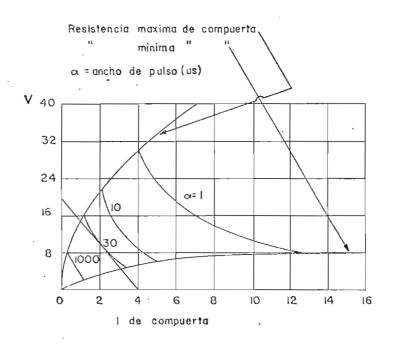


Fig. 1.4.3. Característica de compuerta

discipación de compuerta total es el especificado por el fabricante. Si hay discipación de potencia inversa la frecuencia se reduce a la mitad. En consecuencia hay que mantener una relación muy estrecha entre frecuencia máxima de pulsos, ancho de pulsos, potencia promedio de compuerta y discipación de compuerta promedio, para mantenimiento en el área de trabajo de la compuerta.

En general el circuito de disparo debe cumplir los reque rimientos, de tal manera que pueda ofrecer un disparo confiable, que garantice el disparo, dentro de márgenes de confiabilidad.

CAPITULO II ESTUDIO DEL TRIAC

2.1.- DESCRIPCION.-

El Triac es un dispositivo semiconductor de tres termina les; que al aplicársele una señal a uno de ellos (compuerta), pasa de un estado de alta a uno de baja impedancia.

El Triac, llamado también Tiristor Bidireccional, es un dispositivo que trabaja con tensiones alternas,

Los Tiristores ofrecen las ventajas técnicas y benefi cios del uso de las funciones básicas de conmutación y control de fase, con dispositivos de estado sólido. Sin embargo en algunos casos el uso de estas funciones básicas está limitado por el costo, tamaño, complejidad o reabilitamiento.

El desarrollo del Triac estaba basado sobre un estudio continuado de las varias formas de mejorar el uso de estas funciones básicas, incluyendo evaluación de circuitos y componentes.

2.2.- PRINCIPALES CARACTERISTICAS TERMICAS.-

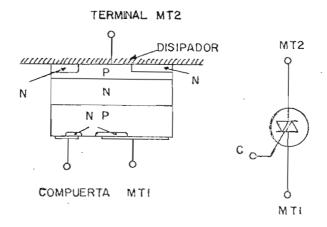
La estructura básica de el Triac se muestra en la Fig. 2.1, La región comprendida entre el terminal MT1 y el terminal MT2 es un conmutador PNPN en paralelo con un conmutador NPNP. La región de la compuerta es un arreglo mas complicado que puede ser considerado para operar en cualquiera de los 4 modos siguientes:

- I .- Compuerta polarizada directamente.
- II.- SCR normal con juntura de compuerta.
- III.- SCR complementario de compuerta remota con excitación positiva.
- IV.- SCR de compuerta remota con excitación negativa.

La Fig. 2.1, muestra también el simbolo del Triac, orien tado según la forma de su estructura. Nótese que el símbolo, a pesar de que no es el definitivo, está compuesto por el símbolo acep

tado del SCR, combinado con el símbolo de un SCR complementario. Debido a que los términos ánodo y cátodo no son aplicables para el Triac, las conecciones son simplemente designadas por números. El terminal MTl es el punto de referencia para mediciones de voltaje, al terminal compuerta y al terminal MT2.

La características de voltaje y corriente de el Triac, Fig. 2.2, está basada sobre el terminal MTl como punto de ref<u>e</u> rencia.



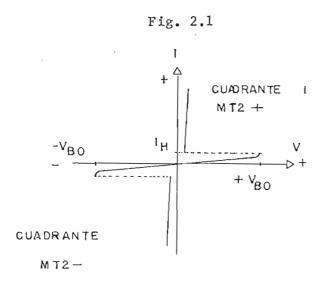


Fig. 2.2

El primer cuadrante, Q-I, es la región donde MT2 es posi

tivo respecto a MT1 y viceversa para Q-III. El voltaje de ruptura V_{BO} , en ambos cuadrantes (sin señal de compuerta), debe ser mas al to que el pico de la onda AC aplicada, para tener control por la compuerta. Una corriente de compuerta de amplitud específica de ambas polaridades disparará el Triac a conducción en ambos cuadrantes, pues con ello se está logrando disminuir el voltaje V_{BO} , Si V_{BO} es excedido, aún transientemente, el Triac se disparará al estado de conducción y se mantendrá en ese estado hasta que la corriente caiga por debajo de la corriente de mantenimiento I_{H} . Esta acción prevée que se debe hacer uso de dispositivos auxiliares que inmunicen al Triac de estos efectos.

En algunas aplicaciones, el encendido del Triac por seña les transientes, produce resultados indeseables o al azar para cir cuito alguno, por lo que es necesario prevenir estos encendidos, aún cuando el Triac no sea dañado por estos transientes.

Los rangos de corriente del Triac están basados en la máxima temperatura de juntura, igual que para los SCR's. Los rangos de corriente para baja conducción están determinados por la disipación de potencia y la resistencia térmica de juntura a carcaza basada en el calentamiento propio de la envoltura propiamente dicha o disipador.

Si la temperatura de envoltura es permitida subir por en cima del valor límite, que determinen las especificaciones, el $\mathrm{Tr}\underline{i}$ ac no puede garantizar largamente que puede soportar el voltaje $1\underline{i}$ mite, o el apagado cuando la corriente principal pase por cero.

Para cargas inductivas, por la diferencia de fase entre la corriente de línea y el voltaje de línea, el momento que la corriente cae al valor de la corriente de mantenimiento y el Triac cambia al estado de no conducción, un cierto veltaje de línea debe aparecer a través del Triac. Si este voltaje también aparece rapidamente, el Triac inmediatamente reasumirá la conducción. Para lograr una conmutación adecuada con cargas inductivas, se limita la

velocidad de commutación con un circuito RC en paralelo con el Triac, o reduciendo la corriente, voltaje, cambio de fase o temperatura de juntura.

2.3.- CARACTERISTICAS DE DISPARO.-

Desde que el Triac puede ser disparado con corriente positiva o negativa de baja energía en ambos cuadrantes de funcionamiento, el diseño del circuito tiene una amplia libertad para la selección del control.

El disparo puede ser logrado de diferentes maneras: por DC, AC rectificada, AC, por una fuente de pulsos con transistor de unijuntura, lámparas de neón, diodos de conmutación, tales como el diac (ST-2), el conmutador bilateral de silicio (SBS) y el conmutador de disparo asimétrico (ST-4).

Los modos de disparo del Triac son:

MT2 +, Compuerta +, I +; Primer cuadrante, corriente y voltaje de compuerta positivos.

MT2 + , Compuerta - , I - ; Primer cuadrante, corriente y voltaje de compuerta negativos.

MT2 - , Compuerta + ; III + ; Tercer cuadrante, corriente y voltaje de compuerta positivos.

MT2 - ; Compuerta - ; III - ; Tercer cuadrante, corriente y voltaje de compuerta negativos.

La sensibilidad de el Triac, es mejor en los modos I + y III -. El modo III +, no debería usarse, a menos que se lo requiera para circunstancias especiales. En tal caso, el Triac debe ser

seleccionado especialmente según la aplicación y debería ser especificado.

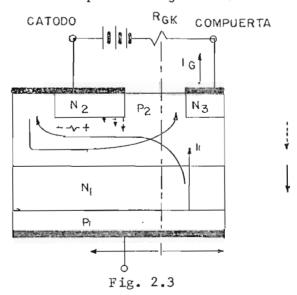
La característica Voltaje-Corrientæ de compuerta de el TRiac, muestra como una impedancia baja no limeal entre compuerta y terminal MT1. La característica es similar a un par de diodos conectados inversamente en paralelo.

Debido a que en algunos modos, la característica dada es similar a la compuerta de un SCR, los requerimientos de la compuer ta están especificados igual que los SCR's.

2.4.- TEORIA DEL TRIAC.-

Cuatro conceptos básicos de los Tiristores, proveen in formación de la teoría de la operación de un Tiristor bidireccio nal o Triac, estos conceptos son:

- a).- El básico Tiristor de bloqueo inverso (SCR).
- b).- El Tiristor de emisor cortocircuitado.
- c).- El Tiristor con compuerta de juntura.



La figura dibujada es la estructura típica de un tiris-

tor de juntura, inicialmente, la corriente de compuerta I_G polariza directamente la juntura de compuerta P_2 - N_3 de la estructura auxiliar P_1 - N_1 - P_2 - N_3 , y esta estructura enciende el modelo PNPN, como P_1 - N_1 - P_2 - N_3 se prende, la caida de voltaje a través de el dispositivo baja, y la sección de la parte derecha se mueve hacia el potencial de cátodo, estableciéndose una gradiente de potencial transverso a través de P_2 ; y fluye una corriente lateralmente a través de P_2 .

Como la orilla de la región P_2 - N_2 que a polarizada directamente los electrones son inyectados a este punto y la estructura principal se enciende.

d).- Tiristor de compuerta remota.

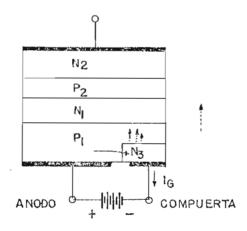


Fig. 2.4

Un Tiristor de compuerta remota es une que puede ser dis parado sin contacto ohmico u otro de la región de base interna.

La corriente externa de compuerta I_G hace que la juntura P_1 - N_3 quede directamente polarizada, e inyecte electrones como se muestra. Estos electrones que se difunden a través de la región P_1 son colectados por la juntura P_1 - N_1 . Notese que la juntura P_1 - N_1 puede actuar como un colector directamente polarizado, ya que el flujo eléctrico está asociado con esto, es la misma direcciín como si la juntura P_1 - N_1 estuviera inversamente polarizada, como normal

mente está un colector. Los electrones inyectados desde N_3 son colectados por la juntura P_1 N_1 causando un incremento de la corriente a través de dicha juntura, en consecuencia comienza la regeneración y la estructura se activa.

El trabajo de los cuatro dispositivos citados, combina - dos en uno solo da como resultado el Triac, que puede bloquear el voltaje en cualquier dirección, conducir corriente en cualquier dirección y ser disparado en cualquier dirección por una señal de - compuerta positiva o negativa. La Fig. 2.5 muestra el dispositivo que opera como sigue:

- a).- Terminal principal número 2 positiva, corriente de compuerta positiva.- En este modo el Triac se comporta como un Tiristor
 - convencional. Las partes activas son: $P_1 N_1 P_2 N_2$.
- b).- Terminal principal número 2 positivo, corriente de compuerta positiva.- El funcionamiento es análogo al Tiristor con com puerta de juntura.
- c).- Terminal principal número 2 negativa, corriente de compuerta negativa.- Modo de compuerta remota, P_2 N_1 P_1 N_4 es la principal estructura. La juntura P_2 N_3 inyecta electrones que son colectados por la juntura P_2 N_1 .
- d).- Terminal principal número 2 negativo, corriente de compuerta positiva.- La juntura P_2N_2 está polarizada e inyecta electrones que son colectados por P_2N_1 . P_2N_1 llega a ser polarizada directamente.

La corriente a través de la porción $P_2N_1P_1N_4$ se incrementa y esta sección se prende. En este modo, la operación es análoga a cuando el Tiristor opera con compuerta remota.

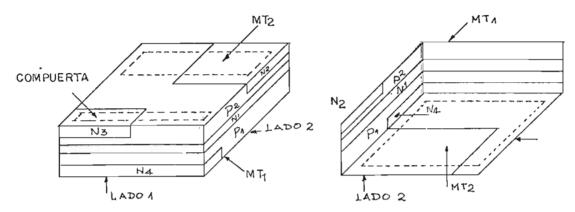


Fig. 2.5. Estructura típica del Triac.

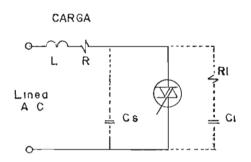
2.5.- CONMUTACION DE TRIACS.-

Una importante diferencia entre el uso de un par de SCR's y el uso de un Triac en circuitos de AC co que con SCR's cada Tiristor tiene un medio ciclo para su apagado, mientras el Triac debe apagarse durante el corto instante en que la corriente de carga está pasando a través de cero. Para cargas resistivas esto es bastante simple, ya que el tiempo aprovechable por el Triac para el apagado se extiende desde el momento que la corriente cae po debajo de la corriente de mantenimiento, hasta cuando el voltaje reaplicado excede el valor del voltaje de línea requerido para mantener la corriente de enganche. Con cargas inductivas el trabajo de conmutación es mas dificultoso.

La Fig. 2.6 muestra las formas de onde de voltaje y corriente para un típico circuito con carga inductiva. Si examinamos las formas de onda a corriente cero (punto de apagado), la respues ta sería una forma de onda tal como la de la Fig. 2.7.

De las formas de onda de la corriente de la Fig. 2.7,

puede verse que la corriente de recuperación está actuando como una corriente virtual de compuerta y dificilmente el dispositivo vuelve a prenderse.



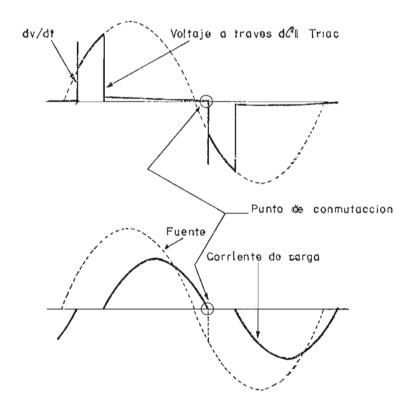


Fig. 2.6. Formas de Onda para carga inductiva.

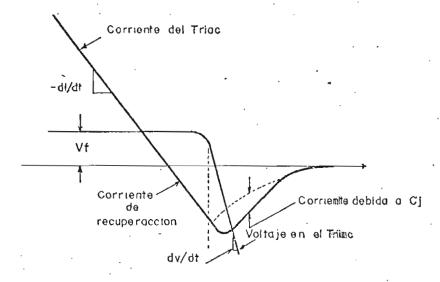


Fig. 2.7. Corriente y Voltaje en la commutacion del Triac.

En suma hay una componente de corriente inversa que es debida a la capacitancia de juntura y la reaplicación del dv/dt. Esta componente se suma directamente a la corriente de recuperación, pero no aparece hasta cuando el Triac comienza a bloquear polarizado abiertamente.

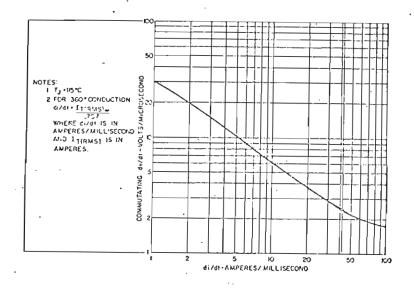


Fig. 2.8.

Como la porción de corriente de traclado (-dt/dt) decrese, la corriente de recuperación también disminuye. Esto implica entonces que a di/dt's mas bajos es permitido dv/dt's mas altos para una conmutación determinada mas apta.

Un ejemplo de la relación antedicha se muestra en la Fig 2.8. Si el dv/dt es mayor que este valor, entorces el circuito de protección adicional debe ser incorporado. El método mas usado es agregar una red RC, tal como R₁ y C₁ mostrados en la Fig. 2.6. El valor de estos elementos dependen de la carga, el voltaje de línea y el Triac usado.

2.6.- RESISTENCIA TERMICA.-

El fabricante generalmente especifica para el Triac dos valores diferentes de resistencias térmicas para el mismo dispositivo. Esto en principio es imposible, pero para comprender porqué esas dos características principales están ahí, analicemos:

2.6.1.- RESISTENCIA TERMICA JEDEC.-

Esta especificación de resistencia tármica, usualmente dada en tablas de características de Triacs, es una característica térmica especificada como JEDEC para propósitos de estabilización de dispositivos intercambiables. Es el valor obtenido midiendo el pico de la temperatura de juntura, sobre el punto de referencia de la envoltura, producida por una potencia unidireccional DC disipada en el dispositivo. El JEDEC se define asumiendo la dirección de conducción para la cual el valor de esta resistencia térmica aplicada da el mas alto valor de rendimiento; asumiendo esa característica térmica se deduce que no es totalmente la misma para ambas di recciones de conducción.

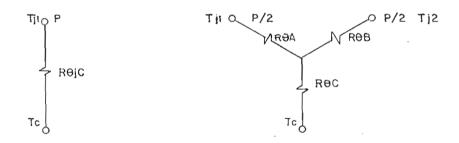
2.6.2.- RESISTENCIA TERMICA APARENTE.-

Un Triac es generalmente utilizado en aplicaciones donde se trabaja con tensiones alternas, consecuentemente, si se utiliza ría el valor de la resistencia térmica unidireccional (JEDEC) pa ra efectuar el cálculo del rango de la temperatura máxima del encapsulado, podría producirse en el dispositivo algún efecto térmico conservativo.

Para evitar esto, se establece un valor de resistencia térmica aparente que cuando es multiplicada por el promedio de potencia producida para una onda sinusoidal completa de corriente de frecuencia específica, cediendo la temperatura de juntura instantá nea al final de cada semiciclo de conducción de corriente.

El rango de corriente es así estabilizado a ese valor - instantáneo de temperatura de juntura al máximo valor del dispositivo. Este asegura que el dispositivo está apto para bloquear el voltaje en el intervalo de no conducción.

Esta resistencia térmica aparente de el Triac puede ser representada por un modelo Y como el mostrado en la Fig. 2.9 (b).



a.- Resistencia Térmica JEDEC. b.- Resistencia Térmica aparente.

Fig. 2.9. Resistencia Térmica del Triac.

Las ramas de la Y ($R_{\Theta A}$, $R_{\Theta B}$) representa cada resistens cia térmica de aproximadamente la mitad del elemento de silicio (operación para una polarización de corriente de circuito). El ramal común de la Y representa la resistencia térmica de la base del encapsulado desde el punto del elemento de silicio al punto de referencia (T_{C}). También se ha establecido una curva de impedancia térmica transiente aparente para uso en AC para cálculos con corriente de sobrecarga.

Nuevamente el promedio de potencia producida por algunos números de ciclos enteros de corriente AC multiplicados por el valor correspondiente de impedancia térmica tomados de la curva, dará el valor instantáneo de temperatura de juntura al final del intervalo del medio ciclo de conducción de corriente.

2.7.- USOS DEL TRIAC.-

La versatilidad del Triac y la simplicidad de su uso lo hace un dispositivo útil en una variedad de aplicaciones de con - trol de potencia de tensiones alternas.

2.7.1.- CONMUTACION ESTATICA.-

El uso del Triac como un conmutador estático en circui.
tos de AC da algunas ventajas sobre la conmutación mecánica. Permi
te el control de altas corrientes con una muy baja fuente de poten
cia de control. Ya que el Triac "cierra" cada medio ciclo sin efec
to de rebote, y lo hace siempre a corriente cero, no hay arcos o
voltajes transitorios devidos a la energía almacenada en la carga
o líneas de potencia. En suma, hay una considerable reducción del
número de elementos comparado con otros dispositivos semiconductores estáticos de conmutación.

visto en el conmutador elemental estático mostrado en la Fig. 2.10 (a). El conmutador de lectura magnética encapsulado en vidrio provée varios millones de operaciones de un iman permanente o un relé electromagnético de DC. Devido a que los contactos están conduciendo unos pocos microsegundos durante el encendido del Triac, una amplia variedad de pequeños conmutadores de lectura, tal como relés, termostatos, conmutadores de presión y conmutadores temporizadores programables. En algunos casos, el golpeteo de los contactos de disparo puede ser eliminado, reduciendo así también su costo.

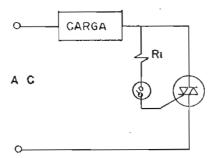
Este circuito usa disparo de compuerta en los modos MT₂+ con compuerta + y MT₂- con compuerta -. La Fig. 2.10 (b), muestra el uso de un diodo de baja corriente en serie con la resistencia limitadora; y, en la tercera posición del conmutador para obtener una simple tercera posición de control. En la primera posición, no hay conección a la compuerta; y, la potencia está apagada. En la segunda posición, la corriente de compuerta es permitida solamente en un medio ciclo; y, la potencia en la carga es la correspondiente a la media onda. En la tercera posición, hay corriente de compuerta para ambos ciclos; y, la potencia es completa.

Como se muestra en la Fig. 2.10 (c), el conmutador puede ser remplazado por el debanado de un transformador, este circuito hace uso de la diferencia entre la impedancia del primario a cir - cuito abierto y el caso de secundario a cortocircuito.

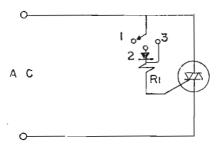
La resistencia R_1 se escoje para derivar la corriente de magnetización de primario a tierra. Este circuito provée control con contactos de bajo voltaje aislado.

Otro uso de circuitos de conmutación son mostrados en la Fig. 2.11, en aplicaciones del Triac para AC y DC.

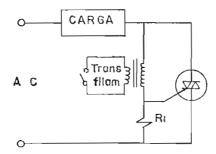
El conmutador S_1 puede ser remplazado por un transistor que es controlado por un termistor o una fotocelda, u otra señal \underline{e} léctrica como la mostrada en la Fig. 2.12.



a.- Circuito básico de conmutador estático.



b.- 3 posiciones de commutador estático.



c.- Operación con bajo voltaje de control.

Fig. 2.10. Aplicaciones del Triac como conmuatador estatico.

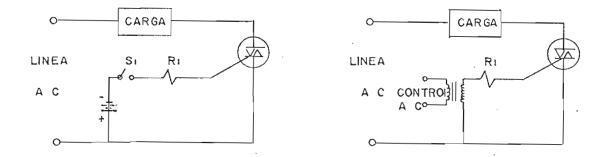


Fig. 2.11. Commutador estático con AC y DC.

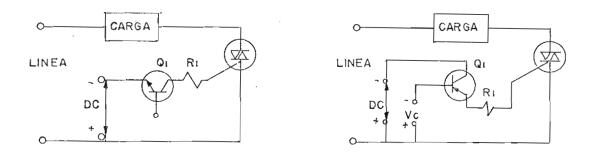


Fig. 2.12. Control de disparo con Transistores.

La señal AC de la Fig. 2.11 (b) podría ser de 60 Hz, estando correctamente en fase con la tensión de línea, se obtendría así, el disparo al inicio de cada semiciclo. Las frecuencias mas altas sobre los 600 Hz, son también efectivas y reducen el tamaño del período, pero produce muy leves irregularidades en el punto de disparo, que usualmente son insignificantes. La selección de la frecuencia puede ser obtenida por la selección del período, o por el uso de otro conmutador estático o circuito de filtro para trabajo de control remoto o para cinta magnética programada de algún sistema. En algunes casos la señal de disparo sería significativa-

mente ON o OFF, ya que la sensibilidad del disparo del Triac no es totalmente uniforme en ambas polarizaciones o ambos cuadrantes, y no sería usado algunas veces como detector de umbral.

Las conecciones de los transistores de los circuitos de la Fig. 2.12, son ideales para la conducción del Triac, o un apara to de Triacs, de una fuente de bajo nivel de DC.

2.7.2.- ENCENDIDO CON DIODOS DE DISPARO.-

Solamente cuatro componentes son necesarios para formar un circuito de control de fase de onda completa, como lo muestra la Fig. 2.14.

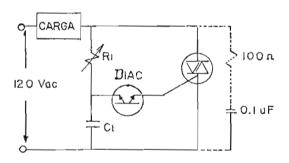


Fig. 2.14. Circuito básico de control de fase con Diac.

El potenciómetro R_1 y el capacitor C_1 son los únicos elementos del circuito. Cuando el voltaje a través de C_1 alcanza el voltaje de ruptura $V_{\rm BO}$ del Diac (diodo de disparo bidireccional), el condensador C_1 se descarga parcialmente por el Diac a través de la compuerta del Triac. Estos pulsos disparan el Triac al modo de conducción para el resto de la mitad de la onda. Disparando en los modos I+ y III- en este circuito. Sin embargo en este circuito se tiene un rango de control largo y un efecto de histéresis bajo al final de la salida, su simplicidad única lo hace útil para aplica-

ciones de pequeño rango como son: lámparas, calentadores y control de velocidad para ventiladores.

Para eliminar algunos de los problemas de este circuito básico, se usa generalmente circuitos más sofisticados cuando se requiere un rango de control mas completo.

Otros tipos de diodos de disparo bidireccionales tales como el conmutador de disparo asimétrico (ST-4).

2.7.3.- OTROS METODOS DE DISPARO.-

En suma, para el Diac (ST-2) y ATS (ST-4) mensionados, puede usarse dispositivos tales como el transistor de unijuntura (UJT) y el transistor de unijuntura programable (PUT), que pueden ser usados para disparo de Triacs.

CAPITULO III

ESTUDIO DEL CONTROL DE FASE

3.1.- PRINCIPIO DE CONTROL DE FASE.-

Control de Fase es el proceso de la conmutación rápida ON - OFF, que conecta una fuente de AC a una carga; para una fracción controlada de cada ciclo. Esta es una manera altamente eficiente para controlar la potencia promedio de cargas, tales como lámparas, calentadores, motores, fuentes de DC, etc. Esto se consigue mediante el control del ángulo de disparo, al cual se encien de el Tiristor, el dispositivo conducirá entonces el resto del semiciclo.

Hay varias formas de Control de Fase posible con el Tiristor, como se muestra en la Fig. 3.1. La forma mas simple es el control de media onda, como lo muestra la Fig. 3.1 (a), que usa un SCR para control de la corriente en una sola dirección, este cir cuito es usado para cargas que requieren desde cero hasta mitad de la potencia máxima y que también permiten o requieren corriente di recta. La adición de un rectificador, según lo muestra la Fig 3.1 (b), provee un medio ciclo fijo de potencia, quedando el rango de control de potencia desde potencia media máxima a potencia completa máxima, pero, con una componente de DC, fuerte. El uso de 2 SCR's, Fig. 3.1 (c), controla desde cero a potencia completa y requiere de señales de compuerta aisladas, ya sea como dos circuitos de control o un transformador de pulsos, acoplado desde un control simple. Igual ángulo de disparo de 2 SCR's producen una salida de onda simétrica que no tiene componente DC, por lo tanto una salida de media onda DC reversible, se obtiene controlando la simetría del ángulo de disparo. Una forma alternada de control de onda com pleta está mostrada en la Fig. 3.1 (d), este circuito triene la ven taja de una compuerta de cátodo común conectada para los 2 SCR's. Los 2 rectificadores evitan el aparecimiento del voltaje inverso a través de los SCR's, pero reducen la eficiencia del circuito por la pérdida de potencia durante la conducción. El circuito más fle xible, mostrado en la Fig. 3.1 (e), usa un SCR dentro de un puente rectificador; y, puede ser usado para controlar ya sea AC u onda completa rectificada DC. Los rectificadores hacen de esta forma,

la menos eficiente, y la conmutación es a veces un problema. Por otra parte, usar un SCR para cada ciclo de la canda es una objeción más eficiente de la capacidad del SCR, de ahí que la elección de - la forma del circuito está basada en factores: económicos como tam bién en los requerimientos del comportamiento del circuito. El - más simple y eficiente método de control de potencia AC es usando el Triac, como se muestra en la Fig. 3.1 (f).

El hecho de que el Triac está controlado en ambas direcciones por una sola compuerta y está autoprotegido contra daños de bidos a alto voltaje transiente, le ha hecho el principal conten - dor para control de potencia de 120 a 240 VAC.

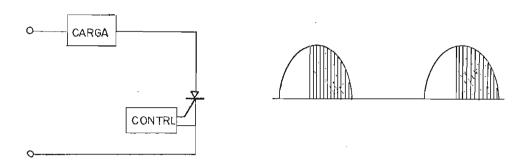
3.2.- ANALISIS DEL CONTROL DE FASE.-

Los rectificadores y SCR's están catalogados en términos de corriente promedia, debido a que este parámetro es facilmente i dentificable por un amperimetro de DC. Puesto que las cargas AC -conciernen más a valores de corriente efectiva o RMS, los Triacs se catalogan en términos de corriente RMS.

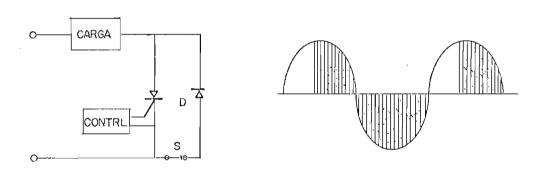
Las Fig. (3.2) y (3.3), muestran las relaciones de volta je RMS, pico, promedio, como función del ángulo de fase de disparo, como también de la potencia en una carga resistiva.

Debido a que el SCR es un conmutador, aplica el vola je a la carga, pero, el valor de la corriente depende de la impedancia de carga.

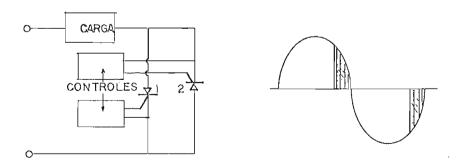
La Fig. 3.4 muestra una gran variedad de circuitos de - SCR's para control de cargas AC y DC, junto a las ecuaciones apropiadas para voltajes y corrientes. Esta información puede ser usa da para la selección del mejor circuito para un caso en particular, y para determinar los rangos apropiados de semiconductores.



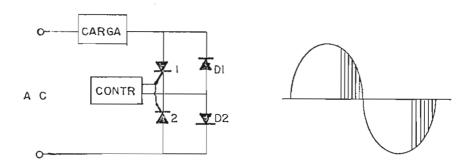
a.- Control de media onda.



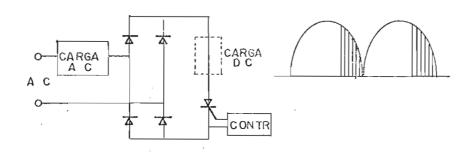
b.- Control de media onda más media onda fija.



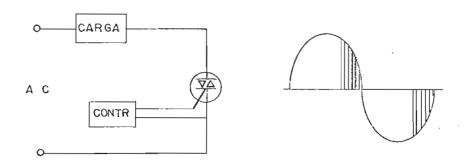
c.- Control de onda completa.



d,- Control de onda completa.

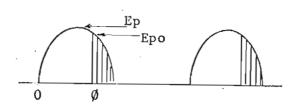


e.- Control de onda completa.

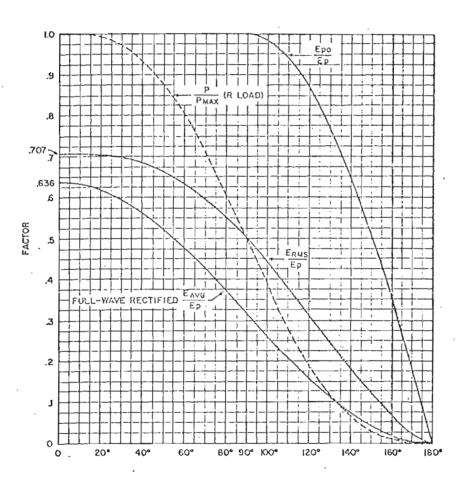


f.- Control de onda completa para AC o DC.

Fig. 3.1. Formas básicas de Control de Fase.

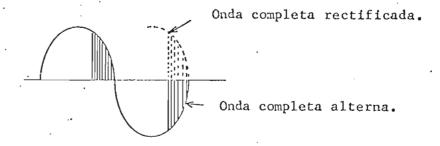


Angulo de conducción = $180 - \emptyset$

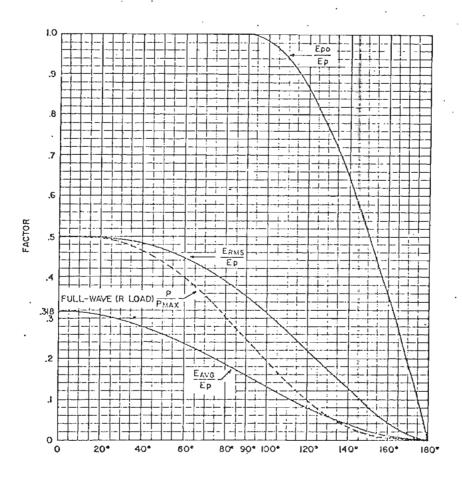


.- Fase del ángulo de disparo en grados.

Fig. 3.2. Carta del análisis del control de fase de media onda.



Angulo de conducción total = 2 ($180 - \emptyset$)



.- Fase del ángulo de disparo en grados.

Fig. 3.3.- Carta del análisis del control de fase de una onda completa simétrica.

				Y SATAS Y		COMENTARIOS.		
	• .	FRECUEN	EXYCKLE	101 730	EG EÇVE	CARGA.	NEGET:	TE)
	MAXIMA CO- MAXIMA CORRIEN	OGRISE EG EL	DIODO, .	PROMEDIO ANG	CON	0. R.A.O.	XAX	8 0 0
	KAXIMA CO-	RETENTE DE	TABLE EN	scs.	PROMEDI ANG	AXP COM	DR.O.	010
		RANGO		7 7 7 7 7 7 7 7 7 7 7 7 7 7 7 7 7 7 7 7	3010			
	: :	VOLTAJE_EN LA	VOLTAJI CARSA EN FUNCION DE CARI DEL ANCHIO DE	OT O				
ļ-		MAX.	VOLTAJI DE CAN	- C	E. TAL	F ANS	ŭ	
		VOLTAJE		ENERSO	3	010	X.	
	٠. ا	<u> </u>		VOLTAJE	PIGO	DIRECTO		. !
				FORMAS DE ONDA	SEL VOLTAJE	EN LA CARGA		
				O		8380100500		
			• •	p; H-1		74 84 81 91 92 93		

			CRI ES NECESABIO CUANDO LA CARGA NO ES TURAMENTE NESISTIVA. LA FRECENCIA ES TA LINITADA PON TAS CARACTERISTE CAS DE SECURALE CION DEL SON Y LOS NECTIFICADO- RES.
. 44	44	3.5	2 £
i	:3	ς 4. Ω .	180
	0.54 E	9.26 25. 7 R	CRA = E CRA = TR 36GCR2=0.36 ZE CON CARGA ALTAYENTE INDUCTIVA
CO C	180	8.	
EL PARTIE CONTRACTOR C	E/(20R) (CON; CARGA ALTA- AZNE MENDIC TIVA)	Ε/(π _{R)}	2E.(GA)
180	180	180	180
E ₀ Σ/(2π)(1+c.) E ₀ Σ/(2π)(1+c.) E ₀ (qe+1/2 SIN σ) ² , σ) ² .	Ευπ * (1+C0 Sα/)	E. # * (1+C0.5°C)	E/m * (1+cosx)
£ε=Ľ/π Ξ-3 _Σ/2 .		10.25./1T	225/H
1	FL3	ju)	OM SI
<u>1</u> 2	ल	E 25. 2E 2F CA A ER-	0
ы	ы	ES POSI BEE 2E ST LA CARGA BSTA ABIER- TA:	Ø
0 N	3 A A A A A A A A A A A A A A A A A A A	7	1
CARGA	CARCA-		EA A E A E A
	2		T T T T T T T T T T

X 2 X Z Z	010%:			-		-				-				
(. H	, 5E	2E/ff	EDE E/ (1 + CO (ASOM ENDO CORRIGUTE COUTHUD EN LA CAREA)	(1 + COS)	180	E[(MR)	180	1	ŀ	22	
6 314N13 CON 558 SCR S COT 60000 COT000 60000 COT000 60000 COT000 18000000000000000000000000000000000	CELL CAR	4	14	м	μρε Σ 2Ε/π ς γ CR2	E	E/17. (1+COS~)	180	E[(mR)	080	CR1#E/(TR) CR2*0,262E	1300	%i Cl	SIN CNZ ES POSI- BIE QUE LA INDUC- TANCIA NO SE APA- GUE.
1	CARGA	DI 41	ы	ы	E 60=2EUT	- 33 - 1	Z/π.(1+C0Sα)	180.	E[GR)	180	E [(R)	1 80	2£	LOS DIODOS RECTI- FICADORES ACTUAN PERMITIENDO LIBRE OSCILACION, CONDU- CON CARGA INDUCTI-
S C C C C C C C C C C C C C C C C C C C	E CARGA	E E	M.	м	- Eu 2 3 /m	ED * 28/T (ASO MIENDS COBRIEDTES CONTINUA CARSA)	. cos &	0 8 H	E/GR)	0 0 H	,	3		CON CARGA INDUC- IIVA LA OPERACION ES IGUAL AL CIR- CUI O DE LA FIGU- RA 7.
١												1		

* * * * * * * * * * * * * * * * * * *	TACION:												
00 N		12)									CRN= E	48	 CR2 ES NECESARIO CUANDO LA CARTA NO ES PUPAYENTE PESISTIVA, LA PRE
ि । इ.स.च्	Voance Vo		ы	0	008 E5.73	E3-25/M E6 7/M (1+0 (1+0 (1+0 (1+0 (1+0 (1+0 (1+0 (1+0	Eg# (1+C0S≪)	180	2E//7R	360	CR2 = 0.16 2E 1	27	 CUENCIA ESTA LIMI TADA 200 EAS CA- NOTERIZACION DE RECUEERACION DE LOS RECTIFICA
	7	W				Andrew Control	~10)		E.2.2.R				CON CARCA INDUCTI VA, EL VOLTAJE Y LA CONTENTE DE
1 / / / / / / / / / / / / / / / / / / /	CARCA			μl	। १५ ।	(Z)	ER = E/ (2 E = = (11 - 04 + 4 SIM) 180°		0 E		t .	•	A/A COVO TANBERN DE R V
6. 6.		. W				radiant propriation of the col-			£2 £3		(a)		 LA INDUCTANCIA EN EL CIRCUITO DE
CON CA SCR. CON CARGA NISISTIVA A-C.	5 4		ы	0	. E	1/2 182	Ex E1/2 === E(11-0+ 25110) 2	-180	-	350	g 0	186	 Dic DESE SEN KINE Ma. LA FRECUENCIA SSTA LIKITADA POR LAS CARACTERISTE
	A A A CARCA !	***							2.E	1	7 × ×	————————————————————————————————————	 CAN DE RECOFERA- OTON DE EOS DIOL. DOS Y EL SCE. IGUAL QUE CIRCUI- TO DE FIG. 10.
										{		j 	

3.3.- CONMUTACION EN CIRCUITOS DE AC.-

La conmutación del Tiristor en circuitos de AC, usualmen te no es un problema debido a la inversión periódica de la fuente de voltaje. Hay casos sin embargo que pueden llevar a fallas en conmutar adecuadamente como resultado de insufiriente tiempo de apagado o excesivo dv/dt del voltaje reaplicado, o ambos.

Considerando el circuito de la Fig. 3.5 que tiene 2 ... SCR's, en paralelo inverso, con una carga inductiva, al tiempo que la corriente alcanza a cero, de manera que el SCR en conducción puede conmutar (punto A), existe un cierto voltaje, el cual debe a parecer como polarización directa sobre el otro SCR. La razón de cambio de este voltaje depende de la inductancia y capacitancia del circuito de carga, como también de las características de recu peración inversa de los SCR's. En ciertos casos, un L di/dt transiente puede ser observado como resultado del apagado del SCR cuan do la corriente cae bajo el valor de la corriente de mantenimiento (I_{u}) . La adición de un circuito serie RC en paralelo con los SCR's o con la carga, puede reducir el dv/dt a niveles aceptables. La magnitud de C es determinada por la impedancia de carga y la limitación dv/dt del SCR, el valor de R debe ser umo tal que atenúe cualquier oscilación LC, con un valor mínimo determinado por la co rriente de pico repetitivo del SCR producido cmando los SCR's descargan al capacitor.

Una solución alterna es obviamente el uso de SCR's capaces de apagarse en un tiempo corto con un dv/dt alto aplicado y un alto voltaje.

En circuitos de alta potencia, ésta es a menudo la mejor aplicación, debido al tamaño y costo de mallas RC adecuadas.

Las cargas inductivas AC en el circuito puenteado y SCR de la Fig. 3.6 tiene un efecto apenas diferente. La rápida reversión del voltaje a los terminales de entrada del puente rectifica-

dor no representa solamente un alto dv/dt, simo que también reduce el tiempo disponible para la conmutación. Si los rectificadores usados en el puente tienen un tiempo de recuperación reversa lenta, comparado con el tiempo de apagado de el SCR la corriente de recuperación reversa es usualmente suficiente para proveer tiempo adecuado para la conmutación.

El uso de la malla serie R $_{1}$ $^{\rm C}_{1}$ no es práctico a la entra da de los terminales del puente.

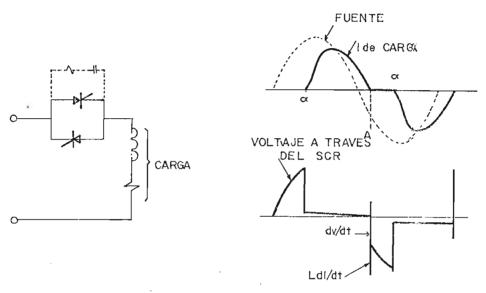
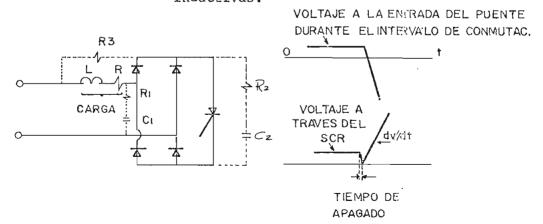


Fig. 3.5. Supresión del dv/dt y transiantes para cargas inductivas.



¿Fig. 3.6. Supresión del dv/dt incremembando la reversión de voltaje.

Una forma alternada de suprimir este problema es usar una malla ${\bf C_2}$ ${\bf R_2}$ a través del SCR, la cual limitará el dv/dt, pero enton ces será necesario un resistor ${\bf R_3}$ para preveer un camino a la circulación de la corriente (del orden de ${\bf I_H}$), para permitir suficien te tiempo de conmutación. El capacitor ${\bf C_2}$ es grande y puede proveer corriente de mantenimiento al SCR durante el período normal de conmutación y así evitar el apagado hasta que el capacitor se descargue.

La carga AC inductiva tiene un efecto similar sobre la conmutación del Triac, y la solución es obtener un Triac más rápido o reducir el dv/dt con una malla RC.

Cargas DC inductivas, requieren a menudo la adición de un diodo, que permite el paso libre de corriente, D_1 en la Fig. 3.7, para mantener el flujo de corriente cuando el SCR está apagado.

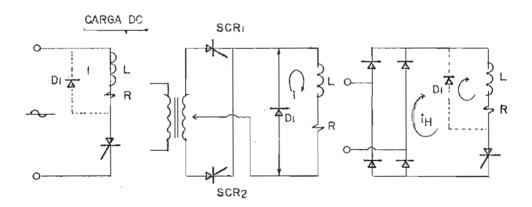


Fig. 3.7. Circuitos para carga inductiva DC con diodos que permiten libre oscilación.

Cuando se usa para una carga DC inductiva en el circuito puente, Fig. 3.7 (c), la inductancia causa que una corriente de - mantenimiento fluya a través del SCR y el rectificador puente du - rante el tiempo que el voltaje de línea atraviesa el cero previnien do conmutación.

La razón de corriente promedia requerida para el diodo - D_1 es un medio de la corriente promedio máxima en la carga para - (a), y 1/4 de la corriente promedio máxima de carga para (b) y (c).

3.4.- CIRCUITOS BASICOS PARA CONTROL DE FASE.-

Puede usarse un oscilador de relajación o cualquier generador de pulsos, adaptados para el control de fase. Debido a que estos son simplemente de control de tiempo, se debe proveer sincronismo con la fuente de AC. Esto se hace solamente tomando el volta je de entrada del oscilador, desde la fuente.

Hay varias maneras de conectar las varias versiones del circuito oscilador básico, usando diferentes dispositivos semiconductores de disparo, Tiristor, fuente y circuito de carga. Cada - combinación tiene propiedades únicas que deben ser consideradas para la selección de un circuito para obtener la función deseada.

3.4.1.- CONTROL DE FASE DE MEDIA ONDA.-

El circuito de la Fig. 3.8 usa un oscilador de relajación para disparar el SCR a ángulos de disparo contrelados , durante los medios ciclos positivos del voltaje de línea. Debido a que el potenciómetro R_1 puede ir hasta cero, el diodo \mathbb{R}_1 se usa para proteger el dispositivo de disparo y la compuerta del SCR durante los medios ciclos negativos. Ciertos dispositivos de disparo permitirán usar un resistor fijo R_2 en lugar del diodo.

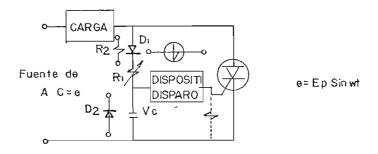
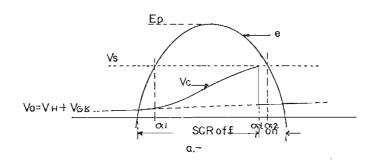


Fig. 3.8. Circuito básico de Control de Fase de media on da.



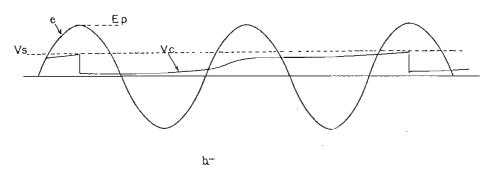


Fig. 3.9. Formas de onda del circuito de la Fig. 3.8, con diodo y SUS.

Las formas de onda del voltaje de alimentación, e, y voltaje V_C , a través del capacitor se muestra en la Fig. 3.9. Las magnitudes de R_1 , C, Ep y Vs, determinan la razón de carga del capacitor y el ángulo de fase, ∞_{\pm} , al cual ocurre el disparo. Los -

primeros y últimos posibles ángulos de disparo que pueden ser obtenidos están indicados por ∞ , y ∞ en las formas de onda de la Fig. 3.9. Si la corriente de conmutación, Is, del dispositivo de disparo es considerada, obtenemos las siguientes relaciones:

Debido a que el valor usable máximo de R_1 produce disparo en alfa $_2$, se puede calcular R_1 para valores dados de e, C y Vs, pero ignorando Is por el momento, usando la siguiente ecuación.

$$R_{I} = 2 E_{P}$$

$$\omega c \left(V_{S} - V_{O}\right)$$

$$Ec 3.3$$

El voltaje pico a través del capacitor es:

Las ecuaciones 3.3 y 3.4 asumen un valor bajo de Vs comparado con Ep, como sería el caso cuando se usa un dispositivo de disparo SUS en un voltaje de línea AC de 120 voltios.

De la ecuación 3.4 se puede ver que el voltaje residual (o inicial), Vo, caído en el capacitor tiene un efecto pronunciado sobre este simple circuito de disparo. El voltaje residual, Vo, es usualmente la suma del voltaje de mantenimiento mínimo, Vh, de el disparador, y el voltaje de alimentación compuerta-cátodo, $V_{\rm GK}$, que aparece cuando el SCR se prende.

Si no se alcanza el voltaje de conmutación durante un medio ciclo positivo, el dispositivo de disparo no conmuta y un voltaje residual alto cae en el capacitor.

El resultado, como se muestra en la Fig. 3.9 (b), es salto de ciclos, mientras el capacitor continúa cargándose cada me dio ciclo posítivo hasta que el dispositivo de disparo conmuta. El rango de R1 puede ser limitado de manera que el disparo ocurra cada medio ciclo bajo los peores casos de tolerancia de Ep mínimo, C máximo, Vs máximo, Is mínimo y Vo mínimo, este salto de ciclos pue de ser evitado. Por otra parte, con las condiciones de tolerancia opuestas, el último ángulo posible de disparo puede conducir una potencia minima inaceptable en la carga. La última solución a este salto de ciclos es el regreso automático del capacitor a un voltaje conocido, \mathbf{V}_{Ω} , al final de cada medio ciclo, aunque nunca puede alcanzar Vs. Una manera de hacer esto es sustituir el resistor R2 en lugar del diodo D, en la Fig. 3.8, esto causa que el voltaje del dispositor se invierta en el medio ciclo negativo, dando un va lor negativo de V al comienzo del medio ciclo positivo. Si el dis positivo de disparo no conduce durante la excursión negativa de Vc, entonces V_0 será predecible para cualquier valor dado de R_1 . Esta condición provee un ciclo para que el voltaje residual en C caiga y elimine el salto del ciclo. Si el dispositivo de disparo conduce cuando Vc es negativo, un segundo diodo, D_2 , puede ser usado para fijar Vc a aproximadamente menos un voltio durante el nuevo ciclo negativo.

Si se usa un dispositivo bilateral tal como el SBS o un Diac, el diodo D_2 no es necesario (suponiendo que R_2 limita adecua damente la corriente negativa); pero V_0 , al comienzo del medio ciclo positivo dependerá del número de oscilaciones que ocurra duran te el medio ciclo negativo, de aquí, sobre la fijación de R_1 . El cambiar R_1 hará un cambio integral en el número de oscilaciones ne gativas, de ahí que hará cambios escalonados en V_0 . Esta acción tiene como resultado cambios escalonados en el ángulo de disparo.

El regreso automático del voltaje de capacitor se obtiene en los circuitos de la Fig. 3.10, mediante el forzar al dispositivo de disparo a commutar al final del medio ciclo positivo.

En el circuito (a), el resistor R_2 provee una corriente negativa fuera de la compuerta del SUS. Cuando el voltaje de la $1\underline{1}$ nea se hace negativo, causando así que el SUS connute y descargue el capacitor.

Debido a que el voltaje de conmutación (el UJT es una función del voltaje interbase, el capacitor en el circuito (b) es refijado a través del UJT al final del medio ciclo positivo cuando el voltaje interbase cae a cero.

En los ejemplos precedentes el voltaje & alimentación - para los circuitos de disparo cae violentamente coando el SCR se prende. Esta conexión evita múltiples oscilacione, y permite bajar R₁ hasta cero, sin dañar el circuito de control. Esta circuito de disparo estuviera conectado directamente al circuito de alimenta - ción en lugar de al ánodo del SCR, un resistor fijo de aproximadamente 5 K Ohmios y en serie con R₁ se requeriría para limitar la - corriente.

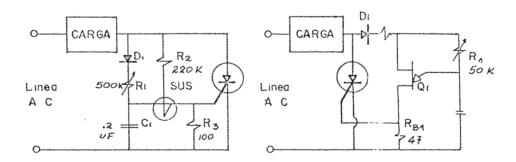


Fig. 3.10. Control de Fase de onda completa.

Debido a que esta última conexión cambia el circuito de control, de un circuito de 2 terminales a un circuito de 3 terminales, en ciertas aplicaciones, consideraciones de alambrado pueden prohibir su uso.

3.4.2.- CONTROL DE FASE DE ONDA COMPLETA.-

Cualquiera de los circuitos de la Fig. 3.10, pueden ser usados para control de potencia, conectando dentro del circuito - rectificador mostrado en la Fig. 3.1 (e).

El circuito con UJT de la Fig. 3.10 (b) no requiere modificación para esto, pero el circuito con SUS, (a), requiere cambiar $\rm R_2$ a 22 K Ohmios, añadiendo otros 22 K entre la compuerta del SUS y cátodo del SCR, eliminando el diodo $\rm D_1$. Estas revisiones son necesarias para obtener la reposición.

La forma más elemental de Control de Fase de onda compl<u>e</u> ta es el simple circuito Diac/Triac, de la Fig. 3.11.

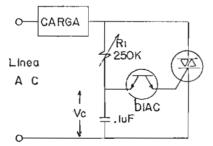


Fig. 3.11. Circuito básico de Control de Fase con Diac.

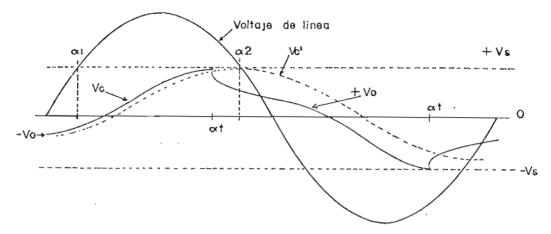


Fig. 3.12. Formas de ondas de Fig. 3.11

La forma de onda del voltaje de capacitor Vc en la Fig. 3.12, es bastante similar al caso de media onda, con la excepción de que el voltaje de capacitor restante, Vo al empezar cada medio ciclo tiene polaridad opuesta al sucesivo voltaje de commutación, Vs, que debe ser alcanzado. La forma de onda mostrada para Vc es una condición de estado estable, commutando tarde en cada medio ciclo. Si el resistor R1 se incrementa levemente, la forma de onda puntiada Vc¹, muestra que pasa en el segundo ciclo, después del último disparo. Al principio de este ciclo Vo es igual que en estado estable, debido a que el Diac ha conmutado en el medio ciclo anterior. Al término del primer medio ciclo, sin embargo, voltaje del capacitor es apenas por debajo de Vs y el Diac permanece inactivo. Esto cambia de Vo a +Vs al principio del medio ciclo. El voltaje de pico del capacitor en el medio ciclo negativo, es considerablemente más bajo que Vs, como se mostró anteriormente en la Ec. 3.4. En todos los ciclos subsiguientes, Vo = Vcp y el valor de pico de Vc permanecerá debajo de Vs, hasta que se reduce el valor de R.

Una vez que el disparo ha cesado, reduciendo R₁ se elevará a Vc, pero cuando se alcance Vs nuevamenta, el Diac commuta, Vo se reduce abruptamenta. Esta acción incrementa el valor de Vc en el medio ciclo siguiente, el cual causa que el disparo ocurra a

un ángulo de fase muy adelantado. Como resultado, la corriente de la carga salta de pronto de cero a algún valor immermedio, punto desde el cual puede ser controlado suavemente sobre todo el rango completo desde ∞_1 a ∞_2 .

El efecto del encendido rápido puede ser eliminado usando el conmutador asimétrico bilateral de silicio (ASBS) ST-4, como se muestra en la Fig. 3.13. Se mostró, que el encendido rápido del Control de Fase Diac-Triac de la Fig. 3.11, se debía al hecho de que el capacitor se estaba cargando hasta un voltije igual a dos veces Vs cada medio ciclo, pero cuando el Diac se disparaba, el capacitor alcanzaba Vs más temprano en el ciclo.

El ASBS ha sido diseñado para usar esto como una ventaja, la Fig. 3.14 muestra como se lo consigue (recuerdo que el voltaje de ruptura del ASBS está cerca de 8 voltios en una dirección y 2 - veces en la otra dirección).

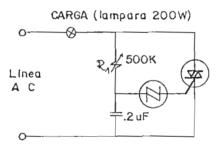


Fig. 3.13. Circuito de encendido rápido con ASBS.

Se puede ver que si R₁ de la Fig. 3.13 se ajusta de tal manera que el ASBS puede dispararse en el punto A, el capacitor - está esencialmente descargado a cero voltios al cruzar el punto A. Si el ASBS fuese simétrico, conmutaría adelantado en el medio ciclo siguiente (en el punto C). Pero debido a que el voltaje de rup tura en esa dirección es el doble que el del punto A, el capacitor continúa cargándose hasta el punto B. En este punto el ASBS se dis

para y entrega la mitad de la carga del capacitor a la compuerta del Triac. Ahora el capacitor está al mismo voltaje que estaba antes de que el ASBS se disparara. Como resultado, el encendido ha sido reducido a un valor insignificante, ya que está presente algo de asimetría de la forma de onda en el circuito de control con ASBS, puede no ser práctico usarlo para impulsar cargas donde no se puede tolerar una componente DC significativa, por ejem plo: lámparas incandecentes, transformadores, etc.

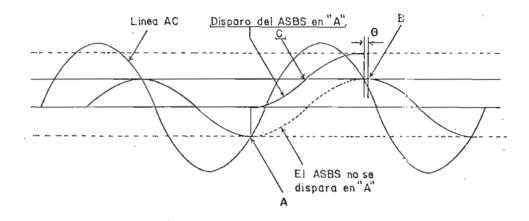
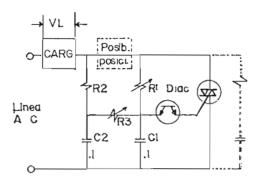


Fig. 3.14. Formas de onda del circuito (a Fig. 3.13

La Fig. 3.15, muestra otro circuito con muy poco efecto de encendido rápido. Este círcuito usa un segundo capacitor C_2 , para recargar C_1 después del disparo, elevando Vo hasta aproximadamente Vc. El máximo, o último, ángulo de disparo ∞_2 , con este circuito no está limitado al punto en que el voltaje de alimentación es igual a Vs, porque el segundo capacitor parmitirá un cambio de fase de V_{C1} mayor que 90° . Sin embargo, el Diac se dispara rá después del punto de 180° en la onda de alimentación, podríamuy bien disparar el Triac al comienzo del medio diclo siguiente. Ya que usualmente se necesita evitar esta condición, el resistor de acoplamiento R_3 debe ser ajustable para permitar compensación para valores de componentes de tolerancia amplia. Si se desea, se puede ajustar R_3 para tener un mínimo nível de poencia en la carga a un ajuste máximo de R_1 .



F'ig. 3.15. Circuito para Control de Fase de onda completa.

3.5.- CIRCUITOS PARA CONTROL DE FASE DE GANANCIA ALTA.-

Todos los circuitos previos controlan la fase del ángulo de disparo mediante un resistor. Para controlar sobre un rango amplio, desde potencia mínima a máxima, con el simple circuito de control de tiempo, RC, se requiere un gran cambio en el valor de R, mostrando un control de ganancia bajo. Para control manual, esto es muy adecuado. Para sistemas que deben llevar a cabo una función en respuesta a alguna señal, los circuitos RC simples son nor malmente inadecuados, aunque un fotoconductor o un termistor podrían ser usados para control, pero sólo sobre un rango muy amplio de luz o cambios de temperatura.

3.5.1.- CONTROL MANUAL .-

La Fig. 3.16 muestra un circuito convensional, controlado manualmente, con Triac y un transistor de Unijuntura. Un diodo zener fija el voltaje del circuito de control a un cierto nivel, como se muestra en la Fig. 3.17. Ya que el voltaje de pico (o disparo), e_p , del emisor del transistor de Unijuntura es una fracción del voltaje interbase, V_{RR} , como se indica mediante la curva pun-

teada, el capacitor se cargará mediante una curva exponencial hacia V_{BB} , hasta que su voltaje alcance e_p . Asumiendo por conveniencia, que e_p es 0.63 V_{BB} , el disparo ocurrirá a una constante de tiempo. Por lo tanto, para cubrir el rango de 0.3 a 8.0 milisegundos, el producto $R_2 C$ debe cambiar en la misma cantidad. Debido a

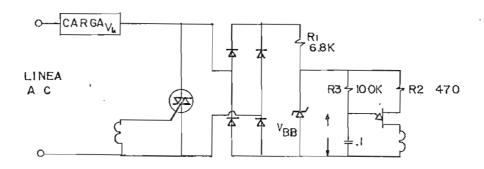


Fig. 3.16. Circuito convensional para Control de Fase.

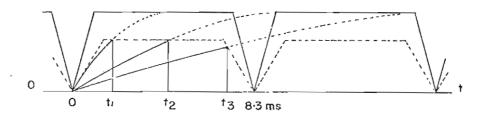


Fig. 3.17. Formas de onda con el UJT.

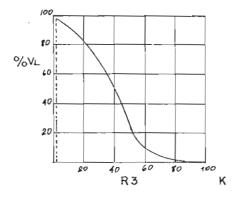


Fig. 3.18. Función de transferencia del circuito de la Fig. 3.16.

que C está fijo, R_2 debe ser variado en un rango 27 = 1. Este no es solamente un rango muy grande, pero la característica de transferencia de R_2 a voltaje de carga promedio, V_L , es bastante no $1\underline{i}$ neal, como se muestra en la Fig. 3.18. Sin embargo estas características son usualmente satisfactorias para control manual.

Reemplazando este resistor controlado manualmente con un transistor PNP, mostrado en la Fig. 3.19 (a), y aplicando una señal DC entre emisor y base, da como resultado una ganancia de corriente mayor, pero el rango de corriente de base debe ser necesa riamente igual a 27 = 1. La característica de transferencia, Fig. 3.19 (b), también permanece no lineal.

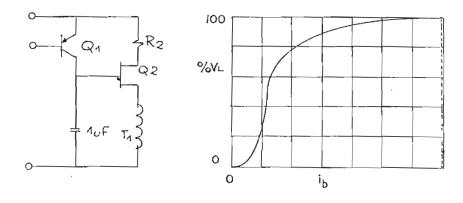


Fig. 3.19. Control de pedestal con transistor PNP.

El control de ganancia se puede hacer muy alto mediante el uso de un potenciómetro de baja resistencia, conectado como lo muestra la Fig. 3.20 (a). Puesto que la carga exponencial de C es muy rápida, y limitada por la división de voltaje del potenciómetro, la característica de transferencia nuevamente es no lineal, como se muestra en la Fig. 3.20 (b). Si un diodo zener tiene una impedancia significativa, el voltaje fijado no será plano, pero

tendrá un ligero pico a 90°. Esta curvatura puede producir una dis continuidad abrupta, o ruptura, en la característica de transferencia como se indica mediante la curva punteada de la Fig. 3.20 (b).

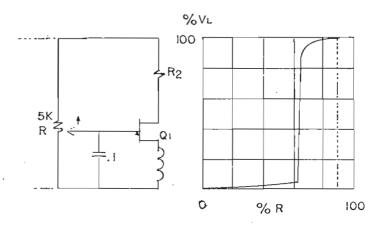


Fig. 3.20. Control de pedestal con potenciómetro de baja resistencia.

El uso de un transistor NPN, Fig. 3.21 (a), proveerá de una ganancia de corriente alta, pero la no linealidad y ruptura están aún presentes, como se indica en la Fig. 3.21 (b).

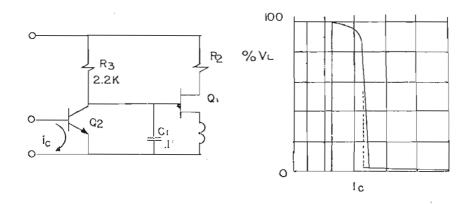


Fig. 3.21. Control de pedestal con Transistor NPN.

3.5.2.- CONTROL DE RAMPA Y PEDESTAL.-

Si los circuitos de las Fig. 3.16 y 3.20 (a), se combinan por acoplamiento por diodos, como en la Fig. 3.22 (a). La fun ción exponencial de rampa puede empezar a un woltaje de pedestal más alto, como, determinado por el potenciómetro. La curva 1 de la característica de transferencia de la Fig. 3.22 (b), se obtiene cuando R₂ se ajusta para una constante de thempo de 8 seg. El control de ganancia más alto se obtiene (curva 2), haciendo la constante de tiempo R₂ C₁ unos 25 miliseg. La florma de onda del voltaje observado sobre C₁ es una rampa casi lineal situada sobre un pedestal de altura variable como se muestra en la Fig. 3.22 (c). Pequeños cambios en la altura del pedestal producen cambios grandes en el ángulo de fase de disparo. La relación lineal entre altura y ángulo de fase resulta sin embargo, en una función de transferencia no lineal debido a la forma de orda sinusoidal de la alimentación.

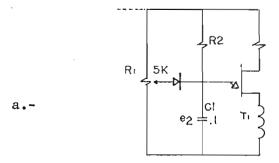
Tanto la alta ganancia y la linealidad se obtienen cargando C_1 de una forma de onda sinusoidal no fijjada como lo mues tra la Fig. 3.23 (a). Esto añade una onda cosemoidal a la rampa lineal para compensar la forma de onda senoidal de la alimentación, resultando la característica de transferencia Dineal mostrada la Fig. 3.23 (b). La ganancia del sistema puede ser ajustada sobre un rango ancho cambiando la magnitud del resistor de carga R, como se indica en la Fig. 3.23 (c), seleccionando una amplitud de rampa de 1 voltio, por ejemplo, y asumiendo un diodo zener de 20 voltios, un cambio en el ajuste del potenciómetro de solo 5% tiene como resultado el cambio lineal de rango total en la salida. Los valores mostrados en la Fig. 3.23 (a) son mápicos para un cir cuito a 60 Hz, la resistencia del potenciómetro debe ser suficien temente baja para cargar el capacitor C1 rápidamente, de manera que sea capaz de dispararse temprano en el ciclo. Este es el factor de limitación de control de nivel de impedencia.

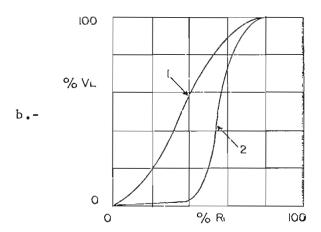
La característica logarítmica de los diodos limita la ga

nancia de control que puede ser conseguida com una característica de transferencia lineal razonable. A una amplitud de rampa de 1 voltio, la no linealidad de los diodos no es muy grande, pero a 1 voltaje de rampa de 0.1 voltios, el capacitor se carga principalmente debido a la corriente del diodo, destruyendo así la rampa modificada por el coseno. Un codo más agudo purde ser usado para tener una ganancia más alta a expensas de requærir un voltaje más alto a través del potenciómetro. El tercer factor de limitación es el punto de corriente pico del UJT. Esta corriente debe ser suministrada por R₂ y no debe ser más grande que una décima de la corriente de carga de C_1 , al final del medio ciclo para evitar distorción en la forma de onda. La cuarta limitación es la impedancia del diodo zener, $\mathbf{D_1}$. Esta impedancia debe ser bien baja a fin de mantener constante el punto de voltaje pico (nivel de disparo), durante el medio ciclo. Si este voltaje cambia a 0.1 vol tios, entonces el voltaje de rampa debe ser memor de 1 voltio. Los efectos de la temperatura en el UJT, y otros factores deben tomarse en cuenta cuando se trabaja a voltajes muy bajos.

En la Fig. 3.24 (a), el control manual es reemplazado por un circuito puente para control de realimentación. El diodo zener D_2 tiene un voltaje zener apenas menor que el diodo D_1 a fin de mantener la parte superior de la forma de onda fijada más plana. Los resistores R_1 y R_2 forman el divisor de voltaje que de termina la altura del pedestal. Una variación en cualquiera de es tos resistores puede proveer entonces una función de control, a pesar de que generalmente se usa R_2 como el variable. Las Fig. 3.24 (b) y (c) muestran el uso de un termistor para regulación de temperatura y fotoconductor para control de luz, en ya sea sistemas de control de lazo cerrado o sistemas de lazo abierto.

Para obtener una impedancia de entrada más alta se puede usar un transistor NPN seguidor emisor, como se muestra en la Fig. 3.25 (a). Si el transistor tiene una gamancia de corriente de 100, los valores de R₁ y R₂ pueden ser incrementados de 3K a 300K, reduciendo así grandemente la discipación de potencia en el





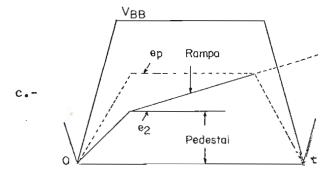


Fig. 3.22. Control pedestal rampa.

elemento sensor. Esto es particularmente importante cuando R_1 o R_2 es un termistor. El resistor R_3 se necesita en el circuito de colector del transistor a fin de limitar la corriente de carga disponible al capacitor del UJT y previniendo así el disparo adelantado del UJT.

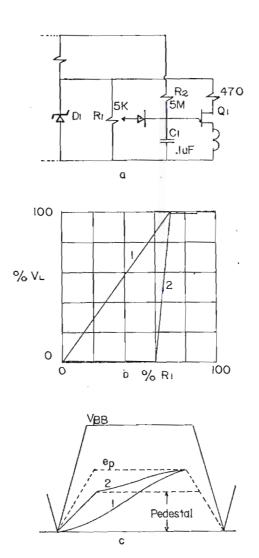


Fig. 3.23. Control de pedestal con rampa modificada con señal coseno.

En muchos sistemas de control de realimentación, la alta ganancia y el cambio de fase a menudo producen inestabilidad, extendiéndose desde sobredisparo excesivo hasta oscilaciones grandes o penduleo. El transistor permite el uso de un circuito sensor, se

guido de un circuito RC apropiado (R_1 C_1 , R_2 C_2) para producir el grado requerido de atenuación. Como la rampa modificada por el co seno da por resultado una respuesta lineal uniforme, la ganancia del sistema es uniforme y la atenuación apropiada se obtiene más facilemnte que en el caso de la rampa lineal donde la ganancia - cambia con el ángulo de fase. La ganancia del sistema se controla mediante el resistor de carga de rampa (R_2 de la Fig. 3.23), la - cual se puede hacer variable, mediante el uso de un termistor o - fotoconductor.

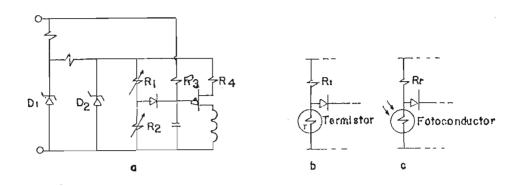


Fig. 3.24. Control de pedestal con transductores.

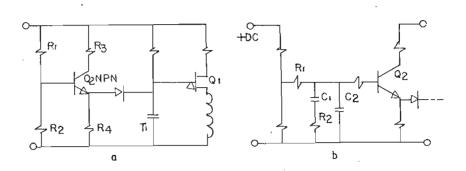


Fig. 3.25. Circuitos de control para señal de entrada AC y DC.

Para evitar carga excesíva en el circuito sensor se nece sita un resistor en serie con la base del tramsistor. Los límites de control superior e inferior se pueden obtemer mediante el uso de fijadores con diodos.

La capacidad de trabajar a partir de un control de señal DC, permite un circuito de comienzo suave y terminación suave, como lo muestra la Fig. 3.26 (a).

Este circuito distingue porcentajes æjustables individua les de comienzo y fin, buena linealidad, límitæ superior e inferior de fijación, y controles de fase manuales o remistivos mediante el nivel de fijación superior. Para un UJT típico el punto de pico es de 2/3 el voltaje interbase, la amplitud de la rampa puede ser ajus tada a 1/3 del voltaje interbase y el pedestal fijado a 1/3 y 2/3 de este voltaje. La característica de desempeño resultante se mues tra en la Fig. 3.26 (b) y (c) para esta condición, con el conmutador en ON en t₁ y en OFF en t₃.

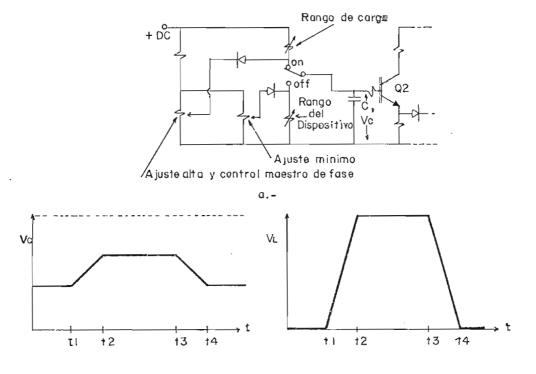


Fig. 3.26. Circuito para control de comienzo y terminación suaves.

Para control remoto desde una señal AC, tal como una audio-frecuencia desde una grabadora o tacómetro, o un portador RF - solo o con modulación de audio, como se muestra en la Fig. 3.27.

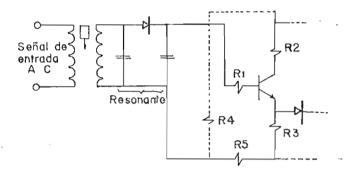


Fig. 3.27. Circuito para control remoto.

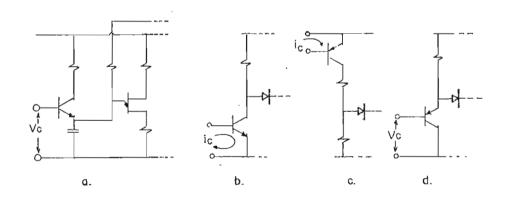
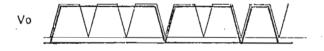


Fig. 3.28. Circuitos con diferentes controles de pedestal.

Conexiones alternadas del Transistor se muestran en la Fig. 3.28, proveyendo de una gran variedad de características de desempeño. El circuito seguidor emisor está simplificado en la Fig. 3.28 (a) para el uso de baja ganancia. A un alto control de ganancia (bajo voltaje de rampa), la corriente de emisor requerida es muy baja, y el decrecimiento de beta a corrientes tan bajas causa excesiva no linealidad.

Conexiones varias de emisor común para transistores NPN y PNP, Fig. 3.28 (b) y (c) proveen baja impedancia de entrada y ma yor ganancia de voltaje, pero requieren de compensación de tempera tura en aplicaciones de alta ganancia. En adición, el circuito con transistor NPN de la Fig. 3.28 (b) da como resultado un sensor invertido, lo cual puede o no ser deseado. La inversión de sentido también se obtiene en el seguidor de emisor PNP de la Fig. 3.28 (d).

Una forma alternada del circuito de encendido lento se muestra en la Fig. 3.29 usando el diodo de fijación, D_1 , para controlar la altura del pedestal en una rampa lineal. El capacitor C_1 puede ser de varios cientos de microfaradios y se carga lentamente a través de R_2 . R_1 continúa cargando más alla del punto de voltaje pico para remover completamente el efecto de C_1 y proveer un camino de descarga cuando se quita la energía. La alimentación para este circuito debe proveerse desde la línea, antes que del voltaje del Triac, a fin de cargar completamente a C_1 .



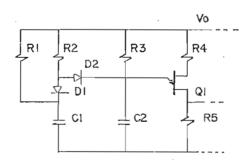


Fig. 3.29. Circuito de encendido lento.

3.5.3.- CONTROL DE COMPENSACION DEL VOLTAJE DE LINEA EN UN RANGO AMPLIO.-

En la Fig. 3.30, la compensación para cambios en el vol taje de alimentación se obtiene de R2 y C1, los mismos que añaden al voltaje del diodo zener un voltaje DC proporcional al voltaje de alimentación. Esto se usa para proveer voltaje de interbase pa ra el UJT. Puesto que la altura del pedestal está fijada por el diodo zener, reduciendo el voltaje de alimentación se reduce el voltaje interbase y el punto del voltaje pico del UJT, esto causa que el disparo ocurra temprano en la rampa. El tamaño de R, depen de de la amplitud de la rampa, por lo tanto de R5. El voltaje de compensación no interfiere con el uso de la altura del pedestal en otra forma de control, tal como un sistema de control de reali mentación. Con este circuito se ha obtenido en pruebas que la par te inferior del control está cuando el voltaje de alimentación cae hasta el voltaje de salida deseado. El control de corriente de realimentación se puede obtener mediante el uso de voltaje sobre un resistor en paralelo, pero esto requiere rectificación y filtrado cuando se requiere controlar AC, debido a que ninguna co rriente fluye antes del disparo.

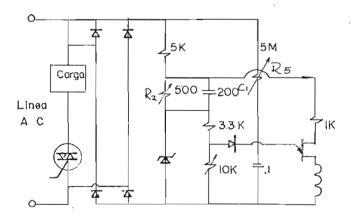


Fig. 3.30. Circuito con control de compensación de voltaje de línea.

En adición, se puede usar una lámpara y un elemento fotoconductor como circuito sensor. La respuesta de tiempo de la lámpara y del fotoconductor es generalmente lo suficientemente largo para proveer el filtrado, y el control está sobre el cuadra do de la corriente, de ahí que mantendrá constante el valor RMS, mejor que el valor medio. Una combinación resistor-termistor también proveerá control RMS.

Un transformador de corriente puede ser usado para producir una señal de voltaje de salida más alta sobre AC con una me nor pérdida de potencia. Si la pérdida de potencia en la derivación es despreciable, un elemento sensible al flujo magnético tal como una resistencia transductora o un elemento de efecto Hall - puede ser usado en una bobina con núcleo adecuado. En estos senso res de núcleo magnético, la salida será función de la corriente promedio.

Estos circuitos son típicos en una gran variedad, basados en el concepto de rampa y pedestal para transferencia de nivel de voltaje, corriente o impedancia a ángulo de fase para el disparo de los Tiristores. La ganancia ajustable, linealidad, selección de alta o baja impedancia de entrada y operación desde una señal DC de entrada, son características atractivas para el uso en sistemas de control de realimentación de lazo abierto, o en sistemas de funciones especiales.

<u>CAPITULO IV</u> <u>DISEÑO DEL SISTEMA</u> <u>REGULADOR DE VOLTAJE</u>

4.1.- ESPECIFICACIONES DEL DISEÑO.-

Potencia de salida	500 Watts
Voltaje RMS de salida	100 Voltios
Variación permitida a la salida	1 % (± 0.5 %)
Variación permitida a la entrada	30 %
Método	Control de Fase de
•	Tiristores.

El sistema regulador, básicamente comsta de las partes, tal como lo muestra el diagrama en bloques de la Fig. 4.1.

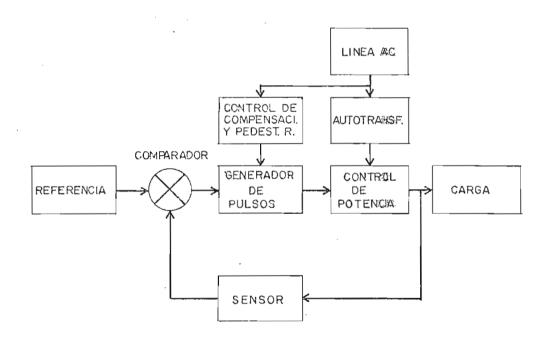


Fig. 4.1. Diagrama en bloques del Sistema Regulador.

4.1.a.- FUNCIONAMIENTO DEL DIAGRAMA EN BLOQUES.-

Al aplicar la alimentación al sistema, el control de potencia no permite que dicha tensión pase a la carga, puesto que su funcionamiento está supeditado al del generador de pulsos. Pa-

ra ello la señal de error y los controles de compensación y pedestal - rampa determinan el ángulo de disparo del control de poten - cia. Habiendo error en la tensión de la carga, el sensor de salida entrega una señal diferente a la de funcionamiento normal que al - compararse con la de referencia entrega otra señal de error que co rrige el ángulo de disparo.

4.2.- DISEÑO DEL CIRCUITO DE POTENCIA.-

Puesto que se va a trabajar con función sinusoidal, del análisis hecho para la Fig. 1.6 del Cap. I, se anotó que hay tramos que dan una característica bastante lineal de la variación del voltaje RMS como función del ángulo de conducción de un Tiristor; dichos tramos pueden ser aprovechados para allí hacer el control de fase.

Como primer paso es necesario conocer qué voltaje pico permite obtener 100 Voltios RMS para un ángulo de conducción dado, para lo cual hacemos uso de la Ec. 1 deducida en el Cap. I, así:

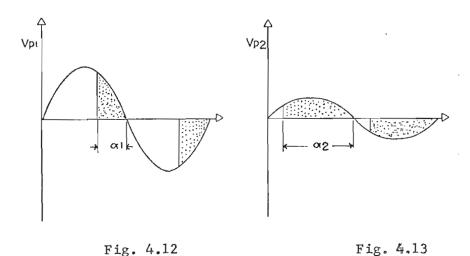
$$\therefore V_{p} = \frac{2\sqrt{\pi} \quad V_{PMS}}{\sqrt{2\alpha - Sen2\alpha}}$$

donde $V_{RMS} = 100 \text{ Voltios}$.

Que para el efecto se elaboró un programa para la Computadora que consta en el Apéndice B; y, cuyos resultados se adjuntan en copias reducidas.

De las curvas obtenidas, puede acotarse que los resulta

dos son lógicamente los esperados, puesto que para ángulos de conducción bastante pequeños, se necesitan voltajes pico muy grandes, mientras que los mínimos necesarios se obtienen para ángulos de conducción grandes. Gráficamente puede visualizarse así; tratemos de obtener el mismo valor RMS de una función senoidal dada para 2 diferentes valores pico:



αι,αρ ángulos de conducción de un Tiristor

entonces: al a2> Vpi Vp2

Bajo estos antecedentes, es de nuestro interés conocer los límites de variación (\pm 15 %), sobre los cuales ha de operar el control de fase; considerando que el valor pico de la tensión nominal de línea es 117 $\sqrt{2}$ Voltios, para la regulación especificada:

Voltaje pico mínimo del control 140.64 Woltios Voltaje pico nominal 165.46 Woltios Voltaje pico superior del control ... 190.23 Waltios

De la Fig. 4.10, con el valor nominæl de $117\sqrt{2}=165.46$ Voltios pico, para obtener 100 Voltios RMS, se necesita que el dispositivo (Triac), conduzca 111° ; pero, éste ángulo es más alto que el previsto como central del probable rango del

CASO: DE 191,91 0.00 127.94 315.66 64.002222
64.002222
64.002222
64.002222
64.002222
64.002222
64.002222
64.002222
64.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222
77.002222 -----Fig. 4.10

ENTER #5.00000 Y 120.00000 GRADUS

CASO FOR UNA ONDA SINUSCIDAL (SUAD)

^	000 AF-72 97,43 146,15 " 194,86 211,56"
0	
75,00000	
75.50000	
76.00000 76.00000	
77.00000	
77.50000	6
74.00000	
73.50000	
79.00000	
79,50000	
90.00000 00.50000	
M1.00000	
n1.50000	
82.30300	•
82.50000	
83.50000	
00000044	***************************************
84.50000	***************************************
82. caaaa	*
00000	and the same of th
000000 000000	•
87.01000	
87.50000	
89.00000	
00000-61 00000-98	
- B7.50000	
90.09009	
20.50100	
91.00000	
92.00003	
92.50000	±
93.00000	*
93.50000	1
94.50999	
95.02000	
95,50000	
96.00000	
97.00500	
97,50000	
30.00000	
99.50000	
95.50000	
100400000	*
100450000 101400000	
101.50000	
107.00000	
102,50000	*
103.00000	
104.2000)	
104.50000	1
105.00000	\
100.50000	*
100,50000	
107.00000	
107.50000	
108.00000	
109.50000	
109.50010	
110.00000	•
110.500000	
111.00000	
112.00000	
112.50000	
113.00000	
113.50000 111.00000	The state of the s
114.50000	
115.00000	
115.50000	,
116.00000	,
117.60000	
117,50000	
118.00000	
119,50000	
119.50000	
120.00000	

Fig. 4.11

ASCOLD DE Characteric	Vill tell 1988	ACT TAIL DAYS 10 TAIL OFF	VOLUME PROTURADO.
7006	120,000	172.13:	252,581
158, 48.60 ch	100.530	141,047	208.212

control de fase, lo que significa que para cuando el voltaje de línea baje del valor nominal y la necesidad del ángulo de conducción se haga mayor, dicho control en esa circunstancia estará saliendo del rango, en consecuencia la regulación a la salida llegaría a terminarse pronto. Por lo tanto se necesita subir el voltaje pico de la entrada, lo cual naturalmente da la posibilidad de bajar el ángulo de conducción, para obtener el mismo valor RMS.

Para escoger el valor de voltaje pico necesario, ha de tomarse en cuenta que mientras dicho voltaje suba, se está exigien do de un dispositivo de mejores especificaciones, lo que repercute como uno de mayor precio, razón ésta para buscar uno que satisfaga dichas condiciones dentro de un rango de seguridad, sin que fuese necesario escoger uno que resulte antieconómico. Por esta razón; y, dado que se ha considerado como rango suficiente de control de fase desde aproximadamente 75 hasta 105°, donde el ángulo central de este rango es aproximadamente 90°, se ve la necesidad de tener 200 Voltios pico según la Fig. 4.10, para lo cual se prevee la construcción de un transformador, pero, para que el aprovechamiento de la potencia que nos ofrece el transformador sea óptimo, se construyó preferentemente un autotransformador, que operativamente funcio na así:

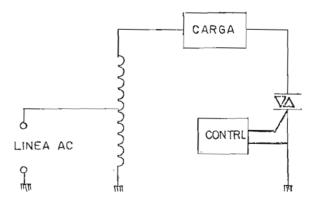


Fig. 4.14. Funcionamiento operativo del autotransformador.

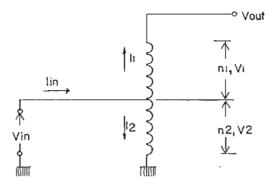


Fig. 4.15. Diagrama esquemático del autotransformador.

 n_1 , n_2 número de vueltas

P = Potencia determinada por la sección de núcleo disponible.

Ii, Vi corrientes y voltajes.

Sabemos que en un transformador (o un autotransformador), la potencia de salida es igual a la potencia de entrada, entonces:

$$Pin = Pout$$
 $Pin = Vin . Iin = Vout . Iout$
 $Vin (I_1 + I_2) = (Vin + V_1) I_1$
 $\therefore I_2 \quad Vin = V_1 . I_1$
 $Ec. 4.2$

En consecuencia la potencia en cada sección del bobinado es la misma e igual a la mitad de la potencia total, por lo tanto, la máxima corriente que se puede obtener, será:

$$I_1 = \frac{1}{2} \cdot \frac{P}{V_1} = \frac{1}{2} \frac{P}{V_{out} - V_{in}}$$
 Ec 4.3

Sabiendo que P se define como

$$P[watts] = \left(\frac{s}{1.1} [cms^2]\right)^2$$
 Fc. 4.4

Valiéndonos de la fórmula que según el Reference Data for Radio and Engineer, no obedece a una deducción matemática, sino a ajustes dados por la práctica, se cumple aproximadamente que:

$$\frac{\text{Amperios}}{\text{Pulgada}} = 2470 - \log \left(W_{AC} \right)^{585} \qquad \text{Ec. 4.5}$$

 W_{AC} es la potencia dada por la corriente que circula por un determinado bobina**de.**

Además se sabe:

Con estos criterios, se calculó el aumo transformador, así:

Da Ec 44

$$P = \binom{26.6}{1.1}^2 = 555 \text{ Watt}$$
 $I_1 = \frac{1}{2} \frac{565}{162 - 117} = 6.172 \text{ Amp.}$

Pout = 6.172 x 162 Watt

 $\Rightarrow Pout = 1 \text{ K Watt}$

Da Ec 4.2

 $I_2 = 45 \times 6.172 \frac{117}{117}$
 $I_2 = 2.37 \text{ Amp.}$

Da Ec 4.5

 $\binom{Amp.}{Pulg^2}_2 = 1.067$

$$\frac{|D|^{2}}{pulg^{2}} = \frac{2 \cdot 136}{1.067}$$

$$\Rightarrow p, = 50.4 \text{ m/s} \Rightarrow \text{ cable # 16}$$

$$\frac{|D|^{2}}{pulg^{2}} = \frac{6.172}{1.067}$$

$$\frac{|D|^{2}}{pulg^{2}} = \frac{6.172}{1.067}$$

$$\frac{|D|^{2}}{pulg^{2}} = \frac{4.44 \times 60 \times 4.33 \times 6 \times 10 - 4}{1.065}$$

$$\Rightarrow n = \frac{45}{0.65} \Rightarrow n = 70 \text{ Yuellas}$$

oue considerando las perdidas del autotransformador del ordan del 5%, ni = 70 x 1.05 Vueltas.

Construyéndose entonces con los datos siguientes:

n2 = 117 => n2 = 179 vueltas.

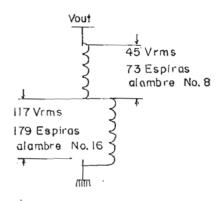


Fig. 4.16. Datos del autotransformador.

4.3.- DISEÑO DEL CIRCUITO SENSOR.-

Para el efecto que compete el método más simplificado dadas las especificaciones, es usar como sensor de voltaje RMS una fuente luminosa y un fotoelemento que entregue una señal proporcional a dicho voltaje al cuadrado, tal como lo indica la Fig. 4.17. El fotoelemento ha usarse es el 2N5777, que usándolo bajo los conceptos del fabricante, debe polarizarse con 10 Voltios para una Rs de 1000, garantizando que dicho funcionamiento se lo hace en la parte lineal.

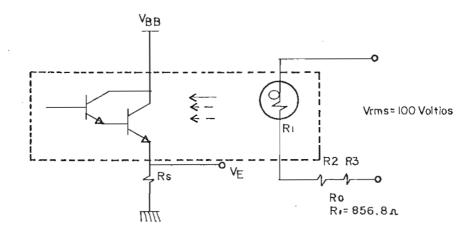


Fig. 4.17. Circuito sensor de voltaje RMS.

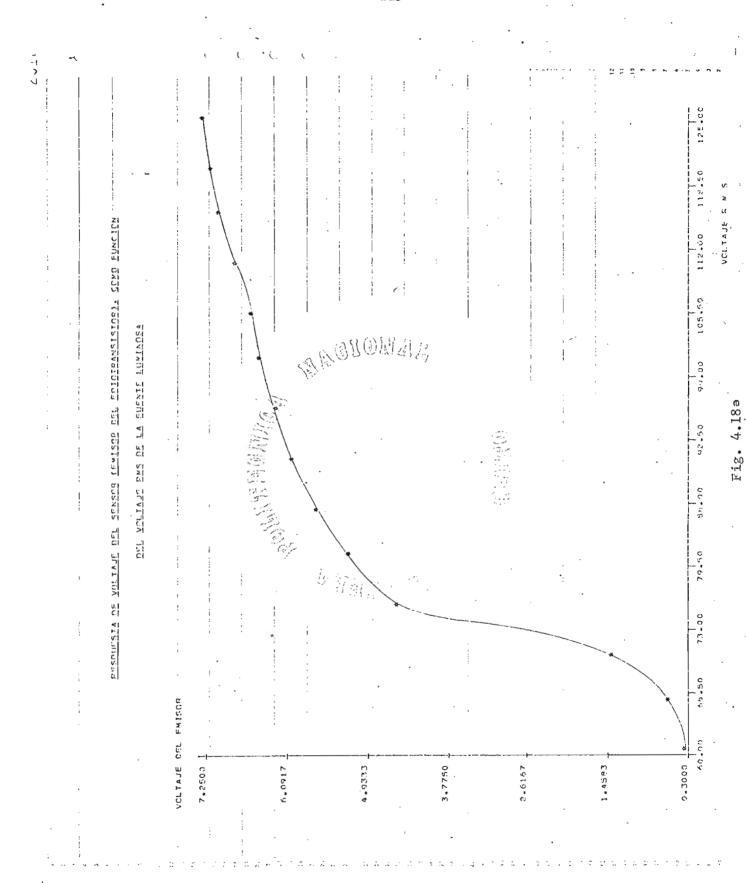
Construyendo una estructura hermética para el efecto, se debe hallar el comportamiento para diferentes señales de entra da $Ve = f(V_{RMS})$, ello da la posibilidad de trabajar en tramos más lineales o más sensibles. Así, se obtuvo la función de transferencia dibujada en la Computadora con el programa del Apéndice C y cuyo resultado corresponde a la Fig. 4.18a. De esta Fig. se ve que el control se torna más sensible, osea la respuesta es más rápida cuando sobre la fuente luminosa hay unos 72.5 Voltios RMS, en con secuencia Ro debe consumir 27.5 Voltios RMS, la resistencia del filamento de la fuente luminosa es 857 Ω .

$$\stackrel{=}{=}$$
 $\stackrel{100}{=}$ $\stackrel{R_0}{=}$ $\stackrel{27.5}{:}$ $\stackrel{?}{:}$ $\stackrel{R_0}{:}$ $\stackrel{325}{:}$ $\stackrel{?}{:}$

Por 10 que se puede poner $R_2 = 300 \Omega$ y R_3 un potenciómetro de 50 Ω

4.4.- DISEÑO DEL CIRCUITO COMPARADOR.-

Se ha escogido para establecer la comparación entre la señal de referencia y la señal del sensor realimentada, el amplifica dor operacional SN72301, tal como lo indica la Fig. 4.18.



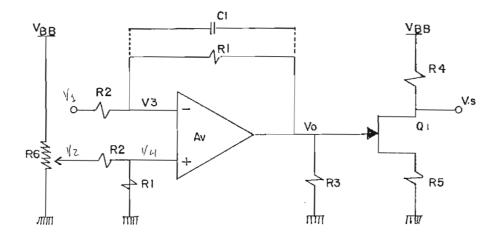


Fig. 4.18. Circuito comparador.

Considerando que la ganancia del operacional es infinita, tenemos que:

$$\sqrt{3} = \sqrt{4}$$
 Ec 4.7

Planteando ecuaciones, tenemos:

$$V_{1} - V_{3} = V_{3} - V_{0}$$
 R_{2}
 $V_{2} - V_{4} = V_{4} - 0$
 R_{2}
 R_{1}
 $Ec. 4.8$
 $Ec. 4.8$
 $Ec. 4.9$

De las ecuaciones anteriores tenemos:

$$V_0 = \frac{R_1}{R_2} \cdot (\dot{V_1} - \dot{V_2})$$
 Ec 4.10

Que para nuestro diseño:

V₂ es la referencia, cuyo valor es calibrable con un potenciómetro de 1 K.

V₁ es la señal proveniente del emisor del fotosensor, que responde según la curva de la Fig. 4.18.

La polarización del operacional se realiza con fuentes de \pm 15 Voltios.

Los valores calculados para R_1 y R_2 , dado que queremos una ganancia unitaria, porque la señal proveniente del sensor es lo suficiente como para no amplificarla, son:

$$R_1 = R_2 = 10 \text{ K}$$

Ha de anotarse que este operacional, tiene compensación en frecuencia, que se calculó según las curvas dadas por el fabricante y es un condensador de 100 pF.

Para dar estabilidad al sistema puede ponerse el conde \underline{n} sador C_1 de un bajo valor para que no afecte la velocidad de respuesta.

Debido a que Vo va a tener valores positivos y negativos, como Q_1 no debemos poner un transistor PNP o NPN, porque cada uno de ellos para uno de esos casos se cortaría, razón ésta para escoger un FET que con dichos valores nos permite obtener voltajes positivos continuados en Vs, que es de nuestro interés.

 $\rm R_{\mbox{\scriptsize 3}}$ es la resistencia de drenaje, siendo buen criterio escogerla de 15 K, entonces:

$$R_3 = 15 K$$

Para calcular R_4 y R_5 , se polarizó el circuito con 15 Voltios, habiendo trazado la recta de carga y trabajando en la parte lineal del transistor, se llegó a los resultados siguientes:

$$R_4 = 1.8 \text{ K}$$

 $R_5 = 300 \Omega$

4.5.- DISEÑO DEL CIRCUITO DE DISPARO.-

Por 1o analizado en el Cap. III, se escoge como circuito de disparo el de la Fig. 4.19, así:

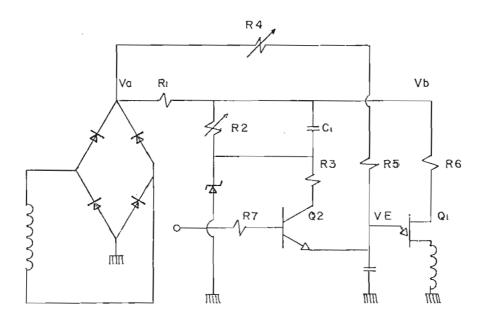


Fig. 4.19. Circuito de disparo.

 $R_{\overline{BB}} = Resistencia entre bases del UJT$

Que para el efecto contamos con los transistores:

 $Q_1 = 2N2646$

 $Q_2 = BD115$

Datos del transistor 2N2646:

$$R_{BB} = 8 K$$
$$= 0.65$$

 $V_{\mathrm{D}}^{}$ = Voltaje de disparo del UJT

$$VJ = 0.6 + \left(V_b - \frac{V_b}{R_6 + R_{BB}}\right) \mathcal{H}$$

Sabemos que Va = 75 Voltios.

Es buen criterio escoger que el voltaje máximo de la ram pa sea menor o igual que la mitad del voltaje de disparo, osea:

Analizando la Fig. 4.20, para calcular R_4 , R_5 y C_2 :

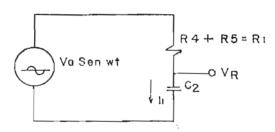


Fig. 4.20. Circuito serie RC.

Asumiendo $C_2 = 0.047$ uF, pues es más fácil hacerlo y calcular R_1 , porque puede ponerse una resistencia fija y un potenciómetro, entonces:

$$\chi_{c2} = \frac{1}{2\pi 120 \times 0.047 \times 10^{-6}} = 28.21 \text{K}$$
Asumiendo $V_{R} = 5.5 \text{ Voltios}$

Habiendo puesto $R_5 = 500 \ \text{K}$ en serie con un potenciómetro de 2.5 M.

$$V_R \leq \frac{1}{2} V_D$$
 $Si V_R = 5.5 \text{ Voltios.}$
 $V_D \geq 11 \text{ Voltios.}$
 $escogemos.$
 $V_D = 12 \text{ Voltios.}$
 $De = 12 \text{ Voltios.}$

Escogiendo R_6 = 1 K y con los datos de $R_{\rm BB}$ y γ promedios del UJT, tenemos:

$$Vb = 16 \text{ Voltios}.$$

$$\Rightarrow Vb - Vz = 18 - 12 = 6 \text{ Voltios}.$$

El diodo zener con que contamos necesita como corriente de trabajo 20 mAmp y sabemos que en el caso límite por Q_2 circulará $\frac{12 \text{ loltros}}{4.7 \text{ K}}$

Entonces:

$$R_2 = \frac{V_b - V_z}{20 + 2.5 (10^{-3})}$$

$$R_2 = \frac{266.6}{2} \Omega$$

Pero ponemos un potenciómetro de $500\,\Omega$ para tener una ganancia variable de la compensación.

Escogemos
$$C_1 = 100 \text{ uF}$$

En consecuencia la corriente que consumiría el circuito sería:

$$I_{1} = 23 + Vb/1K = 41 \text{ mAmp}$$

$$R_{1} = Va - Vb \quad Slendo: Va = 75 \sqrt{2}br; Vb = 18 \text{ V}$$

$$41.10^{-3}$$

$$R_{1} = 75 \sqrt{2} - 18 \Omega = 2.14 \text{ K}$$

$$41.10^{-3}$$

Escogemos un valor normalizado, entonces:

$$R_{1} = 2.2K$$

4.6.- DISEÑO DE LAS FUENTES DE ALIMENTACION.-

Para el efecto se cuenta con la ayuda de los Circuitos Integrados SN72723, que ofrece a más de una gran estabilidad ante variaciones térmicas, simplificación de los circuitos y por ende permiten un mejor aprovechamiento del espacio.

Siguiendo los consejos de las notas de aplicación del fabricante que se adjuntan en el Apéndice I, considerando: variaciones de línea del ± 15 %, limitación de corriente y protección contra corto circuito, se llegó a los resultados expuestos a continuación, para las diferentes fuentes:

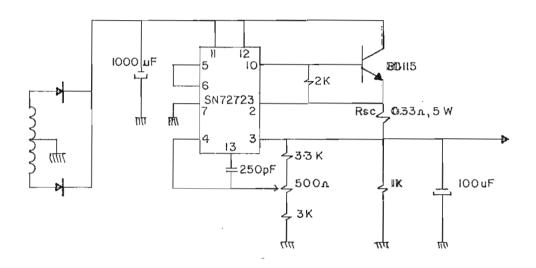


Fig. 4.22. Fuente de + 15 Voltios y 100 mAmp.

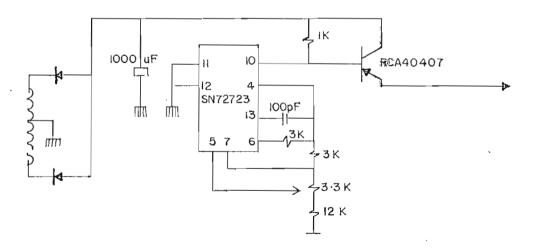


Fig. 4.23. Fuente de - 15 Voltios y 100 mAmp.

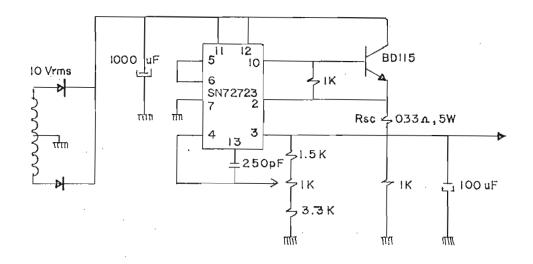


Fig. 4.24. Fuente de + 10 Voltios y 150 mAmp.

4.7.- DISEÑO DEL TRANSFORMADOR DE PODER.-

Para alimentar las fuentes debe diseñarse un transforma dor, para lo cual se parte de los siguientes criterios de diseño.

Sabemos que el voltaje que se induce en la bobina de un transformador con núcleo de hierro, es igual a:

$$V = N \frac{d\emptyset}{dt}$$

· Considerando un ciclo de la onda inducida y sabiendo que:

 \emptyset = B S, donde:

Ø = Flujo magnético

B = Densidad de flujo magnético

S = Area del núcleo en cm².

Entonces:

Donda:

$$\frac{N}{V} = \frac{1}{B5f}$$

 $\frac{N}{V} = \frac{1}{B5f}$ Que cuando se trabaja con B en miles de Gaus, S en cm² y f en Hz, la fórmula se reduce a :

$$= \frac{\text{espiras}}{\text{voltio}} = \frac{22500}{\text{B S f}}$$

Que disponiéndose de un núcleo de área igual a 5.48 cm².

Entonces:

Considerando que las pérdidas del tramsformador son de un 5 %, tenemos:

Resumiendo los valores calculados, tenemos:

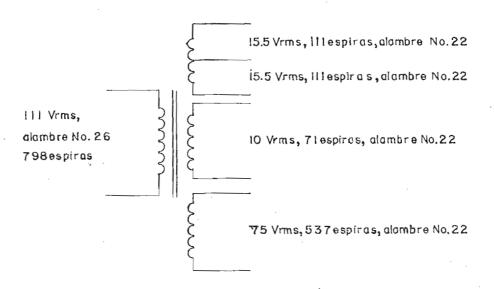


Fig. 4.25. Datos del transformador de poder.

Del diagrama anterior el secundario ${\rm S}_1$ con toma central se usa para las 2 fuentes de polarización (\pm 15 Voltios).

El secundario \mathbf{S}_2 se usa para la fuente de polarización del sensor (+ 10 Voltios).

 $\hbox{El secundario S}_3 \hbox{ se usa para 1a fuente sincronizada con} \\ \hbox{1a línea que polariza el circuito generador de pulsos.}$

4.8.- OTROS CIRCUITOS QUE SE DISEÑARON.-

CIRCUITO 1.-

Como circuito generador de Pulsos de Disparo, se diseñó también otro circuito, que se indica a continuación con los valores calculados:

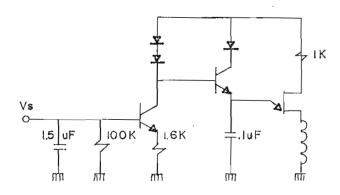


Fig. 4.26

Obteniéndose como respuesta la función de transferencia de la Fig. 4.29. De esta Fig. se puede ver que la respuesta de este circuito es bastante no lineal, lo que nos indica que para obtener una mayor linealidad es necesario de una compensación muy complicada.

CIRCUITO 2.-

El Generador de Pulsos de disparo de la Fig. 4.19, sin control pedestal-rampa ni control de compensación, esquemáticamen te sería como lo indica la Fig. 4.27. Puesto que el interés es conocer la linealidad del circuito, se halló el gráfico de la función de transferencia, tal como lo indica la Fig. 4.30. De esta Fig. vemos que la respuesta es bastante lineal, lo que nos indica que al agregarle el control pedestal rampa y control de compensación, obtenemos una respuesta mucho más lineal, por razones analizadas en el Cap. III (Control de Fase), razón ésta para haber es-

cogido este circuito como el básico para el efecto de esta Tesis.

CIRCUITO 3.-

Como circuito sensor, se diseñó también un puente, como lo indica la Fig. 4.28.

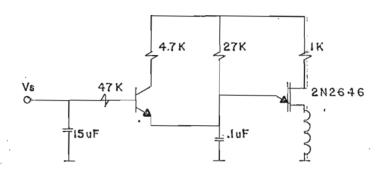


Fig. 4.27

Donde al poner como Rs una fotoresistencia, entrega co mo señal V_1 , un voltaje que es proporcional a La luz incidente. Para que el medio ambiente no causara un problema, se construyó una estructura hermética. En estas condiciones se halló la respuesta de este circuito para carga variable, cuyos resultados lo muestra la Fig. 4.31.

Ha de anotarse que no se usó este método porque responde muy lentamente y ello hace de éste uno muy impreciso, además porque la resistencia del elemento fotosensor varía en un rango bastante amplio.

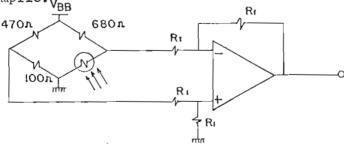
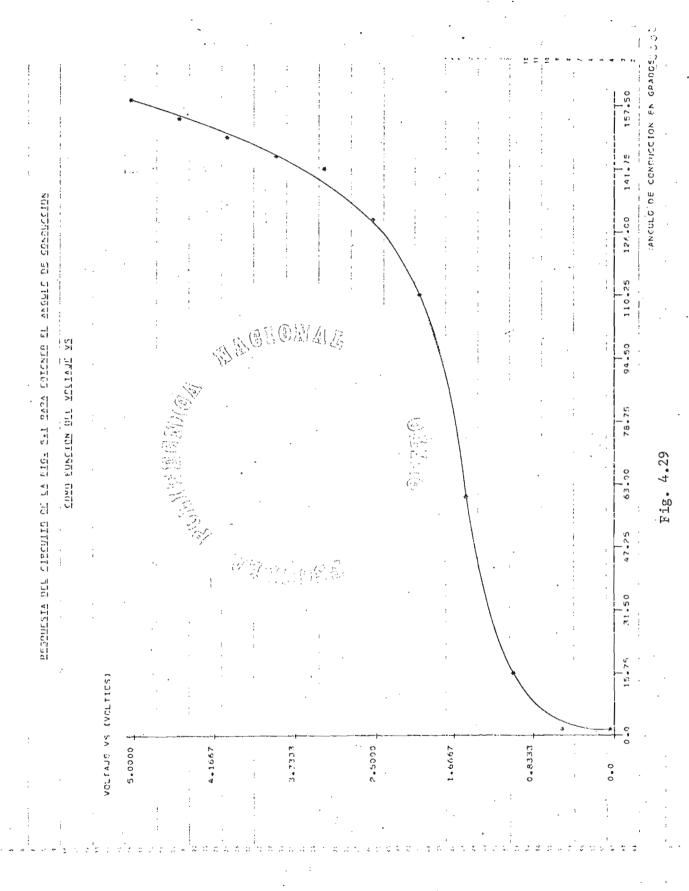
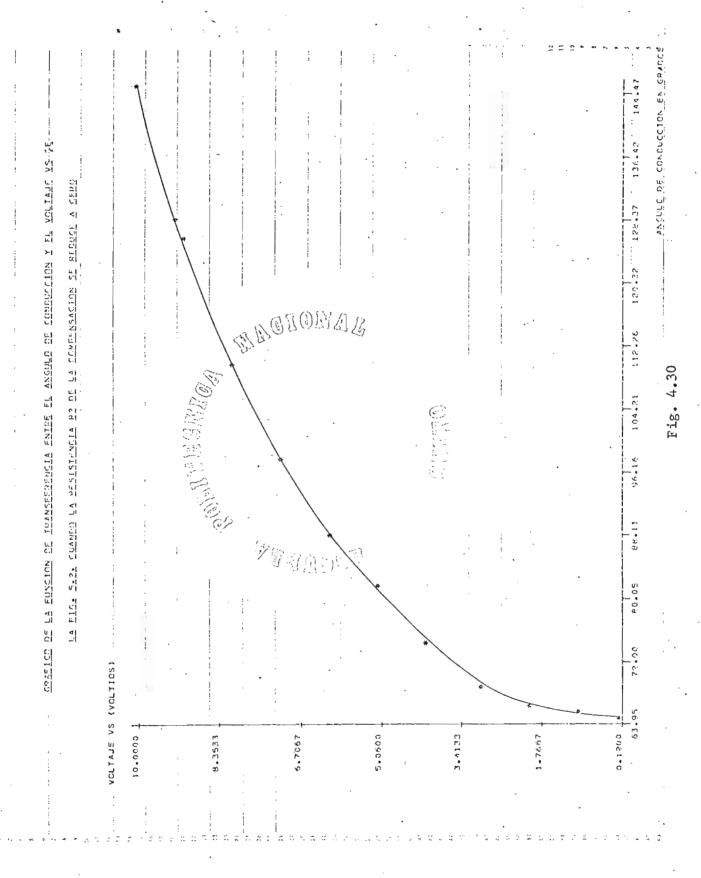
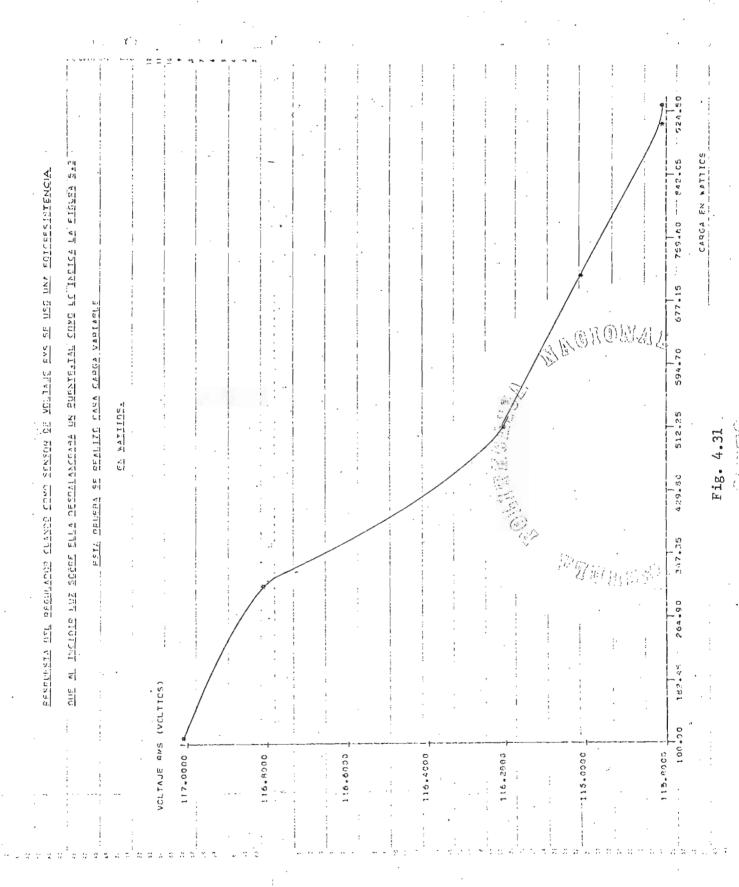


Fig. 4.28

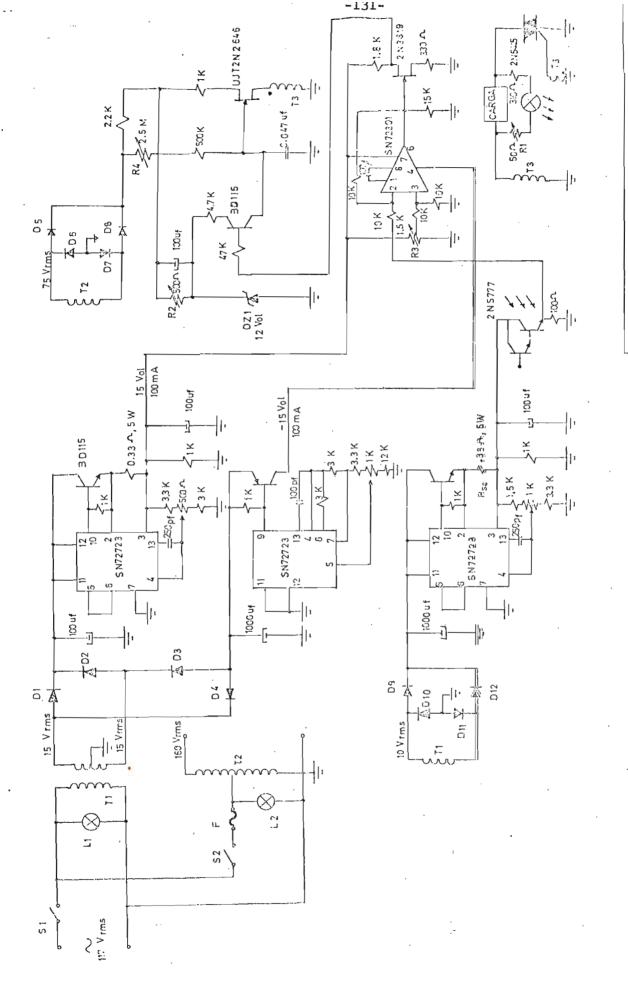






CAPITULO V

 $\underline{\text{C O N S T R U C C I O N}}$



ESCUELA POLITECNICA NACIONAL REGULADOR DE VOLTAJE RMS POR THYRISTORES FIS. 4.32. DIAGRAMA TOTAL.

5.1.- CONSIDERACIONES PARA EL DISEÑO FISICO.-

Para efectuar la construcción del equipo que se ha diseñado, debe hacerse las siguientes consideraciones:

- 1.- Puesto que el Control de Fase de Tiristores por lo analizado en el Capítulo III, puede efectuarse por métodos diferentes, consecuentemente al escogerse uno determinado para esta Tesis, se creyó conveniente en una construcción modular, que posibilita el uso de diferentes métodos para el efecto, gracias al intercambio de dichos módulos.
- 2.- La distribución de los elementos en los circuitos impresos, deben realizarse con la consideración de que deben ser provis tos de tierras con áreas grandes, que impidan ruidos e interferencias que podrían causar realimentaciones que ocasionen que dichos circuitos oscilen y en consecuencia el control se vuelva inestable.
- 3.- Dado que el Tiristor va a soportar tensiomes de bloqueo direc to e inverso altas; y que, dependiendo de la carga por él cir cularán corrientes grandes; en consecuencia necesita una gran área de discipación de calor.
- 4.- Debido a que el sensor de RMS se reduce fundamentalmente a una fuente luminosa y un fotoelemento, debæ construirse una es tructura hermética que evite interferenciæs del medio ambiente.
- 5.- Debido a que en condiciones de carga máxima, la necesidad de corriente se hace grande, debiendo dicha corriente circular por una parte del bobinado del autotransformador, debe éste bobinado ser provisto del suficiente aislamiento, que garantice su funcionamiento normal, bajo condiciones de seguridad.

5.2.- CONSTRUCCION DEL EQUIPO.-

Bajo las consideraciones acotadas, se construyó el equipo que a continuación se muestra en diferentes vistas.

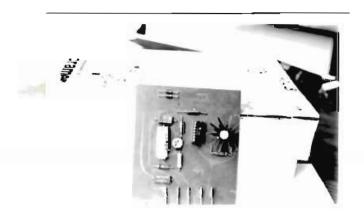


FOTO 1.FUENTE DE +15 VOLTIOS Y 100 MILIAMPERIOS.



FOTO 2.
FUENTE DE -15 VOLTIOS Y 100 MILIAMPERIOS.

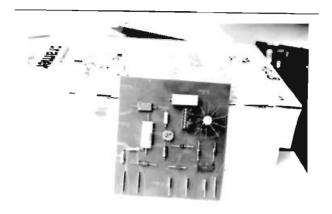


FOTO 3.FUENTE DE +10 VOLTIOS Y 150 MILIAMPERIOS.



FOTO 4.ESTRUCTURA HERMETICA DE LA FUENTE LUMINOSA
Y EL ELEMENTO FOTOSENSOR.

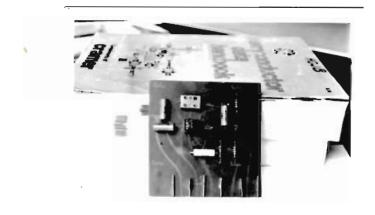


FOTO 5.CIRCUITO COMPARADOR.

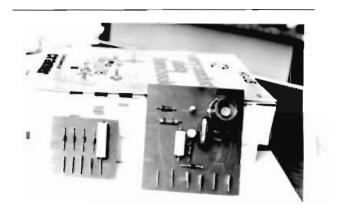


FOTO 6.-CIRCUITO GENERADOR DE PULSOS DE DISPARO.

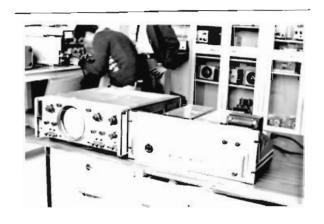


FOTO 7.-VISTA FRONTAL DEL EQUIPO.



FOTO 8.-VISTA POSTERIOR DEL EQUIPO.

5.3.- CALIBRACION DEL EQUIPO.-

Después de aplicar el límite inferior de voltaje RMS a la entrada, ajustar R₃ para obtener 100 Voltios RMS para las condiciones de carga deseadas. Subir ahora el voltaje de entrada al límite superior; y, dos cosas pueden suceder:

- 1.- Si el voltaje de salida sube, significa que la compensación es muy baja, entonces ${\bf R}_2$ debe subirse hasta obtener el voltaje correcto a la salida.
- 2.- Si el voltaje de salida sube momentaneamente y luego baja, significa que hay sobrecompensación. Ajustar R₂ para obtener el valor deseado.

Poner a la entrada el límite superior de voltaje RMS y ajustar $\rm R_{\Lambda}$ para obtener 100 voltios RMS a la sælida.

Ahora poner a la entrada el límite inferior de voltaje RMS y repetir el ajuste descrito anteriormente, ajustes consecutivos realizados de la manera indicada darán el resultado deseado.

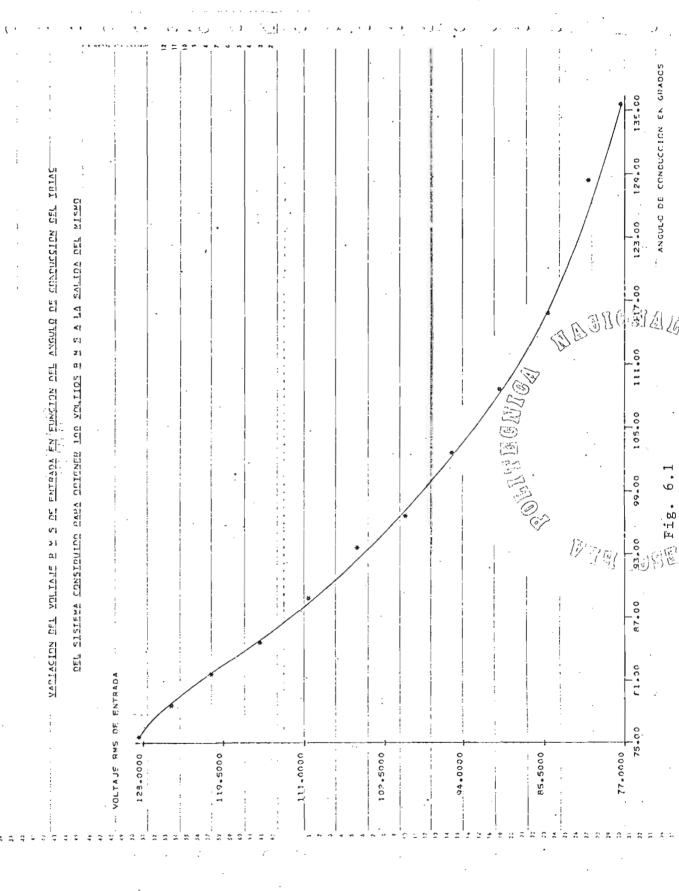
CAPITULO VI

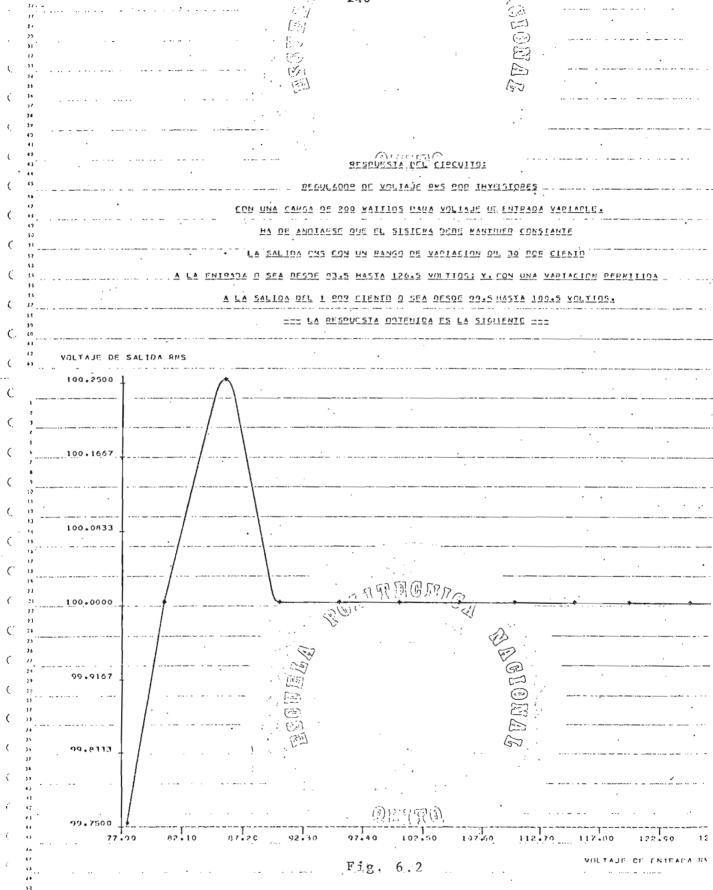
RESULTADOS Y CONCLUSIONES

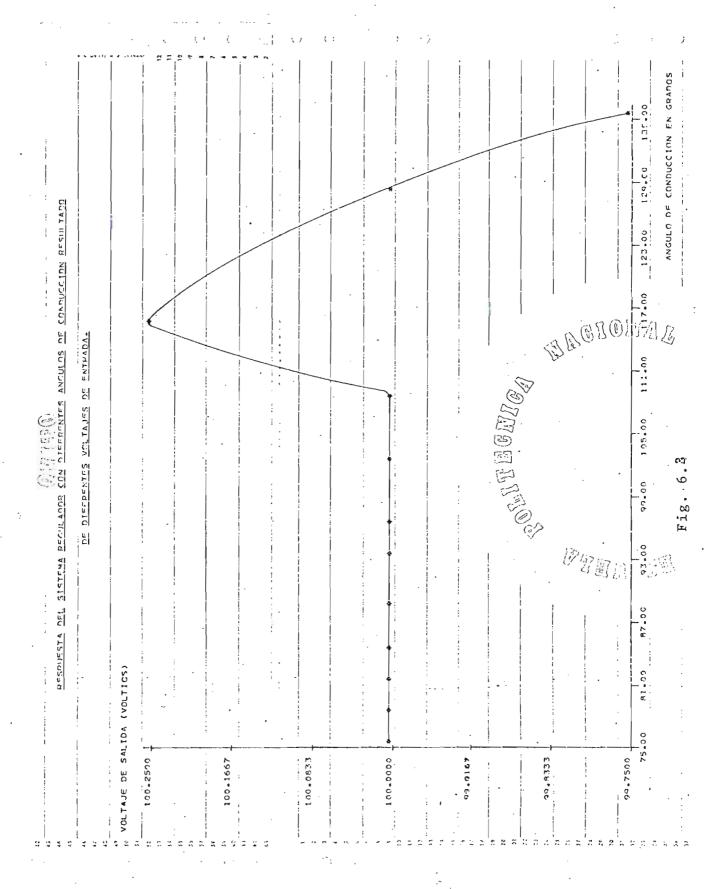
6.1.- MEDICIONES EN EL EQUIPO CONSTRUIDO.-

Realizando las mediciones en el equipo construído, se obtuvo los resultados que a continuación se adjuntan en copiados reducidos, dichos gráficos se obtuvieron con el programa del Apéndice C, Fig. (6.1), (6.2), (6.3).

Para que la medición de los resultados anteriores sean - más objetivos se tomó las fotografías siguientes para diferentes - voltajes de entrada.







FOTOGRAFIAS DE LAS FORMAS DE ONDA DEL VOLTAJE EN LA CARGA PARA DIFERENTES VOLTAJES DE ENTRADA.

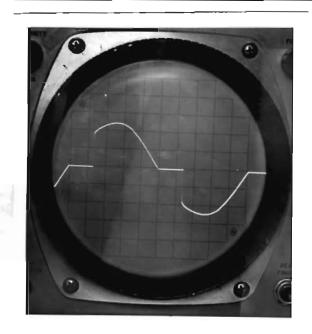


FOTO 1.-VOLTAJE DE ENTRADA = 75 VOLTIOS.

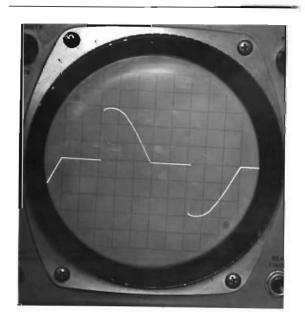


FOTO 2.-VOLTAJE DE ENTRADA = 80 VOLTIOS.

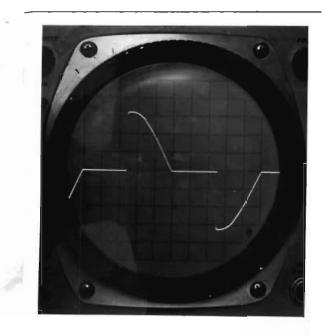


FOTO 3.-VOLTAJE DE ENTRADA= 90 VOLTIOS.

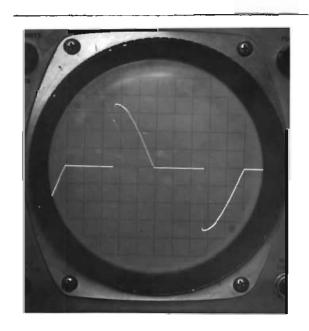


FOTO 4.VOLTAJE DE ENTRADA= 100 VOLTIOS.

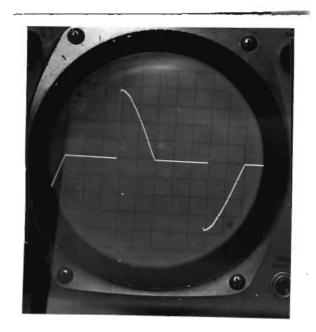


FOTO 5.VOLTAJE DE ENTRADA= 110 VOLTIOS.

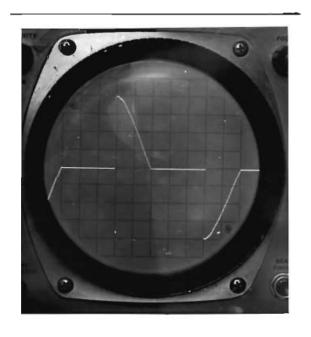


FOTO 6.VOLTAJE DE ENTRADA= 120 VOLTIOS.

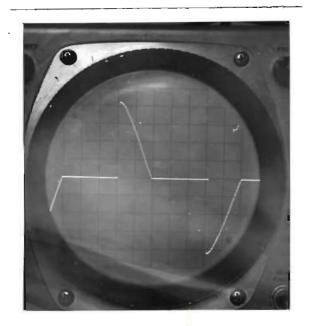


FOTO 7.VOLTAJE DE ENTRADA= 130 VOLTIOS.

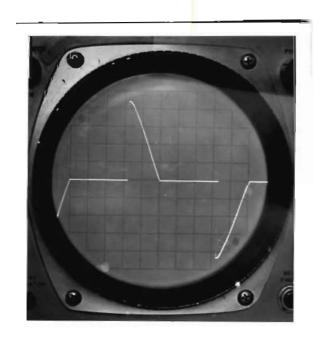


FOTO 8.VOLTAJE DE ENTRADA= 140 VOLTIOS.

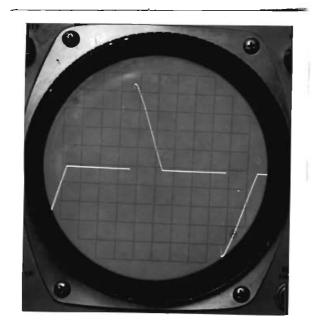


FOTO 9.-VOLTAJE DE ENTRADA = 160 VOLTIOS.

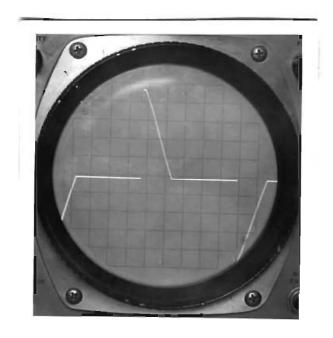


FOTO 10.
VOLTAJE DE ENTRADA = 180 VOLTIOS.

6.2.a.- ANALISIS DE LOS RESULTADOS.-

Para hacer un análisis más justificado se creyó conveniente graficar en la Computadora con el programa del Apéndice H, las diferentes formas de onda del voltaje en la carga, dependiendo del voltaje de entrada, obteniéndose los resultados siguientes: Fig: (6.4), (6.5), (6.6), (6.7), (6.8), (6.9), (6.10), (6.11), (6.12).

De los gráficos anteriores, tan solo puede tenerse una \underline{i} dea de los resultados experimentales, puesto que en la Computadora al graficar se comete errores de redondeo, ya que no es posible distinguir la fracción de espacio y el espacio entero. Por ello se creyó conveniente graficar con los programas del Apéndice E y Apéndice F, tanto los datos obtenidos en forma experimental como los calculados, dichos gráficos se adjuntan en copías reducidas: Fig. (6.13), (6.14).

Analizando los resultados obtenidos, puede anotarse lo siguiente:

Los gráficos de las Fig. (6.2) y (6.3), muestran que el equipo regula con mayor precisión en los tramos finales osea a voltajes más altos, eso se debe a que para voltajes bajos la compensación es de mayor significado porque la corriente que alimenta en esas condiciones al condensador C_1 , está principalmente provista por el transistor Q_1 , además es importante anotar que la lectura en el instrumento para los tramos finales resulta muy difícil, pues no es posible apreciar muy claramente las variaciones.

Del gráfico de la Fig. 6.14, como fundamental comentario puede anotarse que el diseño cumple con lo propuesto porque las respuestas experimental y teórica, están prácticamente iguales, lo que justifica los criterios escogidos para el diseño.

	-148	3-		,	4 94217
SIENDO LA FORMA DE ONDA DEL VOLTAJE EN LA CARGA LA SIGUIENTE:		***************************************	· 特別 · · · · · · · · · · · · · · · · · ·	Fig. 6.4 [9]	

-09.20.30.TOTAL--COMPILATION--TIME.60.03.10-

VOLTAJE DE ENTRADA DEL SISTEMA PEGULADDA ES TECRICAMENTE 77.07 VOLTIOS RMS EL TEVRISTOR DECE CONDUCIS 139.00 GRASOS SIENDO LA EORMA DE ONDA DEL VOLTAJE EN LA CARGA LA SIGUIENTES	# # # # # # # # # # # # # # # # # # #	Fig. 6,5
CUANDO FL VOLTAJE		

Ċ

	** ** ** ** ** ** ** ** ** **	9.9	Fig		
		->-			
		**			
-15		CEN (KT)		*	
O . E	CAPGA LA SIGUIENTE:	DEL VOLTAUT EN LA	SIENDO LA FORMA DE ONDA		;
VILTIGE SANS	\$ 0 g	,	7 437	CUANDO FL. VO.	

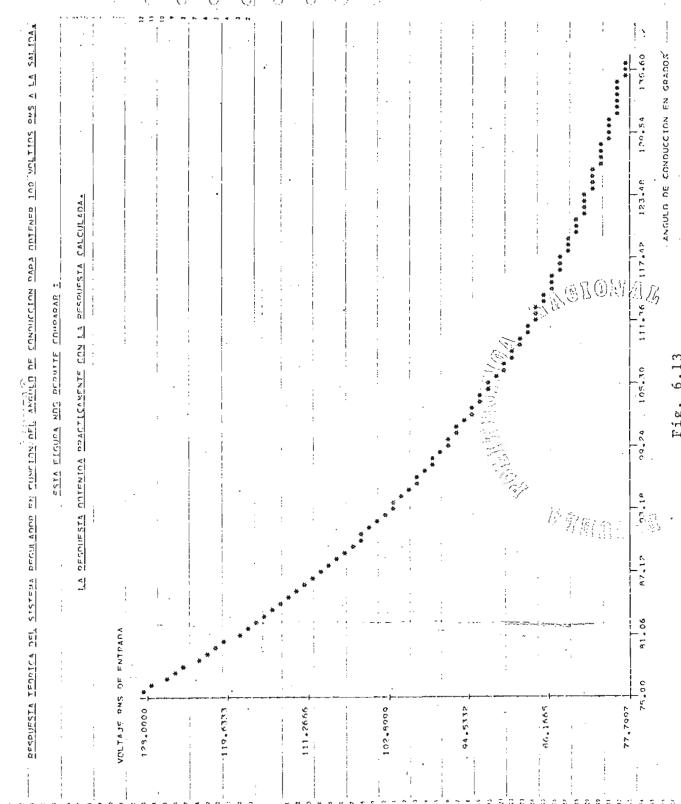
EL HYDISTON DEL SISTEMA DEGLEADOR ES TEORIGAPHYTE 90-23 VOLTIOS BYS EL HYDISTON DEL VOLTAJE EN 1A CARGA LA SIGUIENTE: SINDO LA FORMA DEL VOLTAJE EN 1A CARGA LA SIGUIENTE: SEN (MT) SE	F18, 6.7
--	----------

				152-	<i>.</i> .	!)	ز	J	. 1	.)	
	LADOR ES TERRICAMENTE 100.02 VOLTIOS RMS 94.70 GRADOS EN LA CARGA LA SIGUIENTEI			152-		# # # # # # # # # # # # # # # # # # #	**************************************	11	0.6.10	P	
TO TO THE PROPERTY OF	STENDO CARA DE ONDA DEL SISTEMA REGULADOR ES TENRICAMENTE (SE THYRISTOR DEPE CONDUCIR 94.70 (1.68400)	TNE	# #							Fis. 6.8	
	COANDO-FE-										

	-153-	V 5 AVI 1 V 901/A
ES TECRICAMENTE 110-10 VOLTIOS BUS		
SE OF ENTRADA DEL SISTEMA REGINADOR ES EL THYPISTOR DEME CONQUEIR 86.00 LA EGRMA DS ONDA DEL VOLTAJE EN LA C	SEN (#1)	Fig. 6.9
CUANDO FL VOLTAJE		

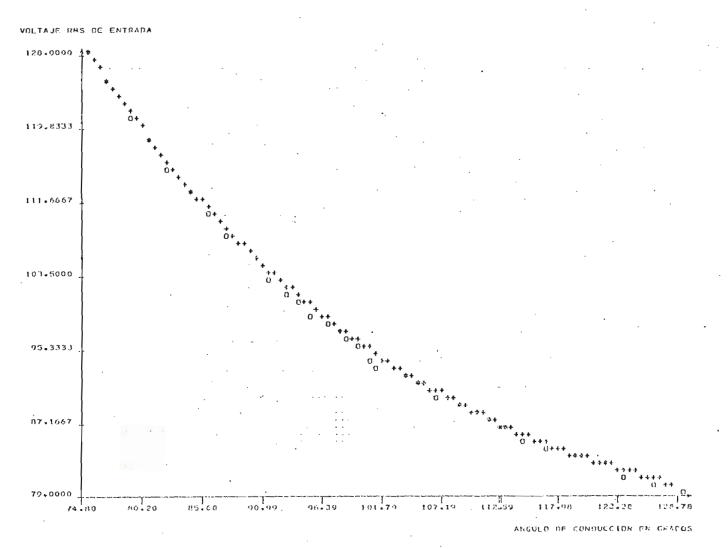
O 15̃4-O 120-00 VOLTIOS RMS STENDA LA FROMA DE ANDA BEL VOLTAJE EN LA CARGA LA SIGUIENTE: CURNON PL VOLTAGE OF FRESANA DEL SISTEMA GEGOLAROR ES TEORICAVENTE 유민이라면의 00°62 BIDDGNOD BABG GUSIOKHI 13 SEN (NT) PTHAS

	CUANDO FL. VOLIAJE DE CHIRADA DEL SISTEMA REGULADOR ES TERRICAMENTE 128.00 URLTIGS RMS 12 12 12 12 12 12 12 12 12 12 12 12 12		X X X X X X X X X X	\$ E #	Fig. 6.11
5 5 5 5 5 5 5 5 5 5 5 5 5 5 5 5 5 5 5	55 54 55 57 57 57	3 % 3 5 7 3		1 1 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2	



AVETACION DEL ADELAYE BHS DE ENTANDY EN ENACTON DET VANAGED DE CORDACCION DET INÁBISIDE

LOS PUNTOS CON SIGNO ASIERISCO GERRESCORREN A LA INTERSECCION DE LAS DOS CURYAS.



Fig, 6,14

6.2.b.- CONCLUSIONES.-

De los resultados obtenidos, puede comcluirse que el equipo cumple con las especificaciones impuestas; y, es más, el equipo responde en un rango mayor a la entrada con una mínima variación a la salida, razón por la cual concluyo que el método optado para realizar el Control de Fase es el óptimo para este efecto, porque además es el más económico, pues hace uso de elementos fáciles de obtener.

CAPITULO VII APENDICES Y BIBLIOGRAFIA

在	(学) VETTA Y SHUTONTON PATENTION NAC ANADOPTED OF CONTUNE N TANA BLAT	DEAL ** VECTOD. VALUD DYMENSTON VECTOD(10) DATA OF MATTOR OF DE FOOWAT (90X, 15E4TEE FOOWAT (34C), 19X, 1V ** UNITED OF DE ** OF OF ORMULE OF OF OF ORMULE OF OF OF ORMULE	10 FOTWARD 10 X FOTWARD 10 X X X X X X X X X	118(2+1) 118(2+	m 0. 2 < 11	
				# C C L C L C C C C C C C C C C C C C C	1	C 4 4 6 6 6 6 6 6 6 6 6 6 6 6 6 6 6 6 6

		manuses.	7 July 2017 21 12 4 500							
60 TO 39 TE(APA)0-KT-90.)60-LT 71 VALO2=050RT(3*9AAD[68/V(PI*PI*PI))	CO TO TO TO SORT(PIPPI) VALUA-(CI-COSORT(PIPPI)) * ACR((CI-RANIA-A)+*2)/OSORT(PIPPIPII/3(************************************	GG TC 39 VALDB=0509T(RA01AN/D1) GE TO 39	VALEF=1/(2+DSGRT(FÄCLAN*P1)) CCNTINUF (2-) IG (AEA.D.NE-75DR.ABAJD.NE.86.5.0R.ABAJC.)	VAL(III) + 1) = VALDR/SOUT(2.) VAL(III) + 1) = ARAJO VAL(III) + 1) = ARAJO VAL(III) + 1 = VALOR VAL(III) + 1 = VALOR	CONTINUE VALOR=100./VALOR GC 79 (15-19).vA		K = (VALGD/YMAX)	VECTOR(KP3+1)=NPAYA TE (x,LE,0) 5G TO 23 - YE (K,LE,0) 5G TO 23 - YE (K) 2A 3 ARAJG, (VECTOR(J) 7J=1,100) TE (ARAJG,LT ALID) GO TO 25 FE (ARAJG,P) 6G TO 15 FO 26 ARAI 8		DD 80 I=1.3 WRITE(3,74)(VAL(I,J),J=1,4) END
) (9)	71	57	39		7.7	1 1 2 3 3 3 3 3 3 3 3 3 3 3 3 3 3 3 3 3	-	000 001 001 001 001 001 001 001 001 001	1.5	0 0
0052 0053 0054	0 C C C C C C C C C C C C C C C C C C C	0057 0058 0058	9060 9061 3062	00000	0000 0000 0000	0071 0070 0770 0770 0770	0075 0075 0077 0078	00000 00000 00000 00000 00000	0037 0038 0039 0030	0092 0093 0093
		C C	4 # # (`	2 8 6	·) - 	3 5 8	 		37 65 37

2000 2000 2000 2000 2000 2000 2000 200	i .	v .	:		-		-1 6	2-					٠,,							
######################################		:		:					ı											
		:	:		! ! !			i :										:	:	
######################################		:	1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1	:																
######################################	'		5 % 2 %			11100		• • • •										^		-
######################################		:			2 (1000) 2 (1000) 1 (1000)	i.							·		:		ı	* * * * * * * * * * * * * * * * * * *	:	-
######################################			201 201 201 201		0	4. 144	10 mg	1071					1		i					
######################################	**************************************		ης. 05ε	AN. WAS. NRA	*U*	T Z JE NECCO	SC TO NG TD NG CL	1.4.	, <i-< th=""><th></th><th></th><th></th><th></th><th></th><th>: : : :</th><th>1.1</th><th>AN) 3 / E</th><th>(1) * (2) * E.</th><th></th><th></th></i-<>						: : : :	1.1	AN) 3 / E	(1) * (2) * E.		
######################################	***************************************		NA CURVA N FUNCION	× × × *	0 0.5.1 8AD 6F EN FUN	ICN DEL V NGULG OF	ACNO A SI	CA1) FF10-2)/1	AL TO, VARI							v.	A I SO -	2)/t0sgnT	***************************************	0
0001 0002 0003 0003 0003 0003 0003 0003	***************************************	- 27 9	OBTENED ICS RES	VALUE PE	TRE 148	X * * < > > > > < X * * X * X * X * X * X * X * X * X *		5 + 1 + 1 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	NCI, GAJC	16 4	O,ALT	3,34),KG			170	7177 10)/180 3.54,65,	(2*RADIA	AUIANIJA	**************************************	. 360 TG
00000000000000000000000000000000000000	44 44 44 44 44 44 44 44 44 44 44 44 44		RANA PARA R_100_VCL	R VECTOR SICN VEC	R L IMITES AT (40%, * P AT (25(/) •	AT (25(7)* AT (25(7)* AS FR FUR	AT (42X + 4C) AT (42X + 4C) AT (45X + 4C) AT (45X + 4C)	AT(4X, F10 AT(14X, 10	=0. (1+10)JJ. JJ(JJ/R)	0 (0 * 0 0 0) U E (2 * * 1) E	F(0:43) F(2:12)PA F(4:12)PA	0 (21,32.	C あ2 F (3429) G あ229	F(7,30) F(3,36)	1	10000000000000000000000000000000000000	F= (.(DSOR) 39	4 - (0 - 2 N C C C C C C C C C		n 29 RAJC.GT.9
000 00 00 00 00 00 00 00 00 00 00 00 00	**************************************		PROG	REAL	* * * * * * * * * * * * * * * * * * *	# # # CO		FOR 1	7 Y Y Y Y Y Y Y Y Y Y Y Y Y Y Y Y Y Y Y	U.C.C	00 27 27 27 27 27 27 27 27 27 27 27 27 27	1 00 T	2. WE IT	1 0 0 x	2 Aray	RADI RADI	1 VALO		5 7 7 65 T	3 00 S 1F(
1 000 00 00 00 00 00 00 00 00 00 00 00 0	***) U U U	0000	300 -							410									
				000	50	000	0000	656	200	555	2000	0.5	0.00	200	けたいか		500	200	300	40

		MA COLOR COL			A STATE OF THE STA								
VALOR=DSGRT((4*FADIAN*RADIAN*RADIAN)/(3*PI*P GCTG 79 VALOR=DSGRT(1*/3*-(4*/3*)* * (1:-(RADIAN/FI))*	GO TE TP (AB VALCR		VALOREDSORT(RADIAN/PI) GC TC 36 VALOREIX(2*DSCRT(RADIAN*PI))	. کا کا	ON-FO-479-3-8 NAINPGM DATE 05.7.	GC TC (16,18), NA (2)	1	1	2 112	WRITE(3,24) AAAJO.(VECTOR(J),J=1,100) TF(APAJO.LT.ALTC)GO TO 28 IF(VA.FC.2)GO TO 18	C NA GCTC? CTTR?	ADAUTHVARIAC DI*EQ*C)GC TO 40	الاراكات الماكن
20	58	7.1	57.		AN-TV-350	16	1.9		-22-	2.7	26	ហ #	
0046 0007 0048	0049 0050 0051	រាស ១០ ១០	0055 0055 0057	so		000	00000000000000000000000000000000000000	1000 1000 1000 1000 1000 1000 1000 100	000	070	7 7 7	- K- O	} .
• h • c	9 = E	. 63 - 13	:	\$ 8 8 ()	\ \ \	# # # # # # # # # # # # # # # # # # #	2 2 2		# R	3 6 5 1	ነ ነ	कु = ह	

		- 1 - 1 - 1						
		1 2.3						
		1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1	•					•
			:	:				
		· ·	•					
		. [`.	:	ţ				
		:					•	
				ii ,				
		The second secon		(*				
				:				
		****	* 2 7 7 8	Ä			÷	
		群众各方面为部分的 资格在特殊方面的	· · · · · · · · · · · · · · · · · · ·	· ·		200		· ž
	:	***	* U *	. CAD		101A12 (**5%) (**101) (**101) (**101)		2 G 4 N
	1	** ***	# W # # U7 # # #	FJF Y (X*Y).	^	***		(170E)
	i	****	* * * * * * * * * * * * * * * * * * *	75L 6	0	##* 120 8X*113 8X*114 10 10 10 10 10 10 10 10 10 10 10 10 10		1,90) 1,400,011
		****	ENSEL OF	CURVAS (SS) LA CURVAS (SS) LEST ** (NOTYBRE DEL PATOS DE (EÅ) FORMA (* * *	22 000		:5 05
		**************************************	** 7	NOW F	1/1 1/2	0141-20 03(-101/ 03(-101/ 101/2000	. 2	A A A A A A A A A A A A A A A A A A A
	! : :	** *** ***	* * * * * * * * * * * * * * * * * * *	VANS CURV OS D	200		NO I	C
		***	# # # # # # # # # # # # # # # # # # #	DE CUR DE LA GEL EU DE DAT	2000 2000 2000 2000 2000 2000 2000 200	Z 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2	1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1	
	:	** ** ** ** ** ** ** ** ** ** ** ** **	\$ 4 7 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4	COCC		1676675	7 447	X #
	:	***************************************	* *	TYDEOU TYDEO TYDEO TOWNS TOWNS	2 X X X X X X X X X X X X X X X X X X X	00000 00000 00000 00000 00000 00000 0000	0.000000000000000000000000000000000000	A CALLED ON THE PART OF THE PA
		** ** *** ** ** *** ** ** ***	****	Z + Z Z C	1 to	* # #		30266744220
	v	** **	00000000	ပင္ပပ္ခဲ့ပင္ပမ	-0r420r	10		
				İ		!	· · · · ·	
	SY				- ACT & CO CO CO	200 - And		V & P & Q & C + Q M & M & M & M & M & M & M & M & M & M
		- ;		;	00000000	300 5 000 000 0 000	00000000000000000000000000000000000000	
				-				, i
(. 2 2 5		22222				និងខេត្ត ១១៩ ជ ក	. 8 8 8 8 8 8 8 8 8 8 8 8 8 8 8 8 8 8 8
		·						

စိတ်စိတ်စိတ်စိတ်စိတ်စိတ်စစ်တွင် စစ်စတ်စစ်တွင် မြောင်စိတ်စစ်တွင် မေလ မြောင်စိတ်စိတ်စိတ်စိတ်စိတ်စိတ်စိတ်စိတ်စိတ်စ			15 CC GC 13 189 OCC 00	14 DO 15 NEENH.	5	15 (M TULO(NF,NF+NG) 15 (CANINUS 10 00 16 N=NH,IMPO 51 16 N941TF(3,3)((MITULO(NH=NE+1 1	26 20 20 20 20 20 20 20 20 20 20 20 20 20	1560		FORTRAN_IV_360N-FG-479 3-8 WAINDGM DATE '72 YOUR	0.0 1.0 UX=1.0 NX=((\DXTO(1.0.LX)) NY=((\DXTO(7.0.LX))	59	# (WDATE(XX, J), J=1, 101). # (WDATE(XX, J), J=1, 101). # (WDATE(XX, J), J=1, 101).	74 75 84 86	20 CONTINUE CF 21 NNA=1 21 AKKW(NNA) = (W01TF(3*10)(00 22 NTO= 00 22 NTO= 00 22 NTO= 00 22 NTO= 00 22 NTO= 00 22 NTO= 00 00 00 00 00 00 00 00 00 00 00 00 00
---	--	--	---	-----------------	---	--	--------------	---	------	--	--	--	----	---	-------------	--	--

0000		SURPOUTINE HOME(ITULD)			
0000		DIMENSION ITULO(120)			
1000		DATA ZANCON	-		
		PEAC(1,77)(ITULC(J),J=1,80)			
5000		00 26 M4ST=1,2	•		
2005		CC 24 VASTR=41,70			
700C		[F(YAST.FG.2)GO TO 23			
2303		IF (ITULO(MASTR), FO. IANCO, AND, ITULO (MASTR)	CHASLIST TO CHASTON		
		*GC 10 25			
6000		GG TO 24			
0100	23	. MAYADEMATED-1			
100		KAGEWAG-1			
9912		IF (WAG - LT - 41) GG TO 26			
0013		ITULO(MATRO)=ITULO(MAG)			
2014	-	ITUL C(**S)=IANCO			
5:00	24	していている		: : : : : : : : : : : : : : : : : : : :	
0016	25	VATPD=35+(MASTR+1)/2			
2017		MAG=NASTR			
9313	56	じつ と こ と こ こ こ こ こ こ こ こ こ こ こ こ こ こ こ こ			
0100	27	TORVAT (BOAI)		:	:
0200		NETURN			
3021		ONU			
			3		
		2 N 2			
		7/1/6			
	,				

· 2 ;		* * *	计计 化分子分子分子 化丁二二甲二二甲二二甲二二甲二二甲二二甲二二甲二二甲二二甲二二甲二二甲二二甲二二甲		
2 2 2		***	电子 化化二二甲基甲基 化二甲基甲基 医甲基甲基甲基甲基甲基甲基甲基甲基甲基甲基甲基甲基甲基甲基甲基甲基甲基		
22		* * *	· 种状 拉水 一个一个一个一个一个一个一个一个一个一个一个一个一个一个一个一个一个一个一个		
8 8 8	0001 0002 0003 0003	;	5000	i	
3 2 2 3	0005	014	/ GNFF LIMITES GRWAT(40X,1FN GRWAT(25(7),8 TFNFE 100 VOL	:	
2	0007	111	//64%,THYNISTOR*//) FGRMAT(25(7),8%,"VASIACION DEL VOLTAJE PIC FGRMAT(10(7),34%,"OUTOS !W300TANTES DE 'LA FGOMAT(10(7),34%,"OUTOS !W300TANTES DE 'LA FGUN TL TSAMO'/TH+,34%,61(*,1)//07%,"FSCOL		
2 3 5 3		ļ ļ		:	
\$ 8 5			ASEDRANDO 1.732x* 1.54 1		
# Z	5 6				
222	00012	4000			
25 25 3	2500		ORMAI(4X,F10,5,1,1,100A1) DPAT(14X,0,00,0,5,10X,F10,2)/15X,1,10(TG=0 T=3,101592653584793238462603		
; 3	0000	40	4AX=0. GA3(1+10)JJ.INDI.BAJG.ALTO. 4(-1)A(34.9)SGG FG #8		
	00000	; ቀm	RITE(3,11) O TO 32 AITE(3,43) RITE(3,12)8		
	0000		GNA=(JJ+1)/2 G 10 (31,32,33,34) RITS(3,14)		
., , ,	0000	55 - 55 - 55 - 55 - 55 - 55 - 55 - 55	RITE(3 C TO 6 RITE(3		
	W W W I		0 TO 62 RITE(3+36) BAJM=PAJM-		
» « <u>:</u> :	20000 20000	25	0 10 10 10 10 10 10 10 10 10 10 10 10 10		
: <u>:</u> :	000	52	010 39 39 39 30 11 (2.5 x 4.0) 1 x 4.2) / (0.5 x 4.7 x 4.7 x 5.7 x 6.7		
o m m	0 0 0 0 0		D TG 39 ALBUS (OSGRI((24RADIAN+DSIN(24RAD)) G TG 39 R DO-(1980-14RAD)4423377562377337		
	5	,	ACCAR (COCOS (RAC) AS 82.2 (COCOS) (COCOS		

				- 3	L68 ~				
;									
	; 			:					
							i		
AN*RADIAN) / (3*P) #1	(a) (b) (b) (c) (c) (c) (c) (c) (c) (c) (c) (c) (c	1(RADIAN/PI)) 1(RADIAN/PI)) 1(RADIAN/PI)	c»ja«j			*P1/60.5))/5			
79 88.40.14N#BAO 73.14	(S) (S) (MAINDGH		(71 (0[*P[*P[]]) *P[]) (05\$2]/05\$2([P[*P[*D]	3, 4N*PI)) =VALOR	۸JA.EO.B6.5.0R. (ع.)	. • Ω	TCP(J).J=1.100)	, J=1,5))=1,4}
90.)GD TD 70 [4*RADIAN*RADI	ž 		SPADIANZ SPADIANZ RT(OI EDI RADIANJ#	ADIANZET ORT(RAĎÍ LGP LGP FRA	=1,100 =0,7%,-DR,ABAJD =0,7%,-DR,ABAJD =VAL GPZSOUT(2,	(0.64%0SORT(S X)%99+1.5 GG TO 21	1)=NGAYA 3+1)=NRAYA 1GD 10 23 =ASTER 1) 4G0JG, (VFC) 17 AN 1G) GD 1G	*(C) (C) (A)	VAL(1.J).
GD TD 39 TF(ABAJD 6T 99 VALDS = DSORT((GDTC 39 VALOR= USGRT()		6 F.	(APAJD.61.9 LOS=USOQT(3 TO 39 LOS=(1.70SC 402*((PT- 403%(PT- TO 39	0041/25021(P	0 NAD=1+) 0 NAD=1+) 0 AAU0, FD, 1 0 AA 110+1 110+1 110+1 110+1	110.2)=(0.110.2)	100 (KP3) = 1 Calma (KPR+1) Calma (O) GO TG(X) = AS TG(X+24) A TG(X+24) A TG(X+24) A	26 JA=1, 4 TQ2(JA)=() TE(3,24)() JO=4AJC=V IND[,FO.0)	
100 100 100 100	N-F0	***	7 K K K K K K K K K K K K K K K K K K K	\ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \	200 VEC 177 VAN TEC 174 VAN TEC 174 VAN TEC 174 VAN TEC 174 VAN TEC 174			X X D Z X X D Z Z Z Z Z Z Z Z Z Z Z Z Z Z Z Z Z	
55 1F(VAI) VAI			9 7	57 VAL 58 VAL 39 VAL 60 CO 11 VAL	20 81 20 2	77 CTN T X M I X M	22 V C C C C C C C C C C C C C C C C C C	26 VEC 491 15 TEK	80
55	FORTRAN_IV_		26	57 58 39 16	20 00 00 00 00 00 00 00 00 00 00 00 00 0	77 CEN X CEN X D X	22 V V V V V V V V V V V V V V V V V V	26	81
8 .0	1	5.53	954 56 955 957 71	059 57 050 050 58 052 39 053 15	20 00 00 00 00 00 00 00 00 00 00 00 00 0	075 075 077 078 078 079	0.05.2 Very Very Very Very Very Very Very Very	0.04 26 26 26 20 20 20 20 20 20 20 20 20 20 20 20 20	0946 0946 0977 0999 1009

	. (Ċ	C.	O •169-	O	Ü	O	Ü	()	ω/	نَ	ٺ
					. !		1 101:	mia Osjaan	2.5	2 - 8		
								•				
**					1						 .	
** **	4				. !		-					
** ** **	45											
**		:										
* *	!	,			Z							
R	17 (1)	<u> </u>	Ta		A IOS							
	# # #	/,N(6	****	`	A Z							
** ** ** ** *** ** ** *** ** ** *** **	*	41/.0	70000 70000 70000 70000	./(80	Z 110							
**	17	2) d 4 I	HP(II)	-						i -
******************	* * * *	4 × × × × × × × × × × × × × × × × × × ×	X + 2 L O	::) [[[[]	•		:	: :			
\$ \$ \$ \$ \$ \$ \$ \$ \$ \$ \$ \$ \$ \$ \$ \$ \$ \$ \$	150,130)	7.0017 7.0017 7.0017	22228		(i) { (j) { (l) {(l) {							
你能是你们的你的事事中介绍的你们的你们的我们们的我们们的我们们的我们们的我们的我们的我们的我们的我们的我们的我们的我	* C C C C C C C C C C C C C C C C C C C	4(3)/+3 491/-11C 10/+ 1/C 1/- 14D	20000 20000 20000 20000 20000	G. I. 1	CARAC			J≑1,80) J=1,69)		664.41=0	NOON I	
*****************	######################################	7 C D X X C D X X C D X X X C D X X X X X	0040 //// FXG W ≥	1./(9	MUCHOS			+(11)+	. :	•	423	TEME
**	8 8 8 8 CO • ACT A CO • ACT B CO • CO	\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\		_	^1.			RACITA	9	ANGO ANGO	•	E 1 X 5 5 5
** ** ** ** ** ** ** ** ** ** ** ** **	A HETP LETP MIST	7 - 1 - 7 - 7 - 7 - 7 - 7 - 7 - 7 - 7 -	. ヘ	7.2.7. S(7.) 2A1.37	~~~×			0)(LETR. 1,9 5)(LETR	T=1 .2	21.120 21.120 21.120	5)(4(1	*(Y-1) T-1TPMB)XSS=1TFMB
** *** *** ** *** ** *** ** ***	INTEGER / OLMTNSION DIMENSION	4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4		7 25), RAT(36), RAT(4), WAT(6)	: c		100	0(1.17 00+81 10 1=1	2	5.50 A D S S S S S S S S S S S S S S S S S S	21 KH	22
*** **********************************	X 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2	1 V V V V V V V V V V V V V V V V V V V	2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2		F F F F T C C C C	* C C C S	3 C C	 	שר מיני מר מיני	C C C C	に X X O i い A C i	
*****	•			160	3010 1010 101	0		mm m m0 4		500		22
				:		!						<u> </u>
	0000	9000	. ;	7000 7000	01000	0014		- C. C. C.	00000 00000 00000	C C C C 1	- 0.000 60000	F * 21 F .
4 2 3 3 4 4 5 4 5 4 5 4 5 4 5 4 5 4 5 4 5 4	, 2 2 5.2 1 2 2 2 12 1 2 3 3 12	; ; ; ; ; ; ; ; ; ; ; ; ; ; ; ; ; ; ; ;	2 2 2 2	30	- -	; 😭	9 , 3		i ជនជ	2 2 2	. 5 6 9	

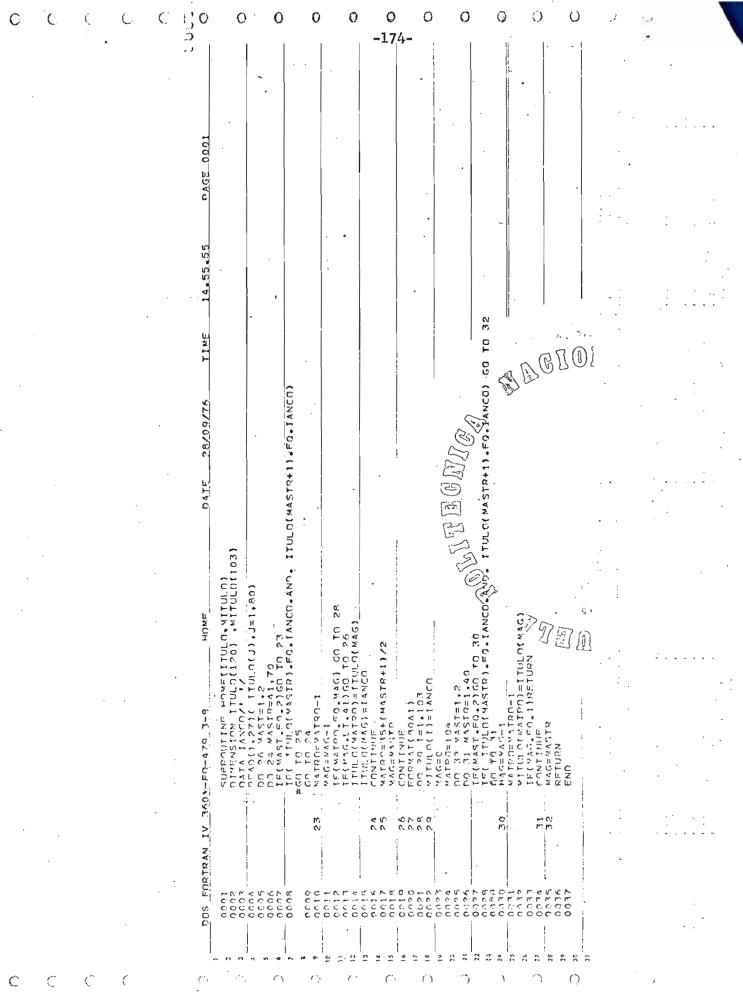
!	t, t	. (C	C). O	Ü.	/ N.	ا. ــــن	· ·			
	•		. ,	1	v 4 N¥371	 	-171	[-^ -	~ * *	* * *				.•
			Ž,	;										
			: I							! !	i	•		
		•	1	!		 .							•	
		¥				j				i 				
		•	!											
				<u>.</u>						 .				
-		-	1			. •		•						
			i ·			:				· 				
				,				•						
· .		•											•	
				!						! 				
									ļ					
		*.	i											
		•	:							!				
		. ,	· (9						İ				
			: : (Ξ	60				; ;					
			. (120),1=1,30)					i				
		*			:I • (c	 -				.				
•			: •	_		<u> </u> 			 		i 			
				Š	ANGC E(I+J)+JH1						l L			
		•		, X	1.33		000		 	: : :				
			!	1 6	= BLAN NARE €	1	TO 500							
-		**		2	~ (2)	'	50		 !					
				11 1 1 0 12 1 1 0 13 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1	7 O O C	1000	111 4 C 4 12 C C C C			1		>		
			12 1 1 2 1 1 2 1 1 2 1 1 2 1 1 2 1 1 2 1 1 2 1 1 2 1 1 2 1		X . 0 .	. ・・は. でのつ(として(16(1N50.enc.d) 18(1N50.enc.d) WRITE(3.40) GC 70 5000							
		•	7 Z Z II	0 8 0 2	20 × 00 × 00 × 00 × 00 × 00 × 00 × 00 ×	E F F P	144057	3 4		!				
						0	į			: :				
		•	223	1	91	, α	777			!		a. + -; + +		.
,		•		i					<u> </u>	1			-	
			Nacc	: :- ar <		.000	74405V	_				•		
			1000 1000 1000		0 0 0 0 0 0 0 0 0 0 0 0 0	0000 0000 0000	000000 000000 000000000000000000000000	7	: i i					
		~ .	- 4. 5 5	2 1 2	4.5	\$ 3.5	: 2 2 2	2 2 5 K	. g. g. g.		-			
. · (,			, ,						
		•												

. .

O

)}

15				
15 15 15 15 15 15 15 15				
16	- 0000 4400	U	PRAEMAA1 MITULO(ME.NF+NG)=NITULO(MMA) IF(MITULO(NE.NF+NG).NE.LANCO)	
CS = CRTRAN IV 360N - FG - 47 3 - 3 - 41 - 10 - 41 - 41	100000 100000		13.00 15.00 15.30(3.30((MITULO(N.J).J=1.120).(KITULO(N.J).J=1.4120). 16.11	
Call Hamerics 6 d d d d d d d d d d d d d d d d d d	00000 00000		100.80.0) G0 T0 11 L POWF(JITULG) C 3.40 (JITULG) LI **** (JITULG) LI ***** (JITULG) LI ************************************	
CS = DRITAN. IV_360N-FG-470 3-8 CS = DRITAN. IV_360N-FG-470 3-8	0000		L HOMER(N, CATO) 10 31 10 11 60 N	
CS = CRITRAN. IV. 360N-FG-477 3-9	90		шод I	
	C S C C S C C C S C C C C C C C C C C C	TRAN. IV. 36	FG-479 3-8 MAINPGW DATE 27/09/76	11-13-16 PASE
1	144474 144474	,	17 17 17 17 17 17 17 17	
	20000	~ (CO	
# (つのじのひ		FOR TOTAL STATE OF THE STATE OF	
20 (CD 1 KUG CD 21 NUA=1,11 AVW (NNA)=(ANAX(1)-AMIN(1))/10)*(NNA-1)+A *21 AVW (NNA)=(ANAX(1)-AMIN(1))/10)*(NNA-1)+A *21 AVW (NNA)=(ANAX(1)-AMIN(1))/10)*(NNA-1)+A *21 AVW (NNA)=(ANAX(1)-AMIN(1))/10)*(NNA-1)+A *22 AVM (NNA)=1,101 *23 AVM (NNA)=1,101 *24 AVM (NNA)=1,101 *25 CCN 1 NUC	℃	6	# (MDA10(KK+J).J=1+101) GO 770 MO MO KRAX (2) AM IN (2))/6)#(#PTTF(3+0)AM IN (MDATC(KK+J).J # CMCATC(KK+J).J	
00 22 WTD=1.61 00 22 WTD=1.61 00 22 WTD=1.61 MCATG(NIO, NTO)=LANCO CONTINUE	00084	20 21 21	(MONTRICK + J) + J = J + 101) (Chy fruch Chy from the control of the control o	
	00087		1. F0+ [6H1] G0 J0 Z MT0=1.61 MTG=1.161 (N10, MT0)=LANCO NUT	
	200 0			•



9000 0100 7000 0000 0011 9000 2000 4000 2005 0000 2001

ŝ

9 ٥, Ş ::

5100

0016 0018 0000

5100 0017

6100

2000 10.7

000

0000

3.5.5.6 7000

0000

0043

3042

0000

30 38

0033 0075 7800

0000

25.00

503

100 10 14 1		13 13 15 15 15 16 16 16 16 16 16 16 16 17 18 18 18 18 18 18 18 18 18 18 18 18 18	0 TO 14 D(IMC) = NATH D(IMC) = NAT	
13 10 10 10 10 10 10 10		13 13 15 15 15 15 15 16 16 16 16 17 16 17 18 18 18 18 18 18 18 18 18 18 18 18 18	0 TO 14 D(IMPO) = NA +M-1-NO MP E(IMPO) = NA +M-1-NO MP E(IMPO) = NA +NG) = NITUL O(NE, NF +NG) = NRA MA E(IMPO) = NG TO 11 E(IMPO) = NG TO 1	PAGE 0002
15 15 15 15 15 15 15 15		14 15 15 15 16 16 16 16 17 18 18 18 18 18 18 18 18 18 18 18 18 18	F=(120-ND(NE))/2 Z=ND(NE) Z=ND	PAGE 0002
15	2 2 2 2 2 3 3 3 3 3 3 3 3 3 3 3 3 3 3 3	15 10 10 10 10 10 10 10 10 10 10 10 10 10	### TIME PARTICULAR PARTICU	PAGE 0002
CRS FORTRAN IV 360N-F0-479 3-6	2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2	5 FORTRAN IV 360	FD-479 3-8 MAINDGM DATE 04/10/76/2 TIME — CAD(1.5)N CATE (2.3)).J=1.N)	PAGE 0002
## COS FORTRAN IV 360N-F0-479 3-8 ##AINPGW DATE 04/10/76% TIME 111.03.32 PAGE 0002 ##AX (V) = 1000000 ##AX (V) = 1000000 ##AX (V) = 10000000 ##AX (V) = 1000000	200	DRTRAN IV 360	FD-479 3-8 MAINDGM DATE 04/10/76/2 TIME —— EAD(11.5)N EAD(1.5)I(DATG(1.J).DATG(2.J)).J=1.N) G17 M=1.2	PAGE 0002
ANALYMICATION ANALYMIN ANAL			7	-
			0000 0000 .GI.AMAX(M);AMAX(M)=DATD(M*K) .LI.AMIN(M);DAID(M*K) CALL HOHER(N,DAID)	
DD 20 NN=1,01	000000000000000000000000000000000000000		"UK)AMIN(1))/(AMAK(1)-AMIN(1)) UK)AMIN(2))/(AMAK(2)-AMIN(2))) GO TG TG TBCCC-AND.NJT.FG.1)MOATG NX)FG.LANCG-AND.NJT.FG.2)MOATG(N)FG.MIG.AND.NJT.FG.2)MOATG(N)	
48 0097 19 ANN=((A4AX(2) - AMIN(2))/6) 49 0089 ** (*********************************	000	≈ .	DD 20 KKAED 20 KKAED 20 TE ((NN/10)*10+1)*FO.NN) GC TO 10 MD1TE (3.2) (MDATO(KK.J)*J=1*101)* (MDATO(KK.J)*J=1*101)* (MDATO(KK.J)*J=1*101)*	
		19	GG TO 20 ANN=(AWAX(2)-AWIN(2))/6) MARITE(3.9)AWN,(MOATO(KK.J) (MOATO(KK.J),J=1.101) CONTINUE	

11

2 2

75 C1 8 8 1

O

0

()

C

C

: '		i		·. !	:	i	•	<u>:</u>	:				-					:: ::	51	ć n	,	۰,		• • •			1		ļ
:	!	!		:									:		:		:				-		1				:		:
	**							:	:				:						:		:				: :				:
**	**	* 4		!	İ			:			;		i		1												į į		
***	4	h d													:				:		:	-			:				
	**	!				!		:					:						:		:								
		!		ES // A	1, 1, 1, 1, 1, 1, 1, 1, 1, 1, 1, 1, 1, 1					d 6											:		:		•		:	į	!
. 8 6		, 4	. , . 1	10.508 I	CARGA		Jr.		-	*ANGUL													,				!		:
***	**************************************	1.价值价价格的价值的价值		WA REGUE	/ Y Y Y Y Y Y Y Y Y Y Y Y Y Y Y Y Y Y Y					2 Pu I S - 0		•	:						:						. :		 !	. ;	-
17 48 48 48 48 48 48 48 48 48 48 48 48 48	•	李		8151E	CADA OFL VOLTADE	•				E1/10#1) <u>.</u>													•				
****	# # # # # # # # # # # # # # # #	2 2 2 2 4 4 4 4		04 CE	CNOA OFL					ANGUL	117					STFR							,				Ė	į	
4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4		が かる しる とが	1,90) ANCOZ: .Z	MSTAN MS / LH	PE CAD				,	SCHUZBANGULURPI						*NX)=KASTER	⇒しかがCの ⇒しかがく自		:		!		1				:		
***	. r & p	0 4 -> 4 -> 7 -> 8 	٠ . ١٠ ٪	TIUS R	- CO CO CO CO CO CO CO CO CO CO CO CO CO		843	2	,	2			2.5		+ 1 - 1 1:	0) × × 1 (NY -	2.3				1		:			_			
**************************************	**************************************	# # # #	YAY	A VORT	0 10 10 10 10 10 10 10 10 10 10 10 10 10		79323846264	(00,16=0.		0.17.0	חרט		+(+0+1	13/40	(AUUK)	FO+0)×41(NY N+)+N5444	7.2.2.4.5.2.4.4.2.4.4.2.4.4.2.4.4.2.4.4.4.4		F 4 2 1 7 0 4 4 1				:			J=1,-81			
* * * * * * * * * * * * * * * * * * *	\$ # \$ # 4 #	***	41,91)	F (1000)	X 5 2 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4	. 21A 1.	5	?	STANGE	٠. ١.	A JAANGULO GULO) ;	ANGULO! Z	11/40	N 100 ¢ (5)	R.NNY.	~		1490	10 11	ATCION		į	3		(1,1), TE(3,4		1	
4 2 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4	≠ 3	~ 4	ンドイン CH	10(7)) 554 100 554 100	0 V V V V V V V V V V V V V V V V V V V	100	- N	1010000	I HONDA	1 () 7 () 1 ()	7)VOLTA	41 L	ر کر کر ایار	# 1 # # 1 X X = 1 1 # P P P P P P P P P P P P P P P P P	17774.	2.5	1.7 K	N: 0	7-	100) II		00.00	, - 3	24	2.5			
***	· · · · · · · · · · · · · · · · · · ·	; ; ; ; ;	0 X 5 X 5 X 5 X 5 X 5 X 5 X 5 X 5 X 5 X	100 17 400 100 100 100 100 100 100 100 100 100	10 10 10 10 10 10 10 10 10 10 10 10 10 1	10 24 25	5 4 1 4 5 H		AD(1).1	1000	TTG(1,3)VC CCLOH1300.	15	(7 0 0 X C	はない はん	ニン・ケイン				100 100 100 100 100 100 100 100 100 100	10000		4 1 1 1 1 2 5 1 2 5 1 2 5 1 2 5 1 2 1 2 1	: ^: -:	7	0.4.0	10017	ار ان و از ان ان ان	
***	S = 3 40) (C ()) () () () () () () () () ((> 10 () - G		E a i	76 G	26.	* * *	1 B Z	200	3 2		? i	i. i.	(16.5	C P	, Nr. 12 (4 · 2	5 6 5 7	0.7	58	Έ.		J (€ J = 0		301	č. li
**	* *] 참 #		310	:	ω'c	۲.	o)	;				0					2			i	. 11			·· -		U	15	
			1.5.1	27.6		7. 7	9 6 9	· c. ·	. e u	L 1	- c - c	C		e tr	C 1-	200	O (n po se	i Villa	: N U	30			15.4	c *-	0 7	0		a O
:		ļ	000	000	-	1010	000	2000	000	3 6	000	00	20	000	000	c: c:	066		.00	o t		000	000	0.0	. č	200	5 6	200	5
	ا بر م	. '.,	7 .	1 ====================================			;,	3 8				3 3		ij.,		, .			. ::	# J.	7	i. 13	: .	: :	,			i	-,

CHAPTER 7

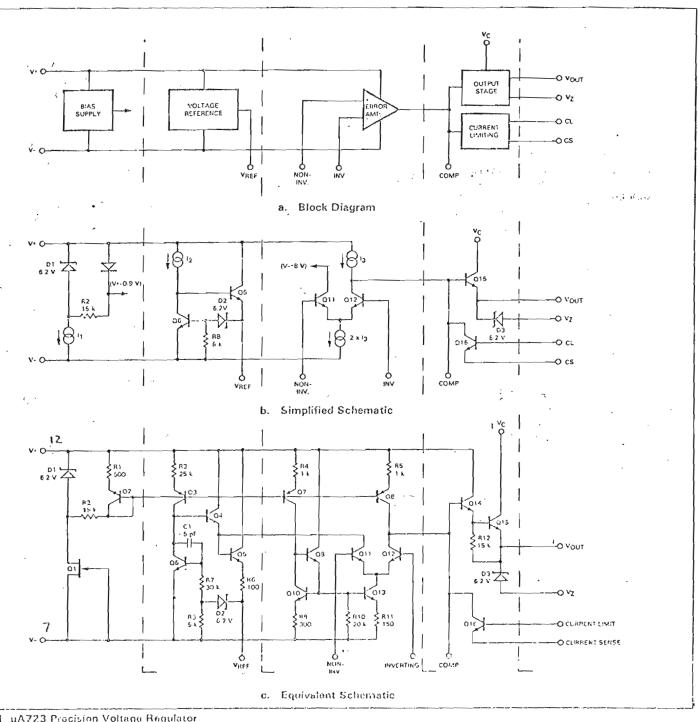
µA723 Precision Voltage Regulator

IODUCTION

µA723 is commonly regarded as a universal building : in power supply design. This section outlines the block am and those parts of the internal design which result e flexibility required for this "universal" label.

gure 7-1a is the block diagram of the µA723 illustrating various features which have been incorporated into the ce - they are as follows.

- The internally generated reference voltage is directly available in buffered form.
- Both inputs of the error amplifier are available for use with other than positive grounded configurations.
- The collector of the internal series pass device is available at a separate lead on the package (VC).
- Voltage level shifting is available (VZ output) through an internal Zener diode (14-lead DIP version only).



FUNCTIONAL DESCRIPTION

Circuit operation may best be described with the aid of the simplified schematic in *Figure 7-1b*. Bias supplies for the entire circuit are obtained by first generating a stabilized voltage with respect to the V+ line across Zener diode D1, which is supplied with a constant current I_1 . This voltage is then used to derive the bias voltage which controls current sources I_2 and I_3 .

The basic reference element of the voltage reference supply is the Zener diode D2 which has a typical breakdown voltage of 6.2 V at 200 µA and a typical temperature coefficient of +2.4 mV/°C. Its operating current is set by R8. However, V_{RFF} actually consists of D2 breakdown voltage plus the base emitter voltage of Q6. From the basic relationship between the base emitter voltage of a transistor and its collector current, it is found that the temperature coefficient of base emitter voltage is a function of collector current. Therefore, in the voltage reference supply, the temperature coefficient of Q6 base emitter voltage is set by current source l2 to cancel the temperature coefficient of D2, giving a typical reference voltage of 7.15 V with a nominal temperature coefficient of zero. In addition to providing current for D2, transistor Q5 provides the necessary buffering to allow current to be taken from the V_{REF} terminal for certain applications.

In the error amplifier, Q11 and Q12 form a differential pair of transistors driven by a current source 2'x 13. The active load for Q12 is a pnp current source l3; therefore, in a balanced condition, i.e., when Q11 and Q12 base voltages are equal, Q11 and Q12 collector currents are both equal to l3. Q11 collector is returned to a stabilized voltage source in the reference supply to maintain high line rejection in the amplifier. I_3 is set to approximately 160 μA . In operation V_{RFF}, or a voltage derived from V_{RFF}, is applied to the non-inverting input (Q11 base) and a voltage proportional to the desired output voltage is applied to the inverting input (Q12 base). When the feedback loop is closed via the μA723 output stage and external bypass transistors, if used, the two error amplifier inputs are forced to a condition of balance, thus defining the output voltage in terms of VREF and the appropriate resistor ratios.

The output stage consists of a double emitter follower (Q14-Q15) to prevent excessive loading on Q12 collector. This, in conjunction with the high impedance of the active load (I₃), allows adequate gain to be obtained from the single stage amplifier. This also simplifies frequency compensation with a single capacitor connected from Q12 collector (COMP terminal) to either Q12 base or ground being sufficient to provide stable operation in all applications.

D3, a 6.2 V Zener diode, is available in the dual in-line package for level shifting purposes. The allowable voltage range at Q12 collector to maintain linear operation is from $V_{|NV|}$ to a maximum voltage (V- plus 2 V). $V_{|NV|}$ is also limited to a minimum voltage (V+ minus 1 V). In some applications the μ A723 output voltage is required to be below this range, in which case D3 may be used to bring Q12 collector back into its linear region.

Q16 is available for current limiting purposes. When Q16 base emitter junction becomes forward biased at a particular level of load current by means of an external current sensing resistor, Q16 collector sinks most of the available current from the current source I₃. This tends to cut off the output stage, and limit output current.

The equivalent schematic of *Figure 7-1c* shows the implementation of these functions. Q1 is an n-channel FFT mad with technology compatible with normal integrated circu components. The use of an FET has two advantages. First the line regulation is greatly improved because the currer drawn by Q1 is independent of power supply variations. Second, the power dissipation is minimized because the current drawn does not appreciably increase at large supplications.

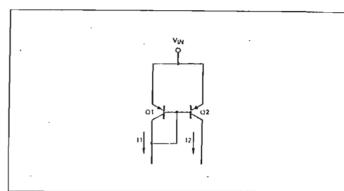


Fig. 7-2a Diodo Connected Transistor Current Source

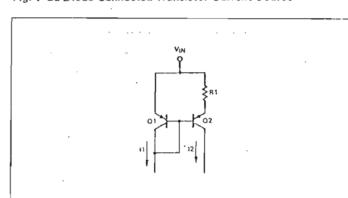


Fig. 7-2b Logarithmic Current Source

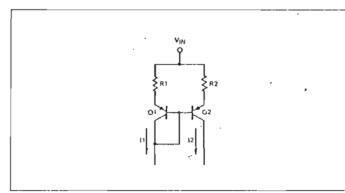


Fig. 7-2c High Destput Impedance Current Source

Transistors Q2, Q7 and Q8 form the current sources previously discussed. The normal method of biasing these current sources is to use either a diode connected transistor (Figure 7-2a) or a fogarithmic relationship as shown in Figure 7-2b. For this design, however, a very high output impedance is required to provide high line rejection and increase the gain of the error amplifier. In the configuration shown in Figure 7-2c,

$$t_{G2} = \frac{v_{BE1} + t_{1}R1 - v_{BE2}}{R2}$$

his case, a change in V_{BE} has only a small effect on the age across R2 and the collector current has been stabilizingainst changes in collector-to-emitter voltage. This then rides the necessary high output impedance.

current source produced by Q7 is "mirrored" by Q10 and I to provide a current sink of value $2 \times I_3$ for the error slifter

achieve a low V_{REF} output impedance, transistor Q5 in tre 7-1b has been replaced with a Darlington pair, Q4 Q5. Resistor R7 and MOS capacitor C1 are included on chip to climinate the need for an external compensation of the voltage reference loop.

power output transistor Q15 is a multiple device using vidual emitter current balancing resistors. This technic increases the safe operating area and extends the outcurrent capability to 150 mA.

CONDENSED SPECIFICATIONS AND PERFORMANCE CURVES

The following electrical characteristics and typical performance curves are based on the test circuit in *Figure 7-3*. Note that CL refers to Current Limit, CS to Current Sense, and the sense voltage referred to in the performance curves is the voltage difference between terminals CL and CS.

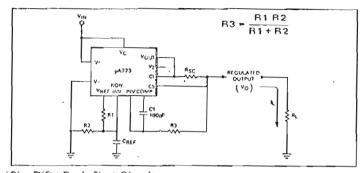


Fig. 7-3 Basic Test Circuit

osolute Maximum Ratings

Pulse Voltage from V+ to V-, (50 ms) (723 only)

Continuous Voltage from V+ to V-

Input/Output Voltage Differential

Voltage Between Non Inverting Input and V-

Current from Vz

Current from VREE

Internal Power Dissipation*

Metal Can

DIP

Storage Temperature Range

Operating Temperature Range

Military (723)

-Commercial (723C)

Lead Temperature (Soldering, 60 seconds)

40 V ±5 V +8 V 25 mA 15 mA 850 mW 1000 mVV -65°C to +150°C -55°C to +125°C 0°C to +70°C 300°C

50 V

^{*}Rating applies to ambient temperatures up to 25°C. Above 25°C ambient derate linearly at 6.8 mW/°C for the Metal Can. For the DIP, derate linearly at 80 mW/°C above 25°C for 723C, above 50°C for 723.



ELECTRICAL CHARACTERISTICS (See Note)

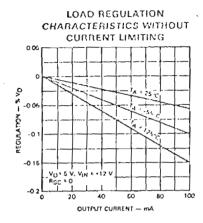
PAHAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNITS
	V _{IN} = 12V to V _{IN} = 15V		0,01	0.1	% V _{QUT}
Line Regulation .	$V_{1N} = 12 \text{ V to } V_{1N} = 40 \text{ V}$		0.02	0.2	%VOUT
	-55° C $\leq T_{A} \leq +125^{\circ}$ C, $V_{1N} = 12 \text{ V to } V_{1N} = 15 \text{ V}$			0.3	% ∨ _{out}
Load Regulation	$I_{\perp} = 1 \text{ mA to } I_{\perp} = 50 \text{ mA}$		0.03	0.15	%V _{OUT}
	-55°C \(\T_A \left\) +125°C, \(\text{L} = 1 \text{ mA to } \text{L} \geq 50 \text{ mA}			0.6	%Vour
Ripple Rejection	f = 50 Hz to 10 kHz		74		qB
The rejestion	f = 50 Hz to 10 kHz, C _{REF} = 5 μF		23		dβ
Average Temperature Coefficient of Output Voltage	³ -55°C ≤ T _A ≤+125°C		0.002	0.015	%/°C
Short Circuit Current Limit	R _{SC} = 10 Ω, V _{OUT} = 0		65		mA
Reference Voltage		6.95	7.15	7.35	V
Output Noise Voltage	BW = 100 Hz to 10 kHz, CREF = 0		20		μVrms
Output Noise Voltage	BW = 100 Hz to 10 kHz, $C_{REF} = 5 \mu F$		2.5		μV _{rms}
Long Term Stability			0.1	•	%/1000 hrs
Standby Current Drain	I _I = 0, V _{IN} = 30 V		2.3	3.5	mA
Input Voltage Range		9.5 .	_	40	V
Output Voltage Range		2.0		37	V
Input/Output Voltage Differential		3.0		38	V

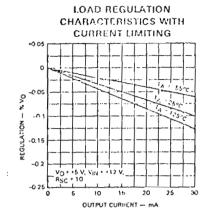
μA723C

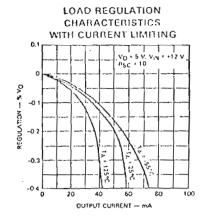
ELECTRICAL CHARACTERISTICS (See Note)

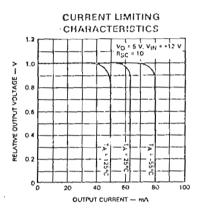
PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNITS
	V _{IN} = 12V to V _{IN} = 15V		0.01	0.1	%V _{OUT}
Line Regulation	$V_{1N} = 12V \text{ to } V_{1N} = 40V$.		0.1	0.5	%∨ _{OUT}
	$V_{ N}$ = 12V to $V_{ N}$ = 40V $0^{\circ}C \le T_{A} \le 70^{\circ}C$, $V_{ N}$ = 12V to $V_{ N}$ = 15V			0.3	%VOUT
	$I_1 = 1 \text{ mA to } I_1 = 50 \text{ mA}$		0.03	0.2	%V _{OUT}
Load Regulation	$0^{\circ} C \leq T_{A} \leq 70^{\circ} C$, $I_{L} = 1 \text{ mA to } I_{L} \approx 50 \text{ mA}$			0.6	%Vour
Diada Daiassiaa	f = 50 Hz to 10 kHz		74		дВ
Ripple Rejection	$f = 50 \text{ Hz to } 10 \text{ kHz}, C_{REF} = 5 \mu F$		86		dB
Average Temperature Coefficient of Output Voltage	0°C≤T _A ≤70°C		0.003	0.015	%/°C
Short Circuit Current Limit	R _{SC} = 10 Ω, V _{OUT} = 0		65		mA
Reference Voltage		6.80	7.15	7.50	V
A Naise Walker	BW = 100 Hz to 10 kHz, CREE = 0.		20		μVrms
Output Noise Voltage	BW = 100 Hz to 10 kHz, $C_{REF} = 5 \mu F$		2.5		μVrnas
Long Term Stability			0.1		%/1000 hrs
Standby Current Drain	I ₁ = 0, V _{IN} = 30 V		2.3	4.0	Anı
Input Voltage Range		9.5		40	V ·
Output Voltage Range		2.0		37	V
Input/Output Voltage Differential		3.0		38	

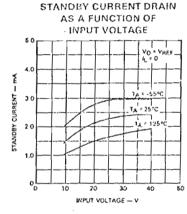
NOTE:



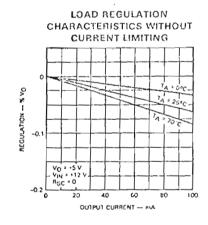


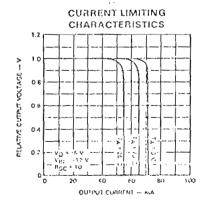


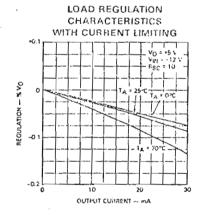


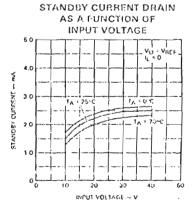


7-4 Typical Performance Curves for 723









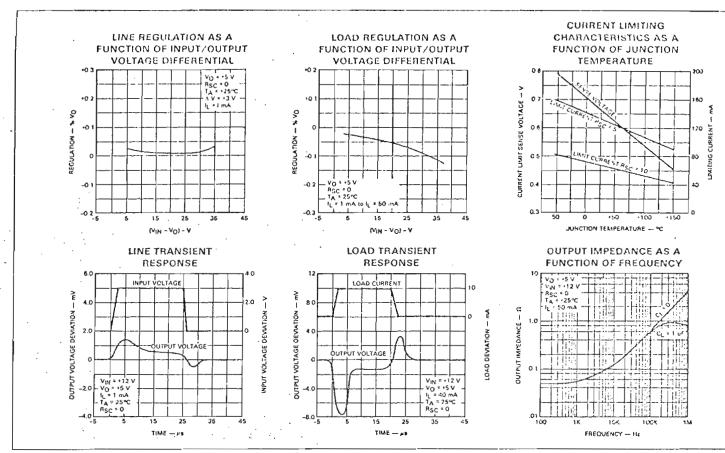


Fig. 7-6 Typical Performance Curves for 723 and 723C

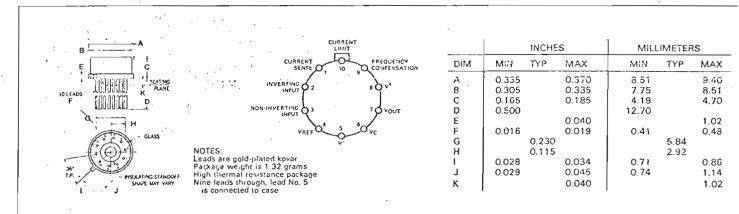


Fig. 7-7 JEDEC TO-100

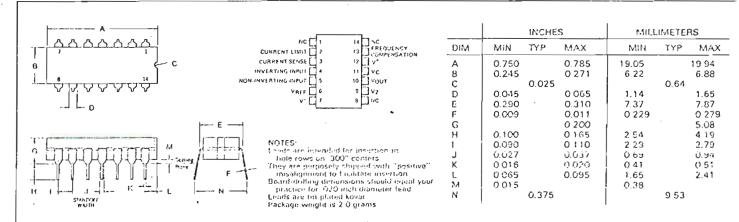


Fig. 7-8 JEDEC TO-116

CHAPTER 8

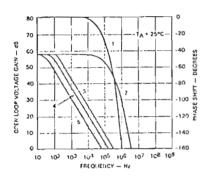
µA723 Precision Voltage Regulator Applications

EQUENCY COMPENSATION

e stability of any power supply configuration can be assured two steps. First, consider the dc and ac performance of the internal gain stage of the µA723 and all other active iges used. Then, provide the necessary compensation using indard operational amplifier techniques.

.723 Open Loop Voltage Gain and Phase Shift as a notion of Frequency

rure 8-1 shows the open loop frequency response of the .723 voltage gain stage. The increase in the rate of phase ift seen in Figure 8-1 is due to the Beta fall off of the output age at higher frequencies. This increasing phase shift rate quires that the µA723 be compensated whether or not the vice is used with external components.



- 1. OPEN LOOP PHASE SHIFT
 2. OPEN LOOP VOLTAGE GAIN
 3. GAIN WITH 5000 PF, COMP TO COMMON.
 - 4 GAIN WITH 0.01 pF, COMP TO COMMON 5. GAIN WITH 0.02 pF, COMF TO COMMON

g. 8-1 μΑ723 Open Loop Voltage Gain and Phase Shift as a Function of Frequency

commended frequency compensation for the unity gain is her a 5000 pF capacitor from the compensation terminal the V- terminal or a 20 pF Miller compensation capacitor nnected from the frequency compensation terminal to the verting input. To allow proper operation when using the liter compensation, the inverting input must be isolated on the remaining circuitry by some impedance. This is ilstrated in Figure 8-8a.

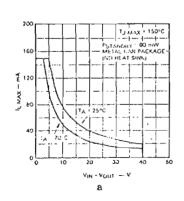
For output voltages greater than V_{REF} , the closed loop gain will be greater than unity. If higher closed loop gains are used, the compensation capacitor can be reduced in direct proportion to the increase in gain.

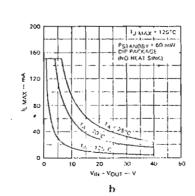
When using an external series pass device, the 3 dB bandwidth of this device must also be considered, particularly since the majority of these devices have a much lower bandwidth than the µA723. For instance, if a 2N3055 is selected as the series pass device to be used in a unity gain configuration power supply, this device has a minimum fr of 800 kHz and a maximum Beta of 70. This introduces a 3 dB point in the overall loop gain at approximately 11 kHz, which means that heavier frequency compensation of the regulator is required to assure stability. Since the first break point of 11 kHz is due to the external power device, the regulator should have less than unity gain at the second break point. The second break point is the first break point of the µA723 gain stage, which occurs at approximately 80 kHz as shown in Figure 8-1. Adequate compensation is provided by a 0.02 µF capacitor from the compensation terminal to common — or by a 40 pF Miller capacitor from the compensation terminal to the inverting input. As before, for any increase from unity gain, there can be a proportional reduction in the compensation capacitor. However, the value of the Miller capacitor may not be reduced in direct proportion to the standard compensation reduction; this is to allow for gain variations in the µA723 and for parasitic capacitances. Extra capacitance may be required at both the input and the output of any power supply due to the industive effects of long lines. Adding output capacitance provides the additional benefit of reducing the output impedance occurring at higher frequencies.

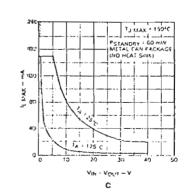
THERMAL CONSIDERATIONS

µA723 Load Current Capabilities

Figure 8-2 provides a quick reference to the allowable power dissipation of the μ A723 in terms of the input/output differential voltage and load current. Figure 8-2a is for the μ A723C in the TO-100 package (10-lead metal can); Figure 8-2b is for the μ A723/ μ A723C in the TO-116 package (14-lead, hermetic dual in-line); and Figure 8-2c refers to the MIL temperature range μ A723 in the metal can package.







8-2 μΛ723 Load Current Capabilities for Maximum Load Current as a Function of Imput/0.1 at Voltage Differential

µA723 Maximum Power Dissipation in Free Air

The previous curves are based on the free-air dissipation ratings shown in *Figure 8-3* below. The thermal derating factor is 6.8 mW/°C for the TO-100 metal can and 8 mW/°C for the TO-116 hermetic DIP. When it is necessary to heat sink the TO-100 package, a thermal resistance of 50°C/W, junction-to-case may be used.

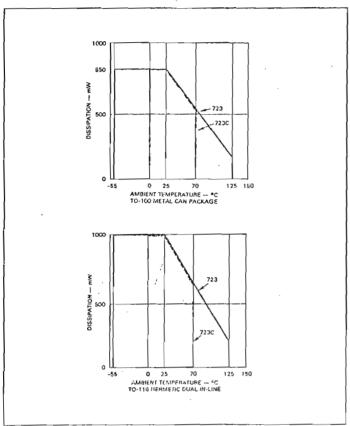


Fig. 8-3 µA723 Maximum Power Dissipation in Free Air

The relationship between power dissipation $P_D,$ maximum ambient temperature $T_A,$ and thermal resistance from case-to-ambient $\Theta_{CA},$ is then:

$$P_D = \left(\frac{150^{\circ} C - T_A}{50^{\circ} C/W - \theta_{CA}}\right) W$$
, or $\theta_{CA} = \left(\frac{150^{\circ} C - T_A}{P_D}\right) - 50^{\circ} C/W$

These equations may be used to calculate the maximum allowable power dissipation, P_D , or the maximum allowable heat sink resistance, Θ_{CA} , from a given set of conditions:

FUNCTIONAL TEST CIRCUIT

Simplified Tester Schematic

A simplified functional test circuit for the μ A723 is given in *Figure 8-4.* The output voltage is set for a nominal +5.0 V. The basic test steps are as follows.

Load Regulation at 50 mA, Close S1

Measure output voltage change with S2 open and closed, (a load current change of 50 mA).

2. Line Regulation,

Open S2

Measure output voltage change resulting from a change in input voltage V_{1N} .

3. Short Circuit Current.

Open S1 and S2

Measure output current wathe output is shorted to gro

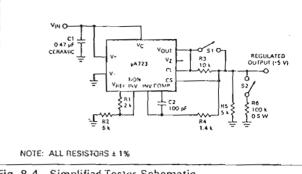


Fig. 8-4 Simplified Tester Schematic

TYPICAL APPLICATIONS

Introduction

The required output voltage for the following µA723 applitions can be calculated from the equation accompany each circuit. In all cases the resulting resistor values assumed to include any potentiometer resistance used addition, *Table 8-1* is included at the end of the section affords a quick reference for many standard output voltarequirements. The previous section on frequency compention gives guidance to the suitable values of compensat capacitors used in the various applications. Specific trasistor types are not included in this section. However, Appedix C includes a discussion of the selection of power devicand a list of preferred types.

In the following applications, the µA723 is represented a number of ways. In those circuits where the regula operation is very basic, the symbol of *Figure 8-5* is use Lead functions can be identified by referring to *Figure 7-1*

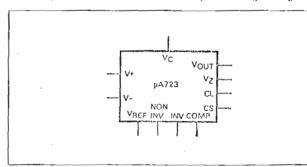


Fig. 8-5 µA723 Symbol

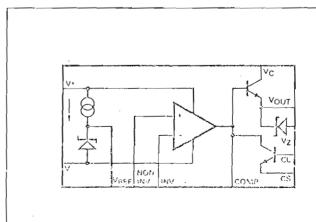
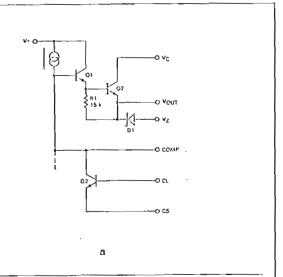
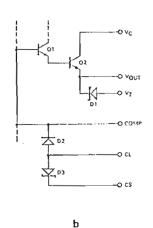
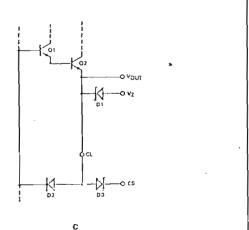


Fig. 8-6 µA723 Functional Symbol

nose applications where the circuit operation is clarified no use of a functional schematic of the µA723, Figure 8-6 ied. This block bears a close resemblance to the simplischematic of Figure 7-1. In some cases the individual ponents of this block may be rearranged in order to sima particular schematic. The reference voltage is repred by a single Zener diode, nominal voltage 7.15 Volted from a constant current source. The output Zener e, Vout to Vz, is shown only in the required applications.







Output Configurations

Many of the applications use internal Zener diodes for level shifting or for the generation of stabilized voltages. An explanation of where these ciodes exist in the µA723 circuit may help to avoid any problems arising from improper biasing.

The µA723 output stage schematic is reproduced in *Figure 8-7a*. The V_Z terminal provides direct access to a 6.2 V Zener diode whose cathode is internally connected to V_{OUT}. Provided the internal current limit transistor is not required for output short circuit protection, its base emitter junction provides another 6.2 V Zener diode (See *Figure 8-7b*). Note, however, that the anode of this diode, terminal CL, is connected internally by the collector base junction diode to the base of the output drive transister. When using the CL – CS Zener diode, the collector base diode must always be reverse biased. Maximum permissible CL – CS Zener current is 5 mA. Correct biasing is assured in *Figure 8-7c* by interconnecting the V_{OUT} and CL terminals to provide both positive and negative 6.2 V Zener diodes referenced to the V_{OUT} terminal.

Positive Regulators, 150 mA Maximum

Figure 8-8a shows the basic low voltage configuration suitable for output voltages ranging from 2 to 7 V. The reference voltage, $V_{\rm REF}$, is first divided down by R1, R2 and, if desired, potentiometer P1. Then it is applied to the non-inverting input of the error amplifier. $C_{\rm REF}$ may be added if ripple rejection greater than that specified for the μ A723 (74 dB) is required. The presence of $C_{\rm REF}$ also reduces the regulated output noise voltage considerably.

Capacitor C1 provides frequency compensation. C1 is isolated from the low impedance output by R3 which also balances the error amplifier source impedances to give minimum temperature drift. To minimize component count at the expense of temperature drift, R3 may be omitted. In this case, C1 cannot be used for frequency compensation. Instead, C2 may be used from the compensation terminal to ground as shown in Figure 8-8b. To minimize power dissipation, the V+ and VC terminals may be supplied separately, with V+ requiring a minimum of 9.5 V, while the VC supply may be as low as 3 V above the regulated output voltage. The schematics shown in Figure 8-8a and 8-8b have output voltages given by

$$V_O = \left(\frac{R2}{R1 + R2}\right) V_{REF}$$
 where $(R1 + R2) > 1.5 \text{ k}\Omega$

Output voltages from 7 to 37 V are obtainable with Figure 8-8c in which

$$V_O = \left(\frac{R1 + R2}{R2}\right) V_{REF}$$

If the reference bypass capacitor is required in this circuit, it should be connected from the non-inverting input to ground using R3 to increase the reference source impedance and improve the effectiveness of the reference capacitance. A 150 mA output current is available with R_{SC} set to zero. When short circuit current limiting is desired, R_{SC} may be used to limit the maximum output current to

$$I_{LEWET} = \frac{V_{SENSE}}{R_{SC}}$$

where V_{SENSE} (the sense voltage, or the voltage between terminals CL and CS) is given in *Figure 8-8d*. The resulting output current limit has a temperature coefficient of -0.3%/°C.

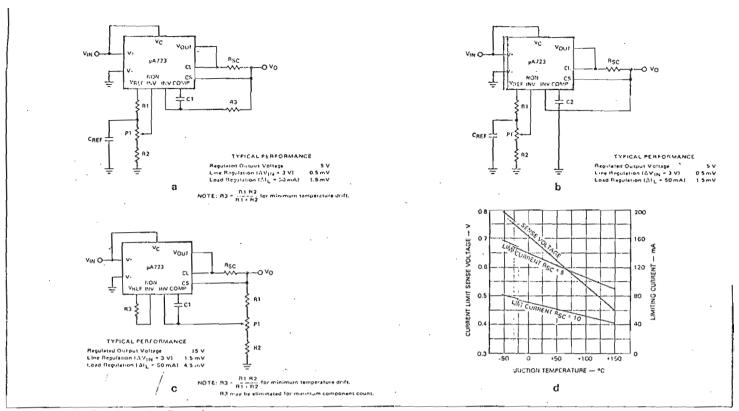


Fig. 8-8 Basic Regulator Configurations

Positive Regulators, High Output Current

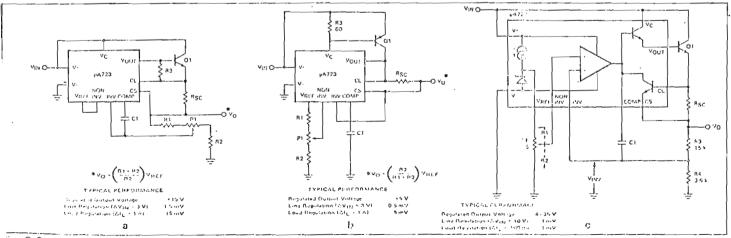
In Figure 8-9a, an npn transistor, Q1, boosts the available output current beyond the capability of the µA723. Q1 can consist of several transistors cascaded to satisfy very high current requirements. In this circuit, one V_{BE} voltage must be added to the 3 V minimum input/output differential requirement for each transistor added. Depending on the type of transistor used for Q1, R3 should be added giving I_{CBO} compensation, and alleviating the safe area limitation of the output device. With R_{SC} set to zero the maximum output current capability is (Q1 Beta) x (150 mA). R_{SC} may be used to limit the short circuit current to any desired value up to this maximum in the same manner as outlined previously in Figure 8-8.

An alternate circuit is shown in Figure 8-9b. Using an external pnp transistor, maximum output current is again (Q1 Beta) x (150 mA). One VBE should be added to the minimum input/output differential voltage requirement for each ad-

ditional transistor. Tie circuits in *Figure 8-9* may supply outputs in the range of2 to 37 V by selecting the appropriate feedback network. *Figure 8-9a* is shown for output voltages from 7 to 37 V, wherea *Figure 8-9b* is shown for cutput voltages from 2 to 7 V.

If it is required to varythe output continuously over a 10 to 1 range, it is necessar first to attenuate V_O so that V_{INV} never exceeds V_{REF} even when V_O is at its maximum value, then provide a potentimeter adjustment from V_{REF} to the non-inverting input. This is illustrated in *Figure 8-9c*, where V_O is attenuated by a title of 5.2:1.

Maximum permissible V_O is then 35 V (giving a V_{INV} of 6.8 V), which requires $3.6 \text{ V} \leq V_{IN} \leq 40 \text{ V}$. Minimum V_O is determined by the minimum value for V_{INV} . The specified minimum V_{INV} is 2 V; lawever, it will be found that typically V_{INV} may be reduced teapproximately 0.72 V before the circuit no longer regulate. This corresponds to a V_O of 3.7 V.



ig. 8-9 High Current Regulators

er 10 to 1 voltage ranges may be obtained by varying the nuation ratio, (R3 + R4)/R4, from 5.2 to, say, 1.4. Then ange will be 1 V to 10 V (13.6 V \leq V_{IN} \leq 39 V).

c 8-9c.

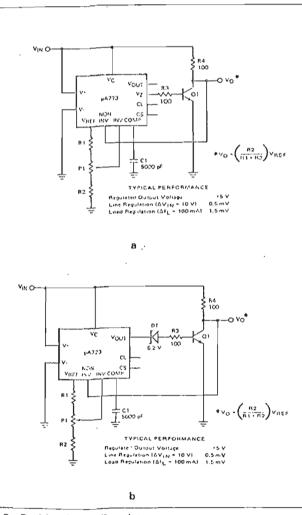
$$V_0 = V_{REF} \left(\frac{R^2}{R^4} \right) \left(\frac{R^3 + R^4}{R^1 + R^2} \right)$$

rith the values of R3 and R4 as shown,

$$V_0 = 5.2 \text{ V}_{REF} \left(\frac{R2}{R1 + R2} \right)$$

tive Shunt Regulator

pA723 may be used in a shunt regulating mode by addan external transistor, Q1. Special attention should be to ensure that the series limiting resistor, R4, is capable andling the high power dissipation inherent in this mode peration. Figure 8-10a is used with the 14-lead DIP verof the pA723. When the 10-lead metal can is used, how-, it is necessary to add a 6.2 V Zener diode externally, as gure 8-10b.



3-10 Positive Shunt Regulators

tive Regulators, High Line Rejection

hown in Figure 8-11a and 8-11b, the circuits each use internal current limit transistor to prerequiate the V+ ly, thereby increasing the line rejection to more than dB. The CS - CL terminals provide a 6.2 V Zener diode respect to the output voltage, which is then used to supply In these applications R3 must be chosen so that the ent into the CS terminal is limited to 5 mA maximum.

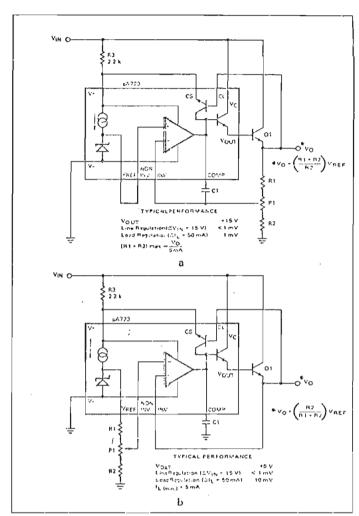


Fig. 8-11 High Line Rejection

Positive Regulators, High Input Voltage

Input voltages greater tham 40 V may be applied when the $\mu A723$ is connected as shown in Figure 8-12a. The regulated output voltage must remainless than 38 V to protect the regulator. R3 may be replaced with a FET current source in those cases where the variation of input voltage imposes excessive power dissipation in the internal series pass device. Q2 provides short circuit protection, if required (the internal current limit transister cannot be used in this application). The maximum input voltage is determined by the breakdown characteristics of Q1. When using the $\mu A723$ DIP version, D1 may be omitted and the $V_{\overline{\chi}}$ terminal grounded; in this case V_{REF} must be resistively divided by two before being applied to the inverting input.

Note that in this type of application where the μ A723 output stage is used as an additional inverting amplifier rather than the usual emitter follower, V_{REF} must be connected to the inverting input of the error amplifier to maintain correct phase relationships around the regulating loop, i.e., negative feedback from the output.

When using a pnp series pass device, high input voltages may be tolerated by using a Zeaar diode to reduce the voltage appearing across the $\mu A723$, as in Figure 8-12b. For example, if D1 is a 20 V Zener diode, input voltages to C0 V are permissible. D1 must be selected such that no more than 40 V is applied to the $\mu A723$ Vr and VC terminals under maximum input voltage conditions. Similarly, the regulated output voltage must not exceed 37 V to maintain the specified input-to-output differential.

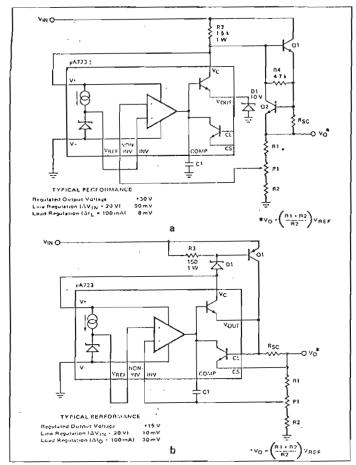


Fig. 8-12 High Input Voltage .

Positive Regulator, Floating

The $\mu\Lambda723$ may be used to directly regulate hundreds of volts using the configuration shown in Figure 8-13, in which a floating power source is provided for the regulator by D1. The series pass transistor becomes the only limiting factor in determining the maximum voltage and current which may be controlled. The V_{REF} terminal supplies all the current drawn by the sensing resistors and the total current must not exceed 5 mA. R5 must be selected to provide sufficient current to bias D1 and to supply the $\mu\Lambda723$ standby current at the minimum input voltage condition. D2, D3 and D4 are for protection purposes; fast switching diodes should be used.

If Q1 is a high f_T device, it may be necessary to add C2 to reduce the output noise level. If V_{IN} is switched on and off, causing a very high dV_{IN}/dt to appear at the μ A723 terminals, C3 may be added to ensure correct biasing throughout the circuit. In normal use when on/oif switching takes place before the usual ractifier/filter supply for V_{IN} , C3 is not necessary.

It will be noted from Figure 8-13 that

$$V_{O} = V_{REF} \left[\left(\frac{R2}{R1} \right) - \left(\frac{R3}{R1} \right) \left(\frac{R1 + R2}{R3 + R4} \right) \right]$$

If R3 and R4 are made equal,

$$V_0 = \frac{V_{REF}}{2} \left(\frac{R7 - R1}{R1} \right)$$

The normal minimum regulated output voltage limitation of 2 V for the μ A723 does not apply to this circuit, output voltages down to zero volts being readily obtainable.

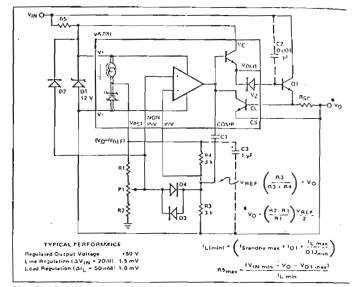


Fig. 8-13 Floating Positive Regulator

Assuming the regulator is operating correctly, then the INV input will equal time. NON-INV input, i.e.,

$$\begin{aligned} & (V_O + V_{REF}) \; \left(\!\!\left(\frac{R2}{R1 + R2}\right) = \; (V_{REF}) \; \left(\frac{R3}{R3 + R4}\right) + V_O \\ & V_O \; \left(\frac{R2}{R1 + R2} - 1\right) = \; V_{REF} \; \left[\left(\frac{R3}{R3 + R4}\right) - \left(\frac{R2}{R1 + R2}\right)\right] \\ & V_O = V_{IEEF} \; \left[\left(\frac{R2}{R1}\right) - \left(\frac{R3}{R1}\right) \left(\frac{R1 + R2}{R3 + R4}\right)\right] \end{aligned}$$

Positive Regulators, Low Input/Output Differential

Either of the two circuits shown will allow an input-to-output voltage difference close to the saturation point of the series pass device. As in all applications, the $V_{\{N(2)\}}$ of Figure 8-14b

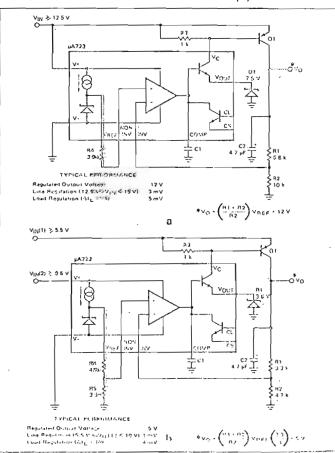


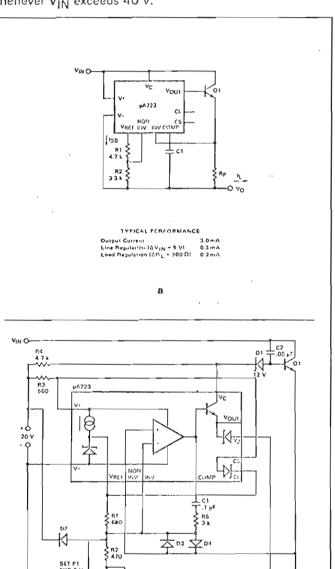
Fig. 8-14 Low Input/Output Differential

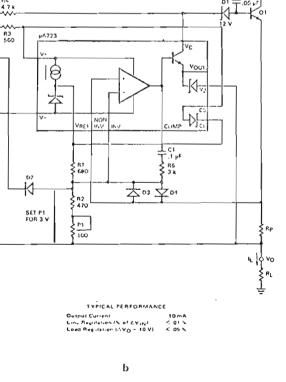
$$I_L = \left(\frac{R2}{R1 + R2}\right) \left(\frac{V_{REF}}{Rp}\right)$$

P1 is adjusted so that $V_{R2} = 3.0 \text{ V}$, as indicated in the chematic, then

$$I_L = \frac{3000}{\text{Rp}(\Omega)} \text{mA}.$$

oth output current and voltage compliance are limited by e capabilities of the series pass device Q1. Diodes D2 rough D4 are protection diodes which should be included henever V_{IN} exceeds 40 V.





Precision Voltage Regulator

Figure 8-21 uses the same principle as the previous circuit to give a voltage output capable of 0.005% load regulation. Output voltage range is from zero volts up to the series pass device limit. Output current is also limited only by the series pass device; short circuit protection is available in this configuration by selecting RSC as previously described. Protection diodes D2, D3, and D4 should be added whenever VIN exceeds 40 V.

$$V_0 = \left(\frac{R2 - R1}{R1}\right) \frac{V_{REF}}{2}$$

With the component values shown, this gives an output voltage range of zero to 100 V.

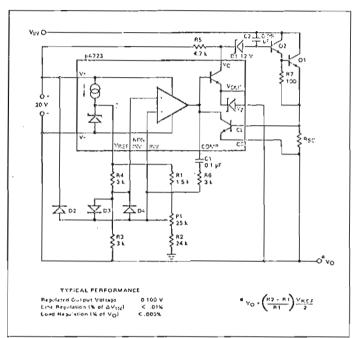


Fig. 8-21 Precision Voltage Regulator

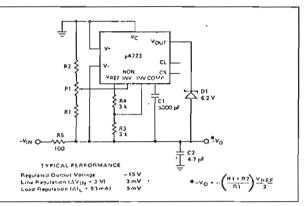
Foldback Current Limiting

Foldback current limiting is a superior alternative to standard current limiting techniques particularly where intolerable output device power dissipation is a problem. Typically, this is a consequence of device/heat sink limitations under short circuit conditions.

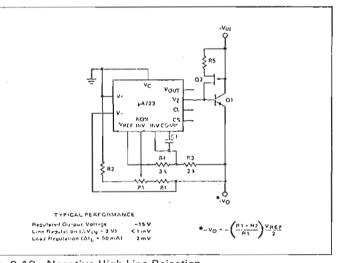
In the following discussions it is assumed that a regulated output voltage is available up to a maximum output current I_M. The output current then folds back with decreasing load resistance to a value of ISC (with a short-circuit load). The "knee" of the current limiting characteristic will be similar to that shown in Chapter 7 (Figure 7-8d and II) for normal current limiting. The regulation degrades considerably as IM is approached, and in a practical regulator the useful output current may be limited to approximately 80% of IM.

A minimum parts/cost method for providing the positive feedback required for foldback action is shown in Figures 8-22a and b. This technique introduces positive feedback by increased current flow through R1 and R2 under short circuit conditions. This forward biases the sensing transistor's baseentitler junction. The final percentage of foldback depends on the relative contributions of the voltage drop across R2, and RSC to the base current of the sensing transistor. In the active region where the voltage buildup of R2 and RSC provides base current to the sensing transistor, recovery of the or low to medium output currents the series pass transistor if the previous circuits may be omitted. However, special itention must be paid to the dissipation of D1 and R5, and be internal dissipation of the pA723. Maximum permissible prent shunted to ground via the VOLT terminal is 150 mA.

gure 8-17 as shown in suitable for output voltages in the rige $-9.5~\rm V$ to $-40~\rm V$. By removing the V+ and V_C terminals om ground and supplying them with a low value positive oltage as in Figure 8-16c, output voltages from $-2~\rm V$ to $0.5~\rm V$ are obtainable. Total voltage from V- to V+ of $9.5~\rm V$ inimum and $40~\rm V$ maximum must be observed. If the maximum current from the V_{OUT} terminal is less than $20~\rm mA$ in particular application, then D1 may be omitted and the output connected to V_Z instead of V_{OUT}.



i. 8-17 Negative Shunt



ı, 8-18 - Negativo High Line Rejection

egative Regulator, High Line Rejection

the negative regulators with a series pass device, the only riation seen by the control circuitry under varying input nditions is the current variation caused by the fixed resist-ce across the series transistor's collector-base junction.

replacing the resistor with a FET current source in Figure 18, the line rejection is greatly improved, typically exceed-g 100 dB. Output voltage range is –9.5 V to –40 V, extend-le down to –2 V by the addition of a positive supply as in gure 8-16c. R5 and Q2 must be selected to provide sufficient base current for Q1 under worst case conditions. A ord choice for Q2 would be a 2N5484 with R5 equal to zero, nee its I_{DSS} (zero gate voltage drain current) of 1 to 5 mA II provide sufficient base current for Q1 in most applications.

When the desired output voltage exceeds the 40 V maximum which may be applied across the device, then a Zener diode should be used to limit the voltage, as shown (Figure 8-19). The actual Zener voltage selected may be between 9.5 V and 40 V with little change in performance. This circuit is the complement of 8-12. R6 must be selected to provide sufficient current to bias D1 and to supply the µA723 standby current under minimum input voltage conditon. Select R5 according to the requirements outlined in Figure 8-16b.

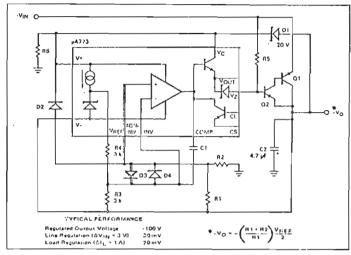


Fig. 8-19 Negative Floating

Current Regulators

In Figure 8-20a the regulator will force a voltage to appear across R_p which is equal to the voltage existing across R2. The resulting current is summed with the regulator's standby current, I_{SB}, and the current through R2, to provide a regulated current, I_L, into the load, R_L. Due to this summation, line regulation decreases for output currents below 10 mA.

The input voltage must be greater than IL RL(max) +9.5 V to ensure sufficient voltage across the $\mu A723$. Figure 8-20a is shown sourcing current from a positive voltage +VIN. VIN can, of course, be grounded while returning RL to a negative voltage. Similarly, the output terminal may be grounded or taken to a negative voltage when the VIN terminal will provide a regulated current sink of magnitude IL. In no case may the voltage from V- to V+ exceed 40 V.

$$I_L = \left(\frac{R2}{R1 + R2}\right) \left(\frac{V_{REF}}{Rp}\right) + I_{SB} + I_{H2} = \left(\frac{V_{REF}}{R1 + R2}\right) \left(1 + \frac{R2}{Rp}\right) + I_{SB}$$

for output currents in excess of 10 mA, this approximates to:

$$I_L = \left(\frac{R2}{R1 + R2}\right) \left(\frac{V_{REF}}{Rp}\right) + I_{SB} \simeq \left(\frac{3000}{Rp(\Omega)}\right) + I_{SB MA}$$

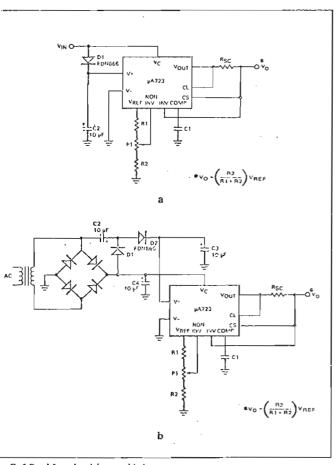
with the values of R1 and R2 shown.

If a voltage compliance greater than 40 V is required, or if the regulation of *Figure 8-20a* is insufficient, the configuration in *Figure 8-20b* may be used. It is a precision fleating current source capable of 0.05% regulation. In this circuit a floating 20 V supply (spically a half wave rectified output from a separate transformer winding of the main supply) is used to power the pA723, such that standby and reference currents do not add to the programmed output current.

ust be 9.5 V minimum. The 7.5 V Zener diode may be elimated (See Figure 8-14a) when using the dual in-line packe by grounding the V_Z terminal and reducing the V_{REF} 3 V by a 4.7 k α /3.3 k α voltage divider to the non-invertinput of the μ A723.

isitive Regulators, Marginal Input Voltage

the two circuits shown in Figure 8-15 offer some relief from e 9.5 V minimum V+ voltage when regulating lower voltage. In those cases where the average voltage applied to the put is greater than the required minimum — but the negater ripple peaks are lower — a diode/capacitor peak detector. If provide the solution (Figure 8-15a). Figure 8-15b shows the method of using a voltage doubler to assure that using a inimum of external components, the proper bias voltage is plied to the V+ terminal.



j. 8-15 Marginal Input Voltago

gative Regulators, Medium/High Output Current

is configuration (Figure 8-16a) will regulate any negative ltage between -9.5 V and -40 V. Since the uA723 is opered between ground and the regulated output, the maximum regulated input voltage is determined by the voltage breakwin and power dissipation capabilities of the pnp scries so device, Q1. Base current for Q1 is supplied through retor R5 such that the minimum input-to-output differential controlled both by the base current required by Q1 and the line of R5.

Darlington connection may be used for Q1 to reduce the se current requirement (Figure 8-16b) and to increase the lput current capability. Either the complementary Darlinghas shown, or a standard pnp pair may be used.

For output voltages in the range -2~V to -9.5~V, the output voltage alone is insulticient to bias the μ A723 in Figure 8-16a. This condition is satisfied in Figure 8-16c by an external, regulated or unregulated, positive voltage applied to the V+ and V_C terminals. The maximum limit of 40 V between the V+ and V- terminals must be observed. Maximum values for $-V_{IN(2)}$ and the input-to-output differential are determined as for Figure 8-16a.

In all cases, a through c, if the V_Z terminal is unavailable, then the V_{OUT} terminal may be used with a series 6.2 V Zener diode.

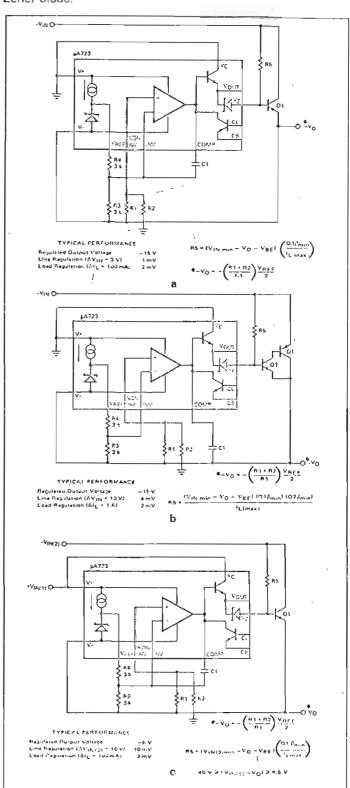


Fig. 8-16 Medium/High Output Current

B I B L I O G R A F I A

- BANDA, H., Apuntes de Electrónica Industrial, E.P.N., Quito, 1.975. GENERAL ELECTRIC, Semiconductor Application Handbook, Syracuse, New York, 1.976.
- GENERAL ELECTRIC, SCR Manual, Electronics Park, Syracuse, New York, 1.972.
- HOENEISEN, B., Apuntes de Diseño Electrónico, E.P.N., Quito, 1.976.
- JACOBSON, H., Apuntes de Características de Tiristores, E.P.N., Qui to, 1.974.
- JIJON, J., Apuntes de Electrónica Industrial, E.P.N., Quito, 1.975.
- LILEN, H., Thyristors et Triacs, Editions Radio, Paris, 1.971.
- RCA SOLID STATE'74, Data Book-Series SSD-206 B Thyristors, Rectifiers, New York, 1.974.
- RCA, Circuitos de Potencia de Estado Sólido, Arbó, Buenos Aires, 1.974.
- VAN DER ZIEL, A., Electrónica Física del Estado Sólido, Prentice-Hall Internacional, New Jersey, 1.972.