

32-bit ARM[®] Cortex[™]-M3 based Microcontroller

FM3 MB9B610T シリーズ

MB9BF616S/T, MB9BF617S/T, MB9BF618S/T

■ 概要

MB9B610T シリーズは、高速処理と低コストを求める組込み制御用途向けに設計された、高集積 32 ビットマイクロコントローラです。

本シリーズは、CPU に ARM Cortex-M3 プロセッサを搭載し、フラッシュメモリおよび SRAM のオンチップメモリとともに、周辺機能として、モータ制御用タイマ、A/D コンバータ、各種通信インタフェース (USB, UART, SIO, I²C, LIN, Ethernet-MAC)により構成されます。

『FM3 MB9Axxx / MB9Bxxx シリーズ パリフェラルマニュアル』において、このデータシートに記載されている製品は、TYPE2 製品に分類されます。

(注意事項) ・ ARM is the registered trademark of ARM Limited in the EU and other countries.
・ Cortex is trademark of ARM Limited in the EU and other countries.

ARM[®]

MB9B610T シリーズ

■ 特長

- ・ 32 ビット ARM Cortex-M3 コア
 - ・ プロセッサ版数 : r2p1
 - ・ 最大動作周波数 : 144MHz
 - ・ メモリ保護ユニット(MPU) : 組込みシステムの信頼性を向上させます。
 - ・ ネスト型ベクタ割込みコントローラ(NVIC) : 1 チャンネルの NMI (ノンマスクابل割込み)と 48 チャンネルの周辺割込みに対応。16 の割込み優先度レベルを設定できます。
 - ・ 24 ビットシステムタイマ (Sys Tick) : OS タスク管理用のシステムタイマです。

・ オンチップメモリ

[フラッシュメモリ]

- ・ 最大 1M バイト
- ・ 16K バイトのトレースバッファメモリを使用した Flash アクセラレータ機能を内蔵
- ・ フラッシュメモリへのリードアクセスは、動作周波数 72MHz までは 0 wait-cycle です。72MHz より大きい場合でも、Flash アクセラレータ機能により、0 wait-cycle と同等なアクセスを行えます。
- ・ コード保護用セキュリティ機能

[SRAM]

本シリーズのオンチップ SRAM は、2 つの独立した SRAM (SRAM0, SRAM1) により構成されています。SRAM0 は、Cortex-M3 コアの I-Code バス、D-Code バスに接続します。SRAM1 は、Cortex-M3 コアの System バスに接続します。

- ・ SRAM0: 最大 64K バイト
- ・ SRAM1: 最大 64K バイト

・ 外部バスインタフェース

- ・ SRAM, NOR と NAND フラッシュデバイスに対応
- ・ 最大 8 チップセレクト
- ・ 8/16 ビットデータ幅
- ・ 最大 25 ビットのアドレスビット
- ・ アドレス/データマルチプレクスをサポート
- ・ 外部 RDY 機能をサポート

・ USB インタフェース(最大 2 チャンネル)

USB インタフェースはファンクションとホストで構成されます。

[USB ファンクション]

- ・ USB2.0 Full-Speed 対応
- ・ 最大 6 本のエンドポイントをサポートします。
 - ・ エンドポイント 0 はコントロール転送
 - ・ エンドポイント 1, 2 はバルク転送, インタラプト転送, アイソクロナス転送を選択可能
 - ・ エンドポイント 3~5 はバルク転送, インタラプト転送を選択可能
- ・ エンドポイント 1~5 はダブルバッファ構成

[USB ホスト]

- ・ USB2.0 Full-Speed / Low-Speed 対応
- ・ バルク転送, インタラプト転送, アイソクロナス転送をサポート
- ・ USB デバイスの接続/切断の自動検出
- ・ IN/OUT トークン時のハンドシェイクパケットの自動処理
- ・ 最大パケット長 256 バイトをサポート
- ・ ウェイクアップ機能をサポート

- Ethernet-MAC (最大 2 チャンネル)
 - IEEE 802.3 準拠
 - 10Mbps/100Mbps の転送モードに対応
 - MII/RMII により外部 PHY デバイスとの接続に対応
 - MII (最大 1 チャンネル)
 - RMII (最大 2 チャンネル)
 - 全二重転送, 半二重転送に対応
 - Wake-On-LAN 対応
 - ディスクリプタ方式専用 DMA 内蔵
 - 送信 FIFO 2K バイト, 受信 FIFO 2K バイト
 - IEEE1588 ハードウェアを搭載
- マルチファンクションシリアルインタフェース(最大 8 チャンネル)
 - 16 段 × 9 ビット FIFO あり 4 チャンネル(ch.4 ~ ch.7), FIFO なし 4 チャンネル(ch.0 ~ ch.3)
 - チャンネルごとに動作モードを次の中から選択できます。
 - UART
 - CSIO
 - LIN
 - I²C

[UART]

- 全二重ダブルバッファ
- パリティあり/なし選択可能
- 専用ボーレートジェネレータ内蔵
- 外部クロックをシリアルクロックとして使用可能
- ハードウェアフロー・コントロール : CTS/RTS による送受信自動制御 (ch.4 のみ)
- 豊富なエラー検出機能(パリティエラー, フレーミングエラー, オーバランエラー)

[CSIO]

- 全二重ダブルバッファ
- 専用ボーレートジェネレータ内蔵
- オーバランエラー検出機能

[LIN]

- LIN プロトコル Rev.2.1 対応
- 全二重ダブルバッファ
- マスタ/スレーブモード対応
- LIN break field 生成(13 ~ 16 ビット長に変更可能)
- LIN break デリミタ生成(1 ~ 4 ビット長に変更可能)
- 豊富なエラー検出機能(パリティエラー, フレーミングエラー, オーバランエラー)

[I²C]

標準モード(最大 100 kbps)/高速モード(最大 400 kbps)に対応

• DMA コントローラ(8 チャンネル)

DMA コントローラは、CPU とは独立した DMA 専用バスを持ち、CPU と並列動作できます。

- 8 つを独自に構成かつ動作可能なチャンネル
- ソフトウェア要求, または内蔵周辺機能要求による転送開始可能
- 転送アドレス空間 : 32 ビット(4G バイト)
- 転送モード : ブロック転送/バースト転送/デマンド転送
- 転送データタイプ : バイト/ハーフワード/ワード
- 転送ブロック数 : 1 ~ 16
- 転送回数 : 1 ~ 65536

MB9B610T シリーズ

- ・ A/D コンバータ(最大 32 チャンネル)

- [12 ビット A/D コンバータ]

- ・ 逐次比較型
 - ・ 3 ユニット搭載
 - ・ 変換時間 : 1.0 μ s@5V
 - ・ 優先変換可能 (2 レベルの優先度)
 - ・ スキャン変換モード
 - ・ 変換データ格納用 FIFO 搭載(スキャン変換用 : 16 段, 優先変換用: 4 段)

- ・ ベースタイマ(最大 16 チャンネル)

チャンネルごとに動作モードを次の中から選択できます。

- ・ 16 ビット PWM タイマ
 - ・ 16 ビット PPG タイマ
 - ・ 16/32 ビットリロードタイマ
 - ・ 16/32 ビット PWC タイマ

- ・ 汎用 I/O ポート

本シリーズは、端子が外部バスまたは周辺機能に使用されていない場合、汎用 I/O ポートとして使用できます。また、どの I/O ポートに周辺機能を割り当てるかを設定できるポートリロケート機能を搭載しています。

- ・ 端子ごとにプルアップ制御可能
 - ・ 端子レベルを直接読出し可能
 - ・ ポートリロケート機能
 - ・ 最大 154 本の高速 I/O ポート@176pin Package
 - ・ 一部のポートは、5V トレラントに対応

- ・ 多機能タイマ(最大 3 ユニット)

多機能タイマは、次のブロックで構成されます。

- ・ 16 ビットフリーランタイマ×3 チャンネル / ユニット
 - ・ インพุットキャプチャ×4 チャンネル / ユニット
 - ・ アウトプットコンペア×6 チャンネル / ユニット
 - ・ A/D 起動コンペア×3 チャンネル / ユニット
 - ・ 波形ジェネレータ×3 チャンネル / ユニット
 - ・ 16 ビット PPG タイマ×3 チャンネル / ユニット

モータ制御を実現するために次の機能を用意しています。

- ・ PWM 信号出力機能
 - ・ DC チョップパ波形出力機能
 - ・ デッドタイマ機能
 - ・ インพุットキャプチャ機能
 - ・ A/D コンバータ起動機能
 - ・ DTIF (モータ緊急停止)割込み機能

- ・クアッドカウンタ(QPRC : Quadrature Position/Revolution Counter)
(最大 3 チャンネル)

クアッドカウンタ(QPRC)は、ポジションエンコーダの位置を測定するために使います。また、設定によりアップダウンカウンタとしても使用できます。

- ・ 3 つの外部イベント入力端子 AIN, BIN, ZIN の検出エッジを設定可能
- ・ 16 ビット位置カウンタ
- ・ 16 ビット回転カウンタ
- ・ 2 つの 16 ビットコンペアレジスタ

- ・デュアルタイマ(32/16 ビットダウンカウンタ)

デュアルタイマは、2 つのプログラム可能な 32/16 ビットダウンカウンタで構成されます。各タイマチャンネルの動作モードを次の中から選択できます。

- ・ フリーランモード
- ・ 周期モード(=リロードモード)
- ・ ワンショットモード

- ・時計カウンタ

時計カウンタは省電力モードからのウェイクアップに使用します。

インターバルタイマ : 最大 64s@サブクロック使用時(32.768kHz)

- ・外部割込み制御ユニット

- ・ 外部割込み入力端子 : 最大 32 本
- ・ ノンマスカブル割込み(NMI)入力端子 : 1 本

- ・ウォッチドッグタイマ(2 チャンネル)

ウォッチドッグタイマは、タイムアウト値に達すると割込みまたはリセットを発生します。

本シリーズには、"ハードウェア"ウォッチドッグと"ソフトウェア"ウォッチドッグの 2 つの異なるウォッチドッグがあります。

"ハードウェア"ウォッチドッグタイマは内蔵低速 CR 発振で動作するため、STOP 以外のすべての省電力モードで動作します。

- ・CRC (Cyclic Redundancy Check)アクセラレータ

CRC アクセラレータは、ソフト処理負荷の高い CRC 計算を行い、受信データおよびストレージの整合性確認処理負荷の軽減を実現します。

CCITT CRC16 と IEEE-802.3 CRC32 をサポートします。

- ・ CCITT CRC16 Generator Polynomial: 0x1021
- ・ IEEE-802.3 CRC32 Generator Polynomial: 0x04C11DB7

MB9B610T シリーズ

・クロック/リセット

[クロック]

5種類のクロックソース(2種類の外部発振, 2種類の内蔵CR発振, メインPLL)から選択できます。

- ・メインクロック : 4MHz ~ 50MHz
- ・サブクロック : 32.768kHz
- ・内蔵高速 CR クロック : 4MHz
- ・内蔵低速 CR クロック : 100kHz
- ・メイン PLL クロック

[リセット]

- ・INITX 端子からのリセット要求
- ・電源投入リセット
- ・ソフトウェアリセット
- ・ウォッチドッグタイマリセット
- ・低電圧検出リセット
- ・クロックスーパーバイザリセット

・クロック監視機能(CSV : Clock Super Visor)

内蔵 CR 発振による生成クロックを用いて外部クロックの異常を監視します。

- ・外部クロック異常(クロック停止)が検出されると、リセットがアサートされます。
- ・外部周波数異常が検出されると、割込みまたはリセットがアサートされます。

・低電圧検出機能(LVD : Low-Voltage Detect)

本シリーズは、2段階で VCC の電圧を監視します。設定した電圧より VCC 端子の電圧が下がった場合、低電圧検出機能により割込みまたはリセットが発生します。

- ・LVD1: 割込みによりエラーを報告
- ・LVD2: オートリセット動作

・低消費電力モード

3種類の低消費電力モードに対応しています。

- ・スリープ
- ・タイマ
- ・ストップ

・デバッグ

- ・シリアル・ワイヤ JTAG デバッグ・ポート (SWJ-DP)
- ・エンベデッド・トレース・マクロセル(ETM)

・電源

4種類の電源

- ・ワイドレンジ電圧対応 : VCC = 2.7V ~ 5.5V
- ・USB ch.0 I/O 用電源 : USBVCC0 = 3.0V ~ 3.6V(USB ch.0 使用時)
= 2.7V ~ 5.5V(GPIO 使用時)
- ・USB ch.1 I/O 用電源 : USBVCC1 = 3.0V ~ 3.6V(USB ch.1 使用時)
= 2.7V ~ 5.5V(GPIO 使用時)
- ・Ethernet-MAC 用 I/O 電源 : ETHVCC = 3.0V ~ 5.5V(Ethernet 使用時)
= 2.7V ~ 5.5V(GPIO 使用時)

MB9B610T シリーズ

■ 品種構成

・メモリサイズ

品種名	MB9BF616S/T	MB9BF617S/T	MB9BF618S/T
オンチップ・フラッシュ	512Kbyte	768Kbyte	1Mbyte
オンチップ・SRAM	64Kbyte	96Kbyte	128Kbyte

・ファンクション

品種名			MB9BF616S MB9BF617S MB9BF618S	MB9BF616T MB9BF617T MB9BF618T
端子数			144	176
CPU			Cortex-M3	
周波数			144MHz	
電源電圧範囲			2.7V ~ 5.5V (USBVCC0: 3.0V ~ 3.6V) (USBVCC1: 3.0V ~ 3.6V) (ETHVCC: 3.0V ~ 5.5V)	
USB2.0 (Function/Host)			2ch. (最大)	
Ethernet-MAC			2ch.(最大) MII: 1ch. (最大)/RMII: 2ch. (最大)	
DMAC			8ch.	
外部バスインタフェース			Addr: 19-bit (最大) R/Wdata: 8/16-bit (最大) CS:8 (最大) SRAM, NOR Flash, NAND Flash	Addr: 25-bit (最大) R/Wdata: 8/16-bit (最大) CS:8 (最大) SRAM, NOR Flash, NAND Flash
マルチファンクションシリアル (UART/CSIO/LIN/I ² C)			8ch. (最大) FIFO (16 段 × 9 ビット)あり:ch.4 ~ ch.7 FIFO なし: ch.0 ~ ch.3	
ベースタイマ (PWC/リロードタイマ/PWM/PPG)			16ch. (最大)	
多機能 タイマ	A/D 起動コンペア	3ch.	3 unit (最大)	
	インプットキャプチャ	4ch.		
	フリーランタイマ	3ch.		
	アウトプットコンペア	6ch.		
	波形ジェネレータ	3ch.		
	PPG	3ch.		
クアッドカウンタ			3ch. (最大)	
デュアルタイマ			1 unit	
時計カウンタ			1 unit	
CRC アクセラレータ			Yes	
ウォッチドッグタイマ			1ch. (SW) + 1ch. (HW)	
外部割込み			32pin (最大)+ NMI × 1	
I/O ポート			122pin (最大)	154pin (最大)
12 ビット A/D コンバータ			24ch. (3 unit)	32ch. (3 unit)
クロック異常検出機能(CSV)			Yes	
低電圧検出機能(LVD)			2ch.	
内蔵 CR	高速		4MHz (±2%)	
	低速		100kHz (Typ)	
デバッグ機能			SWJ-DP/ETM	

(注意事項) 各製品に搭載される周辺機能の信号は、パッケージの端子数制限により、すべて割り当てることはできません。ご使用される機能に応じて、I/O ポートのポートリロケート機能を用いて、端子割当てを行う必要があります。

MB9B610T シリーズ

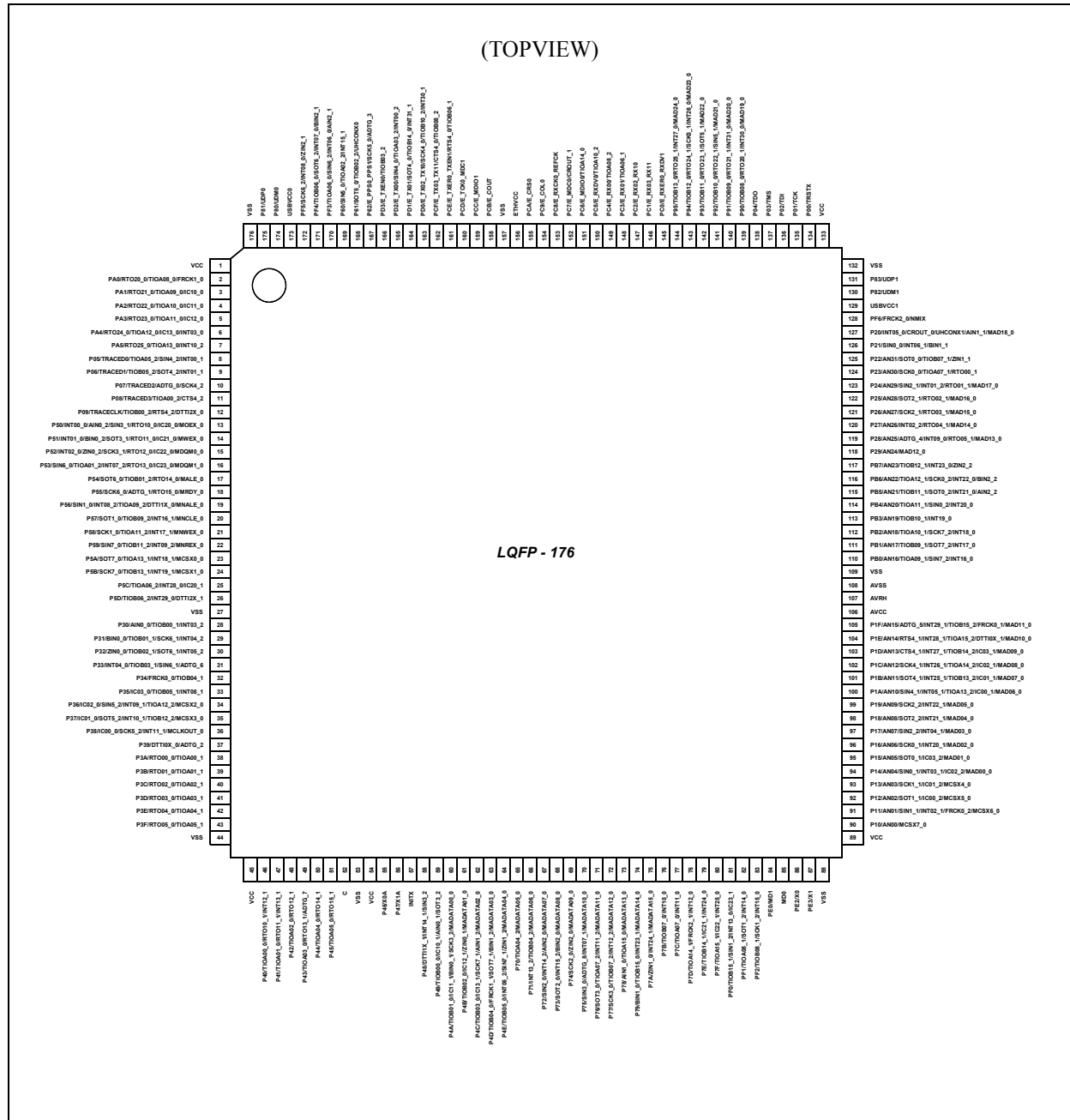
■ パッケージと品種対応

パッケージ \ 品種名	MB9BF616S MB9BF617S MB9BF618S	MB9BF616T MB9BF617T MB9BF618T
LQFP: FPT-144P-M08 (0.5mm pitch)	○	-
LQFP: FPT-176P-M07 (0.5mm pitch)	-	○
BGA: BGA-192P-M06 (0.8mm pitch)	-	○

○：対応

(注意事項)各パッケージの詳細は「■パッケージ・外形寸法図」を参照してください。

■ 端子配列図 ・ FPT-176P-M07



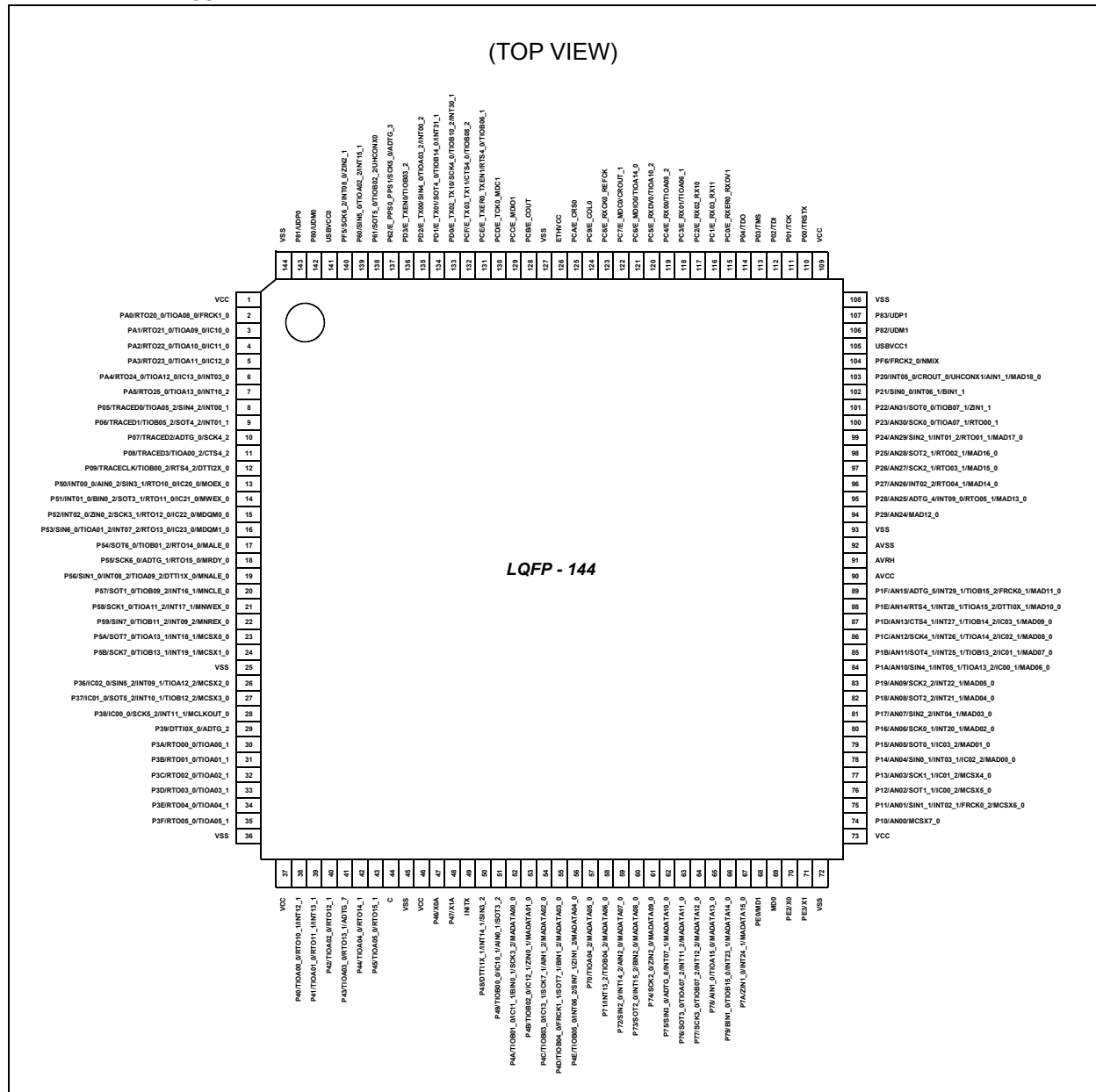
<注意事項>

XXX_1,XXX_2 のように「_(アンダーバー)」がついている端子の、「_」以降の数字はリロケーションポート番号を示しています。

これらの端子は1つのチャンネルに複数の同一機能の端子が用意されていますので、拡張ポート機能レジスタ(EPFR)で使用する端子を選択してください。

MB9B610T シリーズ

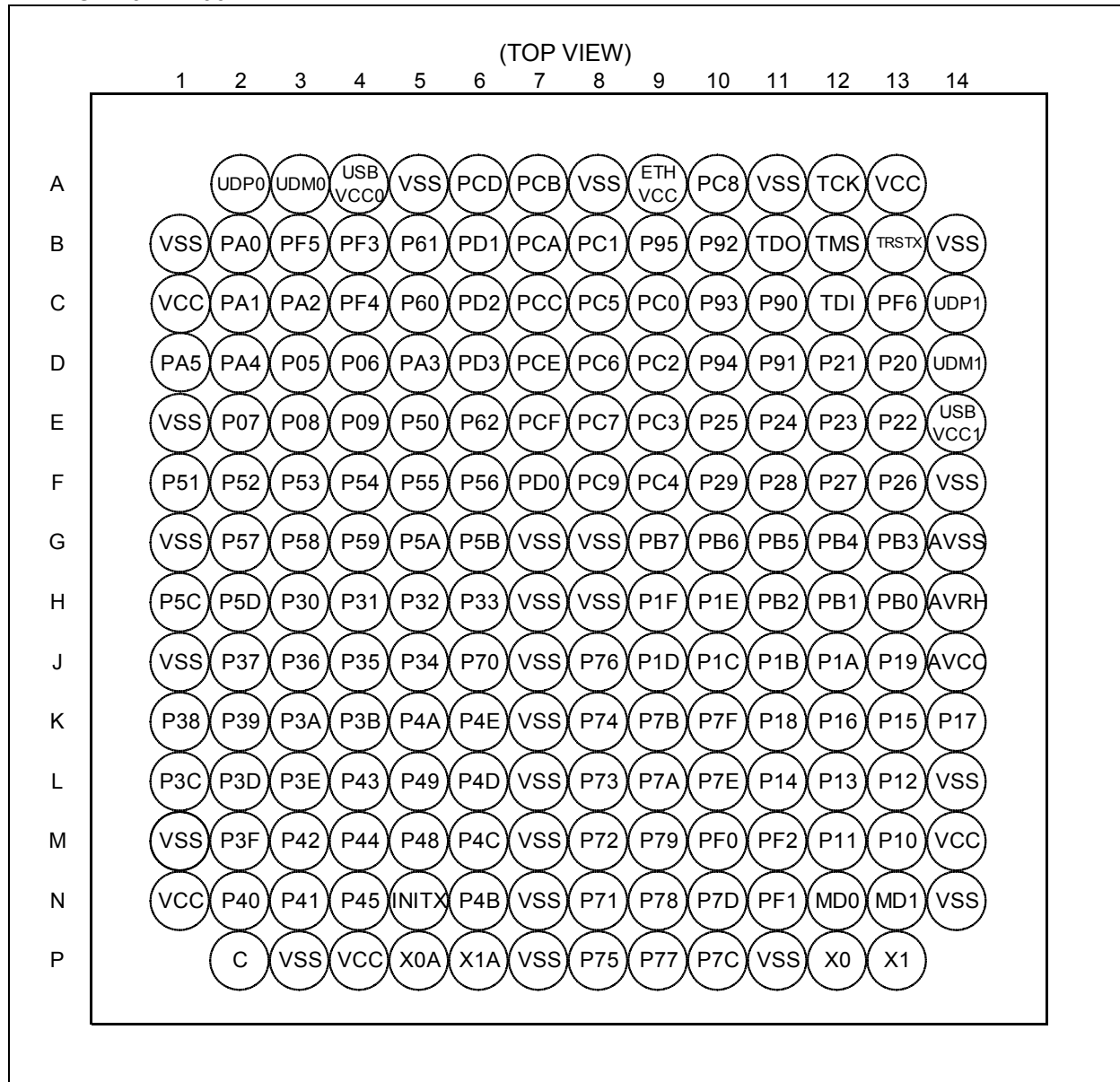
・ FPT-144P-M08



XXX_1,XXX_2 のように「_(アンダバー)」がついている端子の、「_」以降の数字はリロケーションポート番号を示しています。

これらの端子は 1 つのチャンネルに複数の同一機能の端子が用意されていますので、拡張ポート機能レジスタ(EPFR)で使用する端子を選択してください。

・ BGA-192P-M06



<注意事項>

XXX_1,XXX_2のように「_(アンダバー)」がついている端子の、「_」以降の数字はリロケーションポート番号を示しています。

これらの端子は1つのチャンネルに複数の同一機能の端子が用意されていますので、拡張ポート機能レジスタ(EPFR)で使用する端子を選択してください。

MB9B610T シリーズ

■ 端子機能説明

XXX_1, XXX_2 のように、「_(アンダバー)」がついている端子の、「_」以降の数字はリロケーションポート番号を示しています。これらの端子は1つのチャンネルに複数の同一機能の端子が用意されていますので、拡張ポート機能レジスタ(EPFR)で使用する端子を選択してください。

端子番号			端子名	入出力 回路形式	端子状態 形式
LQFP-176	LQFP-144	BGA-192			
1	1	C1	VCC	-	
2	2	B2	PA0	G	I
			RTO20_0		
			TIOA08_0		
			FRCK1_0		
3	3	C2	PA1	G	I
			RTO21_0		
			TIOA09_0		
			IC10_0		
4	4	C3	PA2	G	I
			RTO22_0		
			TIOA10_0		
			IC11_0		
5	5	D5	PA3	G	I
			RTO23_0		
			TIOA11_0		
			IC12_0		
6	6	D2	PA4	G	H
			RTO24_0		
			TIOA12_0		
			IC13_0		
			INT03_0		
7	7	D1	PA5	G	H
			RTO25_0		
			TIOA13_0		
			INT10_2		
8	8	D3	P05	E	F
			TRACED0		
			TIOA05_2		
			SIN4_2		
			INT00_1		
9	9	D4	P06	E	F
			TRACED1		
			TIOB05_2		
			SOT4_2		
			INT01_1		

MB9B610T シリーズ

端子番号			端子名	入出力 回路形式	端子状態 形式
LQFP-176	LQFP-144	BGA-192			
10	10	E2	P07	E	G
			TRACED2		
			ADTG_0		
			SCK4_2		
11	11	E3	P08	E	G
			TRACED3		
			TIOA00_2		
			CTS4_2		
12	12	E4	P09	E	G
			TRACECLK		
			TIOB00_2		
			RTS4_2		
			DTTI2X_0		
13	13	E5	P50	E	H
			INT00_0		
			AIN0_2		
			SIN3_1		
			RTO10_0		
			IC20_0		
			MOEX_0		
14	14	F1	P51	E	H
			INT01_0		
			BIN0_2		
			SOT3_1		
			RTO11_0		
			IC21_0		
			MWEX_0		
15	15	F2	P52	E	H
			INT02_0		
			ZIN0_2		
			SCK3_1		
			RTO12_0		
			IC22_0		
			MDQM0_0		

MB9B610T シリーズ

端子番号			端子名	入出力 回路形式	端子状態 形式
LQFP-176	LQFP-144	BGA-192			
16	16	F3	P53	E	H
			SIN6_0		
			TIOA01_2		
			INT07_2		
			RTO13_0		
			IC23_0		
			MDQM1_0		
17	17	F4	P54	E	I
			SOT6_0		
			TIOB01_2		
			RTO14_0		
			MALE_0		
18	18	F5	P55	E	I
			SCK6_0		
			ADTG_1		
			RTO15_0		
			MRDY_0		
19	19	F6	P56	E	H
			SIN1_0		
			INT08_2		
			TIOA09_2		
			DTT1IX_0		
			MNALE_0		
20	20	G2	P57	E	H
			SOT1_0		
			TIOB09_2		
			INT16_1		
			MNCLE_0		
21	21	G3	P58	E	H
			SCK1_0		
			TIOA11_2		
			INT17_1		
			MNWEX_0		
22	22	G4	P59	E	H
			SIN7_0		
			TIOB11_2		
			INT09_2		
			MNREX_0		

MB9B610T シリーズ

端子番号			端子名	入出力 回路形式	端子状態 形式
LQFP-176	LQFP-144	BGA-192			
23	23	G5	P5A	E	H
			SOT7_0		
			TIOA13_1		
			INT18_1		
			MCSX0_0		
24	24	G6	P5B	E	H
			SCK7_0		
			TIOB13_1		
			INT19_1		
			MCSX1_0		
25	-	H1	P5C	E	H
			TIOA06_2		
			INT28_0		
			IC20_1		
26	-	H2	P5D	E	H
			TIOB06_2		
			INT29_0		
			DTTI2X_1		
27	25	J1	VSS	-	
28	-	H3	P30	E	H
			AIN0_0		
			TIOB00_1		
			INT03_2		
29	-	H4	P31	E	H
			BIN0_0		
			TIOB01_1		
			SCK6_1		
			INT04_2		
30	-	H5	P32	E	H
			ZIN0_0		
			TIOB02_1		
			SOT6_1		
			INT05_2		
31	-	H6	P33	E	H
			INT04_0		
			TIOB03_1		
			SIN6_1		
			ADTG_6		

MB9B610T シリーズ

端子番号			端子名	入出力 回路形式	端子状態 形式
LQFP-176	LQFP-144	BGA-192			
32	-	J5	P34	E	I
			FRCK0_0		
			TIOB04_1		
33	-	J4	P35	E	H
			IC03_0		
			TIOB05_1		
			INT08_1		
34	26	J3	P36	E	H
			IC02_0		
			SIN5_2		
			INT09_1		
			TIOA12_2		
			MCSX2_0		
35	27	J2	P37	E	H
			IC01_0		
			SOT5_2		
			INT10_1		
			TIOB12_2		
			MCSX3_0		
36	28	K1	P38	E	H
			IC00_0		
			SCK5_2		
			INT11_1		
			MCLKOUT_0		
37	29	K2	P39	E	I
			DTTI0X_0		
			ADTG_2		
38	30	K3	P3A	G	I
			RTO00_0		
			TIOA00_1		
39	31	K4	P3B	G	I
			RTO01_0		
			TIOA01_1		
40	32	L1	P3C	G	I
			RTO02_0		
			TIOA02_1		

MB9B610T シリーズ

端子番号			端子名	入出力 回路形式	端子状態 形式
LQFP-176	LQFP-144	BGA-192			
41	33	L2	P3D	G	I
			RTO03_0		
			TIOA03_1		
42	34	L3	P3E	G	I
			RTO04_0		
			TIOA04_1		
43	35	M2	P3F	G	I
			RTO05_0		
			TIOA05_1		
44	36	M1	VSS	-	
45	37	N1	VCC	-	
46	38	N2	P40	G	H
			TIOA00_0		
			RTO10_1		
			INT12_1		
47	39	N3	P41	G	H
			TIOA01_0		
			RTO11_1		
			INT13_1		
48	40	M3	P42	G	I
			TIOA02_0		
			RTO12_1		
49	41	L4	P43	G	I
			TIOA03_0		
			RTO13_1		
			ADTG_7		
50	42	M4	P44	G	I
			TIOA04_0		
			RTO14_1		
51	43	N4	P45	G	I
			TIOA05_0		
			RTO15_1		
52	44	P2	C	-	
53	45	P3	VSS	-	
54	46	P4	VCC	-	
55	47	P5	P46	D	M
			X0A		
56	48	P6	P47	D	N
			X1A		
57	49	N5	INITX	B	C
58	50	M5	P48	E	H
			DTTI1X_1		
			INT14_1		
			SIN3_2		

MB9B610T シリーズ

端子番号			端子名	入出力 回路形式	端子状態 形式
LQFP-176	LQFP-144	BGA-192			
59	51	L5	P49	E	I
			TIOB00_0		
			IC10_1		
			AIN0_1		
			SOT3_2		
60	52	K5	P4A	E	I
			TIOB01_0		
			IC11_1		
			BIN0_1		
			SCK3_2		
			MADATA00_0		
61	53	N6	P4B	E	I
			TIOB02_0		
			IC12_1		
			ZIN0_1		
			MADATA01_0		
62	54	M6	P4C	E	I
			TIOB03_0		
			IC13_1		
			SCK7_1		
			AIN1_2		
			MADATA02_0		
63	55	L6	P4D	E	I
			TIOB04_0		
			FRCK1_1		
			SOT7_1		
			BIN1_2		
			MADATA03_0		
64	56	K6	P4E	E	H
			TIOB05_0		
			INT06_2		
			SIN7_1		
			ZIN1_2		
			MADATA04_0		
65	57	J6	P70	E	I
			TIOA04_2		
			MADATA05_0		
66	58	N8	P71	E	H
			INT13_2		
			TIOB04_2		
			MADATA06_0		

MB9B610T シリーズ

端子番号			端子名	入出力 回路形式	端子状態 形式
LQFP-176	LQFP-144	BGA-192			
67	59	M8	P72	E	H
			SIN2_0		
			INT14_2		
			AIN2_0		
			MADATA07_0		
68	60	L8	P73	E	H
			SOT2_0		
			INT15_2		
			BIN2_0		
			MADATA08_0		
69	61	K8	P74	E	I
			SCK2_0		
			ZIN2_0		
			MADATA09_0		
70	62	P8	P75	E	H
			SIN3_0		
			ADTG_8		
			INT07_1		
			MADATA10_0		
71	63	J8	P76	E	H
			SOT3_0		
			TIOA07_2		
			INT11_2		
			MADATA11_0		
72	64	P9	P77	E	H
			SCK3_0		
			TIOB07_2		
			INT12_2		
			MADATA12_0		
73	65	N9	P78	E	I
			AIN1_0		
			TIOA15_0		
			MADATA13_0		
74	66	M9	P79	E	H
			BIN1_0		
			TIOB15_0		
			INT23_1		
			MADATA14_0		
-	-	E1	VSS	-	
-	-	G1	VSS	-	

MB9B610T シリーズ

端子番号			端子名	入出力 回路形式	端子状態 形式
LQFP-176	LQFP-144	BGA-192			
75	67	L9	P7A	E	H
			ZIN1_0		
			INT24_1		
			MADATA15_0		
76	-	K9	P7B	E	H
			TIOB07_0		
			INT10_0		
77	-	P10	P7C	E	H
			TIOA07_0		
			INT11_0		
78	-	N10	P7D	E	H
			TIOA14_1		
			FRCK2_1		
			INT12_0		
79	-	L10	P7E	E	H
			TIOB14_1		
			IC21_1		
			INT24_0		
80	-	K10	P7F	E	H
			TIOA15_1		
			IC22_1		
			INT25_0		
81	-	M10	PF0	I*	H
			TIOB15_1		
			SIN1_2		
			INT13_0		
			IC23_1		
82	-	N11	PF1	I*	H
			TIOA08_1		
			SOT1_2		
			INT14_0		
83	-	M11	PF2	I*	H
			TIOB08_1		
			SCK1_2		
			INT15_0		
84	68	N13	PE0	C	P
	MD1				
85	69	N12	MD0	J	D
86	70	P12	PE2	A	A
			X0		
87	71	P13	PE3	A	B
			X1		
88	72	N14	VSS	-	
89	73	M14	VCC	-	
-	-	L7	VSS	-	
-	-	K7	VSS	-	

MB9B610T シリーズ

端子番号			端子名	入出力 回路形式	端子状態 形式
LQFP-176	LQFP-144	BGA-192			
90	74	M13	P10	F	K
			AN00		
			MCSX7_0		
91	75	M12	P11	F	L
			AN01		
			SIN1_1		
			INT02_1		
			FRCK0_2		
			MCSX6_0		
92	76	L13	P12	F	K
			AN02		
			SOT1_1		
			IC00_2		
			MCSX5_0		
93	77	L12	P13	F	K
			AN03		
			SCK1_1		
			IC01_2		
			MCSX4_0		
94	78	L11	P14	F	L
			AN04		
			SIN0_1		
			INT03_1		
			IC02_2		
			MAD00_0		
95	79	K13	P15	F	K
			AN05		
			SOT0_1		
			IC03_2		
			MAD01_0		
96	80	K12	P16	F	L
			AN06		
			SCK0_1		
			INT20_1		
			MAD02_0		
97	81	K14	P17	F	L
			AN07		
			SIN2_2		
			INT04_1		
			MAD03_0		
-	-	P7	VSS	-	
-	-	P11	VSS	-	
-	-	L14	VSS	-	

MB9B610T シリーズ

端子番号			端子名	入出力 回路形式	端子状態 形式
LQFP-176	LQFP-144	BGA-192			
98	82	K11	P18	F	L
			AN08		
			SOT2_2		
			INT21_1		
			MAD04_0		
99	83	J13	P19	F	L
			AN09		
			SCK2_2		
			INT22_1		
			MAD05_0		
100	84	J12	P1A	F	L
			AN10		
			SIN4_1		
			INT05_1		
			TIOA13_2		
			IC00_1		
			MAD06_0		
101	85	J11	P1B	F	L
			AN11		
			SOT4_1		
			INT25_1		
			TIOB13_2		
			IC01_1		
			MAD07_0		
102	86	J10	P1C	F	L
			AN12		
			SCK4_1		
			INT26_1		
			TIOA14_2		
			IC02_1		
			MAD08_0		
103	87	J9	P1D	F	L
			AN13		
			CTS4_1		
			INT27_1		
			TIOB14_2		
			IC03_1		
			MAD09_0		
104	88	H10	P1E	F	L
			AN14		
			RTS4_1		
			INT28_1		
			TIOA15_2		
			DTT10X_1		
			MAD10_0		

MB9B610T シリーズ

端子番号			端子名	入出力 回路形式	端子状態 形式
LQFP-176	LQFP-144	BGA-192			
105	89	H9	P1F	F	L
			AN15		
			ADTG_5		
			INT29_1		
			TIOB15_2		
			FRCK0_1		
			MAD11_0		
106	90	J14	AVCC	-	
107	91	H14	AVRH	-	
108	92	G14	AVSS	-	
109	93	F14	VSS	-	
110	-	H13	PB0	F	L
			AN16		
			TIOA09_1		
			SIN7_2		
			INT16_0		
111	-	H12	PB1	F	L
			AN17		
			TIOB09_1		
			SOT7_2		
			INT17_0		
112	-	H11	PB2	F	L
			AN18		
			TIOA10_1		
			SCK7_2		
			INT18_0		
113	-	G13	PB3	F	L
			AN19		
			TIOB10_1		
			INT19_0		
114	-	G12	PB4	F	L
			AN20		
			TIOA11_1		
			SIN0_2		
			INT20_0		
115	-	G11	PB5	F	L
			AN21		
			TIOB11_1		
			SOT0_2		
			INT21_0		
			AIN2_2		
-	-	G7	VSS	-	
-	-	J7	VSS	-	

MB9B610T シリーズ

端子番号			端子名	入出力 回路形式	端子状態 形式
LQFP-176	LQFP-144	BGA-192			
116	-	G10	PB6	F	L
			AN22		
			TIOA12_1		
			SCK0_2		
			INT22_0		
			BIN2_2		
117	-	G9	PB7	F	L
			AN23		
			TIOB12_1		
			INT23_0		
			ZIN2_2		
118	94	F10	P29	F	K
			AN24		
			MAD12_0		
119	95	F11	P28	F	L
			AN25		
			ADTG_4		
			INT09_0		
			RTO05_1		
			MAD13_0		
120	96	F12	P27	F	L
			AN26		
			INT02_2		
			RTO04_1		
			MAD14_0		
121	97	F13	P26	F	K
			AN27		
			SCK2_1		
			RTO03_1		
			MAD15_0		
122	98	E10	P25	F	K
			AN28		
			SOT2_1		
			RTO02_1		
			MAD16_0		
123	99	E11	P24	F	L
			AN29		
			SIN2_1		
			INT01_2		
			RTO01_1		
			MAD17_0		

MB9B610T シリーズ

端子番号			端子名	入出力 回路形式	端子状態 形式
LQFP-176	LQFP-144	BGA-192			
124	100	E12	P23	F	K
			AN30		
			SCK0_0		
			TIOA07_1		
			RTO00_1		
125	101	E13	P22	F	K
			AN31		
			SOT0_0		
			TIOB07_1		
			ZIN1_1		
126	102	D12	P21	E	H
			SIN0_0		
			INT06_1		
			BIN1_1		
127	103	D13	P20	E	H
			INT05_0		
			CROUT_0		
			UHCONX1		
			AIN1_1		
			MAD18_0		
128	104	C13	PF6	I*	J
			FRCK2_0		
			NMIX		
129	105	E14	USBVCC1	-	
130	106	D14	P82	H	O
			UDM1		
131	107	C14	P83	H	O
			UDP1		
132	108	B14	VSS	-	
133	109	A13	VCC	-	
134	110	B13	P00	E	E
			TRSTX		
135	111	A12	P01	E	E
			TCK		
136	112	C12	P02	E	E
			TDI		
137	113	B12	P03	E	E
			TMS		
138	114	B11	P04	E	E
			TDO		
139	-	C11	P90	E	H
			TIOB08_0		
			RTO20_1		
			INT30_0		
			MAD19_0		
-	-	A8	VSS	-	

MB9B610T シリーズ

端子番号			端子名	入出力 回路形式	端子状態 形式
LQFP-176	LQFP-144	BGA-192			
140	-	D11	P91	E	H
			TIOB09_0		
			RTO21_1		
			INT31_0		
			MAD20_0		
141	-	B10	P92	E	I
			TIOB10_0		
			RTO22_1		
			SIN5_1		
			MAD21_0		
142	-	C10	P93	E	I
			TIOB11_0		
			RTO23_1		
			SOT5_1		
			MAD22_0		
143	-	D10	P94	E	H
			TIOB12_0		
			RTO24_1		
			SCK5_1		
			INT26_0		
			MAD23_0		
144	-	B9	P95	E	H
			TIOB13_0		
			RTO25_1		
			INT27_0		
			MAD24_0		
145	115	C9	PC0	K	Q
			E_RXER0_RXDV1		
146	116	B8	PC1	K	Q
			E_RX03_RX11		
147	117	D9	PC2	K	Q
			E_RX02_RX10		
148	118	E9	PC3	K	Q
			E_RX01		
			TIOA06_1		
149	119	F9	PC4	K	Q
			E_RX00		
			TIOA08_2		
150	120	C8	PC5	K	Q
			E_RXDV0		
			TIOA10_2		
-	-	A5	VSS	-	-

MB9B610T シリーズ

端子番号			端子名	入出力 回路形式	端子状態 形式
LQFP-176	LQFP-144	BGA-192			
151	121	D8	PC6	K	Q
			E_MDIO0		
			TIOA14_0		
152	122	E8	PC7	L	Q
			E_MDC0		
			CROUT_1		
153	123	A10	PC8	K	Q
			E_RXCK0_REFCK		
154	124	F8	PC9	K	Q
			E_COL0		
155	125	B7	PCA	K	Q
			E_CRS0		
156	126	A9	ETHVCC	-	
157	127	A11	VSS	-	
158	128	A7	PCB	L	Q
			E_COUT		
159	129	C7	PCC	K	Q
			E_MDIO1		
160	130	A6	PCD	K	Q
			E_TCK0_MDC1		
161	131	D7	PCE	L	Q
			E_TXER0_TXEN1		
			RTS4_0		
			TIOB06_1		
162	132	E7	PCF	L	Q
			E_TX03_TX11		
			CTS4_0		
			TIOB08_2		
163	133	F7	PD0	L	R
			E_TX02_TX10		
			SCK4_0		
			TIOB10_2		
			INT30_1		
164	134	B6	PD1	L	R
			E_TX01		
			SOT4_0		
			TIOB14_0		
			INT31_1		
-	-	N7	VSS	-	
-	-	G8	VSS	-	
-	-	H7	VSS	-	
-	-	H8	VSS	-	

MB9B610T シリーズ

端子番号			端子名	入出力 回路形式	端子状態 形式
LQFP-176	LQFP-144	BGA-192			
165	135	C6	PD2	L	R
			E_TX00		
			SIN4_0		
			TIOA03_2		
			INT00_2		
166	136	D6	PD3	L	Q
			E_TXEN0		
			TIOB03_2		
167	137	E6	P62	E	Q
			E_PPS0_PPS1		
			SCK5_0		
			ADTG_3		
168	138	B5	P61	E	I
			SOT5_0		
			TIOB02_2		
			UHCONX0		
169	139	C5	P60	E	H
			SIN5_0		
			TIOA02_2		
			INT15_1		
170	-	B4	PF3	I*	H
			TIOA06_0		
			SIN6_2		
			INT06_0		
			AIN2_1		
171	-	C4	PF4	I*	H
			TIOB06_0		
			SOT6_2		
			INT07_0		
			BIN2_1		
172	140	B3	PF5	I*	H
			SCK6_2		
			INT08_0		
			ZIN2_1		
173	141	A4	USBVCC0	-	
174	142	A3	P80	H	O
			UDM0		
175	143	A2	P81	H	O
			UDP0		
176	144	B1	VSS	-	
-	-	M7	VSS	-	

*: 5V トレラント I/O

MB9B610T シリーズ

■ 信号説明

XXX_1, XXX_2 のように、「_(アンダバー)」がついている端子の「_」以降の数字はリロケーションポート番号を示しています。これらの端子は1つのチャンネルに複数の同一機能の端子が用意されていますので、拡張ポート機能レジスタ(EPFR)で使用する端子を選択してください。

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
ADC	ADTG_0	A/D コンバータ 外部トリガ入力端子	10	10	E2
	ADTG_1		18	18	F5
	ADTG_2		37	29	K2
	ADTG_3		167	137	E6
	ADTG_4		119	95	F11
	ADTG_5		105	89	H9
	ADTG_6		31	-	H6
	ADTG_7		49	41	L4
	ADTG_8		70	62	P8
	AN00	A/D コンバータ アナログ入力端子。 ANxx は ADC ch.xx を示す。	90	74	M13
	AN01		91	75	M12
	AN02		92	76	L13
	AN03		93	77	L12
	AN04		94	78	L11
	AN05		95	79	K13
	AN06		96	80	K12
	AN07		97	81	K14
	AN08		98	82	K11
	AN09		99	83	J13
	AN10		100	84	J12
	AN11		101	85	J11
	AN12		102	86	J10
	AN13		103	87	J9
	AN14		104	88	H10
	AN15		105	89	H9
	AN16		110	-	H13
	AN17		111	-	H12
	AN18		112	-	H11
	AN19		113	-	G13
	AN20		114	-	G12
	AN21		115	-	G11
	AN22		116	-	G10
	AN23		117	-	G9
	AN24		118	94	F10
	AN25		119	95	F11
	AN26		120	96	F12
	AN27		121	97	F13
	AN28		122	98	E10
	AN29		123	99	E11
	AN30		124	100	E12
	AN31		125	101	E13

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
ベース タイマ 0	TIOA0_0	ベースタイマ ch.0 の TIOA 端子	46	38	N2
	TIOA0_1		38	30	K3
	TIOA0_2		11	11	E3
	TIOB0_0	ベースタイマ ch.0 の TIOB 端子	59	51	L5
	TIOB0_1		28	-	H3
	TIOB0_2		12	12	E4
ベース タイマ 1	TIOA1_0	ベースタイマ ch.1 の TIOA 端子	47	39	N3
	TIOA1_1		39	31	K4
	TIOA1_2		16	16	F3
	TIOB1_0	ベースタイマ ch.1 の TIOB 端子	60	52	K5
	TIOB1_1		29	-	H4
	TIOB1_2		17	17	F4
ベース タイマ 2	TIOA2_0	ベースタイマ ch.2 の TIOA 端子	48	40	M3
	TIOA2_1		40	32	L1
	TIOA2_2		169	139	C5
	TIOB2_0	ベースタイマ ch.2 の TIOB 端子	61	53	N6
	TIOB2_1		30	-	H5
	TIOB2_2		168	138	B5
ベース タイマ 3	TIOA3_0	ベースタイマ ch.3 の TIOA 端子	49	41	L4
	TIOA3_1		41	33	L2
	TIOA3_2		165	135	C6
	TIOB3_0	ベースタイマ ch.3 の TIOB 端子	62	54	M6
	TIOB3_1		31	-	H6
	TIOB3_2		166	136	D6
ベース タイマ 4	TIOA4_0	ベースタイマ ch.4 の TIOA 端子	50	42	M4
	TIOA4_1		42	34	L3
	TIOA4_2		65	57	J6
	TIOB4_0	ベースタイマ ch.4 の TIOB 端子	63	55	L6
	TIOB4_1		32	-	J5
	TIOB4_2		66	58	N8
ベース タイマ 5	TIOA5_0	ベースタイマ ch.5 の TIOA 端子	51	43	N4
	TIOA5_1		43	35	M2
	TIOA5_2		8	8	D3
	TIOB5_0	ベースタイマ ch.5 の TIOB 端子	64	56	K6
	TIOB5_1		33	-	J4
	TIOB5_2		9	9	D4
ベース タイマ 6	TIOA6_0	ベースタイマ ch.6 の TIOA 端子	170	-	B4
	TIOA6_1		148	118	E9
	TIOA6_2		25	-	H1
	TIOB6_0	ベースタイマ ch.6 の TIOB 端子	171	-	C4
	TIOB6_1		161	131	D7
	TIOB6_2		26	-	H2

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
ベース タイマ 7	TIOA07_0	ベースタイマ ch.7 の TIOA 端子	77	-	P10
	TIOA07_1		124	100	E12
	TIOA07_2		71	63	J8
	TIOB07_0	ベースタイマ ch.7 の TIOB 端子	76	-	K9
	TIOB07_1		125	101	E13
	TIOB07_2		72	64	P9
ベース タイマ 8	TIOA08_0	ベースタイマ ch.8 の TIOA 端子	2	2	B2
	TIOA08_1		82	-	N11
	TIOA08_2		149	119	F9
	TIOB08_0	ベースタイマ ch.8 の TIOB 端子	139	-	C11
	TIOB08_1		83	-	M11
	TIOB08_2		162	132	E7
ベース タイマ 9	TIOA09_0	ベースタイマ ch.9 の TIOA 端子	3	3	C2
	TIOA09_1		110	-	H13
	TIOA09_2		19	19	F6
	TIOB09_0	ベースタイマ ch.9 の TIOB 端子	140	-	D11
	TIOB09_1		111	-	H12
	TIOB09_2		20	20	G2
ベース タイマ 10	TIOA10_0	ベースタイマ ch.10 の TIOA 端子	4	4	C3
	TIOA10_1		112	-	H11
	TIOA10_2		150	120	C8
	TIOB10_0	ベースタイマ ch.10 の TIOB 端子	141	-	B10
	TIOB10_1		113	-	G13
	TIOB10_2		163	133	F7
ベース タイマ 11	TIOA11_0	ベースタイマ ch.11 の TIOA 端子	5	5	D5
	TIOA11_1		114	-	G12
	TIOA11_2		21	21	G3
	TIOB11_0	ベースタイマ ch.11 の TIOB 端子	142	-	C10
	TIOB11_1		115	-	G11
	TIOB11_2		22	22	G4
ベース タイマ 12	TIOA12_0	ベースタイマ ch.12 の TIOA 端子	6	6	D2
	TIOA12_1		116	-	G10
	TIOA12_2		34	26	J3
	TIOB12_0	ベースタイマ ch.12 の TIOB 端子	143	-	D10
	TIOB12_1		117	-	G9
	TIOB12_2		35	27	J2
ベース タイマ 13	TIOA13_0	ベースタイマ ch.13 の TIOA 端子	7	7	D1
	TIOA13_1		23	23	G5
	TIOA13_2		100	84	J12
	TIOB13_0	ベースタイマ ch.13 の TIOB 端子	144	-	B9
	TIOB13_1		24	24	G6
	TIOB13_2		101	85	J11

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
ベース タイマ 14	TIOA14_0	ベースタイマ ch.14 の TIOA 端子	151	121	D8
	TIOA14_1		78	-	N10
	TIOA14_2		102	86	J10
	TIOB14_0	ベースタイマ ch.14 の TIOB 端子	164	134	B6
	TIOB14_1		79	-	L10
	TIOB14_2		103	87	J9
ベース タイマ 15	TIOA15_0	ベースタイマ ch.15 の TIOA 端子	73	65	N9
	TIOA15_1		80	-	K10
	TIOA15_2		104	88	H10
	TIOB15_0	ベースタイマ ch.15 の TIOB 端子	74	66	M9
	TIOB15_1		81	-	M10
	TIOB15_2		105	89	H9
デバッガ	SWCLK	シリアルワイヤ デバッグインタフェース クロック入力端子	135	111	A12
	SWDIO	シリアルワイヤ デバッグインタフェース データ入出力端子	137	113	B12
	SWO	シリアルワイヤビューワ出力端子	138	114	B11
	TCK	J-TAG テストクロック入力端子	135	111	A12
	TDI	J-TAG テストデータ入力端子	136	112	C12
	TDO	J-TAG デバッグデータ出力端子	138	114	B11
	TMS	J-TAG テストモード状態入出力端子	137	113	B12
	TRACECLK	ETM のトレース CLK 出力端子	12	12	E4
	TRACED0	ETM のトレースデータ出力端子	8	8	D3
	TRACED1		9	9	D4
	TRACED2		10	10	E2
	TRACED3		11	11	E3
	TRSTX	J-TAG テストリセット入力端子	134	110	B13

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
外部バス	MAD00_0	外部バスインタフェース アドレスバス	94	78	L11
	MAD01_0		95	79	K13
	MAD02_0		96	80	K12
	MAD03_0		97	81	K14
	MAD04_0		98	82	K11
	MAD05_0		99	83	J13
	MAD06_0		100	84	J12
	MAD07_0		101	85	J11
	MAD08_0		102	86	J10
	MAD09_0		103	87	J9
	MAD10_0		104	88	H10
	MAD11_0		105	89	H9
	MAD12_0		118	94	F10
	MAD13_0		119	95	F11
	MAD14_0		120	96	F12
	MAD15_0		121	97	F13
	MAD16_0		122	98	E10
	MAD17_0		123	99	E11
	MAD18_0		127	103	D13
	MAD19_0		139	-	C11
	MAD20_0		140	-	D11
	MAD21_0		141	-	B10
	MAD22_0		142	-	C10
	MAD23_0		143	-	D10
	MAD24_0		144	-	B9
	MCSX0_0	外部バスインタフェース チップセレクト出力端子	23	23	G5
	MCSX1_0		24	24	G6
	MCSX2_0		34	26	J3
	MCSX3_0		35	27	J2
	MCSX4_0		93	77	L12
	MCSX5_0		92	76	L13
	MCSX6_0		91	75	M12
	MCSX7_0		90	74	M13
	MDQM0_0	外部バスインタフェース バイトマスク信号出力端子	15	15	F2
	MDQM1_0		16	16	F3
	MOEX_0	SRAM の外部バスインタフェース リード許可信号	13	13	E5
	MWEX_0	SRAM の外部バスインタフェース ライト許可信号	14	14	F1

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
外部バス	MNALE_0	NAND フラッシュの出力端子をコントロールする外部バスインタフェース ALE 信号	19	19	F6
	MNCLE_0	NAND フラッシュの出力端子をコントロールする外部バスインタフェース CLE 信号	20	20	G2
	MNREX_0	NAND フラッシュをコントロールする外部バスインタフェース リード許可信号	22	22	G4
	MNWEX_0	NAND フラッシュをコントロールする外部バスインタフェース ライト許可信号	21	21	G3
	MADATA00_0	外部バスインタフェース データバス (マルチプレクス時アドレス出力 兼用)	60	52	K5
	MADATA01_0		61	53	N6
	MADATA02_0		62	54	M6
	MADATA03_0		63	55	L6
	MADATA04_0		64	56	K6
	MADATA05_0		65	57	J6
	MADATA06_0		66	58	N8
	MADATA07_0		67	59	M8
	MADATA08_0		68	60	L8
	MADATA09_0		69	61	K8
	MADATA10_0		70	62	P8
	MADATA11_0		71	63	J8
	MADATA12_0		72	64	P9
	MADATA13_0		73	65	N9
	MADATA14_0		74	66	M9
	MADATA15_0		75	67	L9
	MALE_0	マルチプレクス時 アドレスラッチイネーブル信号	17	17	F4
	MRDY_0	外部 RDY 入力信号	18	18	F5
	MCLKOUT_0	外部バスクロック出力端子	36	28	K1

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
外部割込み	INT00_0	外部割込み要求 00 の入力端子	13	13	E5
	INT00_1		8	8	D3
	INT00_2		165	135	C6
	INT01_0	外部割込み要求 01 の入力端子	14	14	F1
	INT01_1		9	9	D4
	INT01_2		123	99	E11
	INT02_0	外部割込み要求 02 の入力端子	15	15	F2
	INT02_1		91	75	M12
	INT02_2		120	96	F12
	INT03_0	外部割込み要求 03 の入力端子	6	6	D2
	INT03_1		94	78	L11
	INT03_2		28	-	H3
	INT04_0	外部割込み要求 04 の入力端子	31	-	H6
	INT04_1		97	81	K14
	INT04_2		29	-	H4
	INT05_0	外部割込み要求 05 の入力端子	127	103	D13
	INT05_1		100	84	J12
	INT05_2		30	-	H5
	INT06_0	外部割込み要求 06 の入力端子	170	-	B4
	INT06_1		126	102	D12
	INT06_2		64	56	K6
	INT07_0	外部割込み要求 07 の入力端子	171	-	C4
	INT07_1		70	62	P8
	INT07_2		16	16	F3
	INT08_0	外部割込み要求 08 の入力端子	172	140	B3
	INT08_1		33	-	J4
	INT08_2		19	19	F6
	INT09_0	外部割込み要求 09 の入力端子	119	95	F11
	INT09_1		34	26	J3
	INT09_2		22	22	G4
	INT10_0	外部割込み要求 10 の入力端子	76	-	K9
	INT10_1		35	27	J2
	INT10_2		7	7	D1
	INT11_0	外部割込み要求 11 の入力端子	77	-	P10
	INT11_1		36	28	K1
	INT11_2		71	63	J8
	INT12_0	外部割込み要求 12 の入力端子	78	-	N10
	INT12_1		46	38	N2
	INT12_2		72	64	P9
	INT13_0	外部割込み要求 13 の入力端子	81	-	M10
	INT13_1		47	39	N3
	INT13_2		66	58	N8
	INT14_0	外部割込み要求 14 の入力端子	82	-	N11
	INT14_1		58	50	M5
	INT14_2		67	59	M8

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
外部割込み	INT15_0	外部割込み要求 15 の入力端子	83	-	M11
	INT15_1		169	139	C5
	INT15_2		68	60	L8
	INT16_0	外部割込み要求 16 の入力端子	110	-	H13
	INT16_1		20	20	G2
	INT17_0	外部割込み要求 17 の入力端子	111	-	H12
	INT17_1		21	21	G3
	INT18_0	外部割込み要求 18 の入力端子	112	-	H11
	INT18_1		23	23	G5
	INT19_0	外部割込み要求 19 の入力端子	113	-	G13
	INT19_1		24	24	G6
	INT20_0	外部割込み要求 20 の入力端子	114	-	G12
	INT20_1		96	80	K12
	INT21_0	外部割込み要求 21 の入力端子	115	-	G11
	INT21_1		98	82	K11
	INT22_0	外部割込み要求 22 の入力端子	116	-	G10
	INT22_1		99	83	J13
	INT23_0	外部割込み要求 23 の入力端子	117	-	G9
	INT23_1		74	66	M9
	INT24_0	外部割込み要求 24 の入力端子	79	-	L10
	INT24_1		75	67	L9
	INT25_0	外部割込み要求 25 の入力端子	80	-	K10
	INT25_1		101	85	J11
	INT26_0	外部割込み要求 26 の入力端子	143	-	D10
	INT26_1		102	86	J10
	INT27_0	外部割込み要求 27 の入力端子	144	-	B9
	INT27_1		103	87	J9
	INT28_0	外部割込み要求 28 の入力端子	25	-	H1
	INT28_1		104	88	H10
	INT29_0	外部割込み要求 29 の入力端子	26	-	H2
	INT29_1		105	89	H9
	INT30_0	外部割込み要求 30 の入力端子	139	-	C11
	INT30_1		163	133	F7
	INT31_0	外部割込み要求 31 の入力端子	140	-	D11
	INT31_1		164	134	B6
	NMIX	ノンマスカブル割込み入力端子	128	104	C13

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
GPIO	P00	汎用入出力ポート 0	134	110	B13
	P01		135	111	A12
	P02		136	112	C12
	P03		137	113	B12
	P04		138	114	B11
	P05		8	8	D3
	P06		9	9	D4
	P07		10	10	E2
	P08		11	11	E3
	P09		12	12	E4
	P10	汎用入出力ポート 1	90	74	M13
	P11		91	75	M12
	P12		92	76	L13
	P13		93	77	L12
	P14		94	78	L11
	P15		95	79	K13
	P16		96	80	K12
	P17		97	81	K14
	P18		98	82	K11
	P19		99	83	J13
	P1A		100	84	J12
	P1B		101	85	J11
	P1C		102	86	J10
	P1D		103	87	J9
	P1E		104	88	H10
	P1F		105	89	H9
	P20	汎用入出力ポート 2	127	103	D13
	P21		126	102	D12
	P22		125	101	E13
	P23		124	100	E12
	P24		123	99	E11
	P25		122	98	E10
	P26		121	97	F13
	P27		120	96	F12
	P28		119	95	F11
	P29		118	94	F10

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
GPIO	P30	汎用入出力ポート 3	28	-	H3
	P31		29	-	H4
	P32		30	-	H5
	P33		31	-	H6
	P34		32	-	J5
	P35		33	-	J4
	P36		34	26	J3
	P37		35	27	J2
	P38		36	28	K1
	P39		37	29	K2
	P3A		38	30	K3
	P3B		39	31	K4
	P3C		40	32	L1
	P3D		41	33	L2
	P3E		42	34	L3
	P3F		43	35	M2
	P40	汎用入出力ポート 4	46	38	N2
	P41		47	39	N3
	P42		48	40	M3
	P43		49	41	L4
	P44		50	42	M4
	P45		51	43	N4
	P46		55	47	P5
	P47		56	48	P6
	P48		58	50	M5
	P49		59	51	L5
	P4A		60	52	K5
	P4B		61	53	N6
	P4C		62	54	M6
	P4D		63	55	L6
	P4E		64	56	K6
	P50	汎用入出力ポート 5	13	13	E5
	P51		14	14	F1
	P52		15	15	F2
	P53		16	16	F3
	P54		17	17	F4
	P55		18	18	F5
	P56		19	19	F6
	P57		20	20	G2
	P58		21	21	G3
	P59		22	22	G4
	P5A		23	23	G5
	P5B		24	24	G6
	P5C		25	-	H1
	P5D		26	-	H2

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
GPIO	P60	汎用入出力ポート 6	169	139	C5
	P61		168	138	B5
	P62		167	137	E6
	P70	汎用入出力ポート 7	65	57	J6
	P71		66	58	N8
	P72		67	59	M8
	P73		68	60	L8
	P74		69	61	K8
	P75		70	62	P8
	P76		71	63	J8
	P77		72	64	P9
	P78		73	65	N9
	P79		74	66	M9
	P7A		75	67	L9
	P7B		76	-	K9
	P7C		77	-	P10
	P7D		78	-	N10
	P7E		79	-	L10
	P7F		80	-	K10
	P80	汎用入出力ポート 8	174	142	A3
	P81		175	143	A2
	P82		130	106	D14
	P83		131	107	C14
	P90	汎用入出力ポート 9	139	-	C11
	P91		140	-	D11
	P92		141	-	B10
	P93		142	-	C10
	P94		143	-	D10
	P95		144	-	B9
	PA0	汎用入出力ポート A	2	2	B2
	PA1		3	3	C2
	PA2		4	4	C3
	PA3		5	5	D5
	PA4		6	6	D2
	PA5		7	7	D1
	PB0	汎用入出力ポート B	110	-	H13
	PB1		111	-	H12
	PB2		112	-	H11
	PB3		113	-	G13
	PB4		114	-	G12
	PB5		115	-	G11
	PB6		116	-	G10
	PB7		117	-	G9

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
GPIO	PC0	汎用入出力ポート C	145	115	C9
	PC1		146	116	B8
	PC2		147	117	D9
	PC3		148	118	E9
	PC4		149	119	F9
	PC5		150	120	C8
	PC6		151	121	D8
	PC7		152	122	E8
	PC8		153	123	A10
	PC9		154	124	F8
	PCA		155	125	B7
	PCB		158	128	A7
	PCC		159	129	C7
	PCD		160	130	A6
	PCE		161	131	D7
	PCF		162	132	E7
	PD0	汎用入出力ポート D	163	133	F7
	PD1		164	134	B6
	PD2		165	135	C6
	PD3		166	136	D6
	PE0	汎用入出力ポート E	84	68	N13
	PE2		86	70	P12
	PE3		87	71	P13
	PF0	汎用入出力ポート F*	81	-	M10
	PF1		82	-	N11
	PF2		83	-	M11
	PF3		170	-	B4
	PF4		171	-	C4
	PF5		172	140	B3
	PF6		128	104	C13

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
マルチファンクションシリアル0	SIN0_0	マルチファンクションシリアルインタフェース ch.0 の入力端子	126	102	D12
	SIN0_1		94	78	L11
	SIN0_2		114	-	G12
	SOT0_0 (SDA0_0)	マルチファンクションシリアルインタフェース ch.0 の出力端子。UART/CSIO/LIN 端子(動作モード0~3)として使用するときは SOT0 として、I ² C 端子(動作モード4)として使用するときは SDA0 として機能します。	125	101	E13
	SOT0_1 (SDA0_1)		95	79	K13
	SOT0_2 (SDA0_2)		115	-	G11
	SCK0_0 (SCL0_0)	マルチファンクションシリアルインタフェース ch.0 のクロック I/O 端子。CSIO 端子(動作モード2)として使用するときは SCK0 として、I ² C 端子(動作モード4)として使用するときは SCL0 として機能します。	124	100	E12
	SCK0_1 (SCL0_1)		96	80	K12
	SCK0_2 (SCL0_2)		116	-	G10
マルチファンクションシリアル1	SIN1_0	マルチファンクションシリアルインタフェース ch.1 の入力端子	19	19	F6
	SIN1_1		91	75	M12
	SIN1_2		81	-	M10
	SOT1_0 (SDA1_0)	マルチファンクションシリアルインタフェース ch.1 の出力端子。UART/CSIO/LIN 端子(動作モード0~3)として使用するときは SOT1 として、I ² C 端子(動作モード4)として使用するときは SDA1 として機能します。	20	20	G2
	SOT1_1 (SDA1_1)		92	76	L13
	SOT1_2 (SDA1_2)		82	-	N11
	SCK1_0 (SCL1_0)	マルチファンクションシリアルインタフェース ch.1 のクロック I/O 端子。CSIO 端子(動作モード2)として使用するときは SCK1 として、I ² C 端子(動作モード4)として使用するときは SCL1 として機能します。	21	21	G3
	SCK1_1 (SCL1_1)		93	77	L12
	SCK1_2 (SCL1_2)		83	-	M11

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
マルチファンクションシリアル 2	SIN2_0	マルチファンクションシリアルインタフェース ch.2 の入力端子	67	59	M8
	SIN2_1		123	99	E11
	SIN2_2		97	81	K14
	SOT2_0 (SDA2_0)	マルチファンクションシリアルインタフェース ch.2 の出力端子。UART/CSIO/LIN 端子(動作モード 0~3)として使用するときは SOT2 として、I ² C 端子(動作モード 4)として使用するときは SDA2 として機能します。	68	60	L8
	SOT2_1 (SDA2_1)		122	98	E10
	SOT2_2 (SDA2_2)		98	82	K11
	SCK2_0 (SCL2_0)	マルチファンクションシリアルインタフェース ch.2 のクロック I/O 端子。CSIO 端子(動作モード 2)として使用するときは SCK2 として、I ² C 端子(動作モード 4)として使用するときは SCL2 として機能します。	69	61	K8
	SCK2_1 (SCL2_1)		121	97	F13
	SCK2_2 (SCL2_2)		99	83	J13
マルチファンクションシリアル 3	SIN3_0	マルチファンクションシリアルインタフェース ch.3 の入力端子	70	62	P8
	SIN3_1		13	13	E5
	SIN3_2		58	50	M5
	SOT3_0 (SDA3_0)	マルチファンクションシリアルインタフェース ch.3 の出力端子。UART/CSIO/LIN 端子(動作モード 0~3)として使用するときは SOT3 として、I ² C 端子(動作モード 4)として使用するときは SDA3 として機能します。	71	63	J8
	SOT3_1 (SDA3_1)		14	14	F1
	SOT3_2 (SDA3_2)		59	51	L5
	SCK3_0 (SCL3_0)	マルチファンクションシリアルインタフェース ch.3 のクロック I/O 端子。CSIO 端子(動作モード 2)として使用するときは SCK3 として、I ² C 端子(動作モード 4)として使用するときは SCL3 として機能します。	72	64	P9
	SCK3_1 (SCL3_1)		15	15	F2
	SCK3_2 (SCL3_2)		60	52	K5

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
マルチファンクションシリアル 4	SIN4_0	マルチファンクションシリアルインタフェース ch.4 の入力端子	165	135	C6
	SIN4_1		100	84	J12
	SIN4_2		8	8	D3
	SOT4_0 (SDA4_0)	マルチファンクションシリアルインタフェース ch.4 の出力端子。UART/CSIO/LIN 端子(動作モード 0~3)として使用するときは SOT4 として、I ² C 端子(動作モード 4)として使用するときは SDA4 として機能します。	164	134	B6
	SOT4_1 (SDA4_1)		101	85	J11
	SOT4_2 (SDA4_2)		9	9	D4
	SCK4_0 (SCL4_0)	マルチファンクションシリアルインタフェース ch.4 のクロック I/O 端子。CSIO 端子(動作モード 2)として使用するときは SCK4 として、I ² C 端子(動作モード 4)として使用するときは SCL4 として機能します。	163	133	F7
	SCK4_1 (SCL4_1)		102	86	J10
	SCK4_2 (SCL4_2)		10	10	E2
	RTS4_0	マルチファンクションシリアルインタフェース ch.4 の RTS 出力端子	161	131	D7
	RTS4_1		104	88	H10
	RTS4_2		12	12	E4
	CTS4_0	マルチファンクションシリアルインタフェース ch.4 の CTS 入力端子	162	132	E7
	CTS4_1		103	87	J9
	CTS4_2		11	11	E3
マルチファンクションシリアル 5	SIN5_0	マルチファンクションシリアルインタフェース ch.5 の入力端子	169	139	C5
	SIN5_1		141	-	B10
	SIN5_2		34	26	J3
	SOT5_0 (SDA5_0)	マルチファンクションシリアルインタフェース ch.5 の出力端子。UART/CSIO/LIN 端子(動作モード 0~3)として使用するときは SOT5 として、I ² C 端子(動作モード 4)として使用するときは SDA5 として機能します。	168	138	B5
	SOT5_1 (SDA5_1)		142	-	C10
	SOT5_2 (SDA5_2)		35	27	J2
	SCK5_0 (SCL5_0)	マルチファンクションシリアルインタフェース ch.5 のクロック I/O 端子。CSIO 端子(動作モード 2)として使用するときは SCK5 として、I ² C 端子(動作モード 4)として使用するときは SCL5 として機能します。	167	137	E6
	SCK5_1 (SCL5_1)		143	-	D10
	SCK5_2 (SCL5_2)		36	28	K1

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
マルチ ファンク ション シリアル 6	SIN6_0	マルチファンクションシリアル インタフェース ch.6 の入力端子	16	16	F3
	SIN6_1		31	-	H6
	SIN6_2		170	-	B4
	SOT6_0 (SDA6_0)	マルチファンクションシリアル インタフェース ch.6 の出力端子。 UART/CSIO/LIN 端子(動作モード 0~3)として使用するときは SOT6 として、I ² C 端子(動作モード 4)と して使用するときは SDA6 として 機能します。	17	17	F4
	SOT6_1 (SDA6_1)		30	-	H5
	SOT6_2 (SDA6_2)		171	-	C4
	SCK6_0 (SCL6_0)	マルチファンクションシリアル インタフェース ch.6 のクロック I/O 端子。 CSIO 端子(動作モード 2)として使 用するときは SCK6 として、I ² C 端 子(動作モード 4)として使用する ときは SCL6 として機能します。	18	18	F5
	SCK6_1 (SCL6_1)		29	-	H4
	SCK6_2 (SCL6_2)		172	140	B3
マルチ ファンク ション シリアル 7	SIN7_0	マルチファンクションシリアル インタフェース ch.7 の入力端子	22	22	G4
	SIN7_1		64	56	K6
	SIN7_2		110	-	H13
	SOT7_0 (SDA7_0)	マルチファンクションシリアル インタフェース ch.7 の出力端子。 UART/CSIO/LIN 端子(動作モード 0~3)として使用するときは SOT7 として、I ² C 端子(動作モード 4)と して使用するときは SDA7 として 機能します。	23	23	G5
	SOT7_1 (SDA7_1)		63	55	L6
	SOT7_2 (SDA7_2)		111	-	H12
	SCK7_0 (SCL7_0)	マルチファンクションシリアル インタフェース ch.7 のクロック I/O 端子。 CSIO 端子(動作モード 2)として使 用するときは SCK7 として、I ² C 端 子(動作モード 4)として使用する ときは SCL7 として機能します。	24	24	G6
	SCK7_1 (SCL7_1)		62	54	M6
	SCK7_2 (SCL7_2)		112	-	H11

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
多機能 タイマ 0	DTTI0X_0	多機能タイマ 0 の RTO00~RTO05 出力を制御する波形ジェネレータ の入力信号	37	29	K2
	DTTI0X_1		104	88	H10
	FRCK0_0	16 ビットフリーランタイム ch.0 の 外部クロック入力端子	32	-	J5
	FRCK0_1		105	89	H9
	FRCK0_2		91	75	M12
	IC00_0	多機能タイマ 0 の 16 ビット インプットキャプチャの入力端 子。 ICxx は、チャンネル数を示します。	36	28	K1
	IC00_1		100	84	J12
	IC00_2		92	76	L13
	IC01_0		35	27	J2
	IC01_1		101	85	J11
	IC01_2		93	77	L12
	IC02_0		34	26	J3
	IC02_1		102	86	J10
	IC02_2		94	78	L11
	IC03_0		33	-	J4
	IC03_1		103	87	J9
	IC03_2		95	79	K13
	RTO00_0 (PPG00_0)	多機能タイマ 0 の波形ジェネレー タ出力端子。	38	30	K3
	RTO00_1 (PPG00_1)	PPG0 出力モードで使用するとき は、PPG00 として機能します。	124	100	E12
	RTO01_0 (PPG00_0)	多機能タイマ 0 の波形ジェネレー タ出力端子。	39	31	K4
	RTO01_1 (PPG00_1)	PPG0 出力モードで使用するとき は、PPG00 として機能します。	123	99	E11
	RTO02_0 (PPG02_0)	多機能タイマ 0 の波形ジェネレー タ出力端子。	40	32	L1
	RTO02_1 (PPG02_1)	PPG0 出力モードで使用するとき は、PPG02 として機能します。	122	98	E10
	RTO03_0 (PPG02_0)	多機能タイマ 0 の波形ジェネレー タ出力端子。	41	33	L2
	RTO03_1 (PPG02_1)	PPG0 出力モードで使用するとき は、PPG02 として機能します。	121	97	F13
	RTO04_0 (PPG04_0)	多機能タイマ 0 の波形ジェネレー タ出力端子。	42	34	L3
	RTO04_1 (PPG04_1)	PPG0 出力モードで使用するとき は、PPG04 として機能します。	120	96	F12
	RTO05_0 (PPG04_0)	多機能タイマ 0 の波形ジェネレー タ出力端子。	43	35	M2
	RTO05_1 (PPG04_1)	PPG0 出力モードで使用するとき は、PPG04 として機能します。	119	95	F11

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
多機能 タイマ 1	DTTH1X_0	多機能タイマ 1 の RTO10~RTO15 出力を制御する波形ジェネレータ の入力信号	19	19	F6
	DTTH1X_1		58	50	M5
	FRCK1_0	16 ビットフリーランタイム ch.1 の 外部クロック入力端子	2	2	B2
	FRCK1_1		63	55	L6
	IC10_0	多機能タイマ 1 の 16 ビット インプットキャプチャの入力端 子。 ICxx は、チャンネル数を示します。	3	3	C2
	IC10_1		59	51	L5
	IC11_0		4	4	C3
	IC11_1		60	52	K5
	IC12_0		5	5	D5
	IC12_1		61	53	N6
	IC13_0		6	6	D2
	IC13_1		62	54	M6
	RTO10_0 (PPG10_0)	多機能タイマ 1 の波形ジェネレー タ出力端子。	13	13	E5
	RTO10_1 (PPG10_1)	PPG1 出力モードで使用するとき は、PPG10 として機能します。	46	38	N2
	RTO11_0 (PPG10_0)	多機能タイマ 1 の波形ジェネレー タ出力端子。	14	14	F1
	RTO11_1 (PPG10_1)	PPG1 出力モードで使用するとき は、PPG10 として機能します。	47	39	N3
	RTO12_0 (PPG12_0)	多機能タイマ 1 の波形ジェネレー タ出力端子。	15	15	F2
	RTO12_1 (PPG12_1)	PPG1 出力モードで使用するとき は、PPG12 として機能します。	48	40	M3
	RTO13_0 (PPG12_0)	多機能タイマ 1 の波形ジェネレー タ出力端子。	16	16	F3
	RTO13_1 (PPG12_1)	PPG1 出力モードで使用するとき は、PPG12 として機能します。	49	41	L4
	RTO14_0 (PPG14_0)	多機能タイマ 1 の波形ジェネレー タ出力端子。	17	17	F4
	RTO14_1 (PPG14_1)	PPG1 出力モードで使用するとき は、PPG14 として機能します。	50	42	M4
	RTO15_0 (PPG14_0)	多機能タイマ 1 の波形ジェネレー タ出力端子。	18	18	F5
	RTO15_1 (PPG14_1)	PPG1 出力モードで使用するとき は、PPG14 として機能します。	51	43	N4

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
多機能 タイマ 2	DTTI2X_0	多機能タイマ 2 の RTO20~RTO25 出力を制御する波形ジェネレータ の入力信号	12	12	E4
	DTTI2X_1		26	-	H2
	FRCK2_0	16 ビットフリーランタイム ch.2 の 外部クロック入力端子	128	104	C13
	FRCK2_1		78	-	N10
	IC20_0	多機能タイマ 2 の 16 ビット インプットキャプチャの入力端 子。 ICxx は、チャンネル数を示します。	13	13	E5
	IC20_1		25	-	H1
	IC21_0		14	14	F1
	IC21_1		79	-	L10
	IC22_0		15	15	F2
	IC22_1		80	-	K10
	IC23_0		16	16	F3
	IC23_1		81	-	M10
	RTO20_0 (PPG20_0)	多機能タイマ 2 の波形ジェネレー タ出力端子。	2	2	B2
	RTO20_1 (PPG20_1)	PPG2 出力モードで使用するとき は、PPG20 として機能します。	139	-	C11
	RTO21_0 (PPG20_0)	多機能タイマ 2 の波形ジェネレー タ出力端子。	3	3	C2
	RTO21_1 (PPG20_1)	PPG2 出力モードで使用するとき は、PPG20 として機能します。	140	-	D11
	RTO22_0 (PPG22_0)	多機能タイマ 2 の波形ジェネレー タ出力端子。	4	4	C3
	RTO22_1 (PPG22_1)	PPG2 出力モードで使用するとき は、PPG22 として機能します。	141	-	B10
	RTO23_0 (PPG22_0)	多機能タイマ 2 の波形ジェネレー タ出力端子。	5	5	D5
	RTO23_1 (PPG22_1)	PPG2 出力モードで使用するとき は、PPG22 として機能します。	142	-	C10
	RTO24_0 (PPG24_0)	多機能タイマ 2 の波形ジェネレー タ出力端子。	6	6	D2
	RTO24_1 (PPG24_1)	PPG2 出力モードで使用するとき は、PPG24 として機能します。	143	-	D10
	RTO25_0 (PPG24_0)	多機能タイマ 2 の波形ジェネレー タ出力端子。	7	7	D1
	RTO25_1 (PPG24_1)	PPG2 出力モードで使用するとき は、PPG24 として機能します。	144	-	B9

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
クアッド カウンタ 0	AIN0_0	QPRC ch.0 の AIN 入力端子	28	-	H3
	AIN0_1		59	51	L5
	AIN0_2		13	13	E5
	BIN0_0	QPRC ch.0 の BIN 入力端子	29	-	H4
	BIN0_1		60	52	K5
	BIN0_2		14	14	F1
	ZIN0_0	QPRC ch.0 の ZIN 入力端子	30	-	H5
	ZIN0_1		61	53	N6
	ZIN0_2		15	15	F2
クアッド カウンタ 1	AIN1_0	QPRC ch.1 の AIN 入力端子	73	65	N9
	AIN1_1		127	103	D13
	AIN1_2		62	54	M6
	BIN1_0	QPRC ch.1 の BIN 入力端子	74	66	M9
	BIN1_1		126	102	D12
	BIN1_2		63	55	L6
	ZIN1_0	QPRC ch.1 の ZIN 入力端子	75	67	L9
	ZIN1_1		125	101	E13
	ZIN1_2		64	56	K6
クアッド カウンタ 2	AIN2_0	QPRC ch.2 の AIN 入力端子	67	59	M8
	AIN2_1		170	-	B4
	AIN2_2		115	-	G11
	BIN2_0	QPRC ch.2 の BIN 入力端子	68	60	L8
	BIN2_1		171	-	C4
	BIN2_2		116	-	G10
	ZIN2_0	QPRC ch.2 の ZIN 入力端子	69	61	K8
	ZIN2_1		172	140	B3
	ZIN2_2		117	-	G9
USB0	UDM0	USB ch.0 ファンクション/ホスト の D- 端子	174	142	A3
	UDP0	USB ch.0 ファンクション/ホスト の D+ 端子	175	143	A2
	UHCONX0	USB ch.0 外部プルアップ制御端子	168	138	B5
USB1	UDM1	USB ch.1 ファンクション/ホスト の D- 端子	130	106	D14
	UDP1	USB ch.1 ファンクション/ホスト の D+ 端子	131	107	C14
	UHCONX1	USB ch.1 外部プルアップ制御端子	127	103	D13

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
Ethernet	E_COL0	ch.0 衝突検出	154	124	F8
	E_COUT	EtherPHY へのクロック出力	158	128	A7
	E_CRS0	ch.0 キャリア検出	155	125	B7
	E_MDC0	ch.0 マネジメントクロック	152	122	E8
	E_MDIO0	ch.0 マネジメントデータ	151	121	D8
	E_MDIO1	ch.1 マネジメントデータ	159	129	C7
	E_PPS0_PPS1	ch.0 PTP カウントモニタ/ ch.1 PTP カウントモニタ	167	137	E6
	E_RX00	ch.0 受信データ 0	149	119	F9
	E_RX01	ch.1 受信データ 1	148	118	E9
	E_RX02_RX10	ch.0 受信データ 2/ ch.1 受信データ 0	147	117	D9
	E_RX03_RX11	ch.0 受信データ 3/ ch.1 受信データ 1	146	116	B8
	E_RXCK0_REFCK	ch.0 受信クロック入力/ リファレンスクロック	153	123	A10
	E_RXDV0	ch.0 受信データ有効	150	120	C8
	E_RXER0_RXDV1	ch.0 受信エラー検出/ ch.1 受信データ有効	145	115	C9
	E_TCK0_MDC1	ch.0 送信クロック/ ch.1 マネジメントクロック	160	130	A6
	E_TX00	ch.0 送信データ 0	165	135	C6
	E_TX01	ch.0 送信データ 1	164	134	B6
	E_TX02_TX10	ch.0 送信データ 2/ ch.1 送信データ 0	163	133	F7
	E_TX03_TX11	ch.0 送信データ 3/ ch.1 送信データ 1	162	132	E7
	E_TXEN0	ch.0 送信データ有効	166	136	D6
	E_TXER0_TXEN1	ch.0 送信データエラー/ ch.1 送信データ有効	161	131	D7

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
RESET	INITX	外部リセット入力。 INITX="L"のとき、リセットが有効です。	57	49	N5
Mode	MD0	モード 0 端子。 通常動作時は、MD0="L"を入力してください。フラッシュメモリのシリアル書込み時は、MD0="H"を入力してください。	85	69	N12
	MD1	モード 1 端子。 フラッシュメモリのシリアル書込み時は、MD1="L"を入力してください。	84	68	N13
POWER	VCC	電源端子	1	1	C1
	VCC	電源端子	45	37	N1
	VCC	電源端子	54	46	P4
	VCC	電源端子	89	73	M14
	VCC	電源端子	133	109	A13
	USBVCC0	USB I/O のための 3.3V 電源供給ポート	173	141	A4
	USBVCC1		129	105	E14
	ETHVCC	Ethernet I/O のための電源端子	156	126	A9
GND	VSS	GND 端子	27	25	J1
	VSS	GND 端子	44	36	M1
	VSS	GND 端子	53	45	P3
	VSS	GND 端子	88	72	N14
	VSS	GND 端子	109	93	F14
	VSS	GND 端子	132	108	B14
	VSS	GND 端子	157	127	A11
	VSS	GND 端子	176	144	B1
	VSS	GND 端子	-	-	E1
	VSS	GND 端子	-	-	G1
	VSS	GND 端子	-	-	P7
	VSS	GND 端子	-	-	P11
	VSS	GND 端子	-	-	L14
	VSS	GND 端子	-	-	A8
	VSS	GND 端子	-	-	A5
	VSS	GND 端子	-	-	N7
	VSS	GND 端子	-	-	M7
	VSS	GND 端子	-	-	L7
	VSS	GND 端子	-	-	K7
	VSS	GND 端子	-	-	J7
	VSS	GND 端子	-	-	G7
	VSS	GND 端子	-	-	H7
	VSS	GND 端子	-	-	H8
	VSS	GND 端子	-	-	G8

MB9B610T シリーズ

モジュール	端子名	機能	端子番号		
			LQFP-176	LQFP-144	BGA-192
CLOCK	X0	メインクロック(発振)入力端子	86	70	P12
	X0A	サブクロック(発振)入力端子	55	47	P5
	X1	メインクロック(発振)I/O 端子	87	71	P13
	X1A	サブクロック(発振)I/O 端子	56	48	P6
	CROUT_0	高速内蔵 CR 発振クロック出力ポート	127	103	D13
	CROUT_1		152	122	E8
ADC POWER	AVCC	A/D コンバータのアナログ電源端子	106	90	J14
	AVRH	A/D コンバータのアナログ基準電圧入力端子	107	91	H14
ADC GND	AVSS	A/D コンバータの GND 端子	108	92	G14
C 端子	C	電源安定化容量端子	52	44	P2

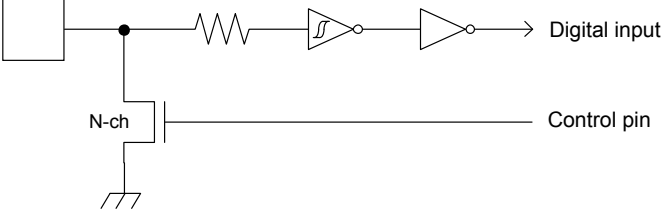
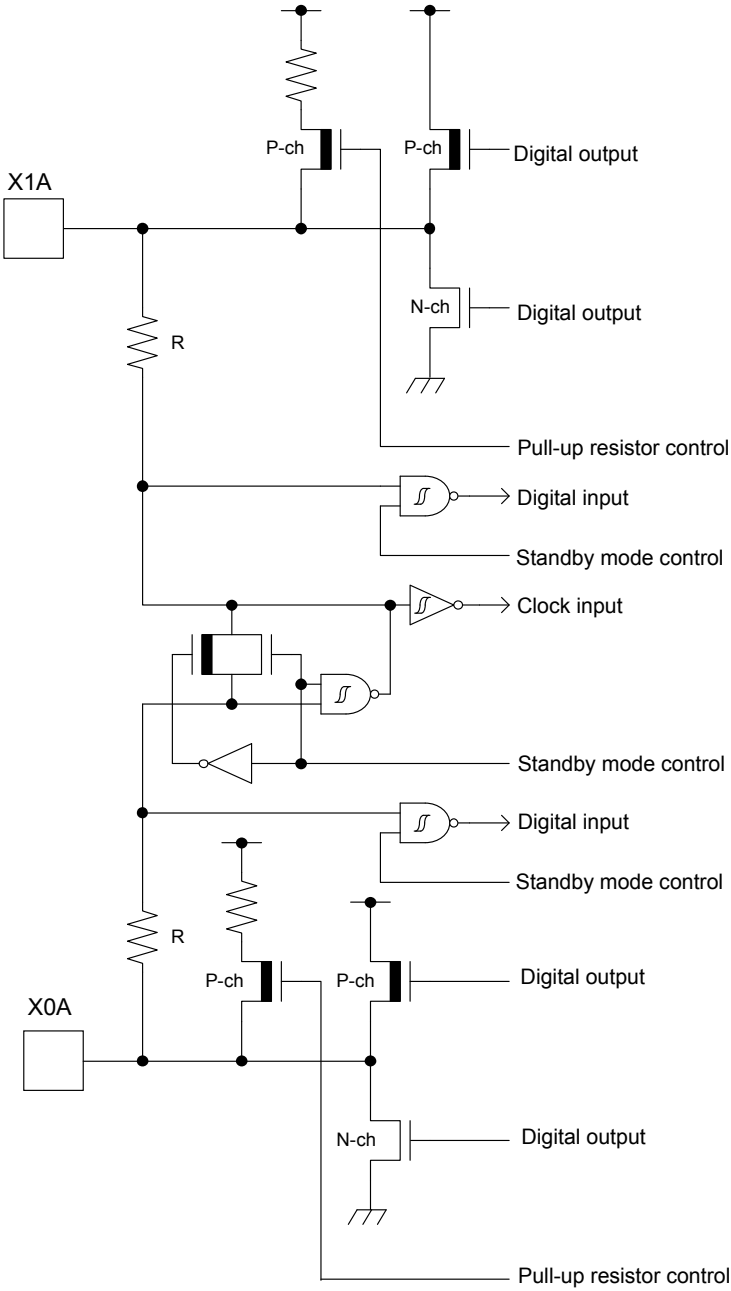
*: 5V トレラント I/O

MB9B610T シリーズ

■ 入出力回路形式

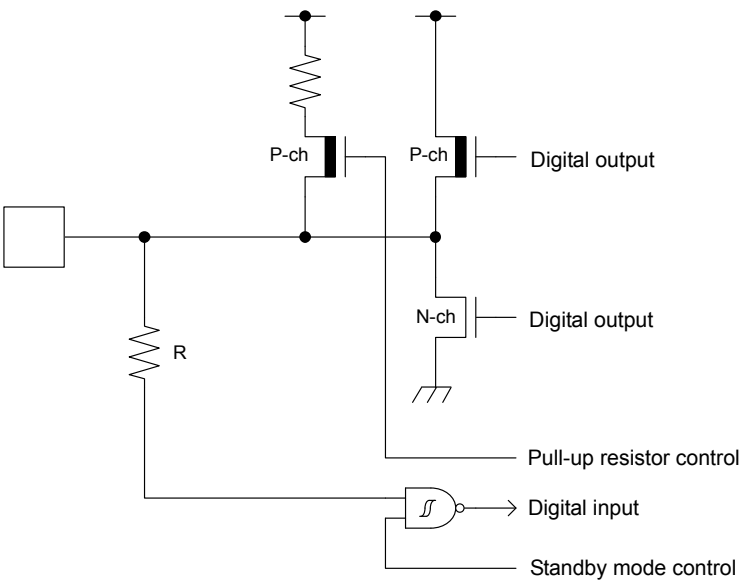
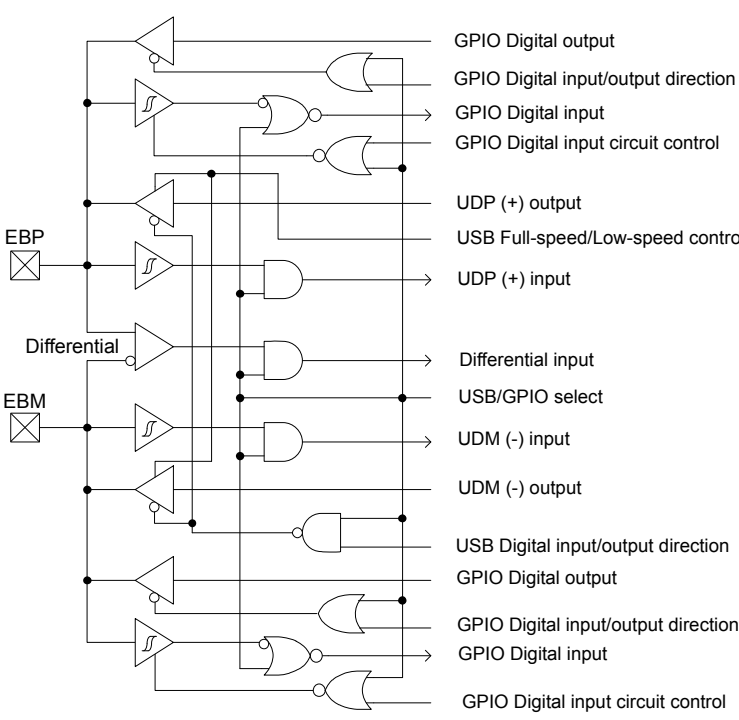
分類	回路	備考
A		<p>メイン発振/GPIO 切換え可能</p> <p>メイン発振機能選択時</p> <ul style="list-style-type: none"> ・ 発振帰還抵抗：約 1MΩ ・ スタンバイ制御あり <p>GPIO 機能選択時</p> <ul style="list-style-type: none"> ・ CMOS レベル出力 ・ CMOS レベルヒステリシス 入力 ・ プルアップ抵抗制御あり ・ スタンバイ制御あり ・ プルアップ抵抗：約 50kΩ ・ $I_{OH} = -4mA$, $I_{OL} = 4mA$
B		<ul style="list-style-type: none"> ・ CMOS レベルヒステリシス 入力 ・ プルアップ抵抗：約 50kΩ

MB9B610T シリーズ

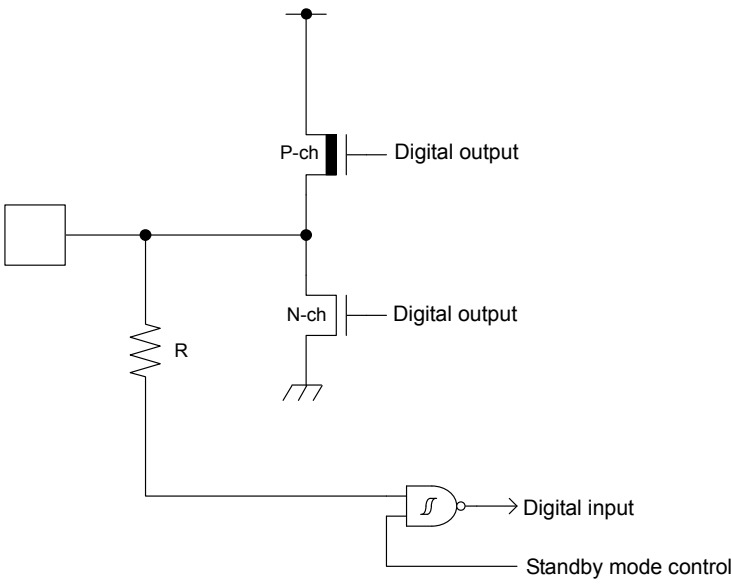
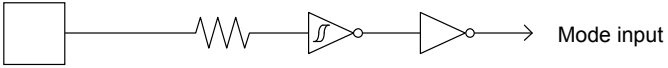
分類	回路	備考
C		<ul style="list-style-type: none"> ・ オープンドレイン出力 ・ CMOS レベルヒステリシス入力
D		<p>サブ発振/GPIO 切換え可能</p> <p>サブ発振機能選択時</p> <ul style="list-style-type: none"> ・ 発振帰還抵抗：約 $5M\Omega$ ・ スタンバイ制御あり <p>GPIO 機能選択時</p> <ul style="list-style-type: none"> ・ CMOS レベル出力 ・ CMOS レベルヒステリシス入力 ・ プルアップ抵抗制御あり ・ スタンバイ制御あり ・ プルアップ抵抗：約 $50k\Omega$ ・ $I_{OH} = -4mA$, $I_{OL} = 4mA$

MB9B610T シリーズ

分類	回路	備考
E		<ul style="list-style-type: none"> • CMOS レベル出力 • CMOS レベルヒステリシス 入力 • プルアップ抵抗制御あり • スタンバイ制御あり • プルアップ抵抗：約 50kΩ • $I_{OH} = -4mA$, $I_{OL} = 4mA$
F		<ul style="list-style-type: none"> • CMOS レベル出力 • CMOS レベルヒステリシス 入力 • 入力制御あり • アナログ入力 • プルアップ抵抗制御あり • スタンバイ制御あり • プルアップ抵抗：約 50kΩ • $I_{OH} = -4mA$, $I_{OL} = 4mA$

分類	回路	備考
G	 <p>The diagram shows a digital output driver circuit. It includes a pull-up resistor R connected to a supply voltage. The output node is connected to a P-channel MOSFET (P-ch) and an N-channel MOSFET (N-ch). The P-ch MOSFET's gate is connected to a 'Pull-up resistor control' input. The N-ch MOSFET's gate is connected to a 'Standby mode control' input. The output of the N-ch MOSFET is labeled 'Digital output'. There is also a 'Digital input' signal connected to the output node through an inverter.</p>	<ul style="list-style-type: none"> • CMOS レベル出力 • CMOS レベルヒステリシス入力 • プルアップ抵抗制御あり • スタンバイ制御あり • プルアップ抵抗：約 50kΩ • $I_{OH} = -12\text{mA}$, $I_{OL} = 12\text{mA}$
H	 <p>The diagram illustrates a complex digital I/O block with multiple functions. It includes several input and output pins: EBP, EBM, Differential, and various digital signals. The circuit uses a combination of inverters, buffers, and logic gates to manage these signals. Key outputs include GPIO Digital output, GPIO Digital input/output direction, GPIO Digital input, GPIO Digital input circuit control, UDP (+) output, USB Full-speed/Low-speed control, UDP (+) input, Differential input, USB/GPIO select, UDM (-) input, UDM (-) output, USB Digital input/output direction, and GPIO Digital output. The circuit is designed to support both USB and GPIO functions, with specific control lines for each.</p>	<p>USB I/O/GPIO 切換え可能</p> <p>USB I/O 機能選択時</p> <ul style="list-style-type: none"> • 高速, 低速制御 <p>GPIO 機能選択時</p> <ul style="list-style-type: none"> • CMOS レベル出力 • CMOS レベルヒステリシス入力 • スタンバイ制御あり • $I_{OH} = -20.5\text{mA}$, $I_{OL} = 18.5\text{mA}$

MB9B610T シリーズ

分類	回路	備考
I	 <p>The diagram shows a CMOS output stage. A P-channel MOSFET (P-ch) and an N-channel MOSFET (N-ch) are connected in series between a supply rail and ground. The gates of both transistors are connected to a common input node. This node is also connected to a resistor labeled 'R'. The other end of resistor 'R' is connected to a digital input pin, which is also labeled 'Standby mode control'. The output of the P-ch transistor is labeled 'Digital output' and the output of the N-ch transistor is also labeled 'Digital output'.</p>	<ul style="list-style-type: none">• CMOS レベル出力• CMOS レベルヒステリシス入力• 5V トレラント• スタンバイ制御あり• $I_{OH} = -4mA$, $I_{OL} = 4mA$• PZR レジスタ制御可能
J	 <p>The diagram shows a mode input circuit. It starts with a square symbol representing a component, followed by a resistor. The signal then passes through two inverters (one is a CMOS inverter symbol, the other is a standard triangle inverter symbol) before reaching the 'Mode input' pin.</p>	CMOS レベルヒステリシス入力

MB9B610T シリーズ

分類	回路	備考
K	<p> P-ch Digital output N-ch Digital output Pull-up resistor control Digital input Standby mode control </p>	<ul style="list-style-type: none"> • CMOS レベル出力 • TTL レベルヒステリシス入力 • プルアップ抵抗制御あり • スタンバイ制御あり • プルアップ抵抗：約 50kΩ • $I_{OH} = -4\text{mA}$, $I_{OL} = 4\text{mA}$
L	<p> P-ch Digital output N-ch Digital output Pull-up resistor control Digital input Standby mode control </p>	<ul style="list-style-type: none"> • CMOS レベル出力 • CMOS レベルヒステリシス入力 • プルアップ抵抗制御あり • スタンバイ制御あり • プルアップ抵抗：約 50kΩ • $I_{OH} = -8\text{mA}$, $I_{OL} = 8\text{mA}$

■ 取扱上のご注意

半導体デバイスは、ある確率で故障します。また、半導体デバイスの故障は、使用される条件(回路条件、環境条件など)によっても大きく左右されます。

以下に、半導体デバイスをより信頼性の高い状態で使用していただくために、注意・配慮しなければならない事項について説明します。

1. 設計上の注意事項

ここでは、半導体デバイスを使用して電子機器の設計を行う際に注意すべき事項について述べます。

・絶対最大定格の遵守

半導体デバイスは、過剰なストレス (電圧、電流、温度など) が加わると破壊する可能性があります。この限界値を定めたものが絶対最大定格です。従って、定格を一項目でも超えることのないようご注意ください。

・推奨動作条件の遵守

推奨動作条件は、半導体デバイスの正常な動作を保証する条件です。電気的特性の規格値は、全てこの条件の範囲内で保証されます。常に推奨動作条件下で使用してください。この条件を越えて使用すると、信頼性に悪影響を及ぼすことがあります。

本資料に記載されていない項目、使用条件、論理組み合わせでの使用は、保証していません。記載されている以外の条件での使用をお考えの場合は、必ず事前に営業部門までご相談ください。

・端子の処理と保護

半導体デバイスには、電源および各種入出力端子があります。これらに対して以下の注意が必要です。

(1) 過電圧・過電流の防止

各端子に最大定格を超える電圧・電流が印加されると、デバイスの内部に劣化が生じ、著しい場合には破壊に至ります。機器の設計の際には、このような過電圧・過電流の発生を防止してください。

(2) 出力端子の保護

出力端子を電源端子または他の出力端子とショートしたり、大きな容量負荷を接続すると大電流が流れる場合があります。この状態が長時間続くとデバイスが劣化しますので、このような接続はしないようにしてください。

(3) 未使用入力端子の処理

インピーダンスの非常に高い入力端子は、オープン状態で使用すると動作が不安定になる場合があります。適切な抵抗を介して電源端子やグランド端子に接続してください。

・ラッチアップ

半導体デバイスは、基板上に P 型と N 型の領域を形成することにより構成されます。外部から異常な電圧が加えられた場合、内部の寄生 PNP 接合 (サイリスタ構造) が導通して、数百 mA を越える大電流が電源端子に流れ続けることがあります。これをラッチアップと呼びます。この現象が起きるとデバイスの信頼性を損ねるだけでなく、破壊に至り発熱・発煙・発火の恐れもあります。これを防止するために、以下の点にご注意ください。

(1) 最大定格以上の電圧が端子に加わることが無いようにしてください。異常なノイズ、サージ等にも注意してください。

(2) 電源投入シーケンスを考慮し、異常な電流が流れないようにしてください。

- ・安全等の規制と規格の遵守

世界各国では、安全や、電磁妨害等の各種規制と規格が設けられています。お客様が機器を設計するに際しては、これらの規制と規格に適合するようお願いします。

- ・フェイル・セーフ設計

半導体デバイスは、ある確率で故障が発生します。半導体デバイスが故障しても、結果的に人身事故、火災事故、社会的な損害を生じさせないように、お客様は、装置の冗長設計、延焼対策設計、過電流防止設計、誤動作防止設計などの安全設計をお願いします。

- ・用途に関する注意

本資料に記載された製品は、通常の産業用、一般事務用、パーソナル用、家庭用などの一般的用途に使用されることを意図して設計・製造されています。極めて高度な安全性が要求され、仮に当該安全性が確保されない場合、社会的に重大な影響を与えかつ直接生命・身体に対する重大な危険性を伴う用途（原子力施設における核反応制御、航空機自動飛行制御、航空交通管制、大量輸送システムにおける運行制御、生命維持のための医療機器、兵器システムにおけるミサイル発射制御をいう）、ならびに極めて高い信頼性が要求される用途（海底中継器、宇宙衛星をいう）に使用されるよう設計・製造されたものではありません。当社は、これらの用途に当該製品が使用されたことにより発生した損害などについては、責任を負いかねますのでご了承ください。

2. パッケージ実装上の注意事項

パッケージには、リード挿入形と表面実装形があります。いずれの場合も、はんだ付け時の耐熱性に関する品質保証は、当社の推奨する条件での実装に対してのみ適用されます。実装条件の詳細については営業部門までお問い合わせください。

- ・リード挿入形

リード挿入形パッケージのプリント板への実装方法は、プリント板へ直接はんだ付けする方法とソケットを使用してプリント板に実装する方法とがあります。

プリント板へ直接はんだ付けする場合は、プリント板のスルーホールにリード挿入後、噴流はんだによるフローはんだ方法（ウェーブソルダーリング法）が一般的に使用されます。この場合、はんだ付け実装時には、通常最大定格の保存温度を上回る熱ストレスがリード部分に加わります。当社の実装推奨条件で実装してください。

ソケット実装方法でご使用になる場合、ソケットの接点の表面処理と IC のリードの表面処理が異なるとき、長時間経過後、接触不良を起こすことがあります。このため、ソケットの接点の表面処理と IC のリードの表面処理の状態を確認してから実装することをお勧めします。

- ・表面実装形

表面実装形パッケージは、リード挿入形と比較して、リードが細く薄いため、リードが変形しやすい性質をもっています。また、パッケージの多ピン化に伴い、リードピッチも狭く、リード変形によるオープン不良や、はんだブリッジによるショート不良が発生しやすいため、適切な実装技術が必要となります。

当社ははんだリフロー方法を推奨し、製品ごとに実装条件のランク分類を実施しています。当社推奨のランク分類に従って実装してください。

- ・鉛フリーパッケージ

BGA パッケージの Sn-Ag-Cu 系ボール品を Sn-Pb 共晶はんだにて実装した場合、使用状況により接合強度が低下することがありますのでご注意ください。

MB9B610T シリーズ

- ・半導体デバイスの保管について

プラスチックパッケージは樹脂でできているため、自然の環境に放置することにより吸湿します。吸湿したパッケージに実装時の熱が加わった場合、界面剥離発生による耐湿性の低下やパッケージクラックが発生することがあります。以下の点にご注意ください。

- (1) 急激な温度変化のある所では製品に水分の結露が起こります。このような環境を避けて、温度変化の少ない場所に保管してください。
- (2) 製品の保管場所はドライボックスの使用を推奨します。相対湿度 70%RH 以下、温度 5°C～30°C で保管をお願いします。ドライパッケージを開封した場合には湿度 40%～70%RH を推奨いたします。
- (3) 当社では必要に応じて半導体デバイスの梱包材として防湿性の高いアルミラミネート袋を使い、乾燥剤としてシリカゲルを使用しております。半導体デバイスはアルミラミネート袋に入れて密封して保管してください。
- (4) 腐食性ガスの発生する場所や塵埃の多い所は避けてください。

- ・ベーキングについて

吸湿したパッケージはベーキング（加熱乾燥）を実施することにより除湿することが可能です。ベーキングは、当社の推奨する条件で実施してください。

条件:125°C/24 時間

- ・静電気

半導体デバイスは静電気による破壊を起こしやすいため、以下の点についてご注意ください。

- (1) 作業環境の相対湿度は 40 %～70%RH にしてください。
除電装置（イオン発生装置）の使用なども必要に応じて検討してください。
- (2) 使用するコンベア、半田槽、半田ゴテ、および周辺付帯設備は大地に接地してください。
- (3) 人体の帯電防止のため、指輪または腕輪などから高抵抗（1 MΩ 程度）で大地に接地したり、導電性の衣服・靴を着用し、床に導電マットを敷くなど帯電電荷を最小限に保つようにしてください。
- (4) 治具、計器類は、接地または帯電防止化を実施してください。
- (5) 組立完了基板の収納時、発泡スチロールなどの帯電しやすい材料の使用は避けてください。

3. 使用環境に関する注意事項

半導体デバイスの信頼性は、先に述べました周囲温度とそれ以外の環境条件にも依存します。ご使用にあたっては、以下の点にご注意ください。

(1) 湿度環境

高湿度環境下での長期の使用は、デバイス自身だけでなくプリント基板等にもリーク性の不具合が発生する場合があります。高湿度が想定される場合は、防湿処理を施す等の配慮をお願いします。

(2) 静電気放電

半導体デバイスの直近に高電圧に帯電したものが存在すると、放電が発生し誤動作の原因となることがあります。

このような場合、帯電の防止または放電の防止の処置をお願いします。

(3) 腐食性ガス、塵埃、油

腐食性ガス雰囲気中や、塵埃、油等がデバイスに付着した状態で使用すると、化学反応によりデバイスに悪影響を及ぼす場合があります。このような環境下でご使用の場合は、防止策についてご検討ください。

(4) 放射線・宇宙線

一般のデバイスは、設計上、放射線、宇宙線にさらされる環境を想定しておりません。したがって、これらを遮蔽してご使用ください。

(5) 発煙・発火

樹脂モールド型のデバイスは、不燃性ではありません。発火物の近くでは、ご使用にならないでください。発煙・発火しますと、その際に毒性を持ったガスが発生する恐れがあります。

その他、特殊な環境下でのご使用をお考えの場合は、営業部門にご相談ください。

最新の取扱上のご注意については、下記の URL にてご確認ください。

<http://edevic.fujitsu.com/jp/handling-j.pdf>

MB9B610T シリーズ

■ デバイス使用上の注意

・電源端子について

VCC, VSS 端子が複数ある場合、デバイス設計上はラッチアップなどの誤動作を防止するためにデバイス内部で同電位にすべきものどうしを接続してありますが、不要輻射の低減・グラウンドレベルの上昇によるストロブ信号の誤動作の防止・総出力電流規格を遵守などのために、必ずそれらすべてを外部で電源およびグラウンドに接続してください。また、電流供給源からできる限り低インピーダンスで本デバイスの各電源端子と GND 端子に接続してください。

さらに、本デバイスの近くで各電源端子 と GND 端子の間に 0.1 μ F 程度のセラミックコンデンサをバイパスコンデンサとして接続することをお勧めします。

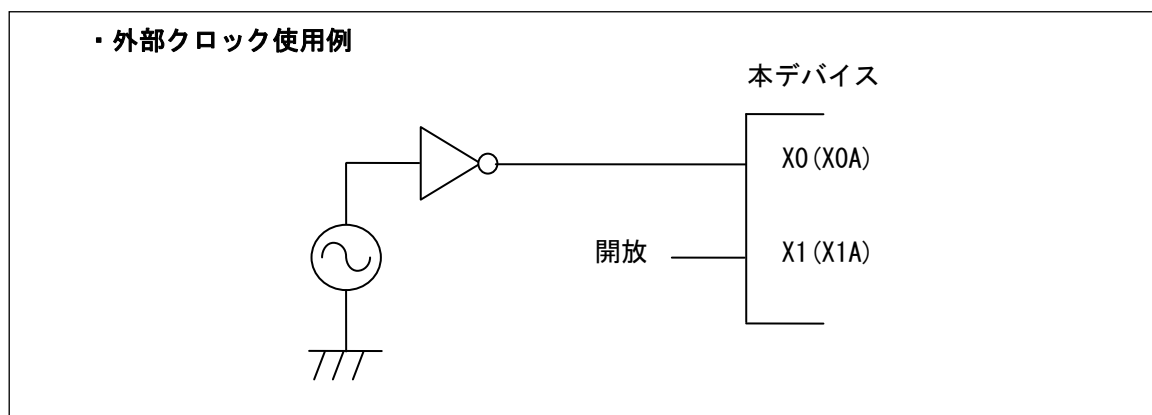
・水晶発振回路について

X0/X1, X0A/X1A 端子の近辺のノイズは本デバイスの誤動作の原因となります。X0/X1, X0A/X1A 端子および水晶発振子さらにグラウンドへのバイパスコンデンサはできる限り近くに配置するようにプリント板を設計してください。

また、X0/X1, X0A/X1A 端子の回りをグラウンドで囲むようなプリント板アートワークは安定した動作を期待できますので、強くお勧めします。

・外部クロック使用時の注意

外部クロックを使用する場合は、X0, X0A 端子のみを駆動し、X1, X1A 端子は開放としてください。

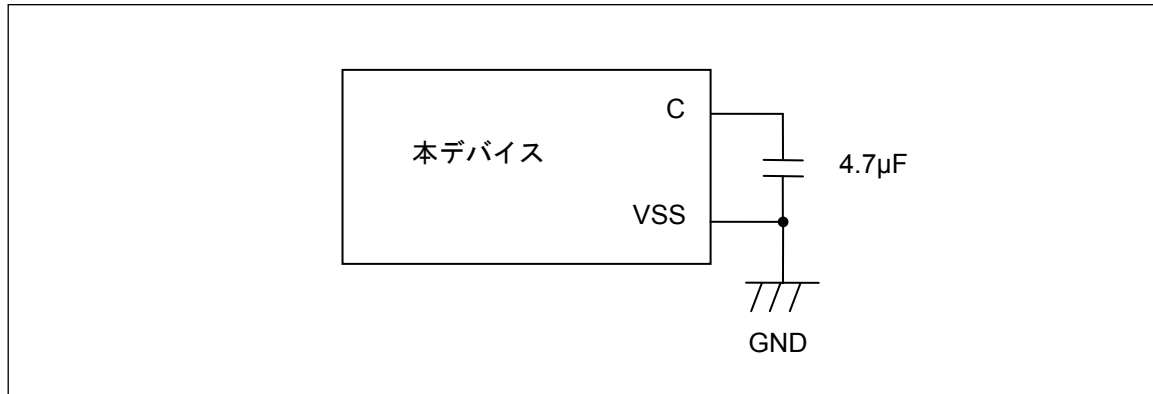


・マルチファンクションシリアル端子を I2C 端子として使用する場合の扱いについて

マルチファンクションシリアル端子を I²C 端子として使用する場合、デジタル出力 P-ch トランジスタは常にディセーブルです。しかし、I²C 端子もほかの端子と同様に、デバイスの電気的特性を守り、電源をオフにしたまま外部 I²C バスシステムへ接続しないでください。

- C 端子について

本シリーズはレギュレータを内蔵しており、C 端子にはレギュレータ用に $4.7\mu\text{F}$ 程度のバイパスコンデンサを必ず入れてください。



- モード端子(MD0)について

モード端子(MD0)は VCC 端子または VSS 端子に直接接続してください。内蔵 Flash 書換えなどの目的で、モード端子レベルを変更できるようにプルアップまたはプルダウンをする場合には、ノイズによりデバイスが意図せずテストモードに入るのを防止するため、プルアップまたはプルダウンに使用する抵抗値はできるだけ低く抑えると共に、モード端子から VCC 端子または VSS 端子への距離を最小にし、できるだけ低インピーダンスで接続するようにプリント基板を設計してください。

- 電源投入時について

電源を投入/切断する際は同時か、あるいは次の順番で投入/切断を行ってください。

なお、A/D コンバータを使用しない場合でも、AVCC = VCC レベル、AVSS = VSS レベルに接続してください。

投入時 : VCC → USBVCC0

VCC → USBVCC1

VCC → ETHVCC

VCC → AVCC → AVRH

切断時 : USBVCC0 → VCC

USBVCC1 → VCC

ETHVCC → VCC

AVRH → AVCC → VCC

- シリアル通信について

シリアル通信においては、ノイズなどにより間違ったデータを受信する可能性があります。そのため、ノイズを抑えるボードの設計をしてください。

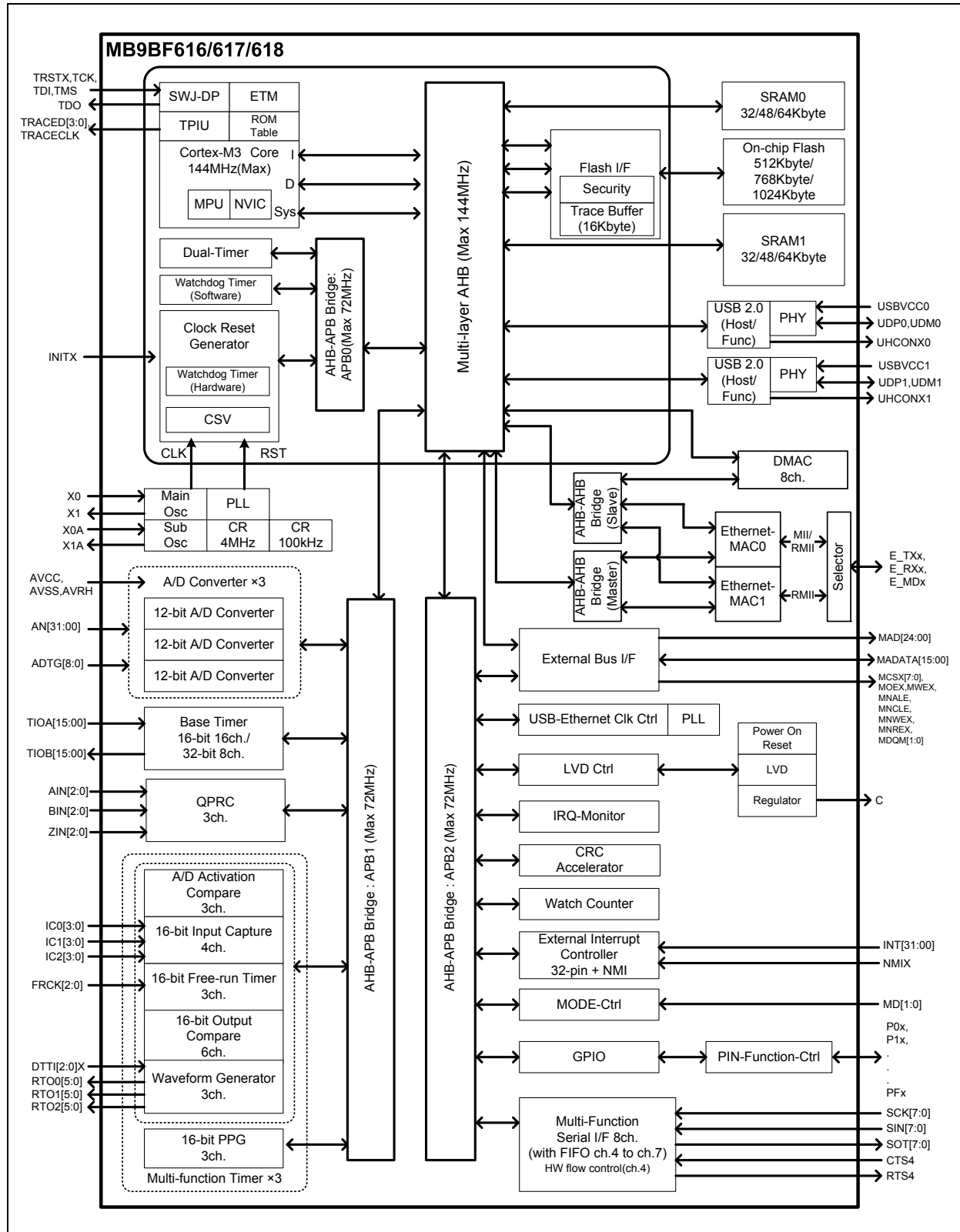
また、万が一ノイズなどの影響により誤ったデータを受信した場合を考慮し、最後にデータのチェックサムなどを付加してエラー検出を行ってください。エラーが検出された場合には、再送を行うなどの処理をしてください。

MB9B610T シリーズ

- ・ メモリサイズの異なる製品間および Flash 製品と MASK 製品の特性差について
メモリサイズの異なる製品間および Flash 製品と MASK 製品ではチップレイアウトやメモリ構造の違いにより消費電流や ESD, ラッチアップ, ノイズ特性, 発振特性等を含めた電気的特性が異なります。

お客様にて同一シリーズの別製品に切り替えて使用する際は、電気的特性の評価を行ってください。

■ ブロックダイアグラム



(注意事項) 外部バスインタフェースの端子数と12ビットA/Dコンバータのチャンネル数は、使用するパッケージにより異なりますのでご注意ください。

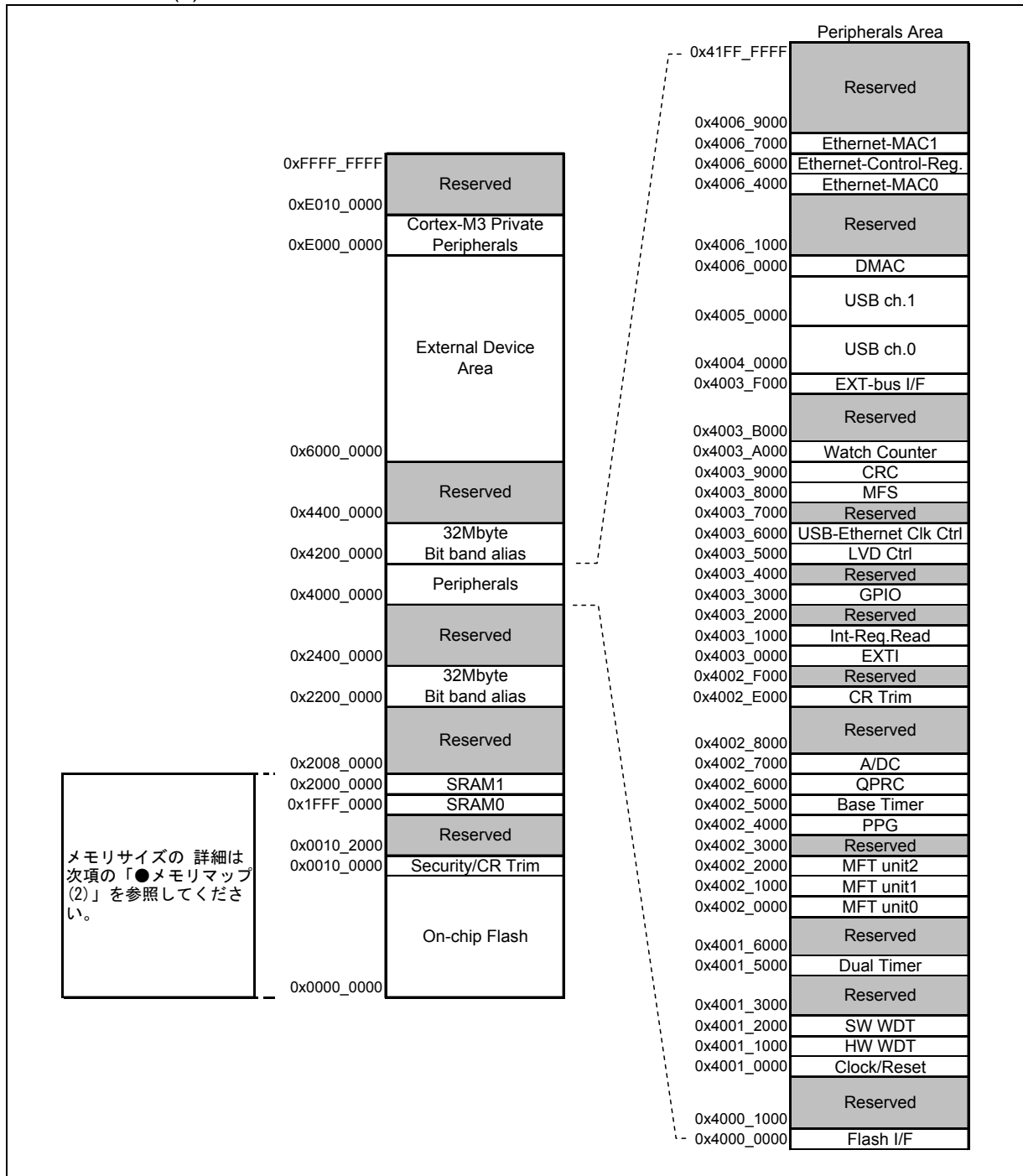
MB9B610T シリーズ

■ メモリサイズ

メモリサイズについては、「■品種構成」の「•メモリサイズ」を参照してください。

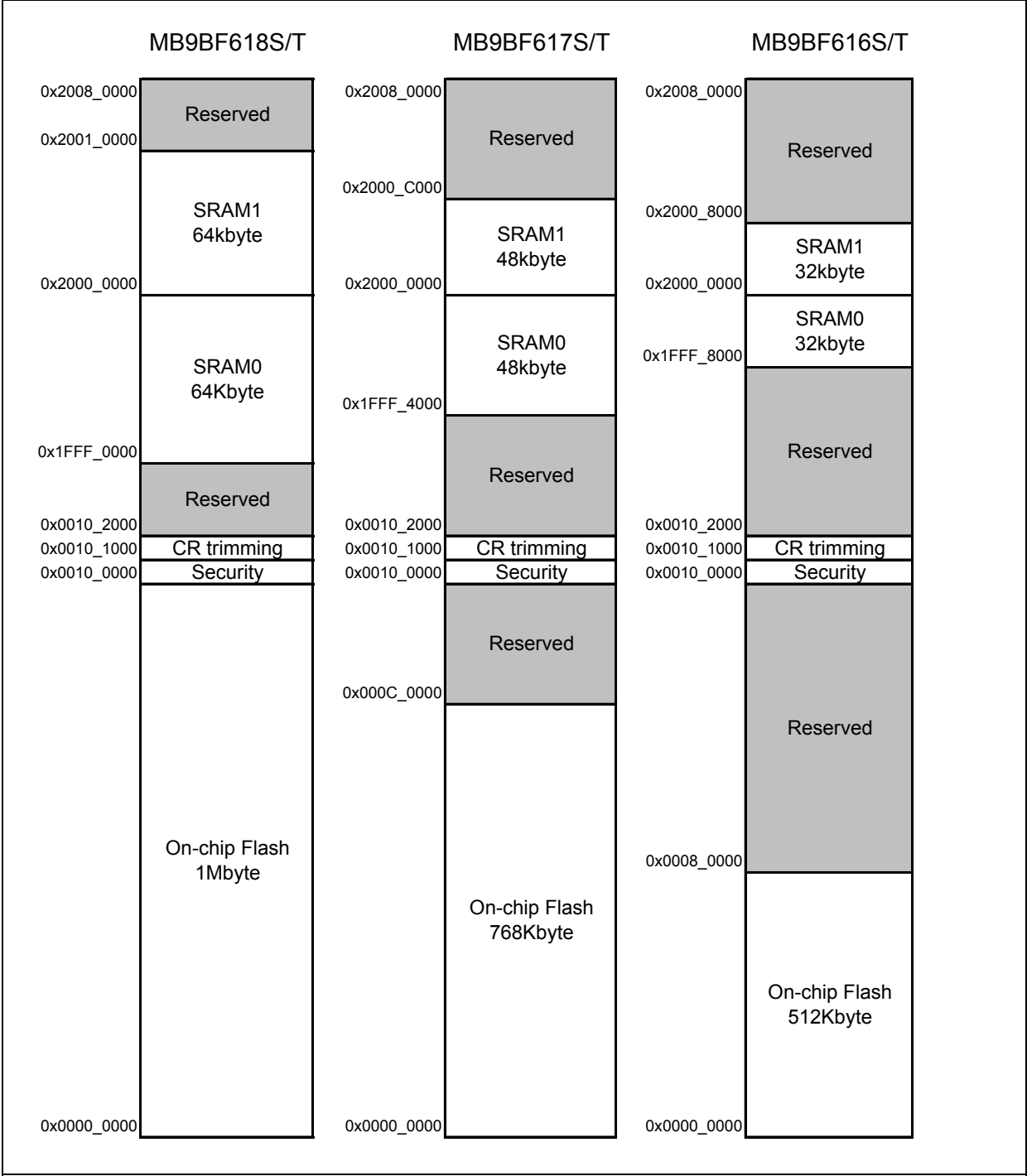
■ メモリマップ

・メモリマップ(1)



MB9B610T シリーズ

・メモリマップ(2)



MB9B610T シリーズ

・ペリフェラル・アドレスマップ

スタート アドレス	エンド アドレス	バス	周辺機能
0x4000_0000	0x4000_0FFF	AHB	Flash I/F レジスタ
0x4000_1000	0x4000_FFFF		予約
0x4001_0000	0x4001_0FFF	APB0	クロック・リセット制御
0x4001_1000	0x4001_1FFF		ハードウェアウォッチドッグタイマ
0x4001_2000	0x4001_2FFF		ソフトウェアウォッチドッグタイマ
0x4001_3000	0x4001_4FFF		予約
0x4001_5000	0x4001_5FFF		デュアルタイマ
0x4001_6000	0x4001_FFFF		予約
0x4002_0000	0x4002_0FFF		多機能タイマ unit0
0x4002_1000	0x4002_1FFF		多機能タイマ unit1
0x4002_2000	0x4002_3FFF	APB1	多機能タイマ unit2
0x4002_4000	0x4002_4FFF		PPG
0x4002_5000	0x4002_5FFF		ベースタイマ
0x4002_6000	0x4002_6FFF		クアッドカウンタ(QPRC)
0x4002_7000	0x4002_7FFF		A/D コンバータ
0x4002_8000	0x4002_DFFF		予約
0x4002_E000	0x4002_EFFF		内蔵 CR トリミング
0x4002_F000	0x4002_FFFF		予約
0x4003_0000	0x4003_0FFF	APB2	外部割込み
0x4003_1000	0x4003_1FFF		割込み要因確認レジスタ
0x4003_2000	0x4003_2FFF		予約
0x4003_3000	0x4003_3FFF		GPIO
0x4003_4000	0x4003_4FFF		予約
0x4003_5000	0x4003_5FFF		低電圧検出
0x4003_6000	0x4003_6FFF		USB・Ethernet クロック生成回路
0x4003_7000	0x4003_7FFF		予約
0x4003_8000	0x4003_8FFF		マルチファンクションシリアル
0x4003_9000	0x4003_9FFF		CRC
0x4003_A000	0x4003_AFFF		時計カウンタ
0x4003_B000	0x4003_EFFF		予約
0x4003_F000	0x4003_FFFF		外部バス I/F
0x4004_0000	0x4004_FFFF	AHB	USB ch.0
0x4005_0000	0x4005_FFFF		USB ch.1
0x4006_0000	0x4006_0FFF		DMAC レジスタ
0x4006_1000	0x4006_3FFF		予約
0x4006_4000	0x4006_5FFF		Ethernet-MAC ch.0
0x4006_6000	0x4006_6FFF		Ethernet-MAC 設定レジスタ
0x4006_7000	0x4006_8FFF		Ethernet-MAC ch.1
0x4006_9000	0x41FF_FFFF		予約

■ 各CPUステートにおける端子状態

端子の状態として使用している語句は、以下の意味を持ちます。

- INITX=0
INITX 端子が"L"レベルの期間です。
- INITX=1
INITX 端子が"H"レベルの期間です。
- SPL=0
スタンバイモードコントロールレジスタ(STB_CTL)のスタンバイ端子レベル設定ビット(SPL)が"0"に設定された状態です。
- SPL=1
スタンバイモードコントロールレジスタ(STB_CTL)のスタンバイ端子レベル設定ビット(SPL)が"1"に設定された状態です。
- 入力可
入力機能が使用可能な状態です。
- 内部入力"0"固定
入力機能が使用できない状態です。内部入力は"L"に固定されます。
- Hi-Z
端子駆動用トランジスタを駆動禁止状態にし、端子を Hi-Z にします。
- 設定不可
設定できません。
- 直前状態保持
本モードに遷移する直前の状態を保持します。
内蔵されている周辺機能が動作中であれば、その周辺機能に従います。
ポートとして使用している場合は、その状態を保持します。
- アナログ入力可能
アナログ入力が許可されています。
- トレース出力
トレース機能が使用可能な状態です。

・ 端子状態一覧表

端子 状態 形式	グループ 機能名	パワーオン リセット もしくは 低電圧検出 状態	INITX 入力 状態	デバイス 内部 リセット 状態	ランモード もしくは スリープ モード状態	タイマモードもしくは ストップモード状態	
		電源不安定	電源安定		電源安定	電源安定	
		-	INITX=0	INITX=1	INITX=1	INITX=1	
		-	-	-	-	SPL=0	SPL=1
A	GPIO 選択時	設定不可	設定不可	設定不可	直前状態 保持	直前状態 保持	Hi-Z/ 内部入力"0" 固定
	メイン水晶 発振入力端子	入力可	入力可	入力可	入力可	入力可	入力可
B	GPIO 選択時	設定不可	設定不可	設定不可	直前状態 保持	直前状態 保持	Hi-Z/ 内部入力"0" 固定
	メイン水晶 発振出力端子	Hi-Z/ 内部入力 "0"固定 もしくは 入力可	Hi-Z/ 内部入力 "0"固定	Hi-Z/ 内部入力 "0"固定	直前状態 保持	直前状態 保持/ 発振停止時* ¹ は Hi-Z/内部 入力 "0"固定	直前状態 保持/ 発振停止時* ¹ は Hi-Z/内部 入力 "0"固定
C	INITX 入力端子	プルアップ/ 入力可	プルアップ/ 入力可	プルアップ/ 入力可	プルアップ/ 入力可	プルアップ/ 入力可	プルアップ/ 入力可
D	モード 入力端子	入力可	入力可	入力可	入力可	入力可	入力可
E	JTAG 選択時	Hi-Z	プルアップ/ 入力可	プルアップ/ 入力可	直前状態 保持	直前状態 保持	直前状態 保持
	GPIO 選択時	設定不可	設定不可	設定不可			Hi-Z/ 内部入力"0" 固定
F	トレース選択 時	設定不可	設定不可	設定不可	直前状態 保持	直前状態 保持	トレース 出力
	外部割込み 許可選択時						直前状態 保持
	GPIO 選択時 上記以外の リソース 選択時	Hi-Z	Hi-Z/ 入力可	Hi-Z/ 入力可			Hi-Z/ 内部入力"0" 固定
G	トレース選択 時	設定不可	設定不可	設定不可	直前状態 保持	直前状態 保持	トレース 出力
	GPIO 選択時 上記以外の リソース 選択時	Hi-Z	Hi-Z/ 入力可	Hi-Z/ 入力可			Hi-Z/ 内部入力"0" 固定
H	外部割込み 許可選択時	設定不可	設定不可	設定不可	直前状態 保持	直前状態 保持	直前状態 保持
	GPIO 選択時 上記以外の リソース 選択時	Hi-Z	Hi-Z/ 入力可	Hi-Z/ 入力可			Hi-Z/ 内部入力"0" 固定

MB9B610T シリーズ

端子 状態 形式	グループ 機能名	パワーオン リセット もしくは 低電圧検出 状態	INITX 入力 状態	デバイス 内部 リセット 状態	ランモード もしくは スリープ モード状態	タイマモードもしくは ストップモード状態	
		電源不安定	電源安定		電源安定	電源安定	
		-	INITX=0	INITX=1	INITX=1	INITX=1	
		-	-	-	-	SPL=0	SPL=1
I	GPIO 選択時 リソース選択時	Hi-Z	Hi-Z/ 入力可	Hi-Z/ 入力可	直前状態 保持	直前状態 保持	Hi-Z/ 内部入力"0" 固定
J	NMIX 選択時	設定不可	設定不可	設定不可	直前状態 保持	直前状態 保持	直前状態 保持
	GPIO 選択時 上記以外の リソース選択時	Hi-Z	Hi-Z/ 入力可	Hi-Z/ 入力可			Hi-Z/ 内部入力"0" 固定
K	アナログ入力 選択時	Hi-Z	Hi-Z/ 内部入力"0" 固定/ アナログ 入力可	Hi-Z/ 内部入力 "0"固定/ アナログ 入力可	Hi-Z/ 内部入力 "0"固定/ アナログ 入力可	Hi-Z/ 内部入力"0" 固定/ アナログ 入力可	Hi-Z/ 内部入力"0" 固定/ アナログ 入力可
	GPIO 選択時 上記以外の リソース選択時	設定不可	設定不可	設定不可	直前状態 保持	直前状態 保持	Hi-Z/ 内部入力"0" 固定
L	外部割込み 許可選択時	設定不可	設定不可	設定不可	直前状態 保持	直前状態 保持	直前状態 保持
	アナログ入力 選択時	Hi-Z	Hi-Z/ 内部入力"0" 固定/ アナログ 入力可	Hi-Z/ 内部入力 "0"固定/ アナログ 入力可	Hi-Z/ 内部入力 "0"固定/ アナログ 入力可	Hi-Z/ 内部入力"0" 固定/ アナログ 入力可	Hi-Z/ 内部入力"0" 固定/ アナログ 入力可
	GPIO 選択時 上記以外の リソース選択時	設定不可	設定不可	設定不可	直前状態 保持	直前状態 保持	Hi-Z/ 内部入力"0" 固定
M	GPIO 選択時	設定不可	設定不可	設定不可	直前状態 保持	直前状態 保持	Hi-Z/ 内部入力"0" 固定
	サブ水晶 発振入力端子	入力可	入力可	入力可	入力可	入力可	入力可

MB9B610T シリーズ

端子 状態 形式	グループ 機能名	パワーオン リセット もしくは 低電圧検出 状態	INITX 入力 状態	デバイス 内部 リセット 状態	ランモード もしくは スリープ モード状態	タイマモードもしくは ストップモード状態	
		電源不安定	電源安定		電源安定	電源安定	
		-	INITX=0	INITX=1	INITX=1	INITX=1	
		-	-	-	-	SPL=0	SPL=1
N	GPIO 選択時	設定不可	設定不可	設定不可	直前状態 保持	直前状態 保持	Hi-Z/ 内部入力"0" 固定
	サブ水晶 発振出力端子	Hi-Z/ 内部入力 "0"固定 もしくは 入力可	Hi-Z/ 内部入力"0" 固定	Hi-Z/ 内部入力"0" 固定	直前状態 保持	直前状態 保持/ 発振停止時*2 は Hi-Z/内部 入力"0" 固定	直前状態 保持/ 発振停止時*2 は Hi-Z/内部 入力"0" 固定
O	GPIO 選択時	Hi-Z	Hi-Z/ 入力可	Hi-Z/ 入力可	直前状態 保持	直前状態 保持	Hi-Z/ 内部入力"0" 固定
	USB I/O 端子	設定不可	設定不可	設定不可	直前状態 保持	送信時は Hi-Z/ 入力可/ 受信時は 内部入力"0" 固定	送信時は Hi-Z/ 入力可/ 受信時は 内部入力"0" 固定
P	モード 入力端子	入力可	入力可	入力可	入力可	入力可	入力可
	GPIO 選択時	設定不可	設定不可	設定不可	直前状態 保持	直前状態 保持	Hi-Z/ 入力可
Q	Ethernet 入出力 選択時*3	設定不可	設定不可	設定不可	直前状態 保持	直前状態 保持	直前状態 保持
	GPIO 選択時 上記以外の リソース選択時	Hi-Z	Hi-Z/ 入力可	Hi-Z/ 入力可			Hi-Z/ 内部入力"0" 固定
R	Ethernet 入出力 選択時*3	設定不可	設定不可	設定不可	直前状態 保持	直前状態 保持	直前状態 保持
	外部割込み 許可選択時						
	GPIO 選択時 上記以外の リソース選択時	Hi-Z	Hi-Z/ 入力可	Hi-Z/ 入力可			Hi-Z/ 内部入力"0" 固定

*1: サブタイマモード, 低速 CR タイマモード, ストップモードは発振が停止します。

*2: ストップモードは発振が停止します。

*3: EPFR14.E_SPLC レジスタにより選択されている場合を指します。

MB9B610T シリーズ

■ 電気的特性

1. 絶対最大定格

項目	記号	定格値		単位	備考
		最小	最大		
電源電圧*1, *2	Vcc	Vss - 0.5	Vss + 6.5	V	
電源電圧(USB ch.0 用) *1, *3	USBVcc0	Vss - 0.5	Vss + 6.5	V	
電源電圧(USB ch.1 用) *1, *3	USBVcc1	Vss - 0.5	Vss + 6.5	V	
電源電圧(Ethernet 用) *1, *4	ETHVcc	Vss - 0.5	Vss + 6.5	V	
アナログ電源電圧*1, *5	AVcc	Vss - 0.5	Vss + 6.5	V	
アナログ基準電圧*1, *5	AVRH	Vss - 0.5	Vss + 6.5	V	
入力電圧*1	V _I	Vss - 0.5	Vcc + 0.5 (≦6.5V)	V	USB・Ethernet-MAC 端子を除く
		Vss - 0.5	USBVcc0 + 0.5 (≦6.5V)	V	USB ch.0 端子
		Vss - 0.5	USBVcc1 + 0.5 (≦6.5V)	V	USB ch.1 端子
		Vss - 0.5	ETHVcc + 0.5 (≦6.5V)	V	Ethernet-MAC 端子
		Vss - 0.5	Vss + 6.5	V	5V トレラント
アナログ端子入力電圧*1	V _{IA}	Vss - 0.5	AVcc + 0.5 (≦6.5V)	V	
出力電圧*1	V _O	Vss - 0.5	Vcc + 0.5 (≦6.5V)	V	
"L"レベル最大出力電流*6	I _{OL}	-	10	mA	4mA タイプ
			20	mA	8mA タイプ
			20	mA	12mA タイプ
"L"レベル平均出力電流*7	I _{OLAV}	-	4	mA	4mA タイプ
			8	mA	8mA タイプ
			12	mA	12mA タイプ
"L"レベル最大総出力電流	ΣI _{OL}	-	100	mA	
"L"レベル平均総出力電流*8	ΣI _{OLAV}	-	50	mA	
"H"レベル最大出力電流*6	I _{OH}	-	- 10	mA	4mA タイプ
			- 20	mA	8mA タイプ
			- 20	mA	12mA タイプ
"H"レベル平均出力電流*7	I _{OHAV}	-	- 4	mA	4mA タイプ
			- 8	mA	8mA タイプ
			- 12	mA	12mA タイプ
"H"レベル最大総出力電流	ΣI _{OH}	-	- 100	mA	
"H"レベル平均総出力電流*8	ΣI _{OHAV}	-	- 50	mA	
消費電力	P _D	-	1000	mW	
保存温度	T _{STG}	- 55	+ 150	°C	

*1: Vss = AVss = 0.0V を基準にした値です。

*2: Vcc は Vss - 0.5V より低くなってはいけません。

*3: USBVcc0, USBVcc1 は Vss - 0.5V より低くなってはいけません。

*4: ETHVcc は Vss - 0.5V より低くなってはいけません。

*5: 電源投入時など Vcc + 0.5V を超えてはいけません。

*6: 最大出力電流は、該当する端子 1 本のピーク値を規定します。

*7: 平均出力電流は、該当する端子 1 本に流れる電流の 100ms の期間内での平均電流を規定します。

*8: 平均総出力電流は、該当する端子すべてに流れる電流の 100ms の期間内での平均電流を規定します。

<注意事項>

絶対最大定格を超えるストレス(電圧, 電流, 温度など)の印加は、半導体デバイスを破壊する可能性があります。したがって、定格を一項目でも超えることのないようご注意ください。

MB9B610T シリーズ

2. 推奨動作条件

(Vss = AVss = 0.0V)

項目		記号	条件	規格値		単位	備考
				最小	最大		
電源電圧		Vcc	-	2.7	5.5	V	
電源電圧(3V 電源) USB ch.0 用		USBVcc0	-	3.0	3.6 (≦Vcc)	V	*1
				2.7	5.5 (≦Vcc)		*2
電源電圧(3V 電源) USB ch.1 用		USBVcc1	-	3.0	3.6 (≦Vcc)	V	*3
				2.7	5.5 (≦Vcc)		*4
電源電圧 Ethernet 用		ETHVcc	-	3.0	3.6 (≦Vcc)	V	*5
				4.5	5.5 (≦Vcc)		*5
				2.7	5.5 (≦Vcc)		*6
アナログ電源電圧		AVcc	-	2.7	5.5	V	AVcc=Vcc
アナログ基準電圧		AVRH	-	2.7	AVcc	V	
動作温度	FPT-144P-M08, FPT-176P-M07, BGA-192P-M06	Ta	4 層基板 実装時	- 40	+ 85	°C	

*1 : P81/UDP0, P80/UDM0 端子を USB 端子(UDP0, UDM0)として使用する場合

*2 : P81/UDP0, P80/UDM0 端子を GPIO 端子(P81, P80)として使用する場合

*3 : P83/UDP1, P82/UDM1 端子を USB 端子(UDP1, UDM1)として使用する場合

*4 : P83/UDP1, P82/UDM1 端子を GPIO 端子(P83, P82)として使用する場合

*5 : P62/E_PPS0_PPS1/SCK5_0/ADTG_3端子を除く、「・Ethernet-MAC端子の対応表」の端子を Ethernet-MAC端子として使用する場合

*6 : P62/E_PPS0_PPS1/SCK5_0/ADTG_3端子を除く、「・Ethernet-MAC端子の対応表」の端子を Ethernet-MAC以外の機能端子として使用する場合

<注意事項>

推奨動作条件は、半導体デバイスの正常な動作を保証する条件です。電気的特性の規格値は、すべてこの条件の範囲内で保証されます。常に推奨動作条件下で使用してください。この条件を超えて使用すると、信頼性に悪影響を及ぼすことがあります。

データシートに記載されていない項目、使用条件、論理の組合せでの使用は、保証していません。記載されている以外の条件での使用をお考えの場合は、必ず事前に営業部門までご相談ください。

MB9B610T シリーズ

・ Ethernet-MAC 端子の対応表

端子名	Ethernet-MAC 使用時	Ethernet-MAC 未使用時	電源 種別
P62/E_PPS0_PPS1/SCK5_0/ADTG_3	E_PPS0_PPS1 *	P62_/SCK5_0/ADTG_3	Vcc
PC0/E_RXER0_RXDV1	E_RXER0_RXDV1	PC0	ETHVcc
PC1/E_RX03_RX11	E_RX03_RX11	PC1	
PC2/E_RX02_RX10	E_RX02_RX10	PC2	
PC3/E_RX01/TIOA06_1	E_RX01	PC3/TIOA06_1	
PC4/E_RX00/TIOA08_2	E_RX00	PC4/TIOA08_2	
PC5/E_RXDV0/TIOA10_2	E_RXDV0	PC5/TIOA10_2	
PC6/E_MDIO0/TIOA14_0	E_MDIO0	PC6/TIOA14_0	
PC7/E_MDC0/CROUT_1	E_MDC0	PC7/CROUT_1	
PC8/E_RXCK0_REFCK	E_RXCK0_REFCK	PC8	
PC9/E_COL0	E_COL0	PC9	
PCA/E_CRS0	E_CRS0	PCA	
PCB/E_COUT	E_COUT	PCB	
PCC/E_MDIO1	E_MDIO1	PCC	
PCD/E_TCK0_MDC1	E_TCK0_MDC1	PCD	
PCE/E_TXER0_TXEN1/RTS4_0/TIOB06_1	E_TXER0_TXEN	PCE/RTS4_0/TIOB06_1	
PCF/E_TX03_TX11/CTS4_0/TIOB08_2	E_TX03_TX11	PCF/CTS4_0/TIOB08_2	
PD0/E_TX02_TX10/SCK4_0/TIOB10_2/ INT30_1	E_TX02_TX10	PD0/SCK4_0/TIOB10_2/ INT30_1	
PD1/E_TX01/SOT4_0/TIOB14_0/INT31_1	E_TX01	PD1/SOT4_0/TIOB14_0/ INT31_1	
PD2/E_TX00/SIN4_0/TIOA03_2/INT00_2	E_TX00	PD2/TIOA03_2/INT00_2	
PD3/E_TXEN0/TIOB03_2	E_TXEN0	PD3/TIOB03_2	

* : Ethernet-MAC 内部の PTP カウンタ周期を波形で確認する際に使用します。

MB9B610T シリーズ

3. 直流規格

(1) 電流規格

(Vcc = AVcc = USBVcc0 = USBVcc1 = ETHVcc = 2.7V ~ 5.5V, Vss = AVss = 0V, Ta = - 40°C ~ +85°C)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
電源電流	Icc	VCC	通常動作 (PLL)	-	100	180	mA	CPU : 144MHz, 周辺 : 72MHz, Flash 2Wait, TraceBuffer : ON, FRWTR.RWT = 10, FSYNDN.SD = 000, FBFCR.BE = 1 *1
				-	65	135	mA	CPU : 72MHz, 周辺 : 72MHz, Flash 0Wait, TraceBuffer : OFF, FRWTR.RWT = 00, FSYNDN.SD = 000, FBFCR.BE = 0 *1
			通常動作 (内蔵高速 CR)	-	6	57.8	mA	CPU/周辺 : 4MHz* ² , Flash 0Wait, FRWTR.RWT = 00, FSYNDN.SD = 000 *1
			通常動作 (サブ発振)	-	1.3	51.7	mA	CPU/周辺 : 32kHz, Flash 0Wait, FRWTR.RWT = 00, FSYNDN.SD = 000 *1
			通常動作 (内蔵低速 CR)	-	1.3	51.7	mA	CPU/周辺 : 100kHz, Flash 0Wait, FRWTR.RWT = 00, FSYNDN.SD = 000 *1
	Iccs		SLEEP 動作 (PLL)	-	30	89	mA	周辺 : 72MHz *1
			SLEEP 動作 (内蔵高速 CR)	-	4.5	55.9	mA	周辺 : 4MHz* ² *1
			SLEEP 動作 (サブ発振)	-	1.2	51.6	mA	周辺 : 32kHz *1
			SLEEP 動作 (内蔵低速 CR)	-	1.2	51.6	mA	周辺 : 100kHz *1

MB9B610T シリーズ

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
電源電流	I _{CCH}	VCC	STOP モード	-	1	5	mA	Ta = + 25°C, LVD off 時 *1
				-	-	50	mA	Ta = +85°C, LVD off 時 *1
	I _{CCT}		TIMER モード (サブ発振)	-	1.1	5	mA	Ta = + 25°C, LVD off 時 *1
				-	-	50	mA	Ta = + 85°C, LVD off 時 *1
低電圧 検出回路 (LVD) 電源電流	I _{CCLVD}	動作時	-	4	7	μA	割込み発生用	

*1: 全ポート固定時。Ethernet 停止時。

*2: トリミングにて 4MHz に設定した場合

MB9B610T シリーズ

(2) 端子特性

($V_{cc} = USBV_{cc0} = USBV_{cc1} = ETHV_{cc} = AV_{cc} = 2.7V \sim 5.5V$, $V_{ss} = AV_{ss} = 0V$, $T_a = -40^{\circ}C \sim +85^{\circ}C$)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
"H"レベル 入力電圧 (ヒステリシス入力)	V_{IHS}	CMOS ヒステリシス入力 端子, MD0, MD1	-	V_{cc} ($ETHV_{cc}$) \times 0.8	-	V_{cc} ($ETHV_{cc}$) + 0.3	V	*1
		5V トレラ ント入力 端子	-	$V_{cc}\times 0.8$	-	$V_{ss} + 5.5$	V	
		TTL シュ ミット入 力端子	-	2.0	-	$ETHV_{cc} +$ 0.3	V	
"L"レベル 入力電圧 (ヒステリシス入力)	V_{ILS}	CMOS ヒステリシス入力 端子, MD0, MD1	-	$V_{ss} - 0.3$	-	V_{cc} ($ETHV_{cc}$) \times 0.2	V	*1
		5V トレラ ント 入力端子	-	$V_{ss} - 0.3$	-	$V_{cc}\times 0.2$	V	
		TTL シュ ミット 入力端子		$V_{ss} - 0.3$	-	0.8	V	
"H"レベル 出力電圧	V_{OH}	4mA タイプ	$V_{cc} (ETHV_{cc}) \geq$ 4.5 V, $I_{OH} = -4mA$	V_{cc} ($ETHV_{cc}$) - 0.5	-	V_{cc} ($ETHV_{cc}$)	V	*1
			$V_{cc} (ETHV_{cc}) <$ 4.5 V, $I_{OH} = -2mA$					
		8mA タイプ	$ETHV_{cc} \geq 4.5 V$, $I_{OH} = -8mA$	$ETHV_{cc} -$ 0.5	-	$ETHV_{cc}$	V	*1
			$ETHV_{cc} < 4.5 V$, $I_{OH} = -4mA$					
		12mA タイプ	$V_{cc} \geq 4.5 V$, $I_{OH} = -12mA$	$V_{cc} - 0.5$	-	V_{cc}	V	
			$V_{cc} < 4.5 V$, $I_{OH} = -8mA$					
		USB I/O 兼用	$USBV_{cc} \geq 4.5 V$, $I_{OH} = -20.5mA$	$USBV_{cc} -$ 0.4	-	$USBV_{cc}$	V	*2
			$USBV_{cc} < 4.5 V$, $I_{OH} = -13.0mA$					

MB9B610T シリーズ

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
"L"レベル 出力電圧	V _{OL}	4mA タイプ	V _{CC} (ETHV _{CC}) ≥ 4.5 V, I _{OL} = 4mA	V _{SS}	-	0.4	V	*1
			V _{CC} (ETHV _{CC}) < 4.5 V, I _{OL} = 2mA					
		8mA タイプ	ETHV _{CC} ≥ 4.5 V, I _{OL} = 8mA	V _{SS}	-	0.4	V	*1
			ETHV _{CC} < 4.5 V, I _{OL} = 4mA					
		12mA タイプ	V _{CC} ≥ 4.5 V, I _{OL} = 12mA	V _{SS}	-	0.4	V	
			V _{CC} < 4.5 V, I _{OL} = 8mA					
		USB I/O 兼用	USBV _{CC} ≥ 4.5 V, I _{OL} = 18.5mA	V _{SS}	-	0.4	V	*2
			USBV _{CC} < 4.5 V, I _{OL} = 10.5mA					
入力リーク 電流	I _{IL}	-	-	- 5	-	+ 5	μA	
プルアップ 抵抗値	R _{PU}	プルアップ 端子	V _{CC} ≥ 4.5 V	25	50	100	kΩ	
			V _{CC} < 4.5 V	30	80	200		
入力容量	C _{IN}	V _{CC} , USBV _{CC} 0, USBV _{CC} 1, ETHV _{CC} , V _{SS} , AV _{CC} , AV _{SS} , AV _{RH} 以外	-	-	5	15	pF	

*1: 端子位置により電源種別が異なります。

例えば、電源 A (電源 B) の表記は、電源 A または電源 B のどちらかが電源電圧となることを示します。

*2: USBV_{CC}0 および USBV_{CC}1 を USBV_{CC} と表記しています。

MB9B610T シリーズ

4. 交流規格

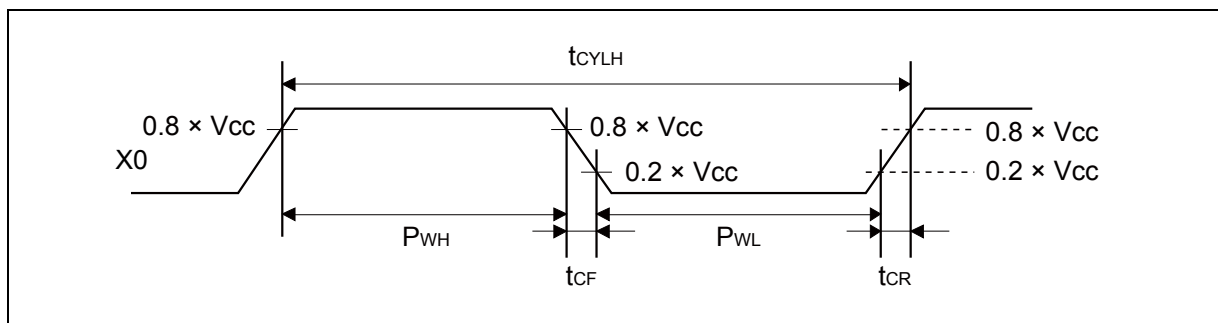
(1) メインクロック入力規格

($V_{CC} = 2.7V \sim 5.5V$, $V_{SS} = 0V$, $T_a = -40^{\circ}C \sim +85^{\circ}C$)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
入力周波数	F _{CH}	X0, X1	V _{CC} ≥ 4.5V	4	50	MHz	水晶発振子接続時
			V _{CC} < 4.5V	4	20		
			V _{CC} ≥ 4.5V	4	50	MHz	外部クロック時
			V _{CC} < 4.5V	4	20		
入力クロック周期	t _{CYLH}		V _{CC} ≥ 4.5V	20	250	ns	外部クロック時
			V _{CC} < 4.5V	50	250		
入力クロックパルス幅	-		P _{WH} /t _{CYLH} , P _{WL} /t _{CYLH}	45	55	%	外部クロック時
入力クロック立上り, 立下り時間	t _{CF} , t _{CR}		-	-	5	ns	外部クロック時
内部動作 クロック* ¹ 周波数	F _{CC}	-	-	-	144	MHz	ベースクロック (HCLK/FCLK)
	F _{CP0}	-	-	-	72	MHz	APB0 バスクロック* ²
	F _{CP1}	-	-	-	72	MHz	APB1 バスクロック* ²
	F _{CP2}	-	-	-	72	MHz	APB2 バスクロック* ²
内部動作 クロック* ¹ サイクル時間	t _{CYCC}	-	-	6.94	-	ns	ベースクロック (HCLK/FCLK)
	t _{CYCP0}	-	-	13.8	-	ns	APB0 バスクロック* ²
	t _{CYCP1}	-	-	13.8	-	ns	APB1 バスクロック* ²
	t _{CYCP2}	-	-	13.8	-	ns	APB2 バスクロック* ²

*1: 各内部動作クロックの詳細については、『FM3 MB9Axxx / MB9Bxxx シリーズ ペリフェラルマニュアル』の『CHAPTER:クロック』を参照してください。

*2: 各ペリフェラルが接続されている APB バスについては「■ブロックダイアグラム」を参照してください。

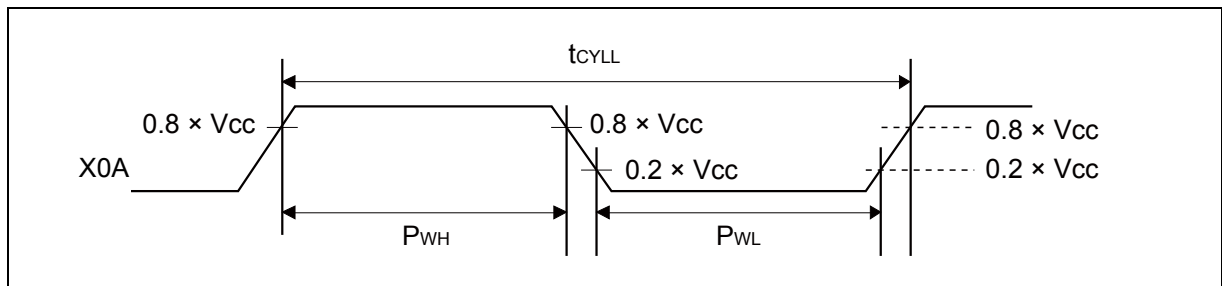


MB9B610T シリーズ

(2) サブクロック入力規格

(Vcc = 2.7V ~ 5.5V, Vss = 0V, Ta = - 40°C ~ + 85°C)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
入力周波数	1/ tCYLL	X0A, X1A	-	-	32.768	-	kHz	水晶発振接続時
			-	32	-	100	kHz	外部クロック時
入力クロック周期	tCYLL		-	10	-	31.25	μs	外部クロック時
入力クロックパルス幅	-		PWH/tCYLL, PWL/tCYLL	45	-	55	%	外部クロック時



(3) 内蔵 CR 発振規格

・ 内蔵高速 CR

(Vcc = 2.7V ~ 5.5V, Vss = 0V, Ta = - 40°C ~ + 85°C)

項目	記号	条件	規格値			単位	備考
			最小	標準	最大		
クロック周波数	FCRH	Ta = + 25°C	3.96	4	4.04	MHz	トリミング時*
		Ta = 0°C ~ + 70°C	3.84	4	4.16		
		Ta = - 40°C ~ + 85°C	3.8	4	4.2		
		Ta = - 40°C ~ + 85°C	3	4	5		非トリミング時

*: 出荷時に設定される Flash メモリ内の CR トリミング領域の値を周波数トリミング値に使用した場合

・ 内蔵低速 CR

(Vcc = 2.7V ~ 5.5V, Vss = 0V, Ta = - 40°C ~ + 85°C)

項目	記号	条件	規格値			単位	備考
			最小	標準	最大		
クロック周波数	FCRL	-	50	100	150	kHz	

MB9B610T シリーズ

(4-1) メイン PLL・USB/Ethernet 用 PLL の使用条件 (PLL の入力クロックにメインクロックを使用)
($V_{CC} = 2.7V \sim 5.5V$, $V_{SS} = 0V$, $T_a = -40^{\circ}C \sim +85^{\circ}C$)

項目	記号	規格値			単位	備考
		最小	標準	最大		
PLL 発振安定待ち時間* (LOCK UP 時間)	t_{LOCK}	100	-	-	μs	
PLL 入力クロック周波数	F_{PLLI}	4	-	16	MHz	
PLL 通倍率	-	13	-	75	通倍	
PLL マクロ発振クロック周波数	F_{PLLO}	200	-	300	MHz	

*: PLL の発振が安定するまでの待ち時間

(4-2) メイン PLL の使用条件 (メイン PLL の入力クロックに内蔵高速 CR クロックを使用)
($V_{CC} = 2.7V \sim 5.5V$, $V_{SS} = 0V$, $T_a = -40^{\circ}C \sim +85^{\circ}C$)

項目	記号	規格値			単位	備考
		最小	標準	最大		
PLL 発振安定待ち時間* (LOCK UP 時間)	t_{LOCK}	100	-	-	μs	
PLL 入力クロック周波数	F_{PLLI}	3.8	4	4.2	MHz	
PLL 通倍率	-	50	-	71	通倍	
PLL マクロ発振クロック周波数	F_{PLLO}	190	-	300	MHz	

*: PLL の発振が安定するまでの待ち時間

(注意事項) 必ずトリミングした内蔵高速 CR を入力してください。

(5) リセット入力規格

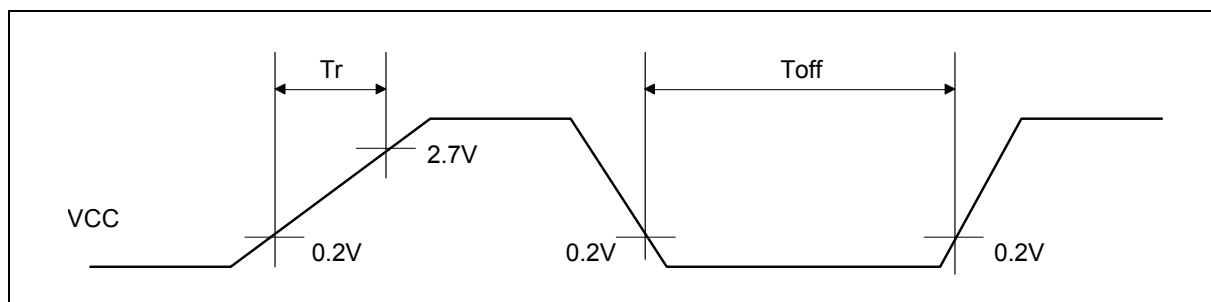
($V_{CC} = 2.7V \sim 5.5V$, $V_{SS} = 0V$, $T_a = -40^{\circ}C \sim +85^{\circ}C$)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
リセット入力時間	t_{INITX}	INITX	-	500	-	ns	

(6) パワーオンリセットタイミング

($V_{CC} = 2.7V \sim 5.5V$, $V_{SS} = 0V$, $T_a = -40^{\circ}C \sim +85^{\circ}C$)

項目	記号	端子名	規格値		単位	備考
			最小	最大		
電源立上り時間	T_r	VCC	0	-	ms	
電源断時間	T_{off}		1	-	ms	



(7) 外バスタイミング

・外バスクロック出力規格

($V_{CC} = 2.7V \sim 5.5V$, $V_{SS} = 0V$, $T_a = -40^{\circ}C \sim +85^{\circ}C$)

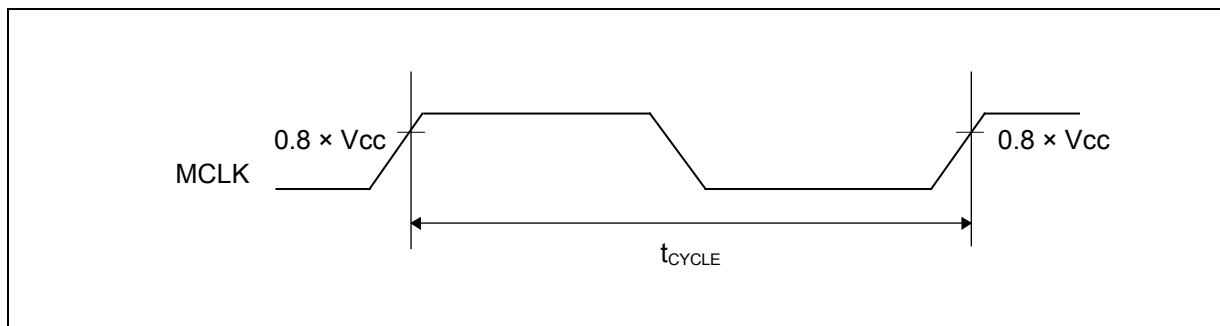
項目	記号	端子名	条件	規格値		単位
				最小	最大	
出力周波数	t_{CYCLE}	MCLKOUT* ¹	$V_{CC} \geq 4.5V$	-	50* ²	MHz
			$V_{CC} < 4.5V$	-	32* ³	MHz

*1: 外バスクロック出力(MCLKOUT)は HCLK の分周クロックです。

設定の詳細は『FM3 MB9Axxx / MB9Bxxx シリーズ ペリフェラルマニュアル』の『CHAPTER:外部バスインタフェース』を参照してください。

*2: AHB バスクロックが 100MHz を超えるときは 4 分周以上の設定で MCLKOUT を生成してください。

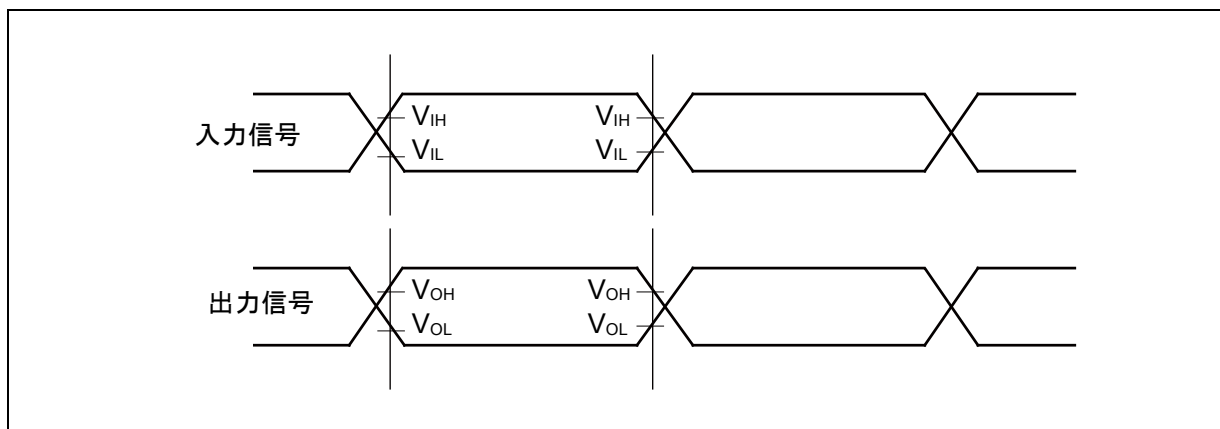
*3: AHB バスクロックが 64MHz を超えるときは 4 分周以上の設定で MCLKOUT を生成してください。



・外バス信号入出力規格

($V_{CC} = 2.7V \sim 5.5V$, $V_{SS} = 0V$, $T_a = -40^{\circ}C \sim +85^{\circ}C$)

項目	記号	条件	規格値	単位	備考
信号入力規格	V_{IH}	-	$0.8 \times V_{CC}$	V	
	V_{IL}		$0.2 \times V_{CC}$	V	
信号出力規格	V_{OH}		$0.8 \times V_{CC}$	V	
	V_{OL}		$0.2 \times V_{CC}$	V	



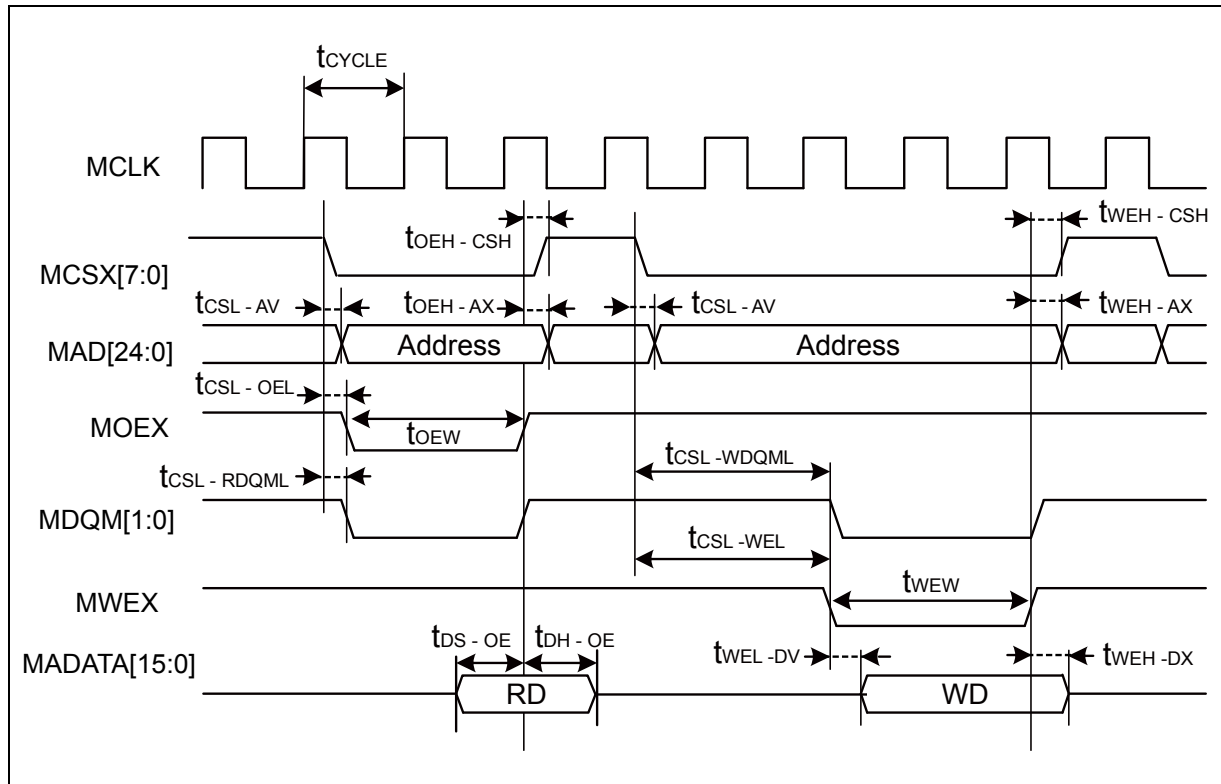
MB9B610T シリーズ

・セパレートバスアクセス 非同期 SRAM モード

($V_{CC} = 2.7V \sim 5.5V$, $V_{SS} = 0V$, $T_a = -40^{\circ}C \sim +85^{\circ}C$)

項目	記号	端子名	条件	規格値		単位
				最小	最大	
MOEX 最小パルス幅	$t_{OE\bar{W}}$	MOEX	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	$MCLK \times n - 3$	-	ns
MCSX $\downarrow \rightarrow$ アドレス 出力遅延時間	$t_{CSL - AV}$	MCSX[7:0], MAD[24:0]	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	-9 -12	+9 +12	ns
MOEX $\uparrow \rightarrow$ アドレス ホールド時間	$t_{OE\bar{H} - AX}$	MOEX, MAD[24:0]	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	0	$MCLK \times m + 9$ $MCLK \times m + 12$	ns
MCSX $\downarrow \rightarrow$ MOEX \downarrow 遅延時間	$t_{CSL - OEL}$	MOEX, MCSX[7:0]	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	$MCLK \times m - 9$ $MCLK \times m - 12$	$MCLK \times m + 9$ $MCLK \times m + 12$	ns
MOEX $\uparrow \rightarrow$ MCSX \uparrow 時間	$t_{OE\bar{H} - CSH}$		$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	0	$MCLK \times m + 9$ $MCLK \times m + 12$	ns
MCSX $\downarrow \rightarrow$ MDQM \downarrow 遅延時間	$t_{CSL - RDQML}$	MCSX, MDQM[1:0]	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	$MCLK \times m - 9$ $MCLK \times m - 12$	$MCLK \times m + 9$ $MCLK \times m + 12$	ns
データセットアップ \rightarrow MOEX \uparrow 時間	$t_{DS - OE}$	MOEX, MADATA[15:0]	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	20 38	- -	ns
MOEX $\uparrow \rightarrow$ データホールド時間	$t_{DH - OE}$	MOEX, MADATA[15:0]	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	0	-	ns
MWEX 最小パルス幅	$t_{WE\bar{W}}$	MWEX	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	$MCLK \times n - 3$	-	ns
MWEX $\uparrow \rightarrow$ アドレス 出力遅延時間	$t_{WE\bar{H} - AX}$	MWEX, MAD[24:0]	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	0	$MCLK \times m + 9$ $MCLK \times m + 12$	ns
MCSX $\downarrow \rightarrow$ MWEX \downarrow 遅延時間	$t_{CSL - WEL}$	MWEX, MCSX[7:0]	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	$MCLK \times n - 9$ $MCLK \times n - 12$	$MCLK \times n + 9$ $MCLK \times n + 12$	ns
MWEX $\uparrow \rightarrow$ MCSX \uparrow 遅延時間	$t_{WE\bar{H} - CSH}$		$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	0	$MCLK \times m + 9$ $MCLK \times m + 12$	ns
MCSX $\downarrow \rightarrow$ MDQM \downarrow 遅延時間	$t_{CSL - WDQML}$	MCSX, MDQM[1:0]	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	$MCLK \times n - 9$ $MCLK \times n - 12$	$MCLK \times n + 9$ $MCLK \times n + 12$	ns
MWEX $\downarrow \rightarrow$ データ出力時間	$t_{WEL - DV}$	MWEX, MADATA[15:0]	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	-9 -12	+9 +12	ns
MWEX $\uparrow \rightarrow$ データホールド時間	$t_{WE\bar{H} - DX}$		$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	0	$MCLK \times m + 9$ $MCLK \times m + 12$	ns

(注意事項) 外部負荷容量 $C_L = 30pF$ 時 ($m=0 \sim 15$, $n=1 \sim 16$)



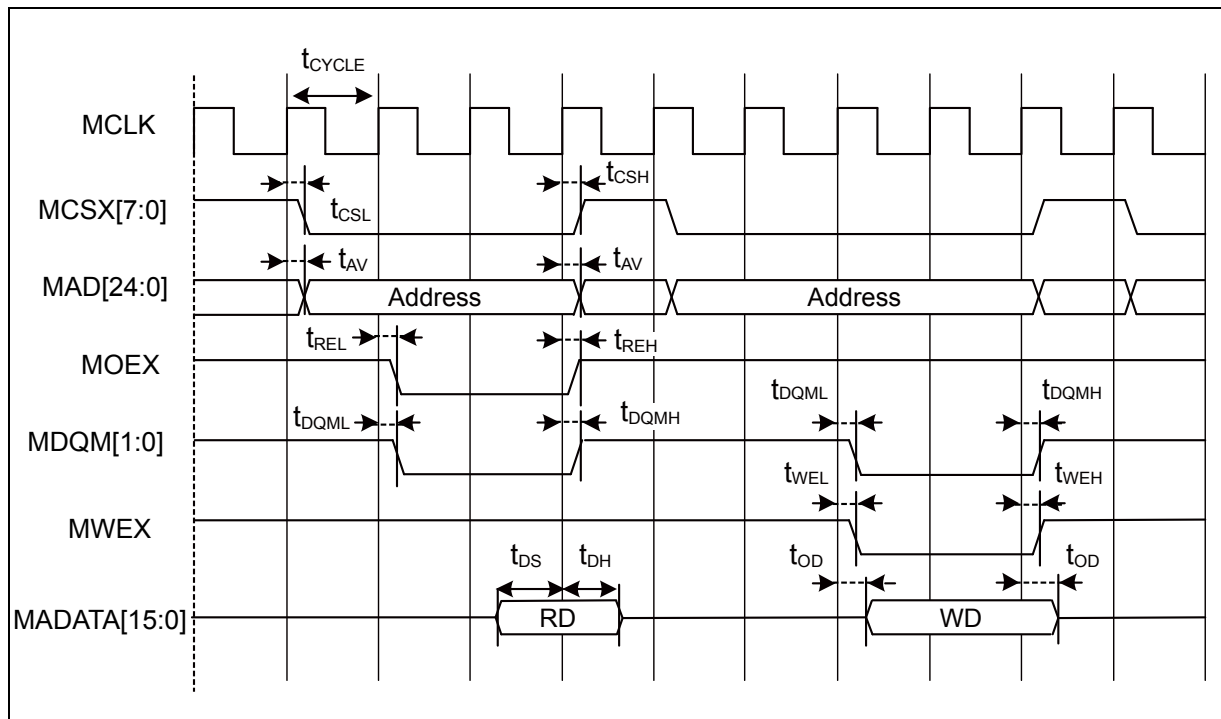
MB9B610T シリーズ

・セパレートバスアクセス 同期 SRAM モード

($V_{CC} = 2.7V \sim 5.5V$, $V_{SS} = 0V$, $T_a = -40^{\circ}C \sim +85^{\circ}C$)

項目	記号	端子名	条件	規格値		単位
				最小	最大	
アドレス遅延時間	t _{AV}	MCLK, MAD[24:0]	Vcc ≥ 4.5V	1	9	ns
			Vcc < 4.5V		12	
MCSX 遅延時間	t _{CSL}	MCLK, MCSX[7:0]	Vcc ≥ 4.5V	1	9	ns
			Vcc < 4.5V		12	
	t _{CSH}		Vcc ≥ 4.5V	1	9	ns
			Vcc < 4.5V		12	
MOEX 遅延時間	t _{REL}	MCLK, MOEX	Vcc ≥ 4.5V	1	9	ns
			Vcc < 4.5V		12	
	t _{REH}		Vcc ≥ 4.5V	1	9	ns
			Vcc < 4.5V		12	
データセットアップ →MCLK ↑ 時間	t _{DS}	MCLK, MADATA[15:0]	Vcc ≥ 4.5V	19	-	ns
			Vcc < 4.5V	37		
MCLK ↑ → データホールド時間	t _{DH}	MCLK, MADATA[15:0]	Vcc ≥ 4.5V	0	-	ns
			Vcc < 4.5V			
MWEX 遅延時間	t _{WEL}	MCLK, MWEX	Vcc ≥ 4.5V	1	9	ns
			Vcc < 4.5V		12	
	t _{WEH}		Vcc ≥ 4.5V	1	9	ns
			Vcc < 4.5V		12	
MDQM[1:0] 遅延時間	t _{DQML}	MCLK, MDQM[1:0]	Vcc ≥ 4.5V	1	9	ns
			Vcc < 4.5V		12	
	t _{DQMH}		Vcc ≥ 4.5V	1	9	ns
			Vcc < 4.5V		12	
MCLK ↑ → データ出力時間	t _{OD}	MCLK, MADATA[15:0]	Vcc ≥ 4.5V	1	18	ns
			Vcc < 4.5V		24	

(注意事項) 外部負荷容量 $C_L = 30pF$ 時



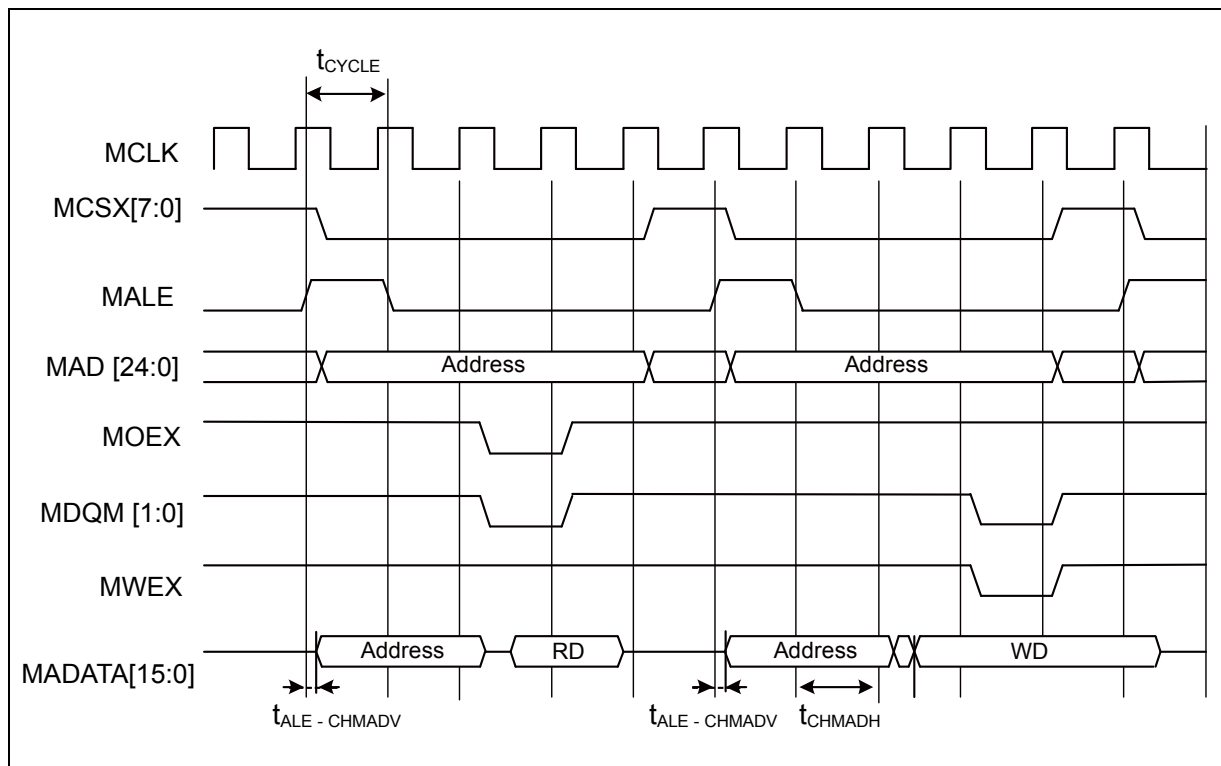
MB9B610T シリーズ

- マルチプレクスバスアクセス 非同期 SRAM モード

($V_{CC} = 2.7V \sim 5.5V$, $V_{SS} = 0V$, $T_a = -40^{\circ}C \sim +85^{\circ}C$)

項目	記号	端子名	条件	規格値		単位
				最小	最大	
マルチプレクス アドレス遅延時間	$t_{ALE-CHMADV}$	MALE, MADATA[15:0]	$V_{CC} \geq 4.5V$	0	10	ns
			$V_{CC} < 4.5V$		20	
マルチプレクス アドレスホールド 時間	t_{CHMADH}		$V_{CC} \geq 4.5V$	$MCLK \times n + 0$	$MCLK \times n + 10$	ns
			$V_{CC} < 4.5V$	$MCLK \times n + 0$	$MCLK \times n + 20$	

(注意事項) 外部負荷容量 $C_L = 30pF$ 時 ($m=0 \sim 15$, $n=1 \sim 16$)



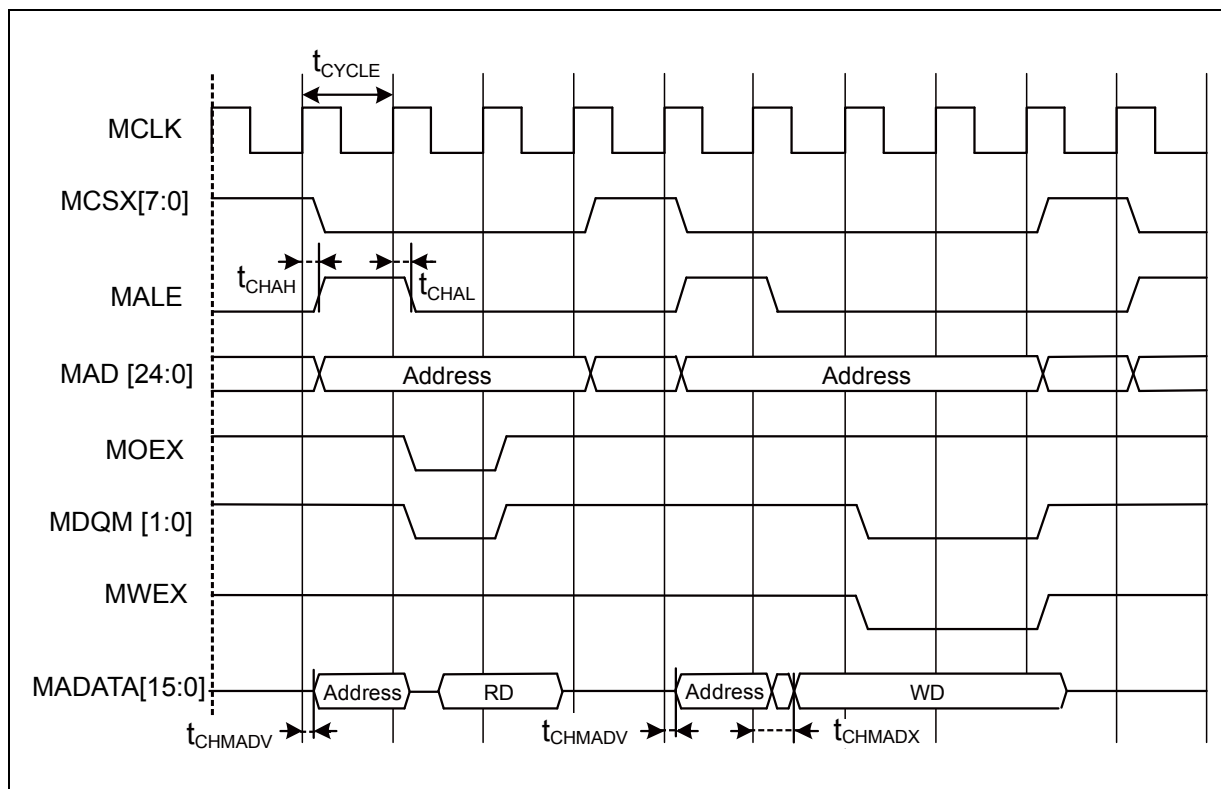
MB9B610T シリーズ

・マルチプレクスバスアクセス 同期 SRAM モード

($V_{CC} = 2.7V \sim 5.5V$, $V_{SS} = 0V$, $T_a = -40^{\circ}C \sim +85^{\circ}C$)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
MALE 遅延時間	t _{CHAL}	MCLK, ALE	Vcc ≧ 4.5V	1	9	ns	
			Vcc < 4.5V		12	ns	
	t _{CHAH}		Vcc ≧ 4.5V	1	9	ns	
			Vcc < 4.5V		12	ns	
MCLK ↑→ マルチプレクス アドレス遅延時間	t _{CHMADV}	MCLK, MADATA[15:0]	Vcc ≧ 4.5V	1	t _{OD}	ns	
	Vcc < 4.5V						
MCLK ↑→ マルチプレクス データ出力時間	t _{CHMADX}		Vcc ≧ 4.5V	1	t _{OD}	ns	
			Vcc < 4.5V				

(注意事項) 外部負荷容量 $C_L = 30pF$ 時



MB9B610T シリーズ

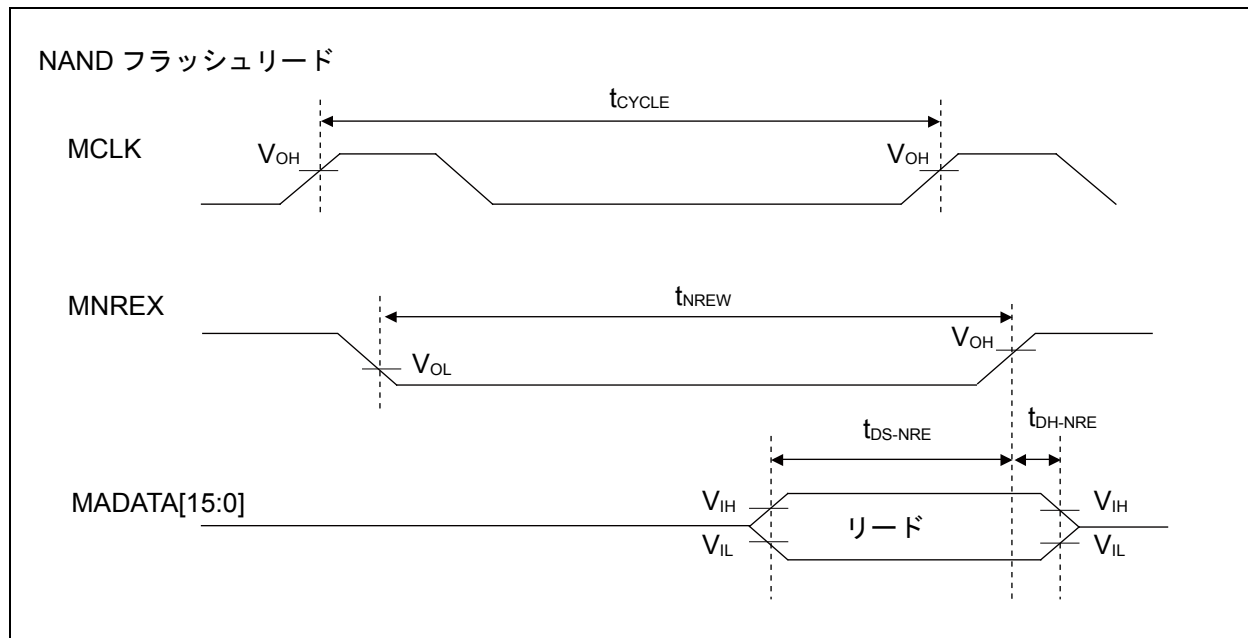
・ NAND フラッシュモード

($V_{CC} = 2.7V \sim 5.5V$, $V_{SS} = 0V$, $T_a = -40^{\circ}C \sim +85^{\circ}C$)

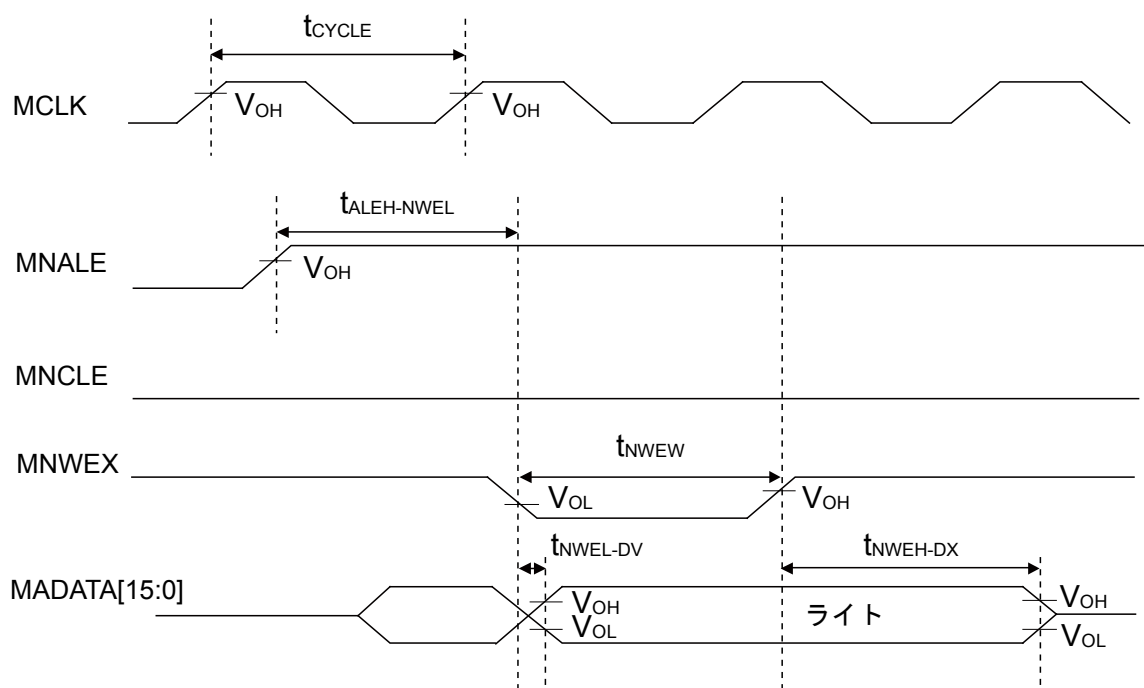
項目	記号	端子名	条件	規格値		単位
				最小	最大	
MNREX 最小パルス幅	t_{NREW}	MNREX	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	MCLK×n-3	-	ns
データセットアップ ⇒MNREX ↑ 時間	t_{DS-NRE}	MNREX, MADATA[15:0]	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	20 38	- -	ns
MNREX ↑ ⇒ データホールド時間	t_{DH-NRE}	MNREX, MADATA[15:0]	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	0	-	ns
MNALE ↑ ⇒ MNWEX 遅延時間	$t_{ALEH-NWEL}$	MNALE, MNWEX	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	MCLK×m-9 MCLK×m-12	MCLK×m+9 MCLK×m+12	ns
MNALE ↓ ⇒ MNWEX 遅延時間	$t_{ALEL-NWEL}$	MNALE, MNWEX	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	MCLK×m-9 MCLK×m-12	MCLK×m+9 MCLK×m+12	ns
MNCLE ↑ ⇒ MNWEX 遅延時間	$t_{CLEH-NWEL}$	MNCLE, MNWEX	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	MCLK×m-9 MCLK×m-12	MCLK×m+9 MCLK×m+12	ns
MNWE ↑ ⇒ MNCLE 遅延時間	$t_{NWEH-CLEL}$	MNCLE, MNWEX	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	0	MCLK×m+9 MCLK×m+12	ns
MNWEX 最小パルス幅	t_{NWEW}	MNWEX	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	MCLK×n-3	-	ns
MNWEX ↓ ⇒ データ出力時間	$t_{NWEL-DV}$	MNWEX, MADATA[15:0]	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	-9 -12	+9 +12	ns
MNWEX ↑ ⇒ データホールド時間	$t_{NWEH-DX}$	MNWEX, MADATA[15:0]	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	0	MCLK×m+9 MCLK×m+12	ns

(注意事項) 外部負荷容量 $C_L = 30pF$ 時 ($m=0 \sim 15$, $n=1 \sim 16$)

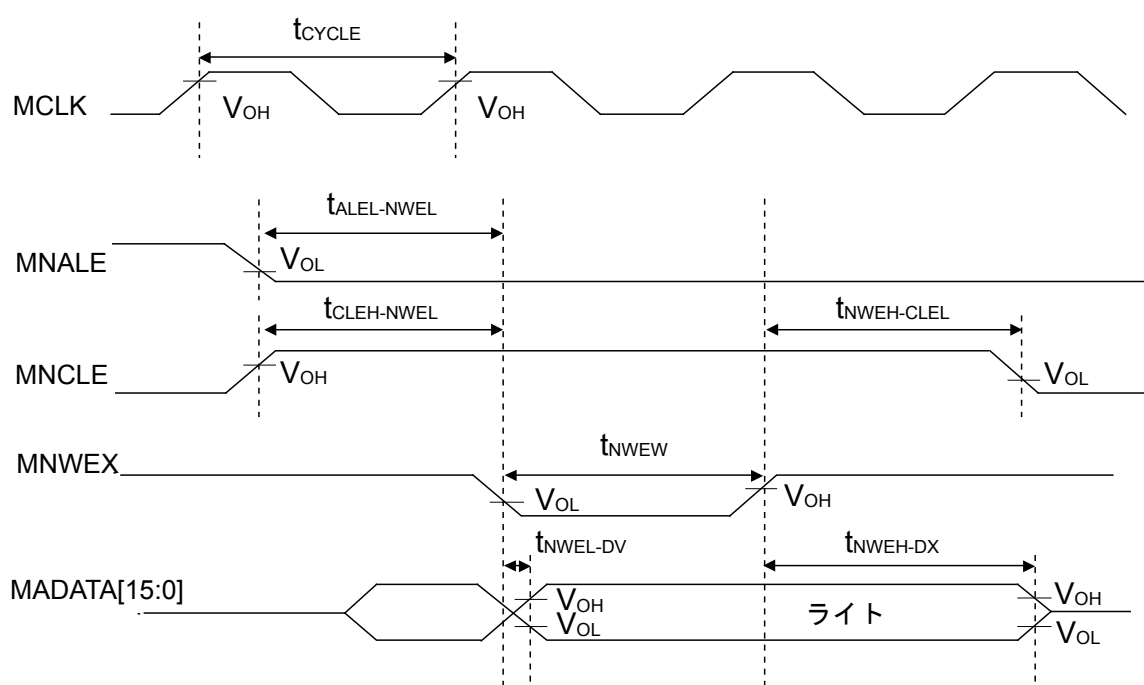
MB9B610T シリーズ



NAND フラッシュアドレスライト



NAND フラッシュコマンドライト



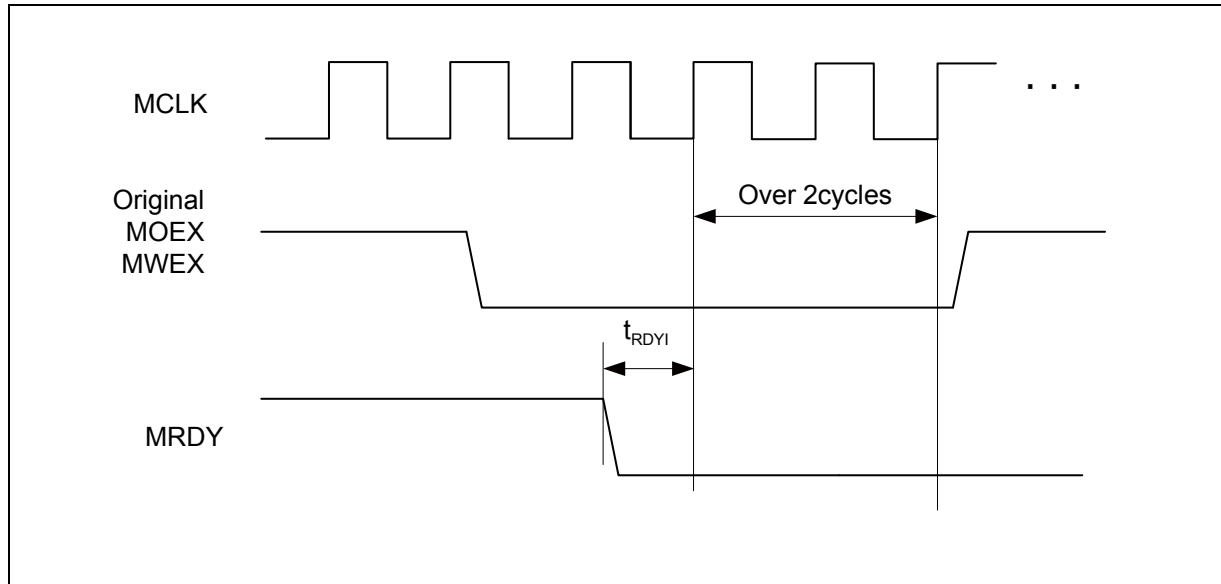
MB9B610T シリーズ

・ 外部 RDY 入力タイミング

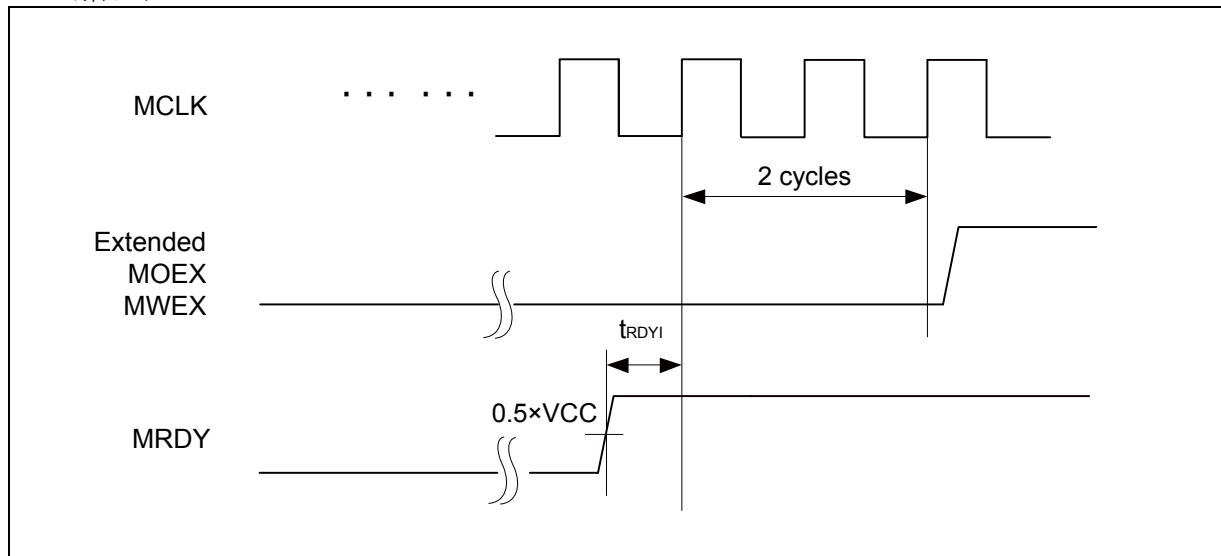
($V_{CC} = 2.7V \sim 5.5V$, $V_{SS} = 0V$, $T_a = -40^{\circ}C \sim +85^{\circ}C$)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
MCLK ↑ MRDY 入力 セットアップ時間	t_{RDYI}	MCLK, MRDY	$V_{CC} \geq 4.5V$	19	-	ns	
			$V_{CC} < 4.5V$	37			

RDY 入力時



RDY 解除時

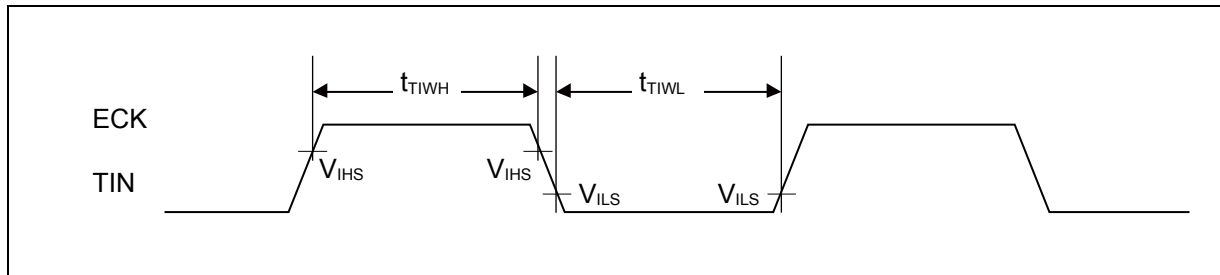


(8) ベースタイマ入力タイミング

・タイマ入力タイミング

(V_{CC} = 2.7V ~ 5.5V, V_{SS} = 0V, Ta = - 40°C ~ + 85°C)

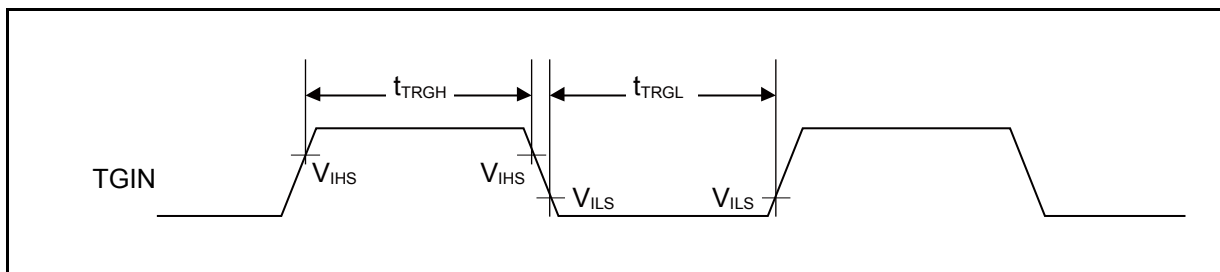
項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
入力パルス幅	t _{TIWH} , t _{TIWL}	TIOAn/TIOBn (ECK, TIN として 使用するとき)	-	2t _{CYCP}	-	ns	



・トリガ入力タイミング

(V_{CC} = 2.7V ~ 5.5V, V_{SS} = 0V, Ta = - 40°C ~ + 85°C)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
入力パルス幅	t _{TRGH} , t _{TRGL}	TIOAn/TIOBn (TGIN として 使用するとき)	-	2t _{CYCP}	-	ns	



(注意事項) t_{CYCP} は、APB バスクロックのサイクル時間です。

ベースタイマが接続されている APB バス番号については「■ブロックダイアグラム」を参照してください。

MB9B610T シリーズ

(9) UART タイミング

- ・同期シリアル(SPI = 0, SCINV = 0)

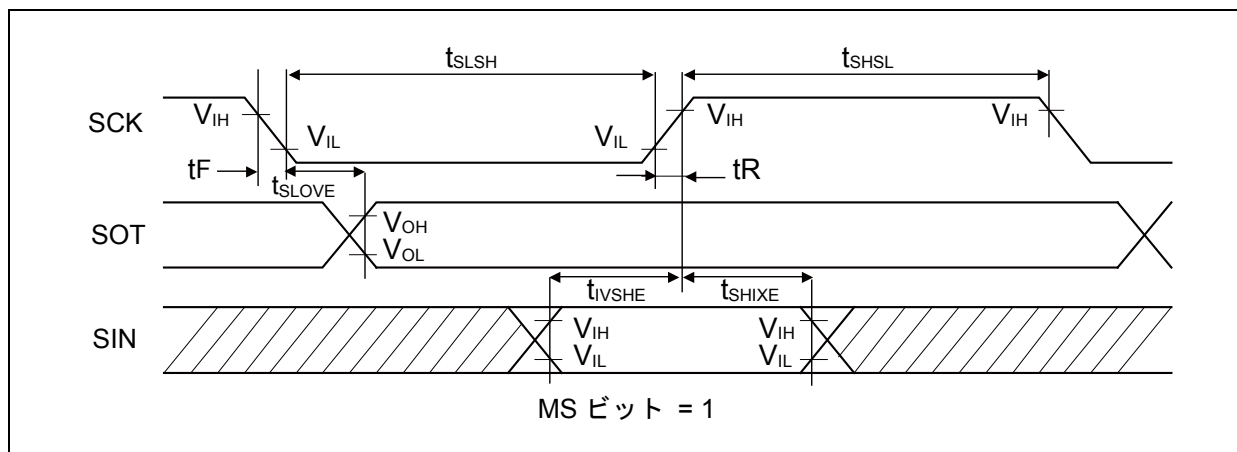
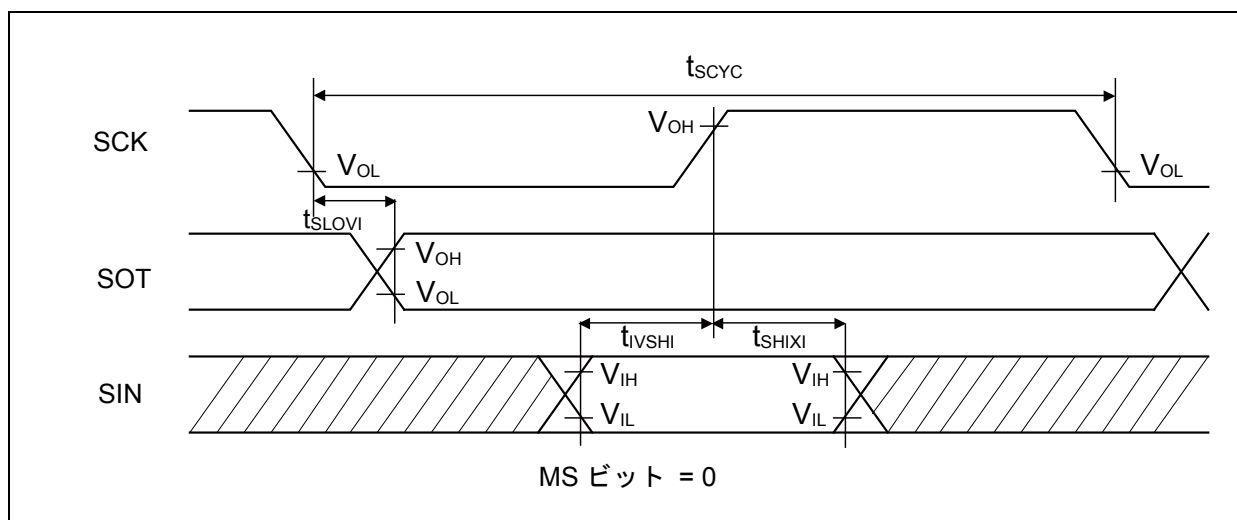
(Vcc = 2.7V ~ 5.5V, Vss = 0V, Ta = - 40°C ~ + 85°C)

項目	記号	端子名	条件	Vcc < 4.5V		Vcc ≥ 4.5V		単位
				最小	最大	最小	最大	
シリアルクロック サイクルタイム	t _{SCYC}	SCKx	内部シフト クロック動作	4t _{CYCP}	-	4t _{CYCP}	-	ns
SCK ↓ → SOT 遅延時間	t _{SLOVI}	SCKx, SOTx		- 30	+ 30	- 20	+ 20	ns
SIN → SCK ↑ セットアップ時間	t _{IVSHI}	SCKx, SINx		50	-	30	-	ns
SCK ↑ → SIN ホールド時間	t _{SHIXI}	SCKx, SINx		0	-	0	-	ns
シリアルクロック "L"パルス幅	t _{SLSH}	SCKx	外部シフト クロック動作	2t _{CYCP} - 10	-	2t _{CYCP} - 10	-	ns
シリアルクロック "H"パルス幅	t _{SHSL}	SCKx		t _{CYCP} + 10	-	t _{CYCP} + 10	-	ns
SCK ↓ → SOT 遅延時間	t _{SLOVE}	SCKx, SOTx		-	50	-	30	ns
SIN → SCK ↑ セットアップ時間	t _{IVSHE}	SCKx, SINx		10	-	10	-	ns
SCK ↑ → SIN ホールド時間	t _{SHIXE}	SCKx, SINx		20	-	20	-	ns
SCK 立下り時間	t _F	SCKx		-	5	-	5	ns
SCK 立上り時間	t _R	SCKx		-	5	-	5	ns

(注意事項) ・ CLK 同期モード時の交流規格です。

- ・ t_{CYCP} は、APB バスクロックのサイクル時間です。
UART が接続されている APB バス番号については「**■**ブロックダイアグラム」を参照してください。
- ・ 本規格は同リロケート・ポート番号のみの保証です。
例えば SCLKx_0, SOTx_1 の組み合わせは保証外です。
- ・ 外部負荷容量 C_L = 30pF 時

MB9B610T シリーズ



MB9B610T シリーズ

・ 同期シリアル(SPI = 0, SCINV = 1)

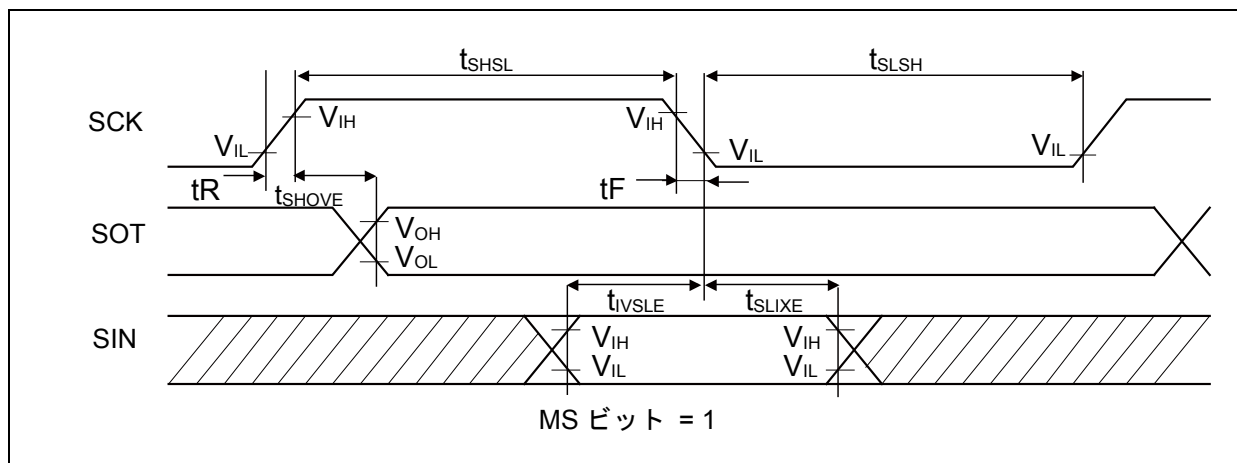
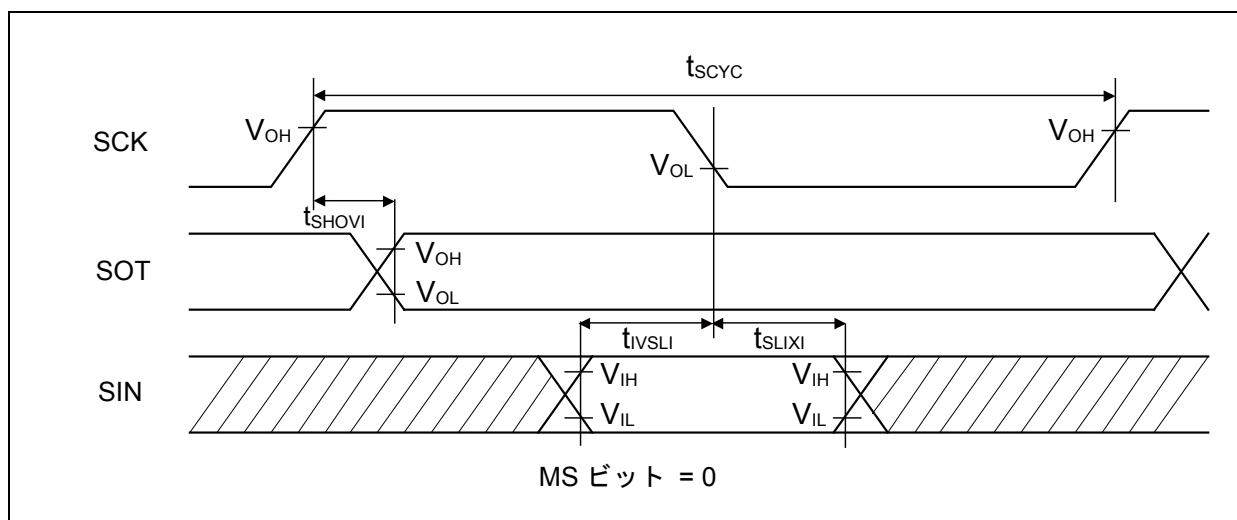
(Vcc = 2.7V ~ 5.5V, Vss = 0V, Ta = - 40°C ~ + 85°C)

項目	記号	端子名	条件	Vcc < 4.5V		Vcc ≥ 4.5V		単位
				最小	最大	最小	最大	
シリアルクロック サイクルタイム	t _{SCYC}	SCKx	内部シフト クロック動作	4t _{CYCP}	-	4t _{CYCP}	-	ns
SCK ↑ → SOT 遅延時間	t _{SHOVI}	SCKx, SOTx		- 30	+ 30	- 20	+ 20	ns
SIN → SCK ↓ セットアップ時間	t _{IVSLI}	SCKx, SINx		50	-	30	-	ns
SCK ↓ → SIN ホールド時間	t _{SLIXI}	SCKx, SINx		0	-	0	-	ns
シリアルクロック "L"パルス幅	t _{SLSH}	SCKx	外部シフト クロック動作	2t _{CYCP} - 10	-	2t _{CYCP} - 10	-	ns
シリアルクロック "H"パルス幅	t _{SHSL}	SCKx		t _{CYCP} + 10	-	t _{CYCP} + 10	-	ns
SCK ↑ → SOT 遅延時間	t _{SHOVE}	SCKx, SOTx		-	50	-	30	ns
SIN → SCK ↓ セットアップ時間	t _{IVSLE}	SCKx, SINx		10	-	10	-	ns
SCK ↓ → SIN ホールド時間	t _{SLIXE}	SCKx, SINx		20	-	20	-	ns
SCK 立下り時間	t _F	SCKx		-	5	-	5	ns
SCK 立上り時間	t _R	SCKx		-	5	-	5	ns

(注意事項) ・ CLK 同期モード時の交流規格です。

- ・ t_{CYCP} は、APB バスクロックのサイクル時間です。
UART が接続されている APB バス番号については「**■**ブロックダイアグラム」を参照してください。
- ・ 本規格は同リロケート・ポート番号のみの保証です。
例えば SCLKx_0, SOTx_1 の組み合わせは保証外です。
- ・ 外部負荷容量 C_L = 30pF 時

MB9B610T シリーズ



MB9B610T シリーズ

・同期シリアル(SPI = 1, SCINV = 0)

(Vcc = 2.7V ~ 5.5V, Vss = 0V, Ta = -40°C ~ +85°C)

項目	記号	端子名	条件	Vcc < 4.5V		Vcc ≥ 4.5V		単位
				最小	最大	最小	最大	
シリアルクロック サイクルタイム	t _{SCYC}	SCKx	内部シフト クロック動作	4t _{CYCP}	-	4t _{CYCP}	-	ns
SCK ↑ → SOT 遅延時間	t _{SHOVI}	SCKx, SOTx		- 30	+ 30	- 20	+ 20	ns
SIN → SCK ↓ セットアップ時間	t _{IVSLI}	SCKx, SINx		50	-	30	-	ns
SCK ↓ → SIN ホールド時間	t _{SLIXI}	SCKx, SINx		0	-	0	-	ns
SOT → SCK ↓ 遅延時間	t _{SOVLI}	SCKx, SOTx		2t _{CYCP} - 30	-	2t _{CYCP} - 30	-	ns
シリアルクロック "L"パルス幅	t _{SLSH}	SCKx	外部シフト クロック動作	2t _{CYCP} - 10	-	2t _{CYCP} - 10	-	ns
シリアルクロック "H"パルス幅	t _{SHSL}	SCKx		t _{CYCP} + 10	-	t _{CYCP} + 10	-	ns
SCK ↑ → SOT 遅延時間	t _{SHOVE}	SCKx, SOTx		-	50	-	30	ns
SIN → SCK ↓ セットアップ時間	t _{IVSLE}	SCKx, SINx		10	-	10	-	ns
SCK ↓ → SIN ホールド時間	t _{SLIXE}	SCKx, SINx		20	-	20	-	ns
SCK 立下り時間	tF	SCKx		-	5	-	5	ns
SCK 立上り時間	tR	SCKx		-	5	-	5	ns

(注意事項) ・CLK 同期モード時の交流規格です。

・t_{CYCP} は、APB バスクロックのサイクル時間です。

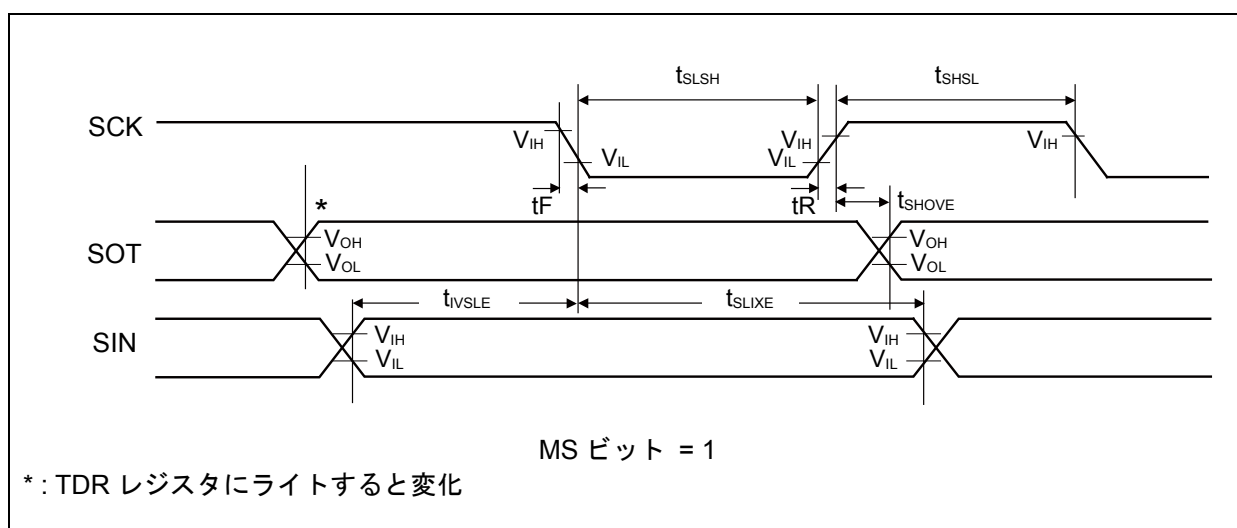
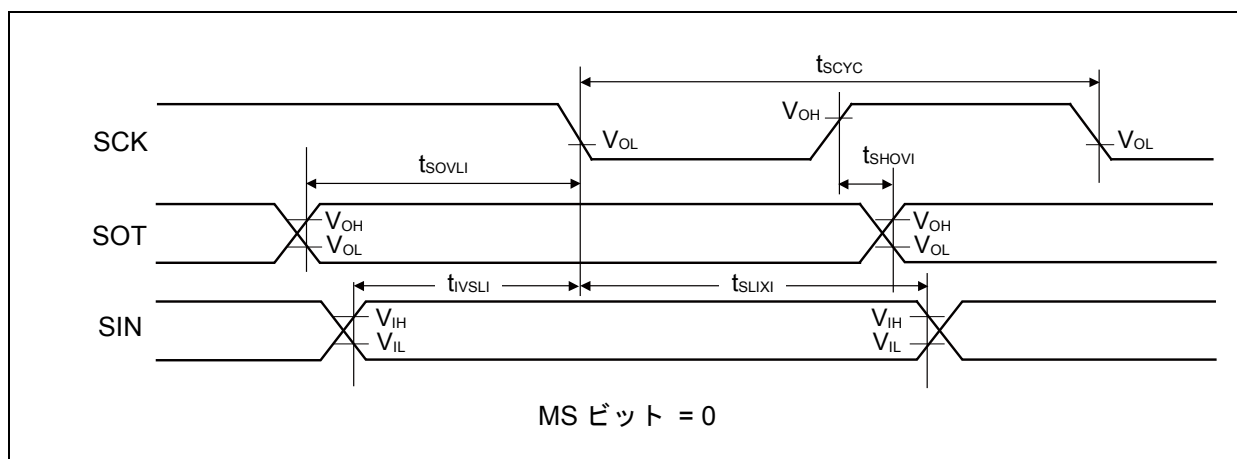
UART が接続されている APB バス番号については「**■**ブロックダイアグラム」を参照してください。

・本規格は同リロケート・ポート番号のみの保証です。

例えば SCLKx_0, SOTx_1 の組み合わせは保証外です。

・外部負荷容量 C_L = 30pF 時

MB9B610T シリーズ



MB9B610T シリーズ

・同期シリアル(SPI = 1, SCINV = 1)

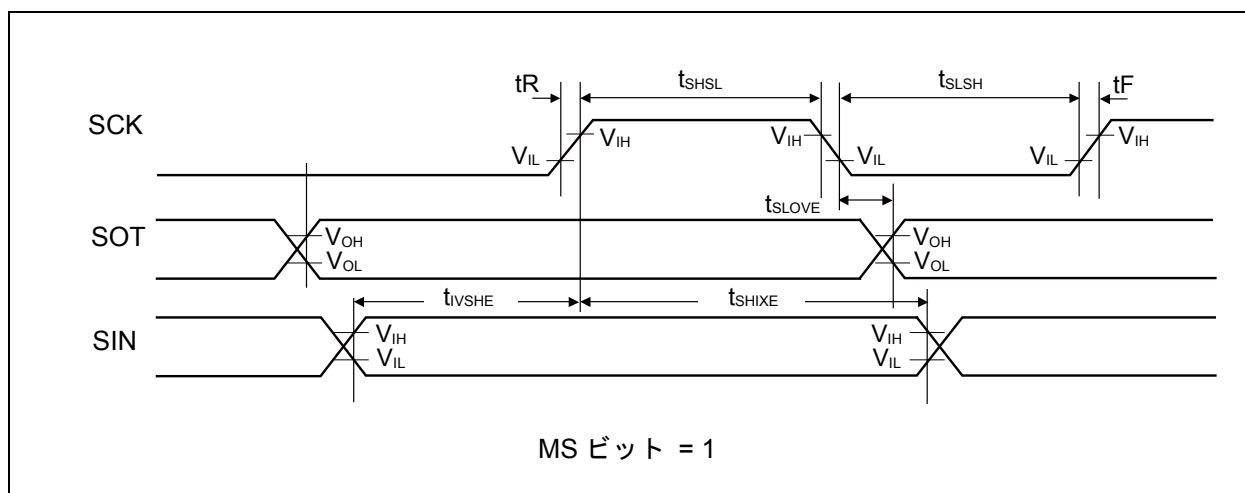
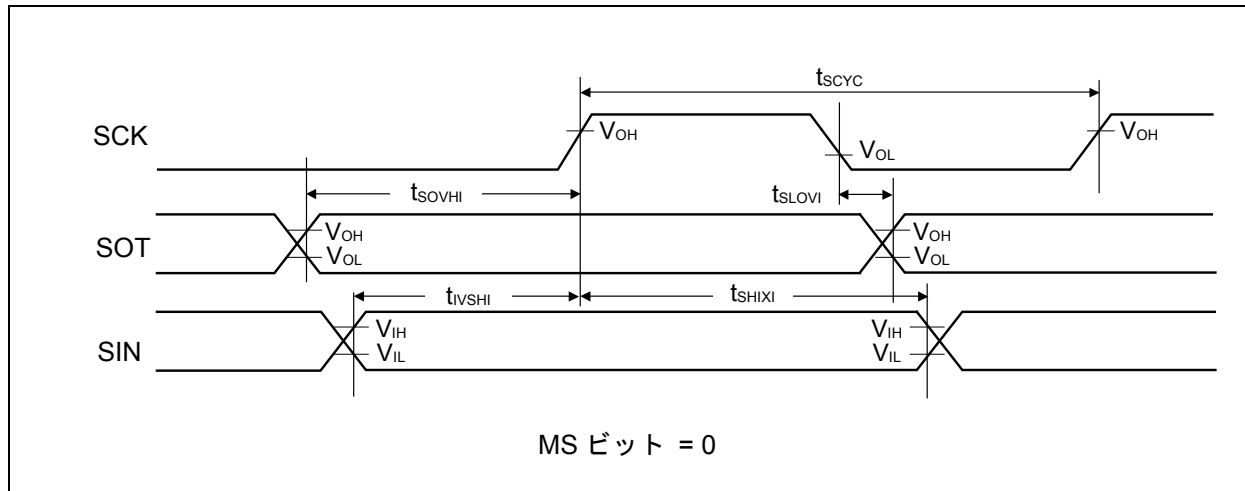
(Vcc = 2.7V ~ 5.5V, Vss = 0V, Ta = - 40°C ~ + 85°C)

項目	記号	端子名	条件	Vcc < 4.5V		Vcc ≥ 4.5V		単位
				最小	最大	最小	最大	
シリアルクロック サイクルタイム	t _{SCYC}	SCKx	内部シフト クロック動作	4t _{CYCP}	-	4t _{CYCP}	-	ns
SCK ↓ → SOT 遅延時間	t _{SLOVI}	SCKx, SOTx		- 30	+ 30	- 20	+ 20	ns
SIN → SCK ↑ セットアップ時間	t _{IVSHI}	SCKx, SINx		50	-	30	-	ns
SCK ↑ → SIN ホールド時間	t _{SHIXI}	SCKx, SINx		0	-	0	-	ns
SOT → SCK ↑ 遅延時間	t _{SOVHI}	SCKx, SOTx		2t _{CYCP} - 30	-	2t _{CYCP} - 30	-	ns
シリアルクロック "L"パルス幅	t _{SLSH}	SCKx	外部シフト クロック動作	2t _{CYCP} - 10	-	2t _{CYCP} - 10	-	ns
シリアルクロック "H"パルス幅	t _{SHSL}	SCKx		t _{CYCP} + 10	-	t _{CYCP} + 10	-	ns
SCK ↓ → SOT 遅延時間	t _{SLOVE}	SCKx, SOTx		-	50	-	30	ns
SIN → SCK ↑ セットアップ時間	t _{IVSHE}	SCKx, SINx		10	-	10	-	ns
SCK ↑ → SIN ホールド時間	t _{SHIXE}	SCKx, SINx		20	-	20	-	ns
SCK 立下り時間	t _F	SCKx		-	5	-	5	ns
SCK 立上り時間	t _R	SCKx		-	5	-	5	ns

(注意事項) ・CLK 同期モード時の交流規格です。

- ・t_{CYCP} は、APB バスクロックのサイクル時間です。
UART が接続されている APB バス番号については「**■**ブロックダイアグラム」を参照してください。
- ・本規格は同リロケート・ポート番号のみの保証です。
例えば SCLKx_0, SOTx_1 の組み合わせは保証外です。
- ・外部負荷容量 C_L = 30pF 時

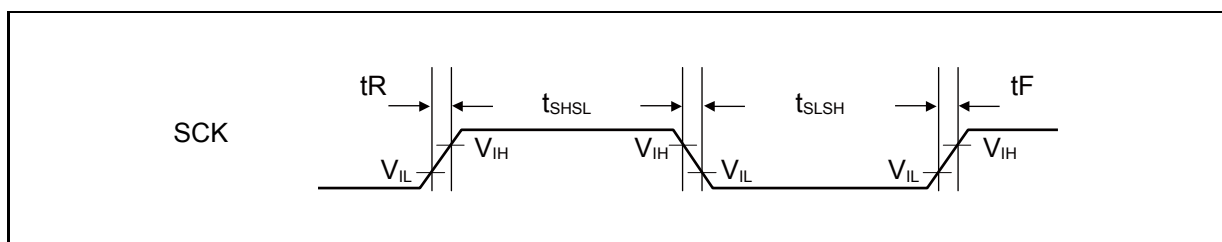
MB9B610T シリーズ



・ 外部クロック (EXT = 1) : 非同期時のみ

($V_{CC} = 2.7V \sim 5.5V$, $V_{SS} = 0V$, $T_a = -40^{\circ}C \sim +85^{\circ}C$)

項目	記号	条件	最小	最大	単位	備考
シリアルクロック "L" パルス幅	t_{SLSH}	$C_L = 30pF$	$t_{CYCP} + 10$	-	ns	
シリアルクロック "H" パルス幅	t_{SHSL}		$t_{CYCP} + 10$	-	ns	
SCK 立下り時間	t_F		-	5	ns	
SCK 立上り時間	t_R		-	5	ns	



MB9B610T シリーズ

(10) 外部入力タイミング

(V_{CC} = 2.7V ~ 5.5V, V_{SS} = 0V, Ta = -40°C ~ +85°C)

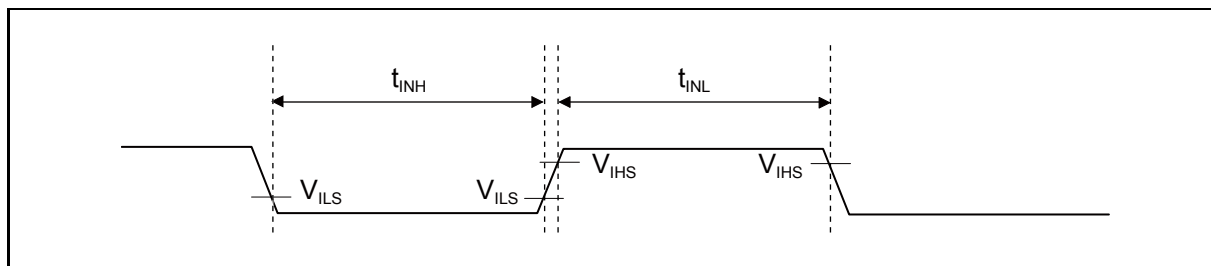
項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
入力パルス幅	t _{INH} , t _{INL}	ADTG	-	2t _{CYCP} * ¹	-	ns	A/D コンバータ トリガ入力
		FRCKx					フリーランタイム 入力クロック
		ICxx					インプット キャプチャ
		DTTlxX	-	2t _{CYCP} * ¹	-	ns	波形ジェネレータ
		INT00 ~ INT31, NMIX	-	2t _{CYCP} + 100* ¹ 500* ²	- -	ns ns	外部割込み, NMI

*1: t_{CYCP} は APB バスクロックのサイクル時間です(タイマモード, ストップモードの停止時を除く)。

A/D コンバータ, 多機能タイマ, 外部割込みが接続されている APB バス番号については

「**■**ブロックダイアグラム」を参照してください。

*2: タイマモード, ストップモード時

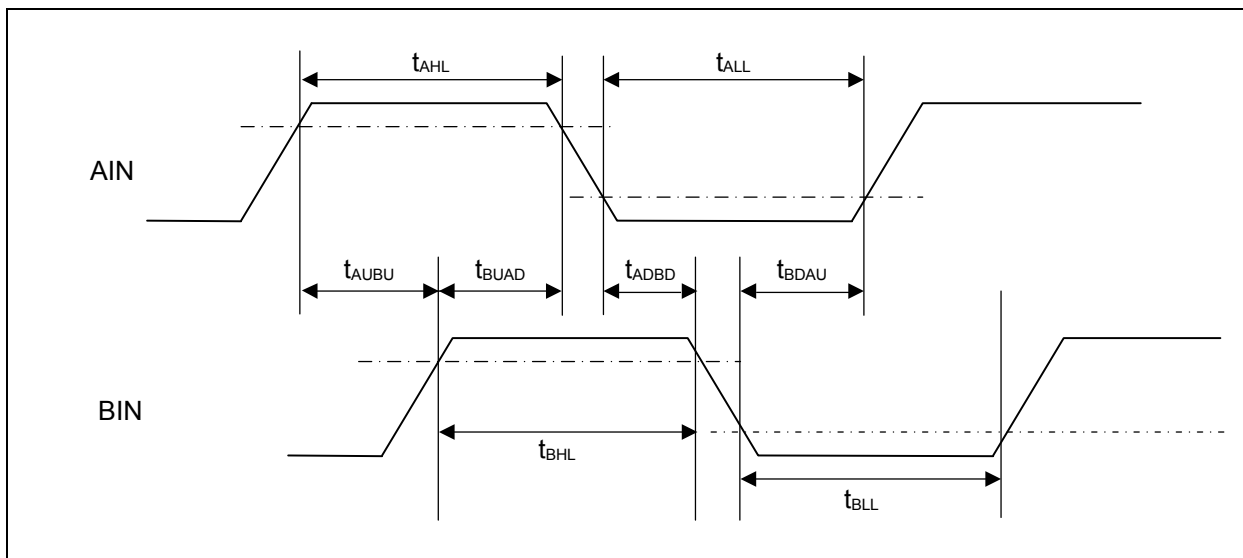


(11) クアッドカウンタ タイミング

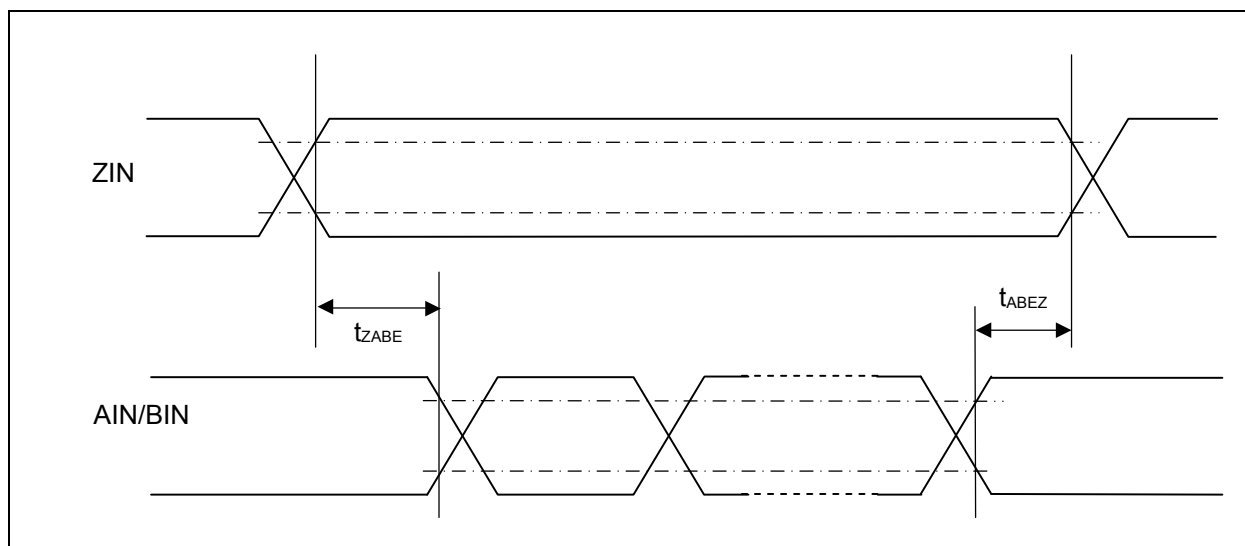
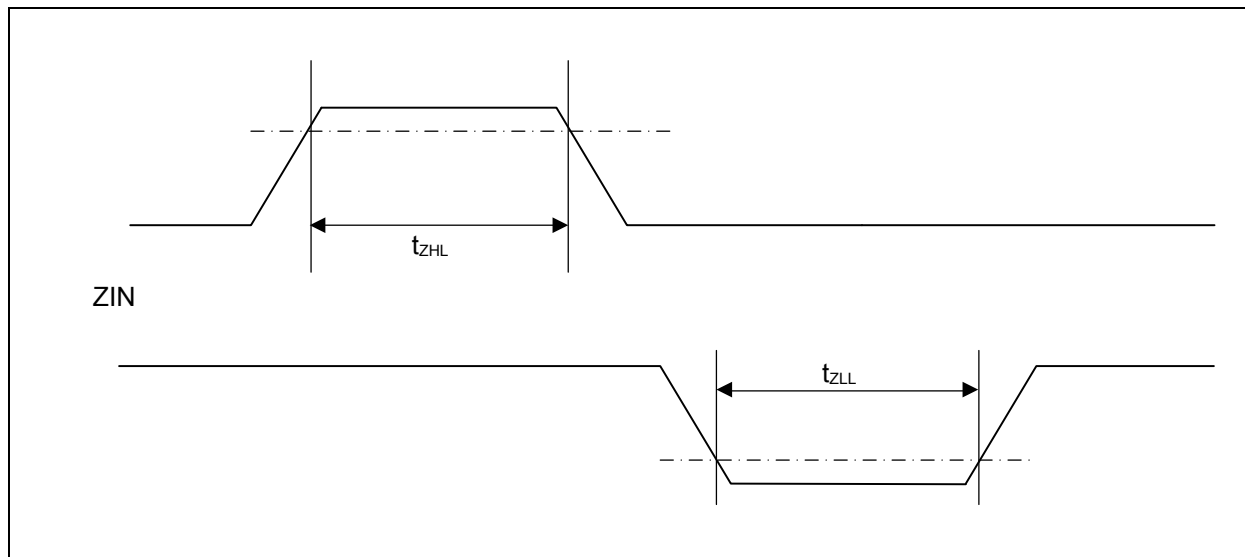
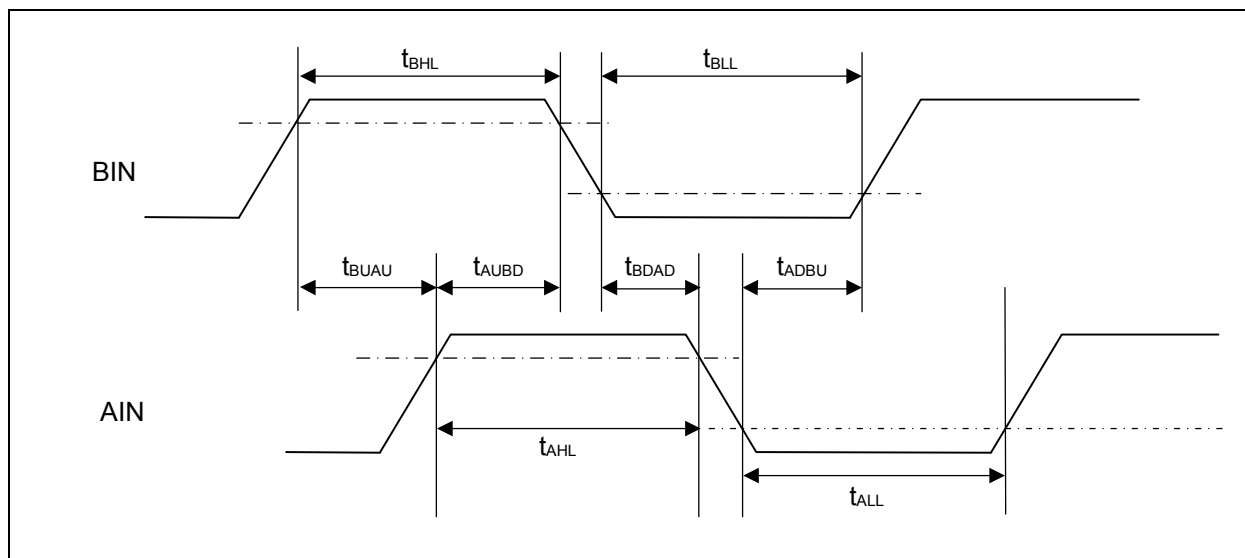
(V_{CC} = 2.7V ~ 5.5V, V_{SS} = 0V, Ta = -40°C ~ +85°C)

項目	記号	条件	規格値		単位
			最小	最大	
AIN 端子"H"幅	t _{AHL}	-	2t _{CYCP} *	-	ns
AIN 端子"L"幅	t _{ALL}	-			
BIN 端子"H"幅	t _{BHL}	-			
BIN 端子"L"幅	t _{BLL}	-			
AIN"H"レベルから BIN 立上り時間	t _{AUBU}	PC_Mode2 または PC_Mode3			
BIN"H"レベルから AIN 立下り時間	t _{BUAD}	PC_Mode2 または PC_Mode3			
AIN"L"レベルから BIN 立下り時間	t _{ADBD}	PC_Mode2 または PC_Mode3			
BIN"L"レベルから AIN 立上り時間	t _{BDAU}	PC_Mode2 または PC_Mode3			
BIN"H"レベルから AIN 立上り時間	t _{BUAU}	PC_Mode2 または PC_Mode3			
AIN"H"レベルから BIN 立下り時間	t _{AUBD}	PC_Mode2 または PC_Mode3			
BIN"L"レベルから AIN 立下り時間	t _{BDAD}	PC_Mode2 または PC_Mode3			
AIN"L"レベルから BIN 立上り時間	t _{ADBU}	PC_Mode2 または PC_Mode3			
ZIN 端子"H"幅	t _{ZHL}	QCR:CGSC="0"			
ZIN 端子"L"幅	t _{ZLL}	QCR:CGSC="0"			
ZIN レベル確定から AIN/BIN 立下り立上り時間	t _{ZABE}	QCR:CGSC="1"			
AIN/BIN 立下り立上り 時間から ZIN レベル確定	t _{ABEZ}	QCR:CGSC="1"			

*: t_{CYCP} は APB バスクロックのサイクル時間です(タイマモード, ストップモード時を除く)。
クアッドカウンタが接続されている APB バス番号については「■ブロックダイアグラム」を参照してください。



MB9B610T シリーズ



(12) I²C タイミング

(V_{CC} = 2.7V ~ 5.5V, V_{SS} = 0V, T_a = -40°C ~ +85°C)

項目	記号	条件	標準モード		高速モード		単位	備考
			最小	最大	最小	最大		
SCL クロック周波数	F _{SCL}		0	100	0	400	kHz	
(反復)「スタート」条件 ホールド時間 SDA ↓ → SCL ↓	t _{HDSTA}	C _L = 30pF, R = (V _p /I _{OL})* ¹	4.0	-	0.6	-	μs	
SCL クロック"L"幅	t _{LOW}		4.7	-	1.3	-	μs	
SCL クロック"H"幅	t _{HIGH}		4.0	-	0.6	-	μs	
反復「スタート」条件 セットアップ時間 SCL ↑ → SDA ↓	t _{SUSTA}		4.7	-	0.6	-	μs	
データホールド時間 SCL ↓ → SDA ↓ ↑	t _{HDDAT}		0	3.45* ²	0	0.9* ³	μs	
データセットアップ時間 SDA ↓ ↑ → SCL ↑	t _{SUDAT}		250	-	100	-	ns	
「ストップ」条件 セットアップ時間 SCL ↑ → SDA ↑	t _{SUSTO}		4.0	-	0.6	-	μs	
「ストップ」条件と 「スタート」条件との間の バスフリー時間	t _{BUF}		4.7	-	1.3	-	μs	
ノイズフィルタ	t _{SP}	8MHz ≤ t _{CYCP} ≤ 40MHz	2 t _{CYCP} * ⁴	-	2 t _{CYCP} * ⁴	-	ns	*5
		40MHz < t _{CYCP} ≤ 60MHz	3 t _{CYCP} * ⁴	-	3 t _{CYCP} * ⁴	-	ns	*5
		60MHz < t _{CYCP} ≤ 72MHz	4 t _{CYCP} * ⁴	-	4 t _{CYCP} * ⁴	-	ns	*5

*1: R, C は、SCL, SDA ラインのプルアップ抵抗、負荷容量です。V_p はプルアップ抵抗の電源電圧、I_{OL} は V_{OL} 保証電流を示します。

*2: 最大 t_{HDDAT} は少なくともデバイスの SCL 信号の"L"区間(t_{LOW})を延長していないということを満たしていなければなりません。

*3: 高速モード I²C バスデバイスを標準モード I²C バスシステムに使用することはできますが、要求される条件 t_{SUDAT} ≥ 250ns を満足しなければなりません。

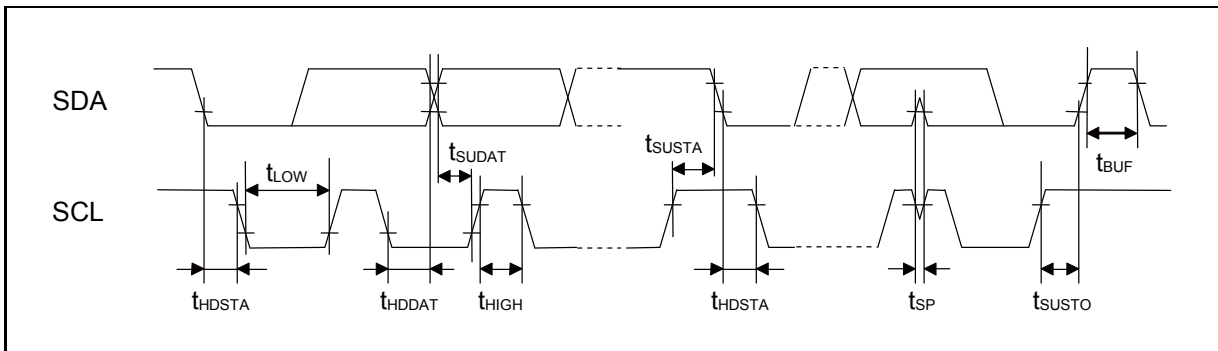
*4: t_{CYCP} は、APB バスクロックのサイクル時間です。

I²C が接続されている APB バス番号については「■ブロックダイアグラム」を参照してください。

I²C 使用時は、周辺バスクロックは 8MHz 以上にしてください。

*5: ノイズフィルタの段数はレジスタ設定により 2, 3, 4 段に切り換えることができます。

APB2 バスクロック周波数に応じて、ノイズフィルタ段数の変更をしてください。



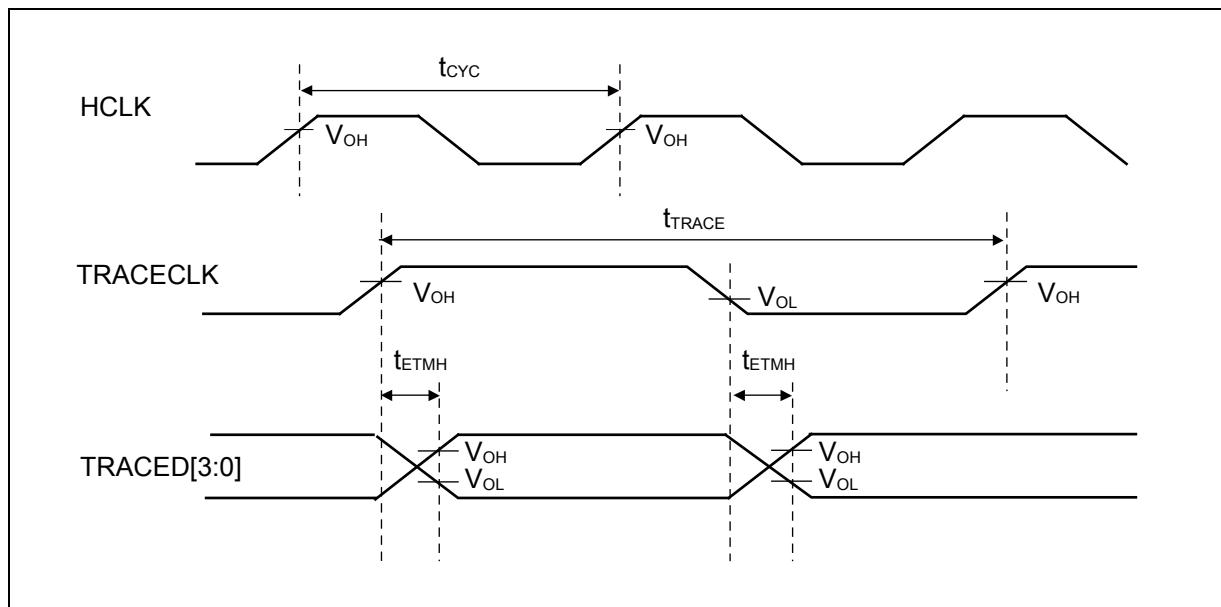
MB9B610T シリーズ

(13) ETM タイミング

($V_{CC} = 2.7V \sim 5.5V$, $V_{SS} = 0V$, $T_a = -40^{\circ}C \sim +85^{\circ}C$)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
データホールド	t_{ETMH}	TRACECLK, TRACED[3:0]	$V_{CC} \geq 4.5V$	2	9	ns	
			$V_{CC} < 4.5V$	2	15		
TRACECLK 周波数	$1/t_{TRACE}$	TRACECLK	$V_{CC} \geq 4.5V$	-	50	MHz	
			$V_{CC} < 4.5V$	-	32	MHz	
TRACECLK クロック周期	t_{TRACE}		$V_{CC} \geq 4.5V$	20	-	ns	
			$V_{CC} < 4.5V$	31.25	-	ns	

(注意事項) 外部負荷容量 $C_L = 30pF$ 時

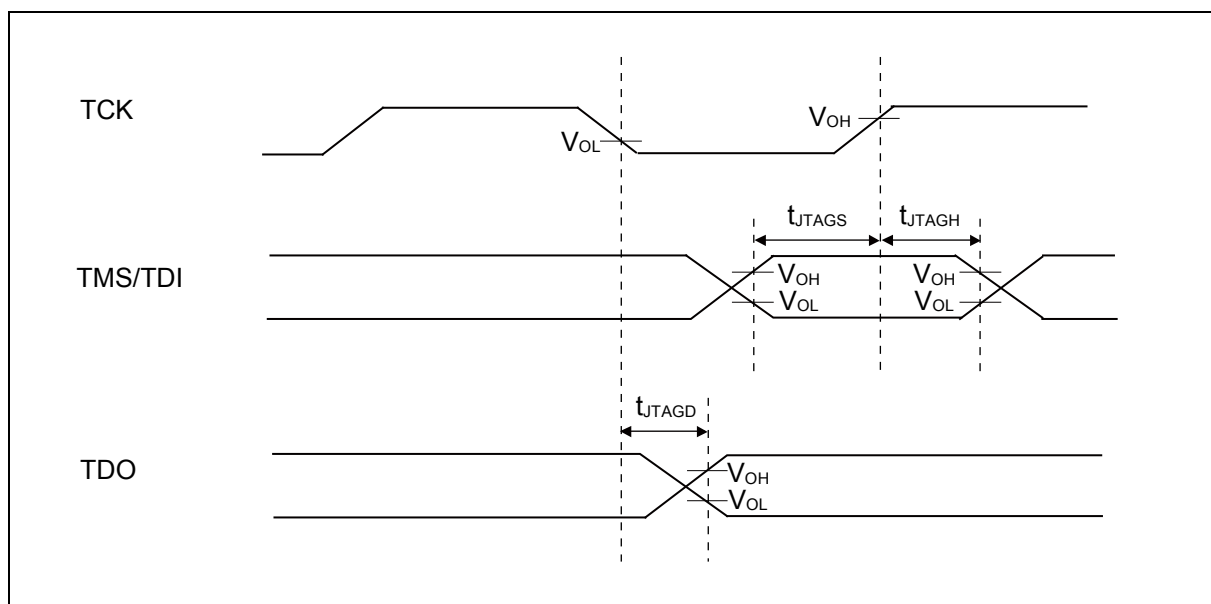


(14) JTAG タイミング

($V_{CC} = 2.7V \sim 5.5V$, $V_{SS} = 0V$, $T_a = -40^{\circ}C \sim +85^{\circ}C$)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
TMS, TDI セットアップ時間	t_{JTAGS}	TCK, TMS, TDI	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	15	-	ns	
TMS, TDI ホールド時間	t_{JTAGH}	TCK, TMS, TDI	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	15	-	ns	
TDO 遅延時間	t_{JTAGD}	TCK, TDO	$V_{CC} \geq 4.5V$ $V_{CC} < 4.5V$	-	25 45	ns	

(注意事項) 外部負荷容量 $C_L = 30pF$ 時



MB9B610T シリーズ

(15) Ethernet-MAC タイミング

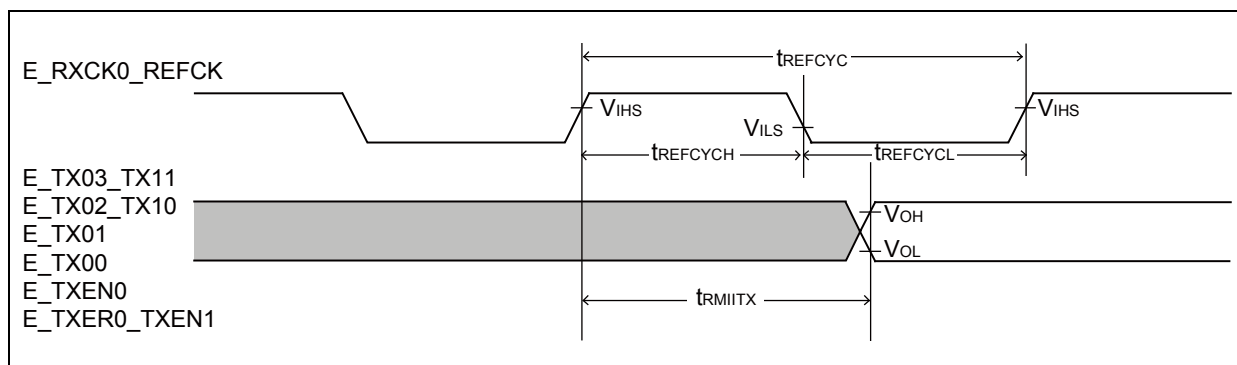
・ RMII 送信(100Mbps/10Mbps)

(ETHV_{CC} = 3.0V ~ 3.6V, 4.5V ~ 5.5V*¹)
(V_{SS} = 0V, Ta = - 40°C ~ + 85°C, C_L = 25pF)

項目	記号	端子名	条件	規格値		単位
				最小	最大	
リファレンスクロック サイクルタイム* ²	t _{REFCYC}	E_RXCK0_REFCK	標準 20ns	-	-	ns
リファレンスクロック "H"パルス幅率	t _{REFCYCH}	E_RXCK0_REFCK	t _{REFCYCH} / t _{REFCYC}	35	65	%
リファレンスクロック "L"パルス幅率	t _{REFCYCL}	E_RXCK0_REFCK	t _{REFCYCL} / t _{REFCYC}	35	65	%
REFCK ↑ → 送信データ 遅延時間(ch.0)	t _{RMIITX}	E_TX01, E_TX00, E_TXEN0	-	-	12	ns
REFCK ↑ → 送信データ 遅延時間(ch.1)		E_TX03_TX11, E_TX02_TX10, E_TXER0_TXEN1				

*1: 4.5V ~ 5.5V 動作時は出力電流を抑えるため、出力端子に直列抵抗を接続することを推奨します。

*2: RMII 規格でリファレンスクロックは 50MHz に固定されています。クロック精度は接続する PHY デバイスの規格を満たしてください。



MB9B610T シリーズ

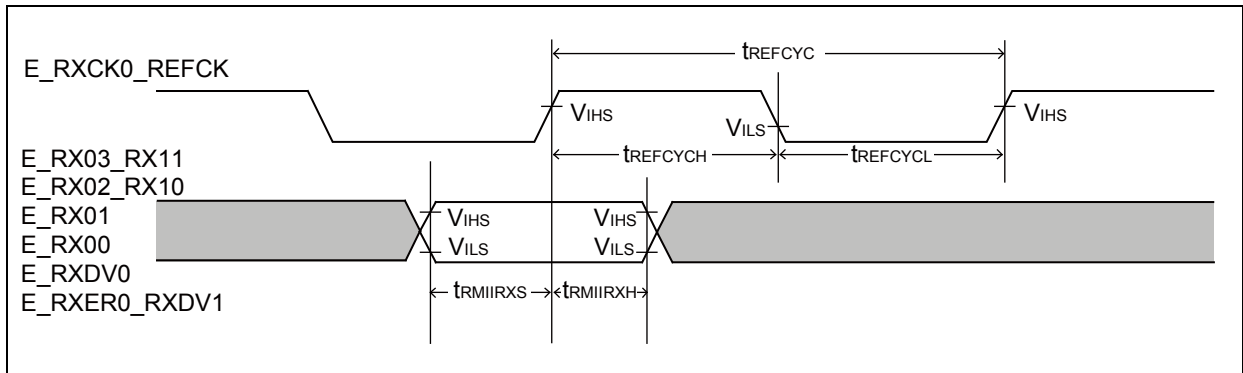
・ RMII 受信(100Mbps/10Mbps)

(ETHV_{cc} = 3.0V ~ 3.6V, 4.5V ~ 5.5V)
(V_{ss} = 0V, Ta = - 40°C ~ + 85°C, C_L = 25pF)

項目	記号	端子名	条件	規格値		単位
				最小	最大	
リファレンスクロック サイクルタイム*	t _{REFCYC}	E_RXCK0_REFCK	標準 20ns	-	-	ns
リファレンスクロック "H"パルス幅率	t _{REFCYCH}	E_RXCK0_REFCK	t _{REFCYCH} / t _{REFCYC}	35	65	%
リファレンスクロック "L"パルス幅率	t _{REFCYCL}	E_RXCK0_REFCK	t _{REFCYCL} / t _{REFCYC}	35	65	%
受信データ→REFCK ↑ セットアップ時間(ch.0)	t _{RMIIRXS}	E_RX01, E_RX00, E_RXDV0	-	4	-	ns
受信データ→REFCK ↑ セットアップ時間(ch.1)		E_RX03_RX11, E_RX02_RX10, E_RXER0_RXDV1				
REFCK ↑→受信データ ホールド時間(ch.0)	t _{RMIIRXH}	E_RX01, E_RX00, E_RXDV0	-	2	-	ns
REFCK ↑→受信データ ホールド時間(ch.1)		E_RX03_RX11, E_RX02_RX10, E_RXER0_RXDV1				

*: RMII 規格でリファレンスクロックは 50MHz に固定されています。

クロック精度は接続する PHY デバイスの規格を満たしてください。



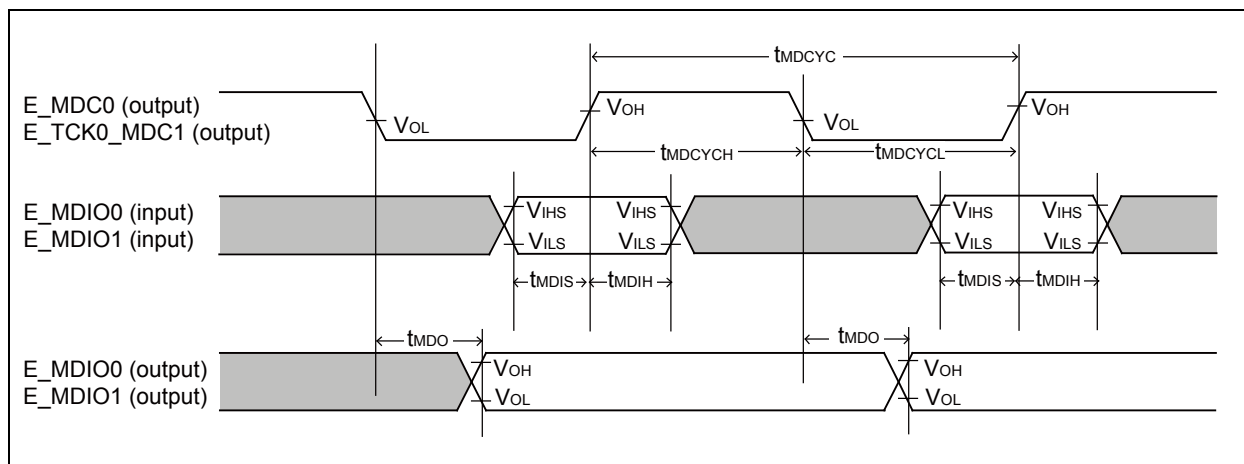
MB9B610T シリーズ

・ マネージメントインタフェース

(ETHVcc = 3.0V ~ 3.6V, 4.5V ~ 5.5V)
(Vss = 0V, Ta = - 40°C ~ + 85°C, CL=25pF)

項目	記号	端子名	条件	規格値		単位
				最小	最大	
マネージメント用クロック サイクルタイム* (ch.0)	tMDCYC	E_MDC0	-	400	-	ns
マネージメント用クロック サイクルタイム* (ch.1)		E_TCK0_MDC1				
マネージメント用クロック "H"パルス幅率 (ch.0)	tMDCYCH	E_MDC0	tMDCYCH/ tMDCYC	45	55	%
マネージメント用クロック "H"パルス幅率 (ch.1)		E_TCK0_MDC1				
マネージメント用クロック "L"パルス幅率 (ch.0)	tMDCYCL	E_MDC0	tMDCYCL/ tMDCYC	45	55	%
マネージメント用クロック "L"パルス幅率 (ch.1)		E_TCK0_MDC1				
MDC ↓ → MDIO 遅延時間 (ch.0)	tMDO	E_MDIO0	-	-	60	ns
MDC ↓ → MDIO 遅延時間 (ch.1)		E_MDIO1				
MDIO → MDC ↑ セットアップ時間 (ch.0)	tMDIS	E_MDIO0	-	20	-	ns
MDIO → MDC ↑ セットアップ時間 (ch.1)		E_MDIO1				
MDC ↑ → MDIO ホールド時間 (ch.0)	tMDIH	E_MDIO0	-	0	-	ns
MDC ↑ → MDIO ホールド時間 (ch.1)		E_MDIO1				

*: Ethernet-MAC のレジスタ設定で、サイクルタイムが規格値を満たすように設定してください。



MB9B610T シリーズ

・ MII 送信(100Mbps/10Mbps)

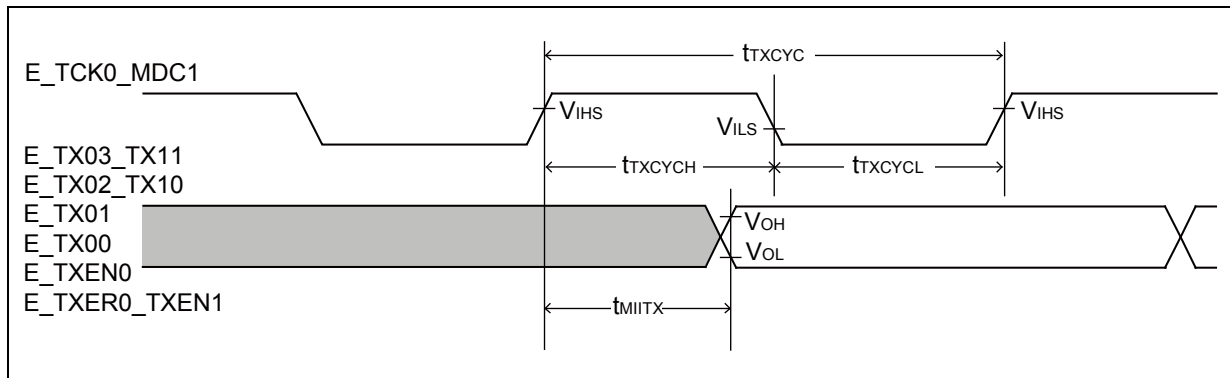
(ETHV_{CC} = 3.0V ~ 3.6V, 4.5V ~ 5.5V^{*1})
(V_{SS} = 0V, T_a = - 40°C ~ + 85°C, C_L = 25pF)

項目	記号	端子名	条件	規格値		単位
				最小	最大	
送信クロック サイクルタイム ^{*2}	t _{TXCYC}	E_TCK0_MDC1	100Mbps, 標準 40ns	-	-	ns
			10Mbps, 標準 400ns	-	-	ns
送信クロック "H"パルス幅率	t _{TXCYCH}	E_TCK0_MDC1	t _{TXCYCH} / t _{TXCYC}	35	65	%
送信クロック "L"パルス幅率	t _{TXCYCL}	E_TCK0_MDC1	t _{TXCYCL} / t _{TXCYC}	35	65	%
TXCK ↑ → 送信データ 遅延時間	t _{MIITX}	E_TX03_TX11, E_TX02_TX10, E_TX01, E_TX00, E_TXEN0, E_TXER0_TXEN1	-	-	24	ns

*1: 4.5V ~ 5.5V 動作時は出力電流を抑えるため、出力端子に直列抵抗を接続することを推奨します。

*2: MII 規格で送信クロックは 100Mbps で 25MHz, 10Mbps で 2.5MHz に固定されています。

クロック精度は接続する PHY デバイスの規格を満たしてください。



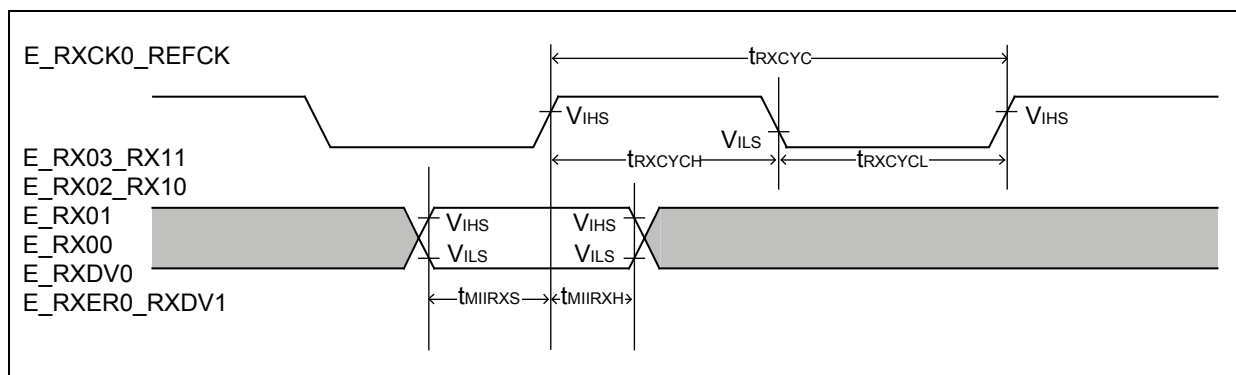
MB9B610T シリーズ

・ MII 受信(100Mbps/10Mbps)

(ETHV_{CC} = 3.0V ~ 3.6V, 4.5V ~ 5.5V)
(V_{SS} = 0V, T_a = - 40°C ~ + 85°C, C_L = 25pF)

項目	記号	端子名	条件	規格値		単位
				最小	最大	
受信クロック サイクルタイム*	t _{RXCYC}	E_RXCK0_REFCK	100Mbps, 標準 40ns	-	-	ns
			10Mbps, 標準 400ns	-	-	ns
受信クロック "H"パルス幅率	t _{RXCYCH}	E_RXCK0_REFCK	t _{TXCYCH} / t _{TXCYC}	35	65	ns
受信クロック "L"パルス幅率	t _{RXCYCL}	E_RXCK0_REFCK	t _{RXCYCL} / t _{RXCYC}	35	65	ns
受信データ→REFCK ↑ セットアップ時間	t _{MIIRXS}	E_RX03_RX11, E_RX02_RX10, E_RX01, E_RX00, E_RXDV0, E_RXER0_RXDV1	-	5	-	ns
REFCK ↑→受信データ ホールド時間	t _{MIIRXH}	E_RX03_RX11, E_RX02_RX10, E_RX01, E_RX00, E_RXDV0, E_RXER0_RXDV1	-	2	-	ns

*: MII 規格で受信クロックは 100Mbps で 25MHz, 10Mbps で 2.5MHz に固定されています。
クロック精度は接続する PHY デバイスの規格を満たしてください。



5. 12 ビットA/Dコンバータ

・ A/D 変換部電氣的特性

(Vcc = AVcc = 2.7V ~ 5.5V, Vss = AVss = 0V, Ta = - 40°C ~ + 85°C)

項目	端子名	規格値			単位	備考
		最小	標準	最大		
分解能	-	-	-	12	bit	
非直線性誤差	-	- 4.5	-	+ 4.5	LSB	AVRH=2.7V ~ 5.5V
微分直線性誤差	-	- 2.5	-	+ 2.5	LSB	
ゼロトランジション電圧	AN0 ~ AN31	- 20	-	+ 20	mV	
フルスケールトランジション電圧	AN0 ~ AN31	AVRH - 20	-	AVRH + 20	mV	
変換時間	-	1.0* ¹	-	-	μs	AVcc ≥ 4.5V
サンプリング時間	Ts	* ²	-	-	ns	AVcc ≥ 4.5V
		* ²	-	-		AVcc < 4.5V
コンペアクロック周期* ³	Tcck	50	-	10000	ns	
動作許可状態遷移期間	Tstt	1.0	-	-	μs	
電源電流 (アナログ + デジタル)	AVCC	-	0.57	0.72	mA	A/D 1unit 動作時
		-	0.06	35	μA	A/D 停止時
基準電源電流 (AVRH ~ AVSS 間)	AVRH	-	1.1	1.96	mA	A/D 1unit 動作時 AVRH=5.5V
		-	0.06	4	μA	A/D 停止時
アナログ入力容量	Cin	-	-	12.9	pF	
アナログ入力抵抗	Rin	-	-	2	kΩ	AVcc ≥ 4.5V
				3.8		AVcc < 4.5V
チャンネル間バラツキ	-	-	-	4	LSB	
アナログポート入力電流	AN0 ~ AN31	-	-	5	μA	
アナログ入力電圧	AN0 ~ AN31	AVSS	-	AVRH	V	
基準電圧	AVRH	AVSS	-	AVCC	V	

*1: 変換時間はサンプリング時間 (Ts) + コンペア時間 (Tc) の値です。

最小変換時間の条件は、サンプリング時間 : 300ns, コンペア時間: 700ns (AVcc ≥ 4.5V) の値です。
必ずサンプリング時間(Ts), コンペアクロック周期(Tcck)の規格を満足するようにしてください。
サンプリング時間, コンペアクロック周期の設定*⁴については、『FM3 MB9Axxx / MB9Bxxx シリーズ ペリフェラルマニュアル』の『CHAPTER: 12 ビット A/D コンバータ』の章を参照してください。

ADC のレジスタ設定は周辺クロックタイミングで反映されます。

サンプリングおよびコンペアクロックはベースクロック(HCLK)にて設定されます。


*2: 外部インピーダンスにより必要なサンプリング時間は変わります。

必ず(式 1)を満たすようにサンプリング時間を設定してください。

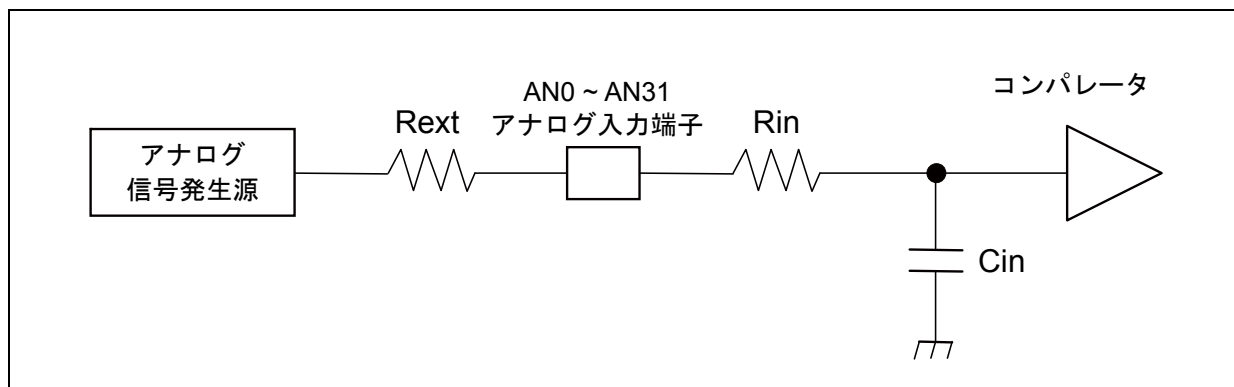
*3: コンペア時間(Tc) は (式 2)の値です。

*4: ADC のレジスタ設定は APB バスクロックのタイミングで反映されます。

サンプリングおよびコンペアクロックはベースクロック(HCLK)にて設定されます。

ADC が接続されている APB バス番号については「ブロックダイアグラム」を参照してください。

MB9B610T シリーズ



(式 1) $T_s \geq (R_{in} + R_{ext}) \times C_{in} \times 9$

T_s : サンプルング時間

R_{in} : A/D の入力抵抗 = $2k\Omega$ $4.5 \leq AVCC \leq 5.5$ の場合

A/D の入力抵抗 = $3.8k\Omega$ $2.7 \leq AVCC < 4.5$ の場合

C_{in} : A/D の入力容量 = $12.9pF$ $2.7 \leq AVCC \leq 5.5$ の場合

R_{ext} : 外部回路の出力インピーダンス

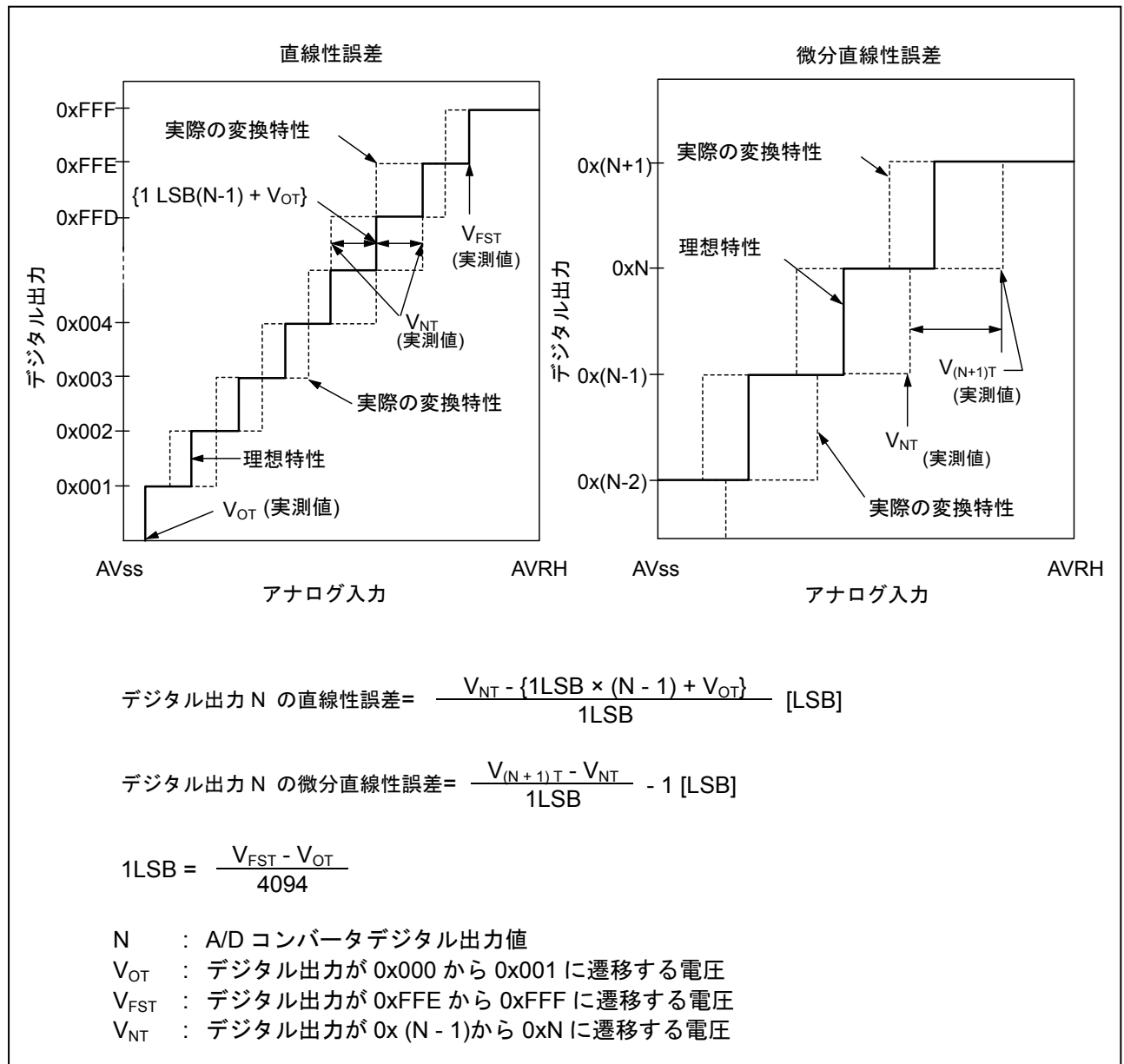
(式 2) $T_c = T_{cck} \times 14$

T_c : コンペア時間

T_{cck} : コンペアクロック周期

・ 12 ビット A/D コンバータの用語の定義

- ・ 分解能 : A/D コンバータにより識別可能なアナログ変化
- ・ 直線性誤差 : ゼロトランジション点(0b0000000000000 ←→ 0b0000000000001)とフルスケールトランジション点(0b1111111111110 ←→ 0b1111111111111)を結んだ直線と実際の変換特性との偏差
- ・ 微分直線性誤差 : 出力コードを 1LSB 変化させるのに必要な入力電圧の理想値からの偏差



MB9B610T シリーズ

6. USB特性

USB 特性は ch.0, ch.1 共通です。

USBVcc0 および USBVcc1 を以下では USBVcc と表記しています。

(Vcc = 2.7V ~ 5.5V, USBVcc = 3.0V ~ 3.6V, Vss = 0V, Ta = - 40°C ~ + 85°C)

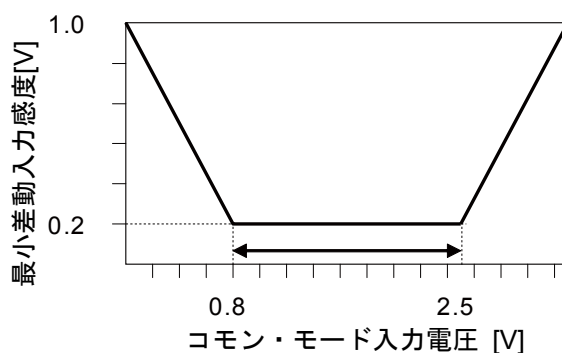
項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
入力特性	入力"H"レベル電圧	V _{IH}	-	2.0	USBVcc + 0.3	V	*1
	入力"L"レベル電圧	V _{IL}	-	Vss - 0.3	0.8	V	*1
	差動入力感度	V _{DI}	-	0.2	-	V	*2
	差動コモンモードレンジ	V _{CM}	-	0.8	2.5	V	*2
出力特性	出力"H"レベル電圧	V _{OH}	外部 プルダウン 抵抗= 15kΩ	2.8	3.6	V	*3
	出力"L"レベル電圧	V _{OL}	外部 プルアップ 抵抗= 1.5kΩ	0.0	0.3	V	*3
	クロスオーバー電圧	V _{CRS}	-	1.3	2.0	V	*4
	立上り時間	t _{FR}	Full-Speed	4	20	ns	*5
	立下り時間	t _{FF}	Full-Speed	4	20	ns	*5
	立上り/立下り時間 マッチング	t _{FRFM}	Full-Speed	90	111.11	%	*5
	出力インピーダンス	Z _{DRV}	Full-Speed	28	44	Ω	*6
	立上り時間	t _{LR}	Low-Speed	75	300	ns	*7
	立下り時間	t _{LF}	Low-Speed	75	300	ns	*7
	立上り/立下り時間 マッチング	t _{LRFM}	Low-Speed	80	125	%	*7
			UDP0, UDM0				

*1 : USB FS I/O の Single-End-Receiver のスイッチング・スレッショルド電圧は V_{IL}(Max)=0.8V, V_{IH}(Min)=2.0V (TTL入力規格)の範囲内に設定されています。また、ノイズ感度を低下させるためヒステリシス特性を持たせています。

*2 : USB 差動データ信号の受信には、Differential-Receiver を使用します。

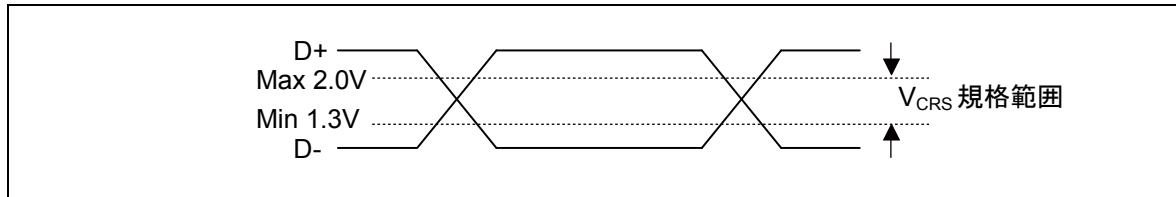
Differential-Receiver は、差動データ入力がローカル・グランド・リファレンスレベルに対し、0.8V ~ 2.5V の範囲内にあるときには、200mV の差動入力感度があります。

上記電圧範囲は、コモン・モード入力電圧範囲と言われています。



*3 : ドライバの出力駆動能力は、Low-State (V_{OL}) で 0.3V 以下 (対 3.6V, 1.5k Ω 負荷)、High-State (V_{OH}) で 2.8V 以上 (対 グランド, 15k Ω 負荷) です。

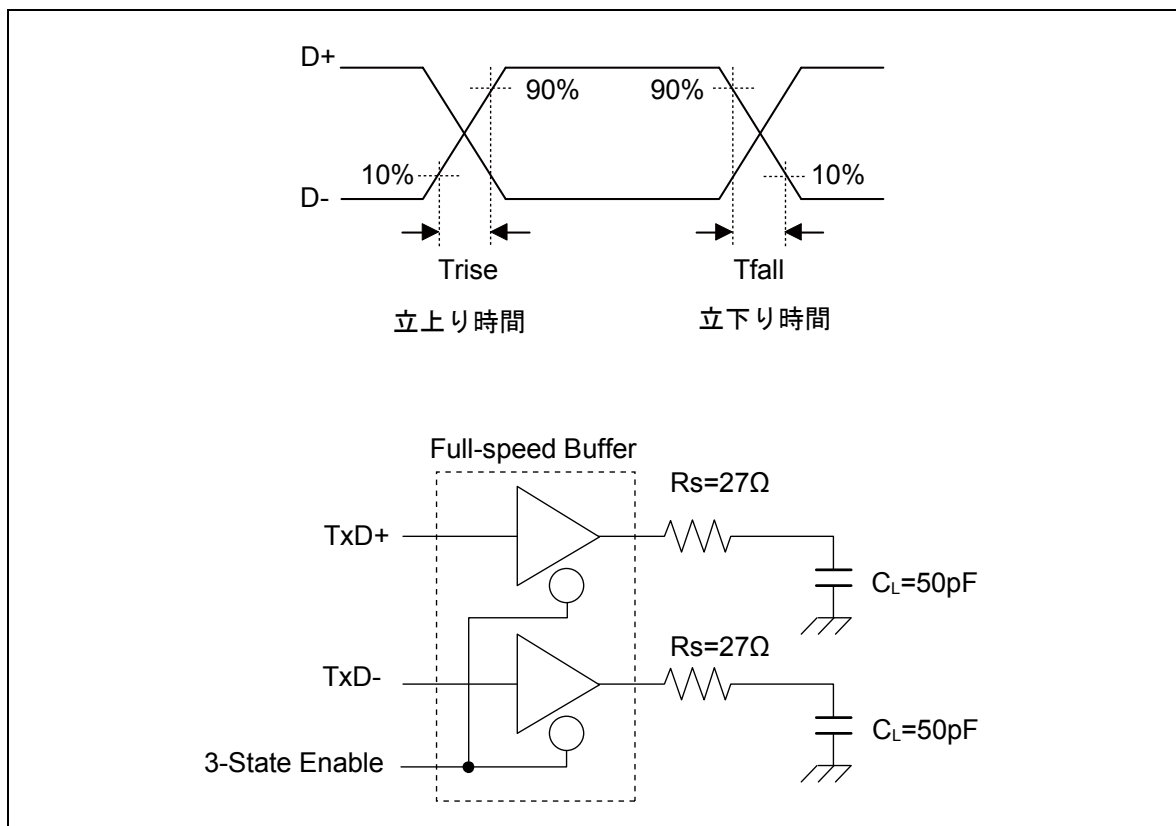
*4 : USB I/O の外部差動出力信号(D+/D-)のクロス電圧は、1.3V ~ 2.0V の範囲内にあります。



*5 : Full-Speed 差動データ信号の立上り (Trise) と立下り (Tfall) 時間規定です。

出力信号電圧の 10% ~ 90% 間の時間で定義されます。

また Full-speed Buffer に関しては、Tr/Tf は、RFI 放射を最小にするために、Tr/Tf 比を $\pm 10\%$ 以内と規定されています。

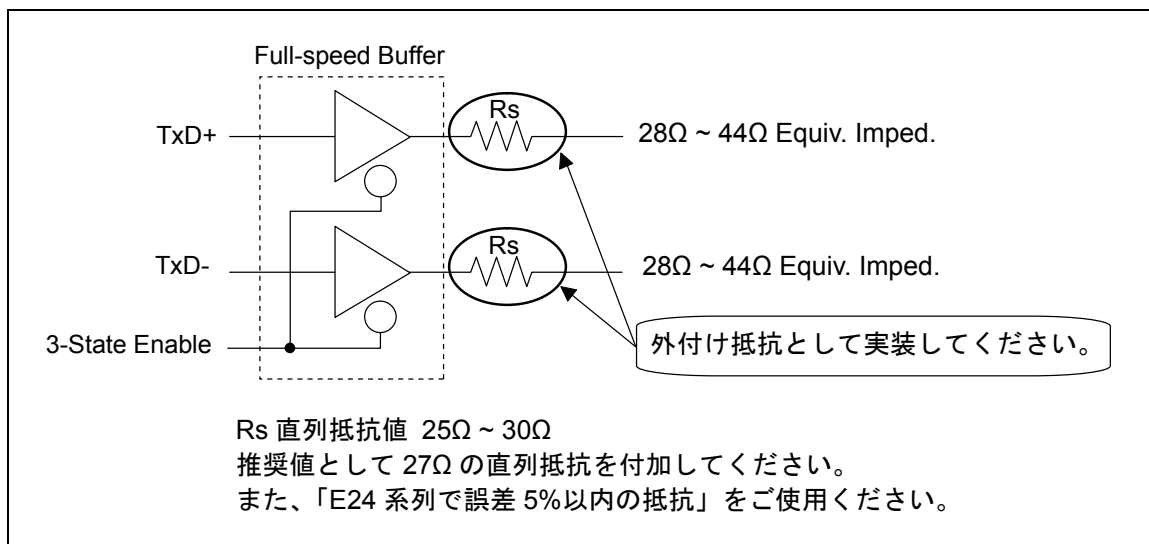


MB9B610T シリーズ

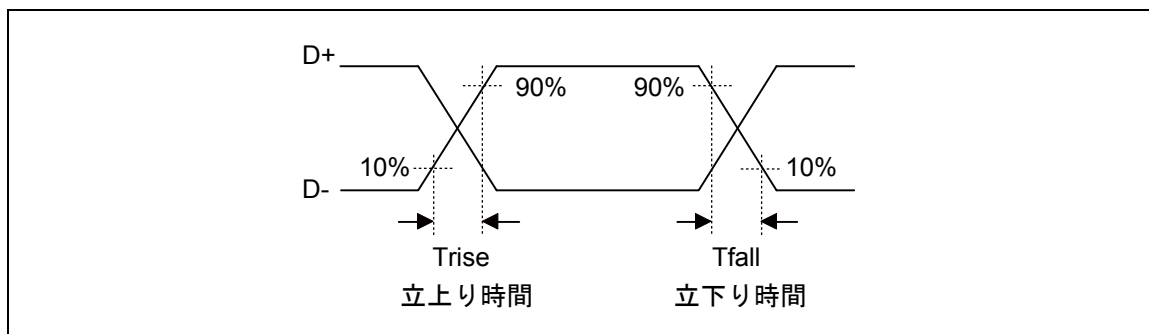
*6 : USB Full-speed 接続は、 $90\Omega \pm 15\%$ の特性インピーダンス(Differential Mode)で、シールドされたツイスト・ペアケーブルを介して行われます。

USB 規格は、USB Driver の出力インピーダンスは $28\Omega \sim 44\Omega$ の範囲内になければならないことを規定しており、上記規格を満足し、バランスをとるために、ディスクリート直列抵抗器(R_s)を付加することを規定しています。

本 USB FLS I/O をご使用の際には、直列抵抗 R_s として $25\Omega \sim 30\Omega$ (推奨値 27Ω)を付加しご使用ください。

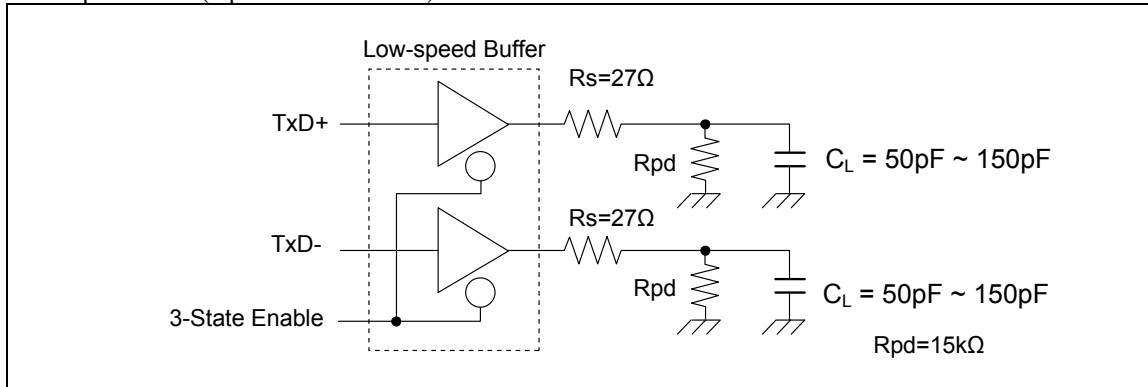


*7 : Low-Speed 差動データ信号の立上り(Trise)と立下り(Tfall)時間規定です。
出力信号電圧の 10%~90%間の時間で定義されます。

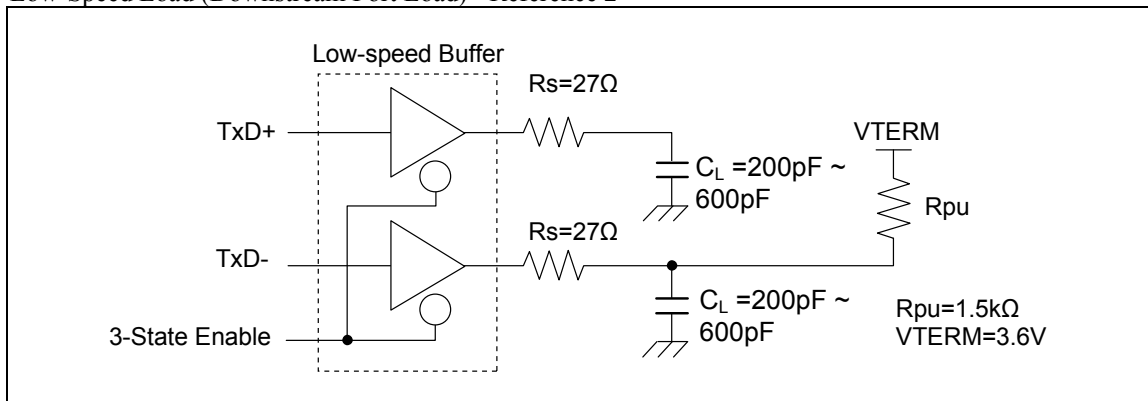


外部負荷条件は、「・ Low-Speed Load (Compliance Load)」を参照してください。

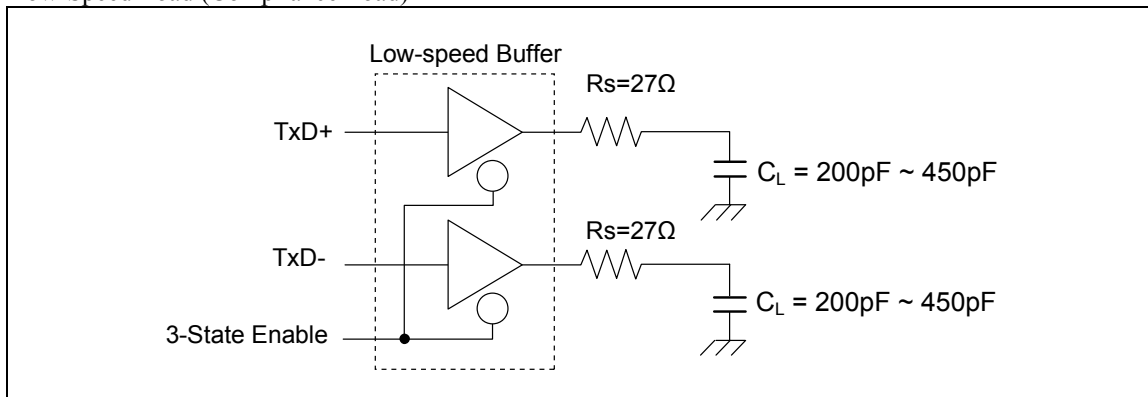
• Low-Speed Load (Upstream Port Load) - Reference 1



• Low-Speed Load (Downstream Port Load) - Reference 2



• Low-Speed Load (Compliance Load)



MB9B610T シリーズ

7. 低電圧検出特性

(1) 低電圧検出リセット

(Ta = -40°C ~ +85°C)

項目	記号	条件	規格値			単位	備考
			最小	標準	最大		
検出電圧	VDL	-	2.25	2.45	2.65	V	電圧降下時
解除電圧	VDH	-	2.30	2.50	2.70	V	電圧上昇時

(2) 低電圧検出割込み

(Ta = -40°C ~ +85°C)

項目	記号	条件	規格値			単位	備考
			最小	標準	最大		
検出電圧	VDL	SVHI = 0000	2.58	2.8	3.02	V	電圧降下時
解除電圧	VDH		2.67	2.9	3.13	V	電圧上昇時
検出電圧	VDL	SVHI = 0001	2.76	3.0	3.24	V	電圧降下時
解除電圧	VDH		2.85	3.1	3.34	V	電圧上昇時
検出電圧	VDL	SVHI = 0010	2.94	3.2	3.45	V	電圧降下時
解除電圧	VDH		3.04	3.3	3.56	V	電圧上昇時
検出電圧	VDL	SVHI = 0011	3.31	3.6	3.88	V	電圧降下時
解除電圧	VDH		3.40	3.7	3.99	V	電圧上昇時
検出電圧	VDL	SVHI = 0100	3.40	3.7	3.99	V	電圧降下時
解除電圧	VDH		3.50	3.8	4.10	V	電圧上昇時
検出電圧	VDL	SVHI = 0111	3.68	4.0	4.32	V	電圧降下時
解除電圧	VDH		3.77	4.1	4.42	V	電圧上昇時
検出電圧	VDL	SVHI = 1000	3.77	4.1	4.42	V	電圧降下時
解除電圧	VDH		3.86	4.2	4.53	V	電圧上昇時
検出電圧	VDL	SVHI = 1001	3.86	4.2	4.53	V	電圧降下時
解除電圧	VDH		3.96	4.3	4.64	V	電圧上昇時
LVD 安定待ち時間	T _{LVDW}	-	-	-	4032× t _{CYCP} *	μs	

*: t_{CYCP} は APB2 バスクロックのサイクル時間です。

8. フラッシュメモリ書込み/消去特性

(Vcc = 2.7V ~ 5.5V, Ta = - 40°C ~ + 85°C)

項目		規格値			単位	備考
		最小	標準	最大		
セクタ消去時間	Large Sector	-	0.7	3.7	s	内部での消去前書込み時間を含む
	Small Sector		0.3	1.1		
ハーフワード(16 ビット)書込み時間		-	12	384	μs	システムレベルのオーバヘッド時間は除く
チップ消去時間		-	13.6	68	s	内部での消去前書込み時間を含む

書込みサイクルとデータ保持時間

消去/書込みサイクル (cycle)	保持時間 (年)	備考
1,000	20 *	
10,000	10 *	
100,000	5 *	

*: 信頼性評価結果からの換算値です(アレニウスの式を使用し、高温加速試験結果を平均温度+85°Cへ換算しています)。

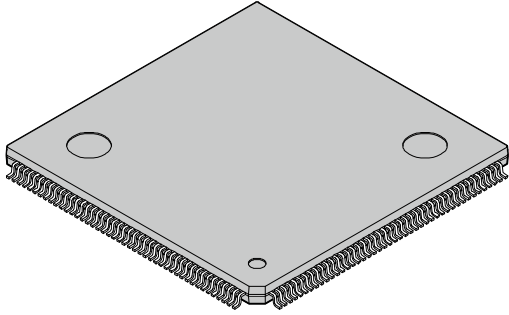
MB9B610T シリーズ

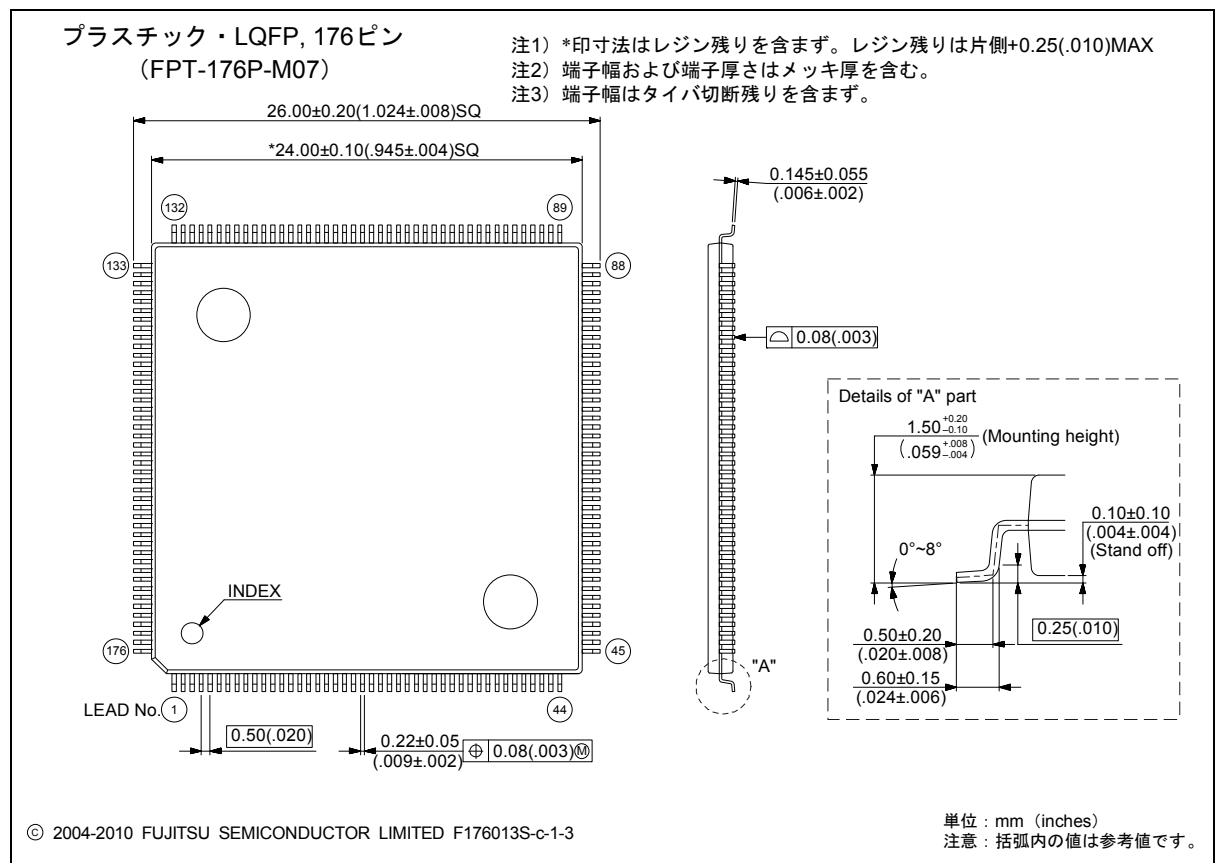
■ オーダ型格

型格	パッケージ
MB9BF616SPMC	プラスチック・LQFP, 144 ピン (0.5mm ピッチ), (FPT-144P-M08)
MB9BF617SPMC	
MB9BF618SPMC	
MB9BF616TPMC	プラスチック・LQFP, 176 ピン (0.5mm ピッチ), (FPT-176P-M07)
MB9BF617TPMC	
MB9BF618TPMC	
MB9BF616TBGL	プラスチック・PFBGA, 192 ピン (0.8mm ピッチ), (BGA-192P-M06)
MB9BF617TBGL	
MB9BF618TBGL	

MB9B610T シリーズ

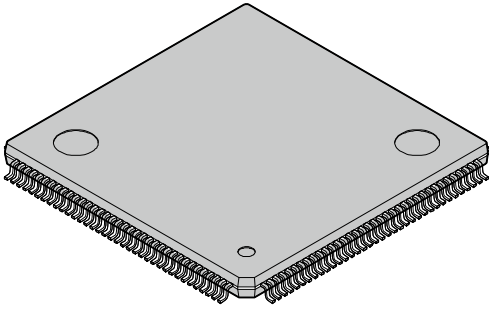
■ パッケージ・外形寸法図

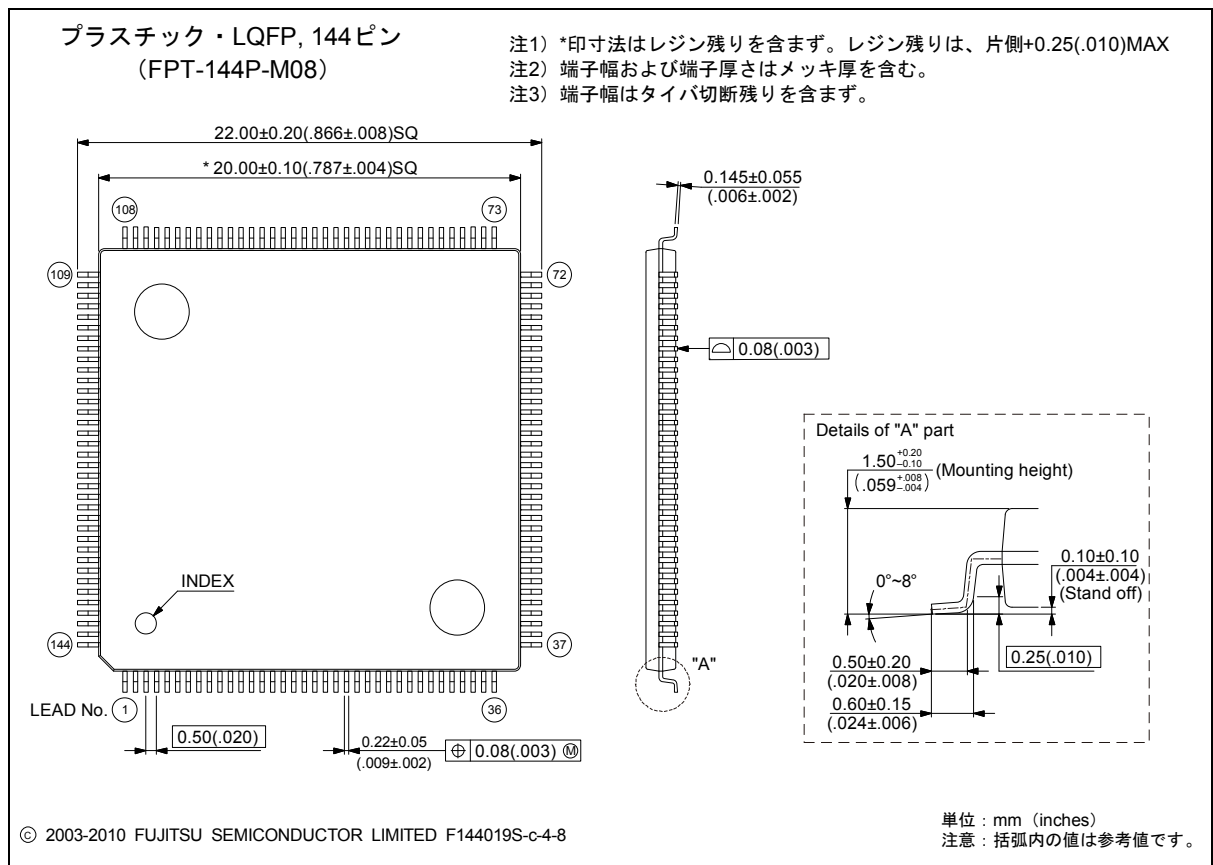
<p>プラスチック・LQFP, 176ピン</p>  <p>(FPT-176P-M07)</p>	リードピッチ	0.50 mm
	パッケージ幅× パッケージ長さ	24.0 × 24.0 mm
	リード形状	ガルウィング
	封止方法	プラスチックモールド
	取付け高さ	1.70 mm MAX
	コード (参考)	P-LQFP-0176-2424-0.50



最新の外形寸法図については、下記の URL にてご確認ください。
<http://edevic.fujitsu.com/package/jp-search/>

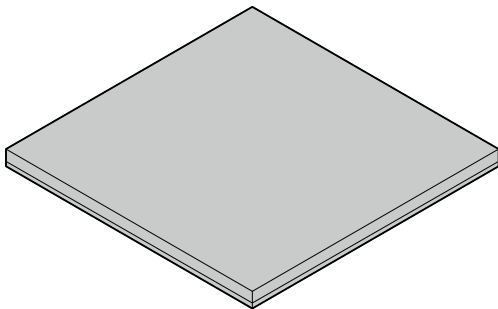
MB9B610T シリーズ

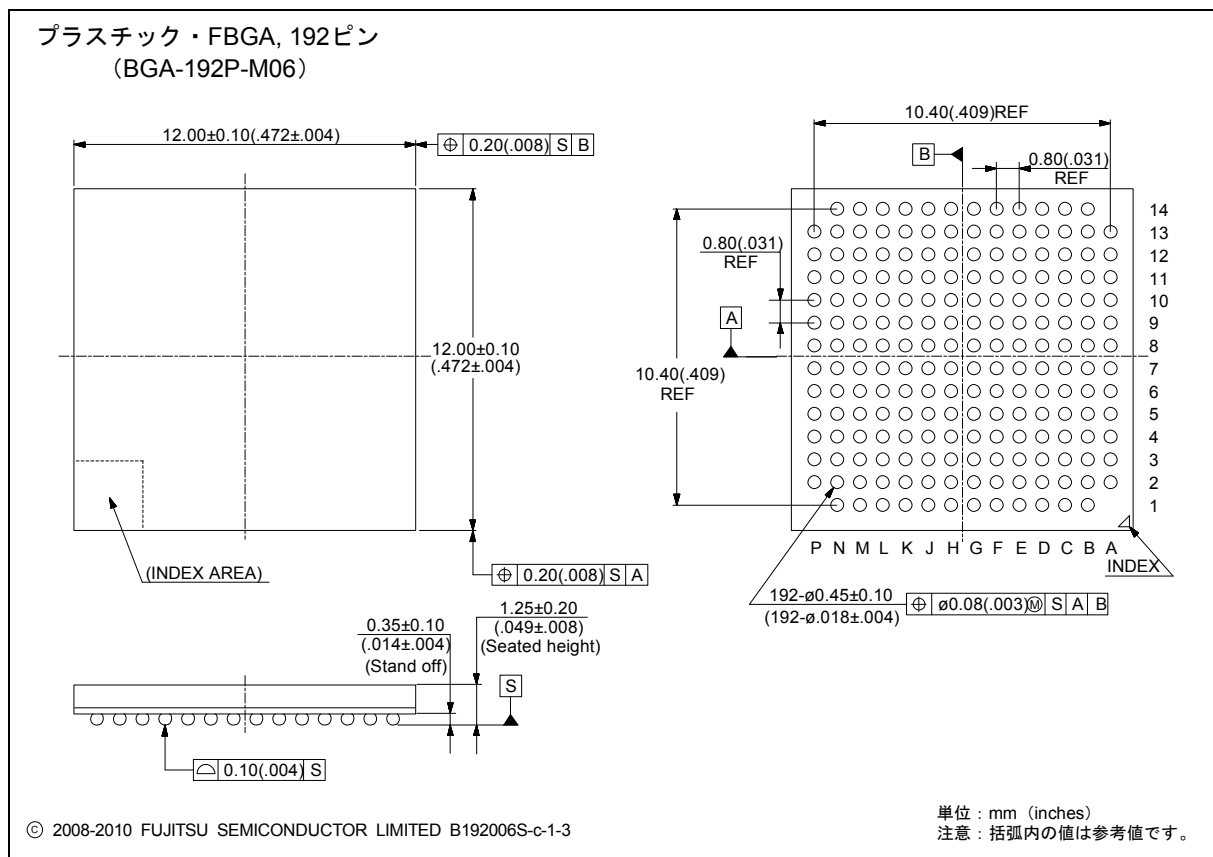
<p>プラスチック・LQFP, 144ピン</p>  <p>(FPT-144P-M08)</p>	リードピッチ	0.50 mm
	パッケージ幅× パッケージ長さ	20.0 × 20.0 mm
	リード形状	ガルウィング
	封止方法	プラスチックモールド
	取付け高さ	1.70 mm MAX
	質量	1.20 g
	コード (参考)	P-LFQFP144-20×20-0.50



最新の外形寸法図については、下記の URL にてご確認ください。
<http://edevic.fujitsu.com/package/jp-search/>

MB9B610T シリーズ

<p>プラスチック・FBGA, 192ピン</p>  <p>(BGA-192P-M06)</p>	リードピッチ	0.80 mm
	パッケージ幅× パッケージ長さ	12.00 mm × 12.00 mm
	リード形状	ボール
	封止方法	プラスチックモールド
	取付け高さ	1.45 mm Max.
	質量	0.34 g



最新の外形寸法図については、下記の URL にてご確認ください。
<http://edevicе.fujitsu.com/package/jp-search/>

MB9B610T シリーズ

■ 本版での主な変更内容

変更箇所は、本文中のページ左側の | によって示しています。

ページ	場所	変更箇所
-	-	PRELIMINARY 版→正式版
3	■特長 •マルチファンクションシリアル インタフェース(最大 8 チャンネル)	以下の記述を変更 16 バイト FIFO あり → 16 段 × 9 ビット FIFO あり
7	■品種構成 マルチファンクションシリアル (UART/CSIO/LIN/I ² C)	以下の記述を追加 「FIFO (16 段 × 9 ビット) あり: ch.4 ~ ch.7 FIFO なし: ch.0 ~ ch.3」
55	■入出力回路形式	分類 H に以下の記述を追加 •I _{OH} = -20.5mA, I _{OL} = 18.5mA
62	■デバイス使用上の注意 •電源端子について	記述を訂正
76	■電気的特性 2.推奨動作条件	アナログ基準電圧(AVRH)の規格値を訂正 最小: AV _{SS} → 2.7V
79	3.直流規格 (1) 電流規格	• 規格値の"TBd"を変更 • 単位を変更 • 「見積り値。」を削除
82	4. 交流規格 (1) メインクロック入力規格	入力クロック周波数(t _{CYlH}) 「V _{CC} ≥ 4.5V」の規格値 を訂正 最大: 20.83 → 20
112	(15) Ethernet-MAC タイミング •マネージメントインタフェース	「MDC ↑ → MDIO ホールド時間」の規格値を変更 最小: 20 → 0
115	5.12 ビット A/D コンバータ •A/D 変換部電気的特性	<ul style="list-style-type: none"> • 「(暫定値)」を削除 • 項目名と規格値を以下に訂正 フルトランジション電圧 → フルスケールトランジション電圧 最小: -20 → AVRH-20 最大: +20 → AVRH+20 • 電源電流(アナログ + デジタル)の規格値を訂正 A/D 1unit 動作時: 標準: 0.47 → 0.57 / 最大: 0.62 → 0.72 A/D 停止時: 標準: 0.01 → 0.06 規格値の"TBd"を変更 • 基準電源電流(AVRH ~ AVSS 間)の規格値を訂正 A/D 停止時: 標準: 0.01 → 0.06 / 最大: 1.6 → 4
118	6. USB 特性	出力"L"レベル電圧(V _{OL})の条件を訂正 外部プルダウン抵抗= 1.5kΩ → 外部プルアップ抵抗= 1.5kΩ
122	7.低電圧検出特性	LVD 安定待ち時間(T _{LVDW})の規格値を訂正 最大: 2240×t _{CYCP} → 4032×t _{CYCP}

ページ	場所	変更箇所
123	8. フラッシュメモリ書込み/消去 特性 書込みサイクルとデータ保持時間	「(目標値)」を削除

MEMO

MEMO

MB9B610T シリーズ

富士通セミコンダクター株式会社

〒222-0033

神奈川県横浜市港北区新横浜2-10-23 野村不動産新横浜ビル

<http://jp.fujitsu.com/fsl/>

電子デバイス製品に関するお問い合わせ先



0120-198-610

受付時間：平日9時～17時（土・日・祝日、年末年始を除きます）

携帯電話・PHSからもお問い合わせができます。

※電話番号はお間違えないよう、お確かめのうえおかけください。

本資料の記載内容は、予告なしに変更することがありますので、ご用命の際は営業部門にご確認ください。

本資料に記載された動作概要や応用回路例は、半導体デバイスの標準的な動作や使い方を示したもので、実際に使用する機器での動作を保証するものではありません。従いまして、これらを使用するにあたってはお客様の責任において機器の設計を行ってください。これらの使用に起因する損害などについては、当社はその責任を負いません。

本資料に記載された動作概要・回路図を含む技術情報は、当社もしくは第三者の特許権、著作権等の知的財産権やその他の権利の使用権または実施権の許諾を意味するものではありません。また、これらの使用について、第三者の知的財産権やその他の権利の実施ができることの保証を行うものではありません。したがって、これらの使用に起因する第三者の知的財産権やその他の権利の侵害について、当社はその責任を負いません。

本資料に記載された製品は、通常の産業用、一般事務用、パーソナル用、家庭用などの一般的用途に使用されることを意図して設計・製造されています。極めて高度な安全性が要求され、仮に当該安全性が確保されない場合、社会的に重大な影響を与えかつ直接生命・身体に対する重大な危険性を伴う用途（原子力施設における核反応制御、航空機自動飛行制御、航空交通管制、大量輸送システムにおける運行制御、生命維持のための医療機器、兵器システムにおけるミサイル発射制御をいう）、ならびに極めて高い信頼性が要求される用途（海中継器、宇宙衛星をいう）に使用されるよう設計・製造されたものではありません。したがって、これらの用途にご使用をお考えのお客様は、必ず事前に営業部門までご相談ください。ご相談なく使用されたことにより発生した損害などについては、責任を負いかねますのでご了承ください。

半導体デバイスはある確率で故障が発生します。当社半導体デバイスが故障しても、結果的に人身事故、火災事故、社会的な損害を生じさせないよう、お客様は、装置の冗長設計、延焼対策設計、過電流防止対策設計、誤動作防止設計などの安全設計をお願いします。

本資料に記載された製品を輸出または提供する場合は、外国為替及び外国貿易法および米国輸出管理関連法規等の規制をご確認の上、必要な手続きをおとりください。

本書に記載されている社名および製品名などの固有名詞は、各社の商標または登録商標です。