

# RV与芯片评论.20210123.第4周(总第26期)

---

## 重点聚焦

[赛昉星光AI单板计算机 \(BeagleV\) 专题](#)

[平头哥AOSP专题](#)

[相关周报](#)

## 技术动态

[一周问答](#)

[社区动态](#)

## 产业风云

[评论文集](#)

## 其他动态

[博文推荐](#)

## 一周论文

### 架构和设计

[\[PDF\] Brightening the Optical Flow through Posit Arithmetic](#)

[A Case for Speculative Strength Reduction](#)

### SOC实现

[\[PDF\] ANDROMEDA: An FPGA Based RISC-V MPSoC Exploration Framework](#)

[\[PDF\] Design of energy-efficient RISC-V-based edge-computing devices](#)

### 芯片安全

[\[PDF\] CARE: Lightweight Attack Resilient Secure Boot Architecture with Onboard Recovery for RISC-...](#)

[\[PDF\] 密码加速: New Directions for NewHope: Improving Performance of Post-Quantum Cryptograp...](#)

[UnderTracker: Generating Robust Binaries Using Execution Flow Traces](#)

### EDA

[Framework for Cloud based Open Source VLSI Design](#)

[\[PDF\] Performance Impacts from the seL4 Hypervisor](#)

### 应用

[\[PDF\] Feasibility study of the Software-Based Self Test methodology on a Hardware Accelerator for ...](#)

[\[PDF\] Toward a Reference Architecture Model for Industrial Edge Computing](#)

## 本期概要

- 赛昉星光AI单板计算机 (BeagleV)
- 平头哥AOSP

---

# 重点聚焦

## 赛昉星光AI单板计算机 (BeagleV) 专题

- 包永刚: "全球首款RISC-V AI单板计算机推出, 值得花119美元拥抱开源? (From [www.leiphone.com](http://www.leiphone.com) 2021.01.23)"
- "张国斌: 意义重大! 全球首款RISC-V单板计算机 (From [mp.weixin.qq.com](https://mp.weixin.qq.com) 2021.01.16)"
- "RISC-V AI单板计算机BeagleV技术分析 (From [mp.weixin.qq.com](https://mp.weixin.qq.com) 2021.01.14)"
- "没人讨论新发布的国产双核 RISC-V 开发板 BeagleV ? (From [www.v2ex.com](http://www.v2ex.com) 2021.01.23)"
- "“顺德芯”新突破: 全球首款RISC-V AI单板PC发布 (From [twgreatdaily.com](http://twgreatdaily.com) 2021.01.23)"

## 平头哥AOSP专题

- "Android on RISC-V, 有了! 平头哥已经公开运行AOSP的演示视频 (From [mp.weixin.qq.com](https://mp.weixin.qq.com) 2021.01.21)"
- T-head-Semi/aosp-riscv: Android 10 on RISC-V XuanTie C910
- "如何评价平头哥完成了安卓 10 对 RISC-V 的移植并开源代码? 对 RISC-V 生态有何意义? (From [www.zhihu.com](http://www.zhihu.com) 2021.01.22)"

## 相关周报

-  semi engineering Week In Review:
  - Blog Review: [Jan. 20](#): AI accelerators; EDA in the cloud; DRAM exploration; power electronics materials.
  - Design, Low Power: Cadence to buy CFD company; Ansys launches combo simulation tool; IC R&D spending to increase.
  - Manufacturing, Test: Outsourcing Intel; EUV demand; smart patches; U.S. rare earths.
  - Auto, Security, Pervasive Computing: AV engineer pardoned; EV plan reveals; SEMI workforce models.
- IoT News: ([Site](#)) : Jan 22, 2021
- OSDT Weekly: ([zhihu](#), [Github](#)): 2021-01-27 第082期 , 2021-01-20 第081期
- 泰晓咨询: ([Site](#)) : 1月 / 第四期 / 2021
- PLCT开源进展: ([Github](#), [zhihu](#)) : 第17期·2021年01月16日, 2021年02月01日
- RT-Thread: ([oschina](#)) :

- 科技爱好者周刊： ([yuque](#)) :
- 

## 技术动态

- "聚焦边缘智能计算，「OPEN AI LAB」要10倍提升AI开发部署效率 (From [www.36kr.com](#) 2021.01.23)"
- "第二届RISC-V国际开源论坛报名通道开放 (From [mp.163.com](#) 2021.01.23)"
- "航顺采用芯来科技RISC-V内核发布双核异构AIoT芯片 (From [www.21ic.com](#) 2021.01.23)"

## 一周问答

- "包云岗：多核之后，CPU 的发展方向是什么？ (From [www.zhihu.com](#) 2021.01.21)"

## 社区动态

- "RISC-V国际基金会的Slack现在有中文聊天频道了 (From [mp.weixin.qq.com](#) 2021.01.17)"
- 

## 产业风云

- "2020年全球半导体厂商营收排名TOP10出炉：仅TI下滑 (From [www.esmchina.com](#) 2021.01.23)"
- "全球最大光刻机厂CEO：拜登恐难缓解中美半导体紧张局势 (From [3g.163.com](#) 2021.01.23)"
- "从18岁大专生到59岁CEO，Pat Gelsinger能否应对英特尔面临的三大挑战？ (From [www.eet-china.com](#) 2021.01.23)"
- "中国本土芯片设计IP公司芯耀辉聘请新思科技全球VP Anwar Awad出任全球总裁 (From [www.eet-china.com](#) 2021.01.23)"

## 评论文集

- "我为“十四五”建言 | 芯来科技创始人兼CEO胡振波：加快打造处理器IP共性技术平台 (From [mp.weixin.qq.com](#) 2021.01.17)"
  - "RISC-V架构在AI芯片中崭露头角 (From [mp.weixin.qq.com](#) 2021.01.22)"
  - "RISC-V欲与和英特尔、ARM三分天下 (From [finance.sina.cn](#) 2021.01.23)"
  - "Arm、RISC-V谁能加冕为王？ (From [zhuanlan.zhihu.com](#) 2021.01.23)"
  - "开源的RISC-V能否成为中国“缺芯”的解药？ (From [segmentfault.com](#) 2021.01.23)"
  - "物联网中场战事：开源正在吞噬世界 (From [finance.eastmoney.com](#) 2021.01.23)"
- 

## 其他动态

## 博文推荐

- ["基于 RISC-V 架构的 Rust 系统内核-太素OS\(1\)"](#) (From zhuanlan.zhihu.com 2021.01.23)"
- ["基于 RISC-V 架构的 Rust 系统内核-太素OS \(2\) 环境配置"](#) (From zhuanlan.zhihu.com 2021.01.23)"
- ["对比两块国产RISC-V MCU开发板"](#) (From www.21ic.com 2021.01.23)"
  - 沁恒CH32V103和CH32F103
- ["LLVM资源整理"](#) (From blog.csdn.net 2021.01.23)"
- ["基于RISC-V架构的45条指令单周期CPU设计——第1章"](#) (From blog.csdn.net 2021.01.23)"
  - 对于 RISC-V 架构，本文实现了一种基于此架构的 45 条指令单周期非流水线的 CPU。实现方式是事先设计好指令所需的组件、各类控制信号的取值、各类指令的数据通路，然后基于 Vivado2018.3 用 Verilog 语言进行硬件描述将以上思路实现。其中，用 Vivado2018.3 自带的行为仿真进行 45 条指令的行为级测试，所有指令测试均通过，打包生成 IP，连接 PYQN 开发板和相应的 IO 接口，将打包好的设计生成比特流，在 PYNQ 开发云平台运行事先写好在 CPU 里的二分查找算法的指令，结果与行为仿真一致，运行成功。
  - [第1章、指令选取](#)
  - [第2章、各部件功能设计](#)
  - [第3章、控制信号的设计](#)
  - [第4章、数据通路设计](#)
  - [第5章、指令验证](#)
  - [第6章、云平台运行二分查找算法](#)
  - [第7章、心得体会](#)
- ["\[文章\]【项目实战】基于RISC-V单片机的鸿蒙开发板项目"](#) (From bbs.elecfans.com 2021.01.23)"
- ["CS61C L6-L8 RISC-V"](#) (From testerhome.com 2021.01.23)"

---

## 一周论文

### 架构和设计

#### [PDF] [Brightening the Optical Flow through Posit Arithmetic](#)

V Saxena, A Reddy, J Neudorfer, J Gustafson... – arXiv preprint arXiv:2101.06665

随着新技术的发明，需要仔细研究其商业可行性及其技术优劣。posit™数据格式，作为IEEE 754™格式的替代品，就是这样一种发明，需要进行广泛的理论和实验研究，以确定哪些产品可以从posit的优势中受益，以满足特定的市场细分。在本文中，我们提出了一个广泛的基于正值的算子相对于IEEE 754兼容算子的经验研究，用于称为Lucas-Kanade (LuKa)的光波估计方法。首先，我们使用SoftPosit和SoftFloat格式仿真器对LuKa方法进行了经验性误差分析。我们的研究表明，使用SoftPosit的LuKa的平均误差比使用SoftFloat的LuKa低一个数量级。然后，我们介绍了在RISC-V开源

平台中对posit加法器和乘法器的硬件实现的集成。我们提出了一些建议，以及在RISC-V背景下对LuKa的分析，为未来整合正算单元的新一代平台提供了建议。

## A Case for Speculative Strength Reduction

A Perais – IEEE Computer Architecture Letters

大多数高性能通用处理器利用寄存器重命名来实现优化，如移动消除或零idiom消除。这些优化可以被看作是强度降低的形式，即用较快的但语义等同的操作代替较慢的操作。在这封信中，我们认为，如果指令的输入值是及时已知的，即在重命名之前，可以动态地执行其他还原。我们研究了利用Value Prediction实现这一目标的潜力，并表明在SPEC2k17中，平均有3.3%（最高6.8%）的动态指令可以动态地进行强度还原。我们的实验表明，一个最先进的价值预测器可以平均捕捉到该潜力的59.7%（高达99.6%）。

## SOC实现

### [PDF] [ANDROMEDA: An FPGA Based RISC-V MPSoC Exploration Framework](#)

F Merchant, D Sisejkovic, LM Reimann, K Yasotharan... – arXiv preprint arXiv:2101.05591

随着消费类电子产品需求的不断增长，对计算的要求也在成倍增加。由于应用的计算需求，计算机架构师试图在单个芯片上尽可能多地封装内核，以加速应用程序代码的执行。在多处理器片上系统(MPSoC)中，如何在内核数量、内存子系统和片上网络参数之间取得平衡，是达到预期性能的关键。在本文中，我们介绍了ANDROMEDA，一个基于RISC-V的框架，它允许我们探索MPSoC的不同构型，并观察性能惩罚和收益。我们在Synopsys HAPS-80D双FPGA平台上模拟了MPSoC的各种构型。以STREAM、矩阵乘法 and N-body模拟为基准，我们展示了我们的框架在快速识别正确参数以有效执行这些基准方面的高效性。

### [PDF] [Design of energy-efficient RISC-V-based edge-computing devices](#)

PD Schiavone – 2020

"连接时代"是指在当前的历史时期，越来越多的人与其他人和许多不同的日常物品连接起来，并得到人工智能的增强。这些物体是物联网（Internet-of-things, IoT）中连接的计算系统，它们的共同特点是：它们通常由电池供电；它们从传感器接收数据，对数据进行阐发，并将阐发的输出以无线方式传输到网络。阐述信息已经可以减少数据传输，从而减少从数百万边缘节点到中心服务器的流量，节省整个网络基础设施的资源。技术扩展的进步使得这种边缘计算设备的小型化成为可能，通过聚合更多的传感器信息和用更智能的算法对其进行阐述，使其变得更加复杂。由于这些原因，能源效率成为最关键的制约因素，因为它将智能算法所需的性能和受电池容量和预期寿命限制的功率结合在一起。近阈值计算(NTC)最终证明，数字系统级芯片(SoC)在晶体管阈值电压"附近"供电时，漏电和动能的复合达到最低点时，能效更高。虽然由于与电源电压的二次方依赖性，对涉及功率的东西是有效的，但频率会降低。因此，并行计算被用来恢复性能，将任务分给不同的计算引擎，以较慢的速度运行。

与固定功能电路相比，可编程的边缘计算SoC通常更受青睐，因为它们的上市时间更短，通用性更强，从而使产品寿命更长，并能适应快速变化的模式识别算法。由于成本较低、信任度高、可重用性强，开

源IP也是首选。软件可编程设备基于微控制器单元(MCU)，通常由中央处理单元(CPU)、存储器和外围设备组成。

在本论文中，我们提出了基于RISC-V的开源CPU的指令集扩展，以提高数据处理算法上的能效；另一方面，我们提出了一种新的CPU，以提高通常等待事件的始终在线域的控制处理任务的能效。当性能要求超出单CPU系统的能力范围时，MCU会用加速器进行扩展。至于SoC，这些加速器可以是固定功能电路，也可以是可编程的。在这项工作中，我们使用一个可编程的多核加速器来高效处理生理数据；我们扩展了一个神经网络加速器，利用打包向量来处理单指令-多数据操作；我们在22nm技术节点中实现了一个用二进制神经网络加速器扩展的MCU。后者可以利用超低电压来进一步推动抗错应用。我们展示了如何通过优化软件、计算机架构设计和在先进技术节点上的实现来构建加速器，以提高功耗受限设备的能效。嵌入式现场可编程门阵列(eFPGA)是可编程逻辑，可集成到SoC中以增强其功能。它们可以通过软硬件进行编程，并驻留在软件和固定功能加速器之间。它们可以实现新的定制外设或特定功能的加速器。它们的可重构性使其具有通用性和更长的软件产品寿命，同时，它们的并行特性使其能够比软件加速器更快地实现功能。最后，在这项工作中，我们提出了一个在22nm技术节点上实现的eFPGA扩展的MCU。我们表明，在边缘计算设备典型的功率预算中，系统可以实现更高的性能和能效，而不放弃通用性和可重新配置的优势。

## 芯片安全

### [PDF] CARE: Lightweight Attack Resilient Secure Boot Architecture with Onboard Recovery for RISC-V based SOC

A Dave, N Banerjee, C Patel – arXiv preprint arXiv:2101.06300

最近的技术进步使收集、处理和传输安全关键信息的小型嵌入式设备的使用激增。物联网 (IoT) 使得远程访问和控制这些网络连接的设备成为可能。因此，攻击者可以利用安全漏洞，破坏这些设备。在这种情况下，安全启动成为一种有用的安全机制，以验证设备软件状态的完整性和真实性。然而，目前的安全启动方案主要集中在检测设备上是否存在潜在的恶意软件，但没有将软件消毒并恢复到良性状态。本手稿介绍了CARE--第一个安全启动框架，它为被入侵的设备提供检测、弹性和机载恢复机制。该框架使用原型混合CARE：代码认证和弹性引擎来验证软件状态并将其恢复到良性状态。它使用物理内存保护(PMP)和RISC-V处理器的其他安全加密技术来提供对现代攻击的弹性。最先进的对比和性能分析结果表明，所提出的安全引导框架以极小(8%)的性能和资源开销提供了有前景的弹性和恢复机制。

### [PDF] 密码加速：New Directions for NewHope: Improving Performance of Post-Quantum Cryptography through Algorithm-level Pipelining

L Beckwith, W Diehl

随着对量子计算的不断研究，目前的公钥加密算法如RSA和ECC将变得不安全。这些算法是基于整数因子化或离散对数问题的难题，这些问题在经典计算机上很难解决，但在量子计算机上却变得很容易。由于这种威胁，政府和工业界正在研究新的公钥标准，这些标准基于数学假设，在量子计算下仍然安全。本文研究了提高密钥交换拟议算法之一 "NewHope "的面积和性能的方法。我们描述了NewHope512cpa的流水线式实现，它在类似的设计面积下，极大地提高了吞吐量。我们的流水线加密

实现实现了652.2 Mbps和0.088 Mbps/LUT的吞吐量与面积（TPA）之比，这是目前已知的最佳结果，并实现了1.35 nJ/bit的能量效率。这代表着TPA和能量效率分别比非管线方法提高了10.05倍和8.58倍。此外，我们还提出用一个轻量级的基于Trivium的PRNG来代替大型的SHAKE XOF函数，它减少了32%的面积，提高了30%的能量效率，可以考虑用于未来的密码规范。

## UnderTracker: Generating Robust Binaries Using Execution Flow Traces

RK Shrivastava, C Hota – Information Systems Frontiers

程序的开发方式是为了使它们能够执行并实现其预期目的。在这样做的时候，程序员相信语言能够帮助他们实现目标。二进制硬化就是这样一个概念，它可以防止程序行为的偏差，传达程序员的意图。因此，为了维护程序的完整性，需要采取措施避免代码被篡改。所提出的方法通过使用程序员意图的控制流来执行从指令到指令的代码验证。UnderTracker通过利用程序中可用的只读数据缓存来实现指令缓存处的执行流。其关键思想是在数据缓存中放置控制转移代码，并通过标签从指令缓存中调用它。

UnderTracker在不影响程序语义的情况下，将标签注入二进制中。在代码执行开始后，它通过被动监控执行流程，验证每个控制点的合法性，然后再将控制传递给下一条指令。我们提出了一种基于缓存的监控方法来验证代码的完整性。其中，我们利用侧通道信息来监控程序的执行状态。该监控系统采用滑动窗口方案来检测违反代码完整性的行为，可靠性高。本文提出了一种高效的技术，称为UnderTracker，用于加强I/O密集型运行程序的二进制完整性，在正常执行的基础上，标称开销仅为5–6%。

Return-Oriented Programming，缩写：ROP）是计算机安全漏洞利用技术，该技术允许攻击者在安全防御的情况下执行代码，如不可执行的内存和代码签名。攻击者控制堆栈调用以劫持程序控制流并执行针对性的机器语言指令序列（称为Gadgets）。每一段gadget通常结束于return指令，并位于共享库代码中的子程序。系列调用这些代码，攻击者可以在拥有更简单攻击防范的程序内执行任意操作。

## EDA

### Framework for Cloud based Open Source VLSI Design

A Suresh, BN Reddy, S Nandi – 2020 International Conference on Recent Trends on ..., 2020

VLSI设计是硬件技术持续发展的重要过程。采用开源技术进行VLSI设计，在研究界引起了巨大的兴趣。开源平台具有成本较低、规模化开发和加强协同综合管理等固有优势。本文提出了一种新颖的基于云的VLSI设计平台，通过应用编程接口实现。该开源框架称为CloudFlow。所提出的框架通过消除对系统预留和精心配置的需求，提高了VLSI设计工具的易用性。CloudFlow已经被部署在Amazon Web Services上，用随机存取存储器模块的样本设计进行了测试并进行了评估。所提出的方法实现了延迟的降低，并提供了更高的访问便利性。从建议的部署中得出的结论表明，基于云的VLSI设计的开源方法带来了巨大的好处，并具有进一步开发的潜力。

### [PDF] Performance Impacts from the seL4 Hypervisor

J Millwood, R VanVossen, L Elliott – Proceedings of the Ground Vehicle Systems ...



管理程序技术经常被介绍为以性能为代价提供高度分离。对于嵌入式系统来说，这是否过于昂贵？随着虚拟化技术的新进展被烘焙到处理器中，性能的成本逐年缩小。当一个管理程序将硬件辅助虚拟化与设备仿真结合起来时，就会使当前的系统具有可移植性、未来性，并延长了传统系统的寿命。

## 应用

### [PDF] [Feasibility study of the Software-Based Self Test methodology on a Hardware Accelerator for Neural Networks](#)

P BERNARDI, R CANTORO, O MONTFORT – 2020

以下论文的目标是证明在专用多核架构上可以采用基于软件的自测试来实现神经网络。论文的第一部分将涉及正确理解所有理论方面所需的理论概念。将提供测试和容错、神经网络和多处理器系统等主题的概念，最后对RISC-V ISA进行准确描述。后者的设计被公司采用，用于实现DSP和神经网络的硬件加速器VEP设计。在第二部分，将对整个SoC进行描述，并对存储器的组织进行说明，这将是测试软件正确运行的主要考虑因素之一。随后，将描述测试程序使用的算法和工作流程，以达到可接受的故障覆盖率值，关于各种EDA工具采用的不同策略，以获得和验证结果。最后一部分将包括对整个软件架构的解释，以协调整个测试套件。因此，最后以所获得的结果和进一步的分析来结束。

### [PDF] [Toward a Reference Architecture Model for Industrial Edge Computing](#)

A Willner, V Gowtham

在工业数字化转型的背景下，只要出现经济、生态或社会效益，整个价值链就会在不同的应用领域中实现连接。在工业物联网(IIoT)的框架下，传统的操作技术(OT)方法被信息和通信技术(ICT)系统所取代或至少是增强，以促进这一发展。为了满足工业要求，例如，与隐私、确定性、延迟或自主性相关的要求，既有的云计算机制正在向数据源和执行器靠近。根据不同的背景，这种分布式云计算范式被命名为边缘计算或雾计算，各种挑战已经被一些出版物所关注。然而，一个适当的参考模型来描述多门类的问题空间，即这种范式所跨越的问题空间，似乎仍未被定义。这样的模型应该提供方向性，将工作放在关系中，并支持当前和未来研究问题的确定。本文旨在填补这一空白，以工业自动化为重点，并遵循已经为特定领域开发的模拟模型，如智能电网架构模型（SGAM）和参考架构模型工业4.0（RAMI4.0）。所提出的参考架构模型边缘计算(RAMEC)确定了制造领域边缘计算范式的210种观点。该模型的未来迭代可能用于相关研究、标准化和开发活动的分类。

---

RISC-V与芯片评论编辑部 – RISC-V和芯片动态周报

每周六发布

欢迎批评，指正，评论和加入

关于本刊:



- 非特殊注明，本刊消息均来自于网络，如有版权问题，我们会立刻处理。
- [本刊部分消息来源](#)

语雀	微信公众号	Gitee	Github	Inspur
<a href="#">RISC-V和芯片动态简报</a> <a href="#">riscv rvnews</a>	高效服务器和存储技术国家重点实验室 	<a href="#">inspur-risc-v RVWeekly</a>	<a href="#">inspur-risc-v RVWeekly</a>	<a href="#">riscv RVWeekly</a>