

RV与芯片评论.20210327: 2021年第13周(总第35期)

相关周报

技术动态

一周问答

社区动态

产业风云

评论文集

其他动态

项目推荐

博文推荐

书籍推荐

一周论文

架构

★ [PDF] RISC-V3: A RISC-V Compatible CPU With a Data Path Based on Redundant Number Systems

加速

[PDF] RISC-NN: Use RISC, NOT CISC as Neural Network Hardware Infrastructure

安全

★ A Strategy Roadmap for Post-quantum Cryptography

★ Applied Analytical Model for Latency Evaluation of RISC-V Security Monitor

[HTML] Design High-Confidence Computers using Trusted Instructional Set Architecture and Emulat...

[PDF] SafeSU: an Extended Statistics Unit for Multicore Timing Interference

Analysis of Transient-Execution Attacks on the out-of-order CHERI-RISC-V Microprocessor Toooba

★ [PDF] On the Design and Misuse of Microcoded (Embedded) Processors—A Cautionary Note

应用

[PDF] Fully Onboard AI-powered Human-Drone Pose Estimation on Ultra-low Power Autonomous Fly...

仿真验证EDA

Cycle-Accurate Simulator Generator for the VADL Processor Description Language

操作系统, 生态环境

[PDF] A high-efficient and low-cost secure AMBA framework utilizing configurable data encryption ...

A lightweight virtualization model to enable edge computing in deeply embedded systems

[PDF] A Study on the Portability of IoT Operating Systems

本期概要

- 亚马逊入局RISC-V，字节跳动造芯片，小米发布小芯片
- 英特尔的野心：换了CEO，IDM2.0，
- RVWeekly与SIGe小组 合作推出RV4Kids项目，面向青少年做RISC-V和芯片科普

相关周报

-  semi engineering Week In Review:
 - Blog Review:
 - Design, Low Power:
 - Manufacturing, Test:
 - Auto, Security, Pervasive Computing:
- IoT News: ([Site](#)) :
- OSDT Weekly: ([zhihu](#), [Github](#)):
- 泰晓咨询: ([Site](#)) :
- PLCT开源进展: ([Github](#), [zhihu](#)) :
- RT-Thread: ([oschina](#)) :
- 科技爱好者周刊: ([yuque](#)) :
- [硅农亚历山大: RISC-V双周报](#)
- 痞子衡嵌入式半月刊: ([zhihu](#)) :

技术动态

"利用Deeplite之软件结合晶心科技RISC-V CPU处理器 达到更快、更小、更准的边缘运算 (From www.eetrend.com 2021.03.26)"

晶心科技和Deeplite很高兴地宣布两家公司最新合作成果—通过使用Deeplite独特的优化软件和晶心科技低功耗RISC-V CPU核心研发出具有人工智能运算能力的应用程序(AI-powered applications)。这项合作关系着重于压缩(compressing)并加速(accelerating)著名的视觉唤醒词(Visual Wake Words (VWW))应用程序。微型相机可以利用此类程序，进行人物图像侦测。

"国产芯片突围:龙芯3A5000和3C5000与AMD比肩,未来RISC-V架构设计 (From www.eet-china.com 2021.03.26)"

"Cudasip宣布与印度Valtrix合作，共同验证RISC-V系统 (From www.ip-soc.com 2021.03.26)"

2021年3月23日-可定制RISC-V®嵌入式处理器IP领先供应商Cudasip今天宣布与印度Valtrix Systems携手，双方将在基于RISC-V开源架构的系统验证方面进行深度合作。Valtrix Systems作为印度著名的业内同行，专注于提供设计验证产品，用于构建功能正确的CPU和片上系统的实现。

一周问答

"请问ARM、MIPS、RISC-V这三种芯片架构各有什么特点？ (From www.zhihu.com 2021.03.26)"

"为什么RISC-V将超越ARM？ (From www.zhihu.com 2021.03.26)"

- [为什么RISC-V将超越ARM？ - 知乎](#)

社区动态

"免费测评 | 中科蓝讯RISC-V内核AB32VG1板 (From www.eet-china.com 2021.03.26)"

AB32VG1 是基于中科蓝讯RISC-V 架构、蓝牙5.0双模音频SOC AB5301A的一款开发板

"芯来 Tech Day 回顾 | 走进珠三角，共话 RISC-V “芯” 生态 (From www.eefocus.com 2021.03.26)"

3月11日下午，由深圳“芯火”平台、微纳点石创新空间、芯来科技、电子发烧友网等联合主办，航顺芯片、纽创信安、福田新一代智慧运营公司、深圳IC基地（福田园）支持的“蓬勃发展的RISC-V生态”主题沙龙活动，在深圳新一代产业园4栋7层培训室成功举办

"第一届RISC-V中国峰会（RISC-V Summit China）将于6月21至27日在上海举办 (From moore.live 2021.03.26)"

"如何看待小米将于3月29日发布的新澎湃芯片？ (From www.zhihu.com 2021.03.26)"

"如何看待小米预告 3 月 29 日发布新款自研芯片，有哪些已知信息，小米芯片的研制能力如何？ (From www.zhihu.com 2021.03.26)"

产业风云

"亚马逊入局RISC-V (From www.36kr.com 2021.03.26)"

亚马逊内部决定支持免费的开源方案RISC-V，以探索用其替代Arm的可能性。报道进一步指出，在最近几周发布的几份工作中，亚马逊设备正在寻找具有RISC-V经验的工程师。

"聚焦5G +工业智能，中移物联网有限公司与CODESYS（中国）软件集团签署战略合作协议 (From www.gongkong.com 2021.03.26)"

OneOS是中国移动针对物联网领域推出的轻量级操作系统，具有可裁剪、跨平台、低功耗、高安全等特点，支持ARM Cortex-M/R/A、MIPS、RISC-V等主流CPU架构，兼容POSIX、CMSIS等标准接口，支持Micropython语言开发，提供图形化开发工具，能够有效提高开发效率并降低开发成本，帮助客户开发稳定可靠、安全易用的物联网应用。

"千芯半导体完成数千万融资，指引新一代可重构存算AI芯片技术 (From finance.sina.com.cn 2021.03.26)"

3月22日，可重构存算AI芯片的提出者，千芯半导体（TensorChip）完成了数千万人民币融资。本轮投资方为前海融华汇金和NW投资。同时，公司新一轮融资也准备启动。

TensorChip成立于2019年，核心技术团队来自AMD、瑞萨半导体、联发科、长江存储等国际先进企业，在存储计算及AI计算加速领域具备深厚的技术积累，拥有5nm和7nm芯片量产经验，熟悉GAA等新一代工艺，并与深圳清华大学研究院达成了深度战略合作，目前合作伙伴包括平头哥等知名芯片厂商与AI应用厂商。

TensorChip 创始人及首席科学家耿云川表示，本轮融资将主要用于领先的“可重构存算AI芯片”的研发（边缘及云计算领域），并继续推进tinyAI加速算法包在智慧交通和新零售领域的优质落地。

"重磅新品亮相AWE2021“科技格兰仕”打开未来生活想象 (From finance.sina.com.cn 2021.03.26)"

本届AWE，格兰仕携手跃昉科技正式展出基于RISC-V架构的开源芯片“BF-细涪”及应用的微波炉产品，这也让开源芯片首次在AWE上亮相。

- "直击格兰仕AWE2021现场，“芯”科技、新产品、新场景亮相！ (From finance.sina.com.cn 2021.03.26)"

"周期成长共振，产业向国内转移，龙头迎戴维斯双击，布局三大主线 (From finance.sina.com.cn 2021.03.26)"

"英特尔新CEO点燃三把火：斥200亿美元建厂 委托代工厂制造处理器 (From finance.sina.com.cn 2021.03.26)"

“IDM2.0”战略：

1. 英特尔自有的半导体制造业务仍将会在自家产品方面扮演重要角色
2. 英特尔将扩大利用外部代工企业的资源，比如台积电、三星电子、格罗方德等，从2023年开始，英特尔将委托代工厂生产一些核心的消费者或者企业所需芯片。
3. 代工服务部，该部门的领导人是Randhir Thakur。独立的业务集团，将利用英特尔的芯片生产技术为外部客户开发制造x86、ARM或者RISC-V处理器。

相关新闻

- "Intel新CEO上任：追击7nm工艺、对外提供代工服务 (From news.mydrivers.com 2021.03.26)"
- "反M1 Mac广告后，英特尔追求代工未来的苹果Silicon芯片 (From finance.sina.com.cn 2021.03.26)"
- "英特尔宣布斥资200亿美元在美国新建两座芯片厂 (From www.eet-china.com 2021.03.26)"
- "英特尔CEO帕特·基辛格宣布“IDM 2.0”战略 7nm制程进展顺利 (From finance.sina.com.cn 2021.03.26)"

"爱普特，逆境涅槃的国产“芯”力量 (From finance.sina.com.cn 2021.03.26)"

核心研发成员中大部分来自原三星半导体MCU的设计团队，曾参与并主导过数十款8BitMCU、32位MCU甚至是AP级MCU、车规级MCU的研发。

爱普特则是于创立之初率先选用了RISC-V这一架构，并且已实现了基于RISC-V架构研发出来的芯片的千万颗级的量产。

评论文集

"字节跳动重磅进军芯片产业，是“故事新编”还是“掌握未来” (From 36kr.com 2021.03.26)"

如今，成立仅9年的字节跳动也加入到AI芯片的竞争中来。针对相关新闻，字节跳动方面也进行了官方回复：是在组建相关团队，在AI芯片领域做了一些探索。..

"AIoT沙场点兵，ARM向左，RISC-V向右 (From jishuin.proginn.com 2021.03.26)"

由于RISC-V的指令集相当小巧精悍，很多企业从一开始就看准AIoT市场，并将其作为RISC-V的着力方向，以定制化来开疆拓土。RISC-V这颗种子，已在AIoT领域快速打开局面，很可能成长为参天大树，催生一场硬件生态的变革。这篇文章，我将尝试对RISC-V即将在AIoT领域引发的变化做一些分析。

"RISC-V的最大挑战是人才，碎片化和专利不是问题 (From 223.220.252.171:81 2021.03.26)"

"GPU越做越大，快到极限了怎么办？ (From www.eet-china.com 2021.03.27)"

如果只看消费市场，骨灰级玩家对GPU算力的追求是无止尽的。只怕算力不够，不怕价格、功耗有多夸张。为什么不将现在的GPU做得更大，在一颗die上堆更多的计算资源呢（也就是所谓的monolithic）？如果摩尔定律恒定持续，同面积内容纳更多晶体管，则这种方案是可持续的。但在摩尔定律放缓的情况下，要在一颗die上塞下更多的图形计算核心，尺寸和成本都是无法接受的.....

其他动态

项目推荐

未知known / RISC-V指令集实现

将通过FPGA或CPLD。使用VHDL语言实现简单ip核。本项目由于我的水平有限，可能很久才能完成，当然在此之前我会逐渐了解内核的实现方式，将参照51，stm32，GD32等用自己的方式实现基于RISC-V的小型单片机。

博文推荐

"SV-4(a) 系统功能描述 (From zhuanlan.zhihu.com 2021.03.26)"

书籍推荐

"刘权胜编著. 基于RISC-V指令集的超标量处理器设计与实现[M]. 上海 上海科学技术文献出版社 2020. (From lib.ecust.edu.cn 2021.03.26)"

一周论文

架构

★ [PDF] RISC-V3: A RISC-V Compatible CPU With a Data Path Based on Redundant Number Systems

M Reichenbach, J Knödtel, S Rachuj, D Fey – IEEE Access, 2021

冗余数系统(RNS)是一种著名的加速算术电路的技术。然而, 在一个完整的CPU中, 使用RNS的算术电路只是包含在子电路层面, 例如在算术逻辑单元(ALU)内部实现除法。不过, 由于避免了ALU中RNS和二进制数表示之间的转换, 将这种方法扩展到创建一个具有基于RNS的完整数据路径的CPU, 对加快数据处理速度还是很有好处的。因此, 通过本文我们提出了一种新的CPU架构, 称为RISC-V3, 它与RISC-V指令集兼容, 但内部使用RNS数表示, 以加快指令执行时间, 从而提高系统性能。RISC-V非常适用于RNS, 因为它没有标志寄存器, 而标志寄存器在使用RNS时计算成本很高。为了提出可靠的性能数据, 在不同的半导体技术中实现了使用RNS的算术电路。此外, 还使用指令集模拟器来估计基准套件(Embench)的系统性能。我们的结果显示, 与二进制架构相比, RISC-V3架构的速度快了81%, 这取决于执行的基准和CMOS技术。

加速

[PDF] RISC-NN: Use RISC, NOT CISC as Neural Network Hardware Infrastructure

T Xiang, L Zhang, S An, X Ye, M Zhang, Y Liu, M Yan... – arXiv preprint arXiv ..., 2021

神经网络(NN)已被证明是分析大数据的强大工具。然而, 传统的CPU无法实现NN应用所需的性能和/或能效。因此, 许多NN加速器已被使用或设计来满足这些目标。这些加速器都可分为三类。GPGPU、ASIC NN加速器和CISC NN加速器。GPGPU实现了通用性和高计算吞吐量, 但不能提供所需的能效, 因为其流架构不能实现NN应用所需的高效数据重用。ASIC NN加速器通过先进的数据重用优化实现了最佳的性能或能源效率, 然而, 它们只支持有限的NN用例。CISC NN加速器旨在通过将NN应用分解为多个相对简单的矩阵或矢量CISC指令, 实现通用性和高能效。虽然CISC NN加速器可以实现比GPGPU相当小的内存占用, 从而提高能源效率, 但它们仍然无法提供ASIC NN加速器所实现的相同水平的数据重用优化, 因为它们的CISC架构固有的可怜的可编程性。

我们认为, 对于NN加速器来说, RISC是比CISC更好的设计选择, 就像通用处理器的情况一样。我们提出了RISC-NN, 这是一种新型的基于RISC的多核NN加速器, 它实现了高表现力和高并行性, 并且具有较强的可编程性和较低的控制硬件成本。我们表明, RISCNN可以实现最先进的CISC NN加速器的所有必要指令; 同时, RISCNN设法实现高级优化, 如多级数据重用和对稀疏NN应用的支持, 这在以前的ASIC NN加速器中只存在。实验结果显示, 与最先进的Nvidia TITAN Xp GPGPU相比, RISC-NN在各种NN应用中平均实现了11.88的性能效率。在CNN、MLP和LSTM应用中, RISC-NN也分别比基于CISC的TPU平均实现了1.29、8.37和21.71的性能效率。最后, RISC-NN在对Sparse NN应用进行修剪后, 可以实现额外26.05%的性能提升和33.13%的能耗降低。

安全

★ A Strategy Roadmap for Post-quantum Cryptography

GR Pandeya, TU Daim, A Marotzke – Roadmapping Future: Technologies, Products ..., 2021

★ [Applied Analytical Model for Latency Evaluation of RISC-V Security Monitor](#)

J Tullos, S Graham, P Patel – 16th International Conference on Cyber Warfare and ..., 2021

[HTML] [Design High-Confidence Computers using Trusted Instructional Set Architecture and Emulators](#)

SP Wang – High-Confidence Computing, 2021

高置信计算依赖于可信指令集架构、密封内核和安全操作系统。云计算依赖于可信系统来完成虚拟化任务。分支预测和管道是提高CPU/GPU性能的关键。但Spectre和Meltdown使现代处理器容易被利用。禁用预测和管道绝对不是一个好的解决方案。另一方面，目前的软件补丁只能解决围绕Meltdown的非本质问题。本文介绍了可信计算机架构设计和仿真方面的整体方法。

[PDF] [SafeSU: an Extended Statistics Unit for Multicore Timing Interference](#)

G Cabo, F Bas, R Lorenzo, D Trilla, S Alcaide...

MPSoC中的统计单元(SU)越来越多地被用于(1)验证和(2)多核时序干扰的验证，以及(3)在安全相关的实时系统中部署安全措施。然而，现有的用于管理多核时序干扰的SU扩展既没有集成在一起，也没有部署在商用MPSoC中。

本文介绍了安全统计单元(Safe Statistics Unit, 简称SafeSU)的实现，它智能地集成了现有的多核时序干扰验证、验证和监控的解决方案，并进而集成到商用空间级RISC-V和SparcV8 MPSoC中。我们的评估说明了SafeSU的运行情况，并为实现商业化并作为开源IP提供之前的彻底验证铺平了道路。

[Analysis of Transient-Execution Attacks on the out-of-order CHERI-RISC-V Microprocessor Toooba](#)

FA Fuchs – 2021

通过近年来的研究，瞬态执行攻击被认为是微架构的一大威胁。在这项工作中，我重现并开发了针对RISC-V和CHERI-RISC-V微架构的瞬时执行攻击。CHERI是一个指令集架构(ISA)安全扩展，它提供了细粒度的内存保护和隔断。我在Toooba——一个实现CHERI-RISC-V的超标量失序处理器上进行了这项工作的瞬态执行实验。我提出了一个新的瞬态执行攻击子类，被称为Meltdown-CF(Capability Forgery)。此外，我重现了所有四种主要的Spectre式攻击和重要的Meltdown式攻击。这项工作分析了所有的攻击，并解释了基于其开发者所做的架构和微观架构决策的各自实验的结果。虽然所有四种Spectre风格的攻击都可以成功重现，但核心似乎并不容易受到之前Meltdown风格的攻击。我发现Spectre-BTB和Spectre-RSB对CHERI系统以及新开发的瞬时执行攻击子类Meltdown-CF构成了很大的威胁。然而，所有四种主要的Spectre式攻击和Meltdown-CF子类的所有攻击都违反了CHERI的安全模型，因此需要建立安全机制。

★ [PDF] [On the Design and Misuse of Microcoded \(Embedded\) Processors—A Cautionary Note](#)

N Albartus, C Nasenberg, F Stolz, M Fyrbiak, C Paar...

今天的微处理器经常依靠微代码更新来解决诸如安全或功能补丁等问题。不幸的是，微代码更新的灵活性通过恶意的微代码修改打开了新的攻击载体。这种攻击与硬件木马有许多共同的特点，对系统安全也有类似的破坏性后果。然而，由于微代码的不透明性，公开文献中对微代码木马的能力和局限性知之甚少。我们介绍了一个微码RISC-V处理器架构的设计以及微码开发和评估环境。尽管微代码通常对处理器硬件具有几乎完全的控制权，但有意义的微代码木马的设计并不简单。这种有点违背直觉的见解是由于在硬件层面缺乏关于执行软件语义的信息。在三个安全案例研究中，我们展示了如何克服这些问题，并对如何设计破坏系统安全的有意义的微代码木马提出了见解。为了促进未来的研究和应用，我们公开发布了我们的实现和评估平台¹。

应用

[PDF] Fully Onboard AI-powered Human-Drone Pose Estimation on Ultra-low Power Autonomous Flying Nano-UAVs

D Palossi, N Zimmerman, A Burrello, F Conti, H Müller... – arXiv preprint arXiv ..., 2021

以人工智能为动力的袖珍型空气机器人有可能彻底改变物联网生态系统，充当自主的、不受干扰的、无处不在的智能传感器。凭借几平方厘米的外形尺寸，纳米大小的无人驾驶飞行器（UAVs）是室内人机交互任务的自然选择，正如我们在这项工作中解决的姿势估计任务。然而，这一方案受到纳米UAVs有限的有效载荷和计算能力的挑战，严重制约了机载大脑在100 mW以下微控制器单元级的应用。我们的工作站在新型并行超低功耗(PULP)架构范式和我们的深度神经网络(DNN)视觉管道通用开发方法的交叉点上，即覆盖从感知到控制。针对DNN模型设计，从训练和数据集增强到8位量化和部署，我们展示了基于PULP的处理器，在纳米无人机上，是如何充分满足我们的新型DNN（称为PULP-Frontnet）的实时执行（高达135帧/秒）。我们展示了如何在不影响结果质量的情况下，通过扩展模型的内存和计算需求，显著提高机载推理能力（最高能量效率为0.43 mJ/帧），而不影响资源不受限制的基线（即全精度DNN）。现场实验展示了闭环顶级自主导航能力，采用资源严重受限的27克Crazyflyie 2.1纳米四旋翼。与使用理想传感设置实现的控制性能相比，机载相对姿势推理在中位绝对误差方面产生了优异的无人机行为，如位置误差（机载：41厘米，理想：26厘米）和角度误差（机载：3.7°，理想：4.1°）。

仿真验证EDA

Cycle-Accurate Simulator Generator for the VADL Processor Description Language

H Schützenhöfer – 2021

模拟器是一种可以模拟执行为不同平台或架构编写的程序的软件。例如，模拟器可以在Linux主机上运行RISC-V程序，使其成为在硬件可用之前开发微处理器期间特别有用的工具。现在，仿真器既可以手工编写，也可以由仿真器生成器根据处理器模型的抽象描述自动生成。处理器的这种抽象模型可以用处理器描述语言(PDL)来描述，它通常包括指令集架构(ISA)、应用二进制接口(ABI)和微架构(MIA)的规范。只重现执行指令效果的模拟器通常被称为功能模拟器或指令集模拟器（ISS）。周期精确仿真器（CAS）也可以确定执行的处理器周期数，这通常需要对管道模型也进行仿真。这项工作的目标是为新创建的维也纳体系结构描述语言（VADL）提供一个ISS和CAS发生器。为此在Xtend中创建了一个灵活的代码生成框架，它可以生成一个C++模拟器，并构成了两个模拟器生成器实现的基础。采用RISC-V的VADL规范进

行评估，该规范支持32位和64位的基本整数函数(I)、乘除(M)、控制和状态寄存器(Zicsr)和压缩指令(C)。从这个RISC-V规范中衍生出6个ISS变体和另一个具有5级内序流水线的CAS，并用于评估和测试。对于这些模拟器的每一个变体，我们都进行了MiBench-Automotive、MiBench-Network和Dhrystone等几个基准测试，并对其结果进行了实证分析和与手写SWERV-ISS的对比。

操作系统，生态环境

[PDF] [A high-efficient and low-cost secure AMBA framework utilizing configurable data encryption modeling against probe attacks](#)

K Wang, W Li, Y Liu, T Chen, L Nan, X Xia – IEICE Electronics Express, 2021

物联网将作为一种新的全球性超级基础设施渗透到我们的生活中，数十亿台具有前所未有的各种硬件架构的设备将在这里进行交互。为了使物联网应用和服务能够在任何地方运行，而无需进行重大调整，操作系统（OS）为异构硬件提供标准化的接口。因此，用于物联网设备的操作系统必须适用于从低端到高端设备的大量目标平台，而且必须保证每个应用所需的不同的可靠性水平（如安全、保安、实时性、可维护性）。其中一些硬件架构确实已经存在，其他的硬件架构将随着时间的推移而出现，并引入新的或改进的功能，这些功能必须得到操作系统的支持或利用。为了成功，一个操作系统必须是可移植的，不仅是关于它的功能，而且是关于它经过验证的可靠性。本文试图回答现有物联网操作系统的可移植性问题，分析了五种流行的操作系统的设计、开发和测试过程，以及可用端口的质量。最后我们就如何提高未来操作系统设计的可移植性提出建议。V

[A lightweight virtualization model to enable edge computing in deeply embedded systems](#)

RT Tiburski, CR Moratelli, SF Johann, E de Matos... – Software: Practice and ..., 2021

边缘计算范式能够将物联网（IoT）应用从云端转移到网络边缘。现代软件工程方法正在坚持使用微服务，以实现在边缘设备上部署此类应用。微服务包括将应用分解成独立运行的小块。最近的作品探讨了将微服务打包到容器中，并主张容器可以减少占用空间，避免传统虚拟化带来的不必要的开销。然而，由于底层操作系统（OS）的要求，容器不能用于许多深度嵌入式系统（DES）。DES是边缘设备，关于存储、内存和处理能力的资源极少。因此，它们无法承受大型复杂的操作系统。本文介绍了Hellfire管理程序，这是一个轻量级的虚拟化实现，可以在DES上实现物联网应用的分离并提高安全性。我们的建议简化了传统的管理程序方法，并在现有技术失败的地方达到设备。结果表明，所提出的模型具有23 KB的小占用空间，同时在多个虚拟机执行时保持0.62%的低平均虚拟化开销。

[PDF] [A Study on the Portability of IoT Operating Systems](#)

R Martins Gomes, M Baunach – Tagungsband des FG-BS Frühjahrestreffens 2021, 2021

物联网将作为一种新的全球性超级基础设施渗透到我们的生活中，数十亿台具有前所未有的各种硬件架构的设备将在这里进行交互。为了使物联网应用和服务能够在任何地方运行，而无需进行重大调整，操作系统（OS）为异构硬件提供标准化的接口。因此，用于物联网设备的操作系统必须适用于从低端到高端设备的大量目标平台，而且必须保证每个应用所需的不同的可靠性水平（如安全、保安、实时性、可

维护性)。其中一些硬件架构确实已经存在,其他的硬件架构将随着时间的推移而出现,并引入新的或改进的功能,这些功能必须得到操作系统的支持或利用。为了成功,一个操作系统必须是可移植的,不仅是关于它的功能,而且是关于它经过验证的可靠性。本文试图回答现有物联网操作系统的可移植性问题,分析了五种流行的操作系统的设计、开发和测试过程,以及可用端口的质量。最后我们就如何提高未来操作系统设计的可移植性提出建议。

RISC-V与芯片评论编辑部 – RISC-V和芯片动态周报

每周六发布

欢迎批评, 指正, 评论和加入

关于本刊:

- 非特殊注明, 本刊消息均来自于网络, 如有版权问题, 我们会立刻处理。
- [本刊部分消息来源](#)

语雀	微信公众号	Gitee	Github	Inspur
RISC-V和芯片动态 简报 riscv rvnews	高效服务器和存储技 术国家重点实验室	inspur-risc-v RVWeekly	inspur-risc-v RVWeekly	riscv RVWeekly