

Modo bajo consumo

Modos de ahorro de energía:

✓ BOD deshabilitado

Es posible monitorear la tensión de la fuente de alimentación durante un período de reposo. Para ahorrar energía, es posible desactivar el BOD por software para algunos de los modos de suspensión. El consumo de energía del modo de suspensión estará entonces al mismo nivel que cuando BOD está desactivado globalmente por los fusibles (también llamados fuses). Si el BOD está deshabilitado en el software, la función BOD se apaga inmediatamente después de entrar en el modo de suspensión.

Al despertar del modo de suspensión, el BOD se habilita automáticamente de nuevo. Esto garantiza un funcionamiento seguro en caso de que el nivel de VCC haya bajado durante el período de suspensión. Cuando se ha desactivado el BOD, el tiempo de activación desde el modo de suspensión será de aproximadamente 60 μ s para garantizar que el BOD esté funcionando correctamente antes de que la MCU continúe ejecutando el código.

✓ Modo inactivo

En el presente modo inactivo, se detiene la CPU pero permitiendo SPI, USART, comparador analógico, ADC, I²C, temporizador/contadores, perro guardián (watchdog timer) y la interrupción sistema para seguir funcionando. Este modo de suspensión básicamente detiene clk-CPU y clk-FLASH, mientras permite que los otros relojes funcionen.

El modo inactivo permite que la MCU se despierte de las interrupciones externas activadas, así como de las internas, como el desbordamiento del temporizador y USART transmite interrupciones completas.



- ✓ Modo reducción de ruido para el ADC

Modo ya visto en otro video

- ✓ Modo power-down

En este modo, el oscilador externo se detiene, mientras que las interrupciones externas, el reloj de dirección de interfaz I²C y el perro guardián (watchdog timer) continúan operando (si está habilitado).

La coincidencia de dirección de la interfaz I²C, una interrupción de nivel externo en INT0 o INT1, o una interrupción de cambio de pin pueden despertar el MCU. Este modo de suspensión básicamente detiene todos los relojes, lo que permite la operación de módulos asíncronos únicamente.

- ✓ Modo power-save

Este modo es idéntico al apagado, con una excepción: Si Timer/Counter2 está habilitado, seguirá funcionando durante la suspensión. El dispositivo puede activarse desde el desbordamiento del temporizador o la salida comparar el evento de Timer/Counter2 si los bits correspondientes de habilitación de interrupción de Timer/Counter2 están establecidos en TIMSK2.

Si Timer/Counter2 no está funcionando, se recomienda el modo de apagado en lugar del modo de ahorro de energía.

- ✓ Modo standby

Si se selecciona una opción de reloj de cristal/resonador externo, la instrucción SLEEP hace que el MCU entra en modo de espera. Este modo es idéntico al modo power-down con la excepción de que el oscilador se mantiene en funcionamiento.



✓ Modo standby extendido

Si se selecciona una opción de reloj de cristal/resonador externo, la instrucción SLEEP hace que el MCU ingresa al modo de espera extendido. Este modo es idéntico al modo power-save con la excepción de que el oscilador se mantiene encendido.

Selección de modos de ahorro de energía

9.11.1 SMCR – Sleep Mode Control Register

The sleep mode control register contains control bits for power management.

Bit	7	6	5	4	3	2	1	0	
0x33 (0x53)	–	–	–	–	SM2	SM1	SM0	SE	SMCR
Read/Write	R	R	R	R	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Table 9-2. Sleep Mode Select

SM2	SM1	SM0	Sleep Mode
0	0	0	Idle
0	0	1	ADC noise reduction
0	1	0	Power-down
0	1	1	Power-save
1	0	0	Reserved
1	0	1	Reserved
1	1	0	Standby ⁽¹⁾
1	1	1	External standby ⁽¹⁾

Note: 1. Standby mode is only recommended for use with external crystals or resonators.

Table 9-1. Active Clock Domains and Wake-up Sources in the Different Sleep Modes.

Sleep Mode	Active Clock Domains					Oscillators		Wake-up Sources							Software BOD Disable
	clk _{CPU}	clk _{FLASH}	clk _{IO}	clk _{ADC}	clk _{ASY}	Main Clock Source Enabled	Timer Oscillator Enabled	INT1, INT0 and Pin Change	TWI Address Match	Timer2	SPM/EEPROM Ready	ADC	WDT	Other/O	
Idle			X	X	X	X	X ⁽²⁾	X	X	X	X	X	X	X	
ADC noise Reduction				X	X	X	X ⁽²⁾	X ⁽³⁾	X	X ⁽²⁾	X	X	X		
Power-down								X ⁽³⁾	X				X		X
Power-save					X		X ⁽²⁾	X ⁽³⁾	X	X			X		X
Standby ⁽¹⁾						X		X ⁽³⁾	X				X		X
Extended Standby					X ⁽²⁾	X	X ⁽²⁾	X ⁽³⁾	X	X			X		X

Notes: 1. Only recommended with external crystal or resonator selected as clock source.

2. If Timer/Counter2 is running in asynchronous mode.

3. For INT1 and INT0, only level interrupt.



✓ Registro de periféricos

El registro de reducción de potencia (PRR) proporciona un método para detener el reloj de los periféricos individuales para reducir el consumo de energía. El estado actual del periférico se congela y los registros de E/S no se pueden leer ni escribir. Los recursos utilizados por el periférico al detener el reloj permanecerán ocupados, por lo tanto, en la mayoría de los casos, el periférico debe desactivarse antes de detener el reloj.

El apagado del módulo se puede usar en cualquier modo para reducir significativamente el consumo de energía general.

9.11.3 PRR – Power Reduction Register

Bit (0x64)	7	6	5	4	3	2	1	0	
	PRTWI	PRTIM2	PRTIM0	–	PRTIM1	PRSPI	PRUSART0	PRADC	PRR
Read/Write	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

