

Sławomir Kulesza

Technika cyfrowa


# Synteza układów kombinacyjnych

Wykład dla studentów III roku Informatyki

Wersja 4.0, 23/10/2014


# Bramki logiczne

Bramki logiczne to podstawowe elementy logiczne realizujące elementarne funkcje przełączające (AND, OR, NOT) lub ich niezbyt złożone kombinacje (NAND, NOR, XOR, XNOR).




A  $\rightarrow$  Output

A	Output
0	
1	




A  
B  $\rightarrow$  Output

A	B	Output
0	0	
0	1	
1	0	
1	1	




A  
B  $\rightarrow$  Output

A	B	Output
0	0	
0	1	
1	0	
1	1	




A  
B  $\rightarrow$  Output

A	B	Output
0	0	
0	1	
1	0	
1	1	




A  
B  $\rightarrow$  Output

A	B	Output
0	0	
0	1	
1	0	
1	1	




A  
B  $\rightarrow$  Output

A	B	Output
0	0	
0	1	
1	0	
1	1	




A  
B  $\rightarrow$  Output

A	B	Output
0	0	
0	1	
1	0	
1	1	



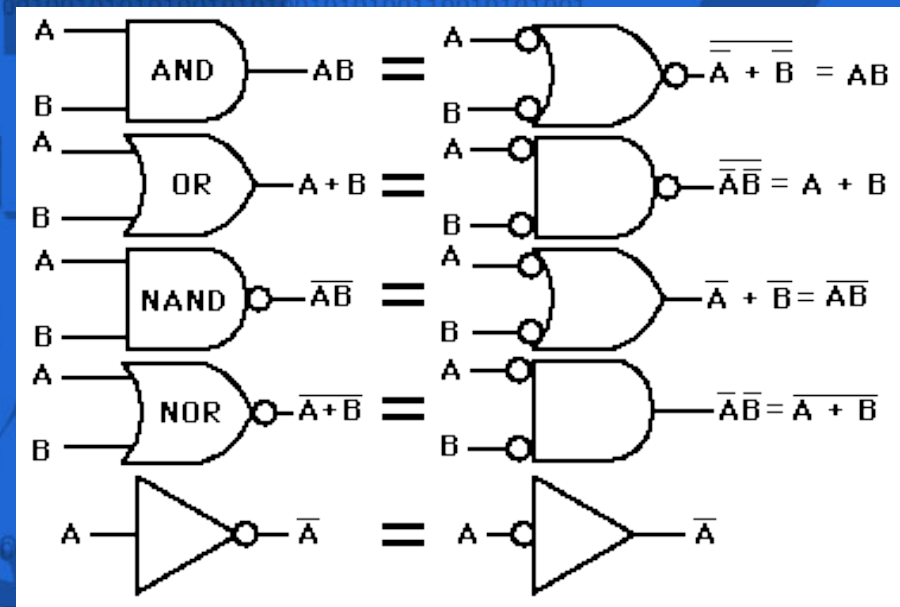
A  
B  $\rightarrow$  Output

A	B	Output
0	0	
0	1	
1	0	
1	1	



A  
B  $\rightarrow$  Output

A	B	Output
0	0	
0	1	
1	0	
1	1	



# System wskaźników negacji (SWN)

System wskaźników negacji wykorzystywany jest do tworzenia schematów układów logicznych w konwencji abstrakcyjnych stanów logicznych (0/1), a więc w oderwaniu od faktycznie występujących w układzie poziomów wielkości elektrycznych (np. napięć).

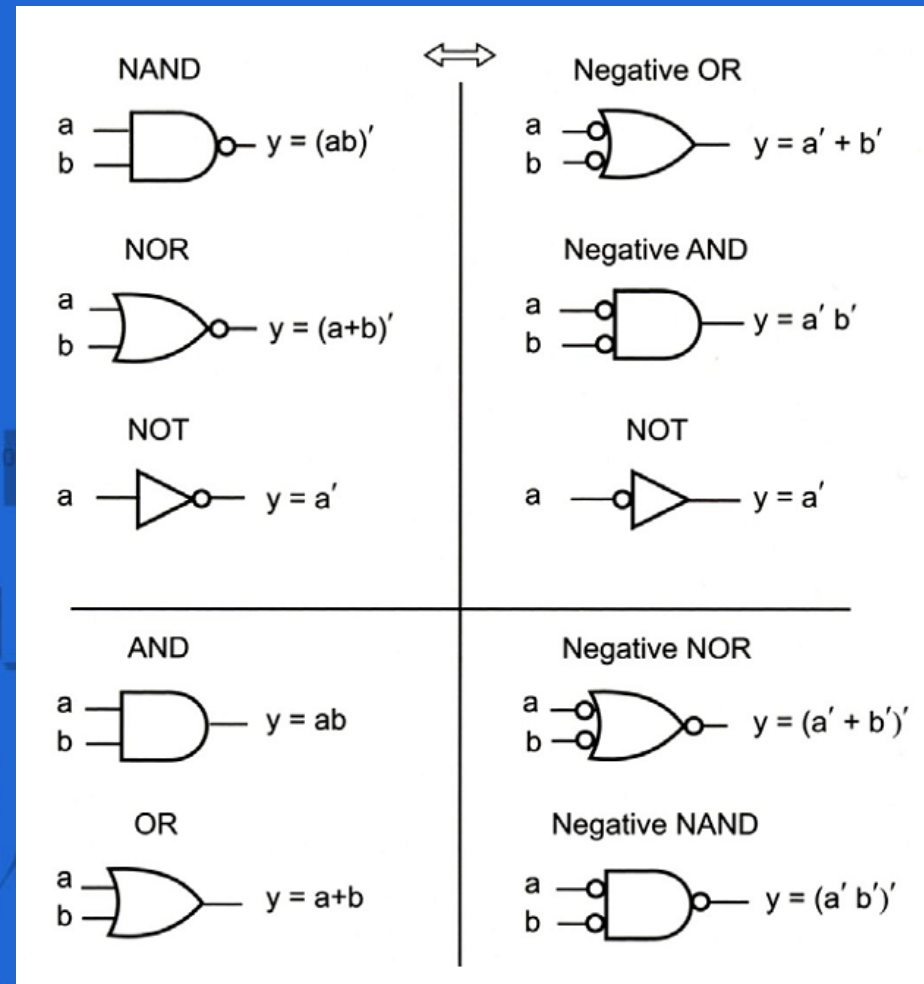
Wewnętrzny stan logiczny: stan logiczny istniejący wewnątrz bramki na jej wejściu lub wyjściu.

Zewnętrzny stan logiczny: stan logiczny istniejący na zewnątrz bramki, tj.:

- na linii przed jakimkolwiek wskaźnikiem na wejściu układu,
- na linii wyjściowej po jakimkolwiek wskaźniku na wyjściu.

# Reguły użycia SWN

- 1) Brak wskaźnika negacji oznacza tożsamość stanu wewnętrznego i zewnętrznego układu.
- 2) Obecność wskaźnika negacji oznacza, że stan wewnętrzny jest negacją stanu zewnętrznego.

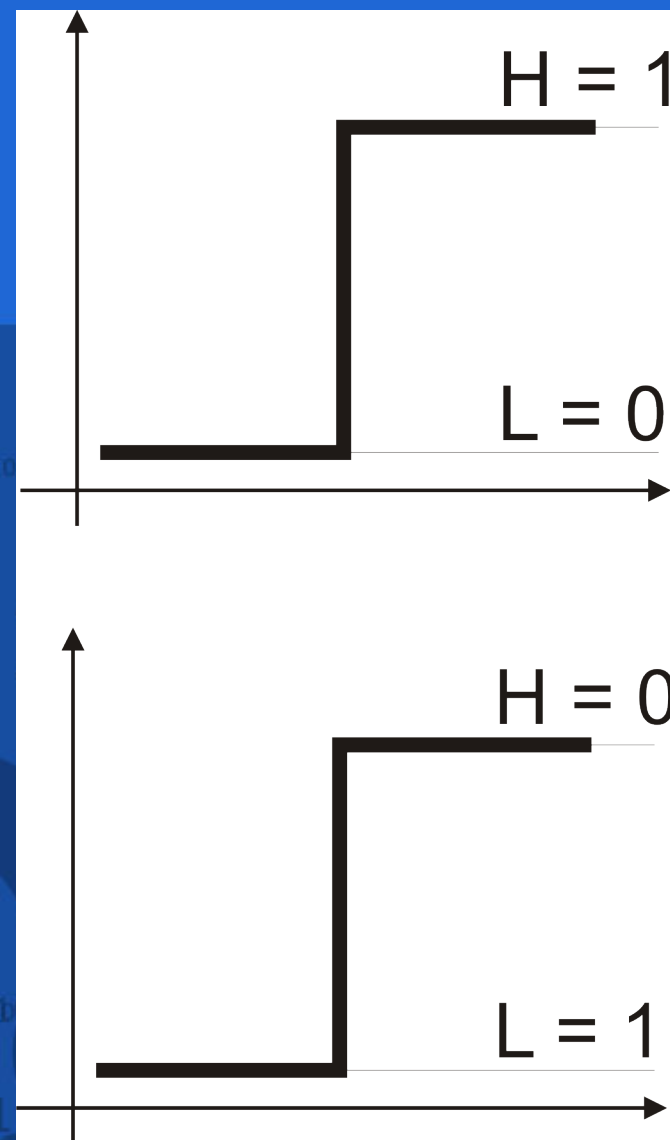


# Konwencje stanów

SWN może służyć do opisu realnych układów jeśli powiąże się abstrakcyjne stany logiczne 0 oraz 1 z rzeczywistymi poziomami napięć:

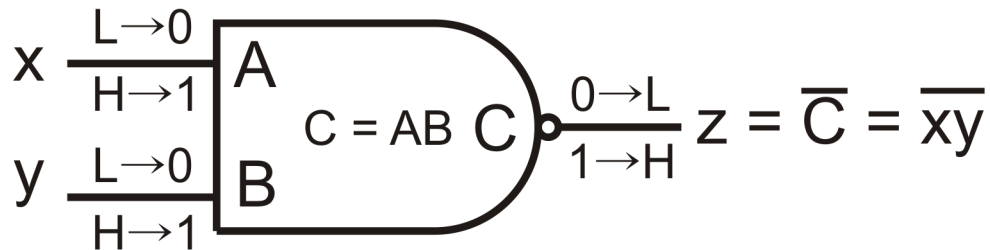
Logika dodatnia: logiczne 0 wiąże się z niskim poziomem napięcia, zaś logiczną 1 z poziomem wysokim. Stosowana powszechnie.

Logika ujemna: logiczne 0 wiąże się z wysokim poziomem napięcia, zaś logiczną 1 z poziomem niskim. Stosowana sporadycznie.



# SWN a wybór logiki

Funktor NAND w logice dodatniej

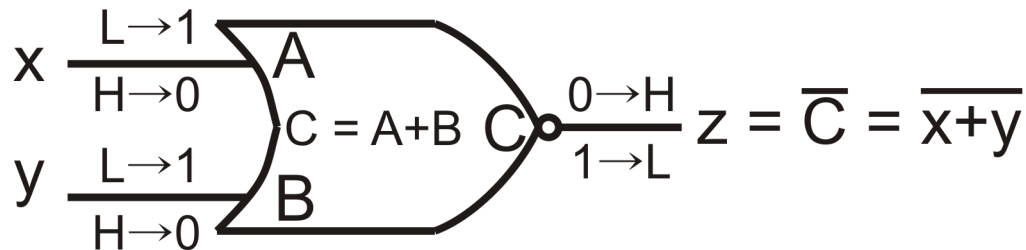


x	y	A	B	C	z
L	L	0	0	0	H
L	H	0	1	0	H
H	L	1	0	0	H
H	H	1	1	1	L

Stany  
wewnętrzne

Poziomy  
zewnętrzny

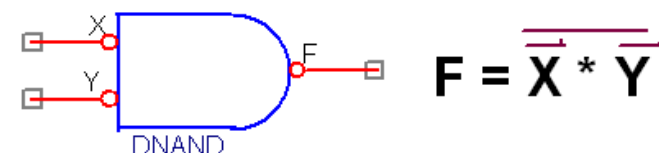
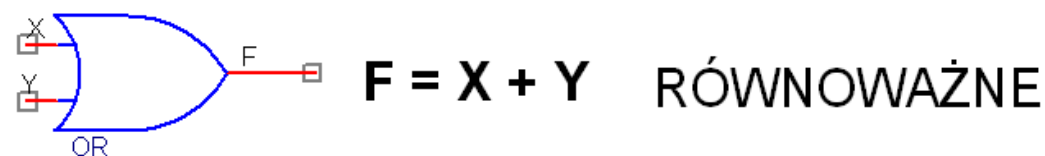
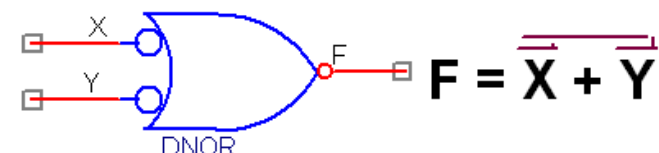
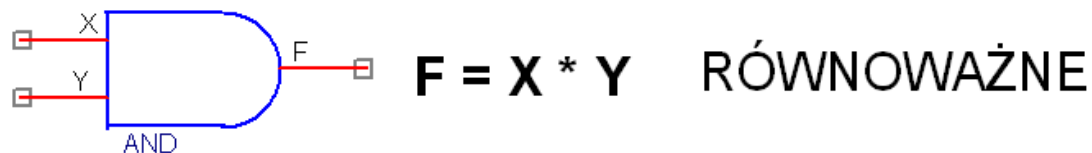
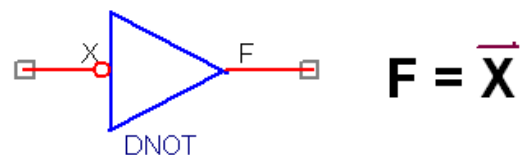
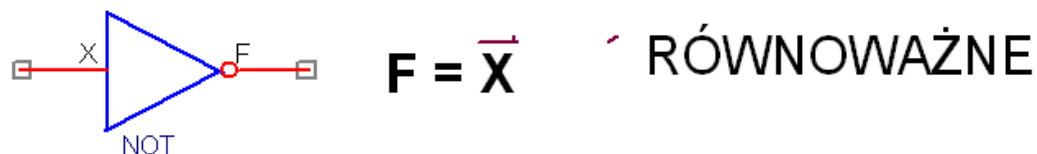
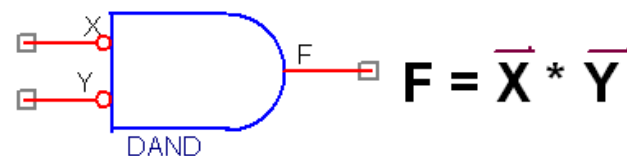
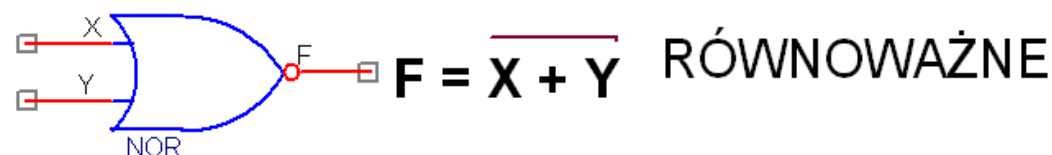
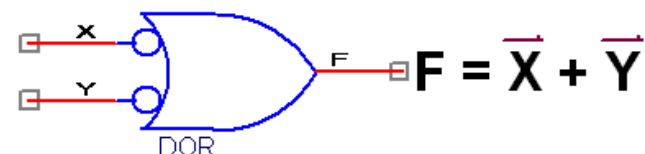
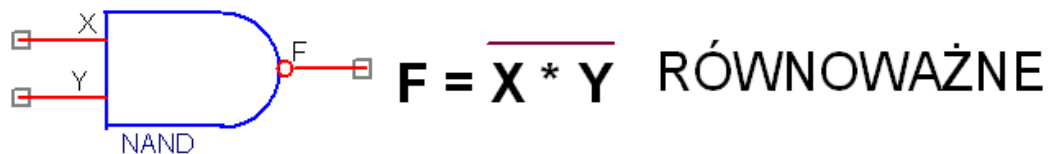
Funktor NOR w logice ujemnej



x	y	A	B	C	z
L	L	1	1	1	H
L	H	1	0	1	H
H	L	0	1	1	H
H	H	0	0	0	L



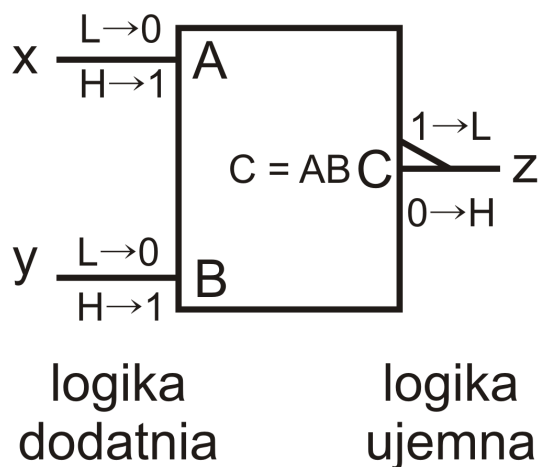
# Symbole dualne funktorów



# System wskaźników polaryzacji

System wskaźników polaryzacji (SWP) wykorzystywany jest do oznaczenia konwencji logiki użytej w odniesieniu do określonej końcówki układu.

Funktor AND w systemie SWP



x	y	A	B	C	z
L	L	0	0	0	H
L	H	0	1	0	H
H	L	1	0	0	H
H	H	1	1	1	L

1. Brak wskaźnika polaryzacji oznacza wybór logiki dodatniej.
2. Obecność wskaźnika polaryzacji oznacza wybór logiki ujemnej.

W wielu przypadkach wskaźnik polaryzacji można utożsamiać ze wskaźnikiem negacji.



# Synteza układów kombinacyjnych przy użyciu funktorów równoważnych

## KROK 1

Określenie ilości sygnałów wejściowych i wyjściowych, określenie funkcji przełączającej za pomocą tablicy prawdy i jej konwersja na kanoniczną formę boolowską.

## KROK 2

Minimalizacja formy boolowskiej.

## KROK 3

Sporządzenie schematu układu na podstawie zminimalizowanej postaci formy boolowskiej, w ramach narzuconego SFP (np. NAND/Negative-OR).

## KROK 4

Optymalizacja konfiguracji schematowej.

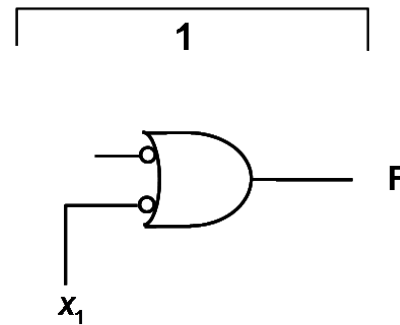
# Synteza układów kombinacyjnych przy użyciu funktorów równoważnych

Schemat układu kombinacyjnego opisanego formą sumacyjną można utworzyć z symboli funktorów wybranego SFP, na przykład NAND i równoważnych im funktorów Negative-OR:

## REGUŁA 1

Graficznym symbolem bramki wyjściowej (pierwszy poziom układu) jest symbol Negative-OR

POZIOMY UKŁADU



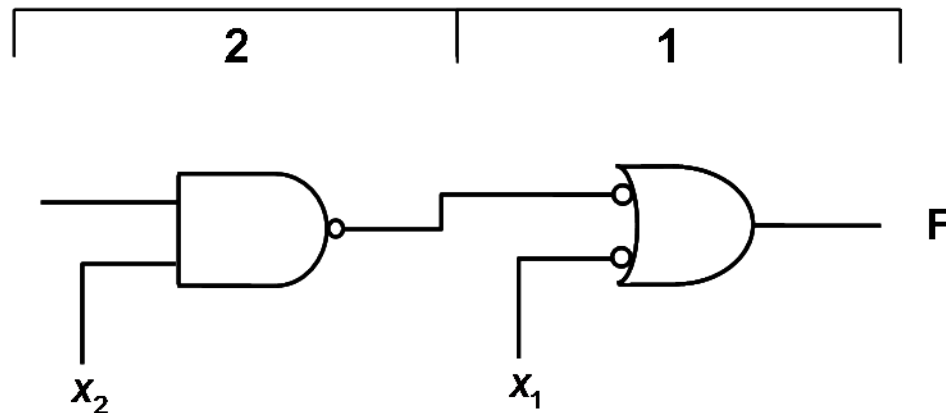
$$F = \bar{x}_1 + x_2 * (x_3 + \bar{x}_4 * x_5)$$

# Synteza układów kombinacyjnych przy użyciu funktorów równoważnych

## REGUŁA 2

Do wejść bramki wyjściowej przyłącza się wyścia bramek NAND (drugi poziom układu):

POZIOMY UKŁADU



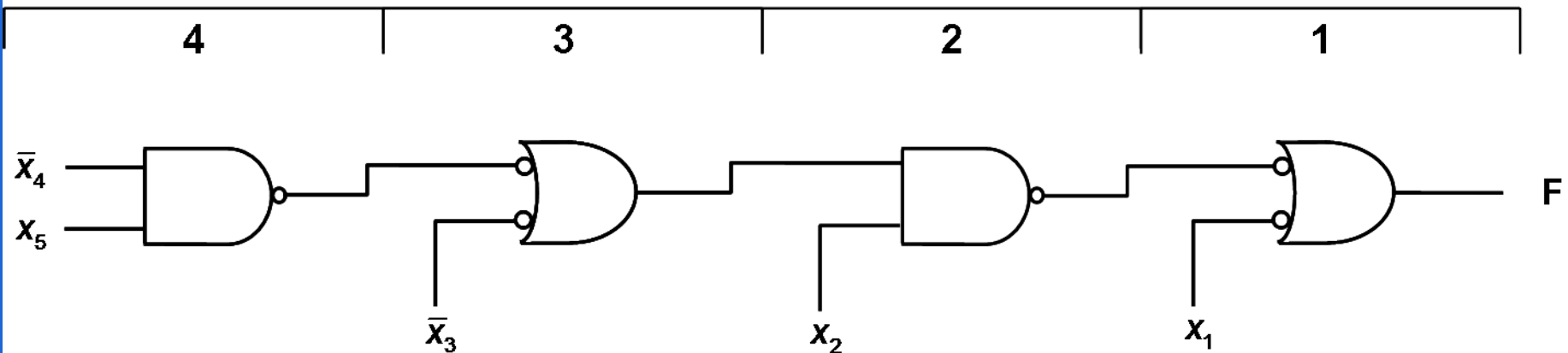
$$F = \bar{x}_1 + x_2 * (x_3 + \bar{x}_4 * x_5)$$

# Synteza układów kombinacyjnych przy użyciu funktorów równoważnych

## REGUŁA 3

Na dalszych poziomach nieparzystych stosuje się symbole Negative -OR, a na parzystych symbole NAND:

POZIOMY UKŁADU



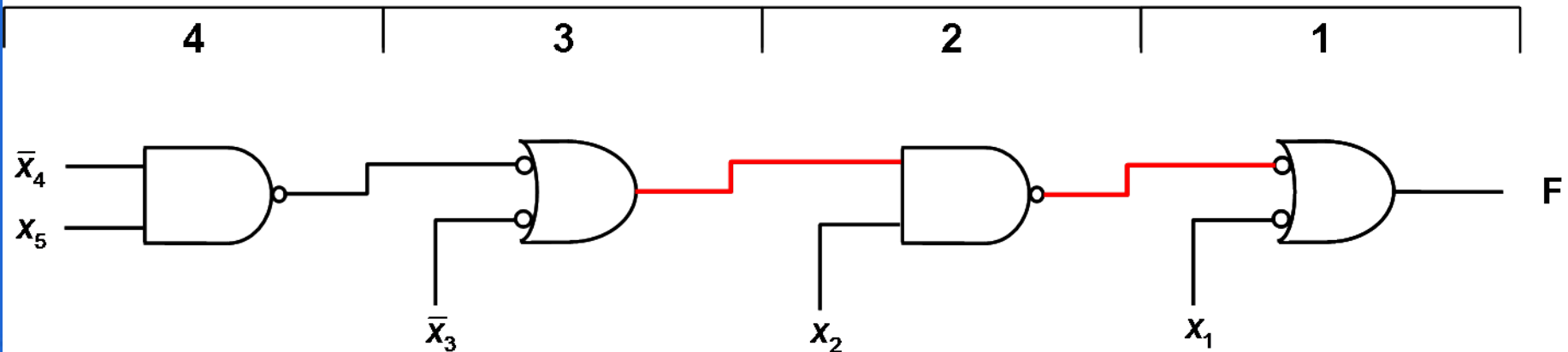
$$F = \bar{x}_1 + x_2 * (x_3 + \bar{x}_4 * x_5)$$

# Synteza układów kombinacyjnych przy użyciu funkcyjów równoważnych

## REGUŁA 4

Każda linia połączeniowa powinna mieć na obydwu końcach wskaźniki negacji albo nie mieć ich w ogóle:

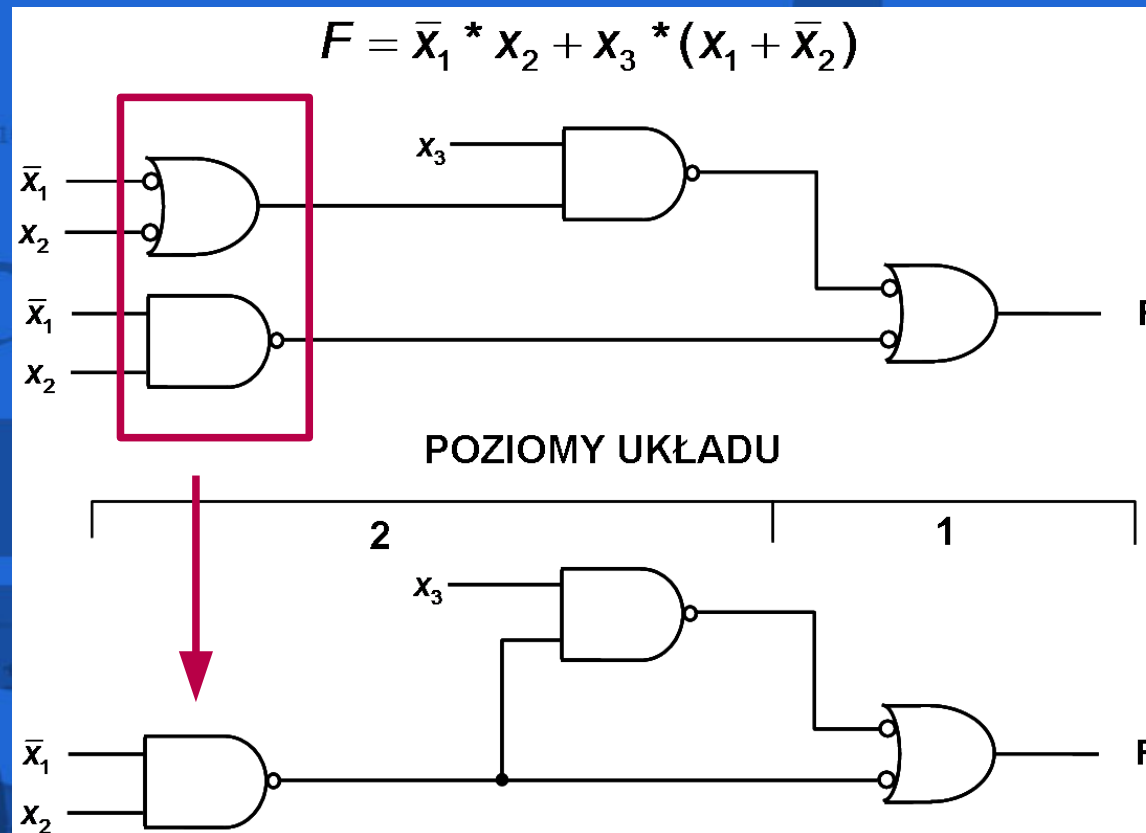
POZIOMY UKŁADU



$$F = \bar{x}_1 + x_2 * (x_3 + \bar{x}_4 * x_5)$$

# Synteza układów kombinacyjnych przy użyciu funkcyjów równoważnych

Możliwe są odstępstwa od reguły 4 związane z połączeniami w obrębie jednego poziomu lub z występowaniem sprzężeń zwrotnych:



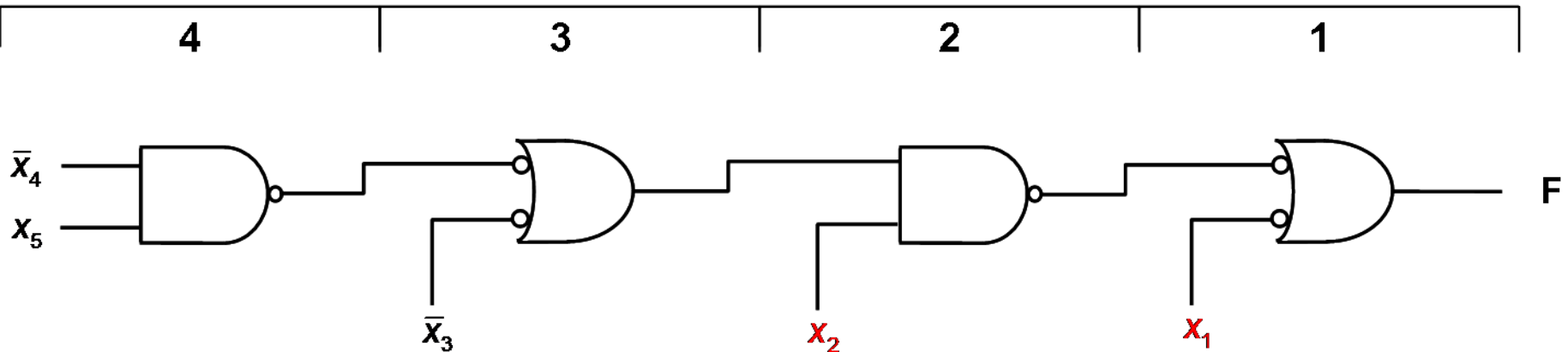


# Synteza układów kombinacyjnych przy użyciu funktorów równoważnych

## REGUŁA 5

Zmienne na wejściach ze wskaźnikami negacji są zanegowane w formie boolowskiej (i odwrotnie):

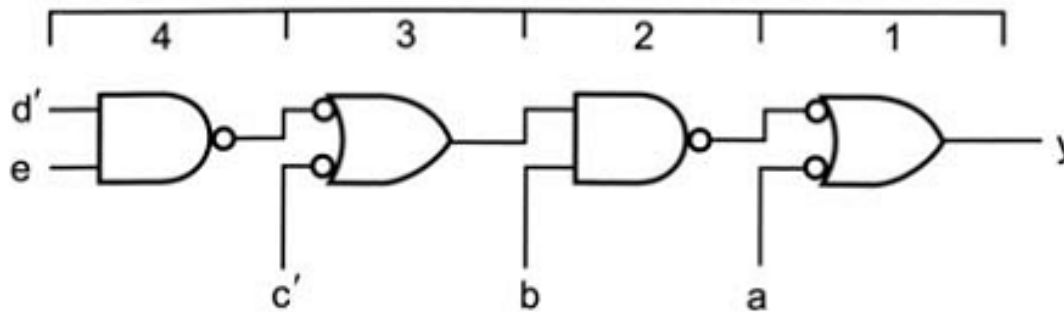
POZIOMY UKŁADU



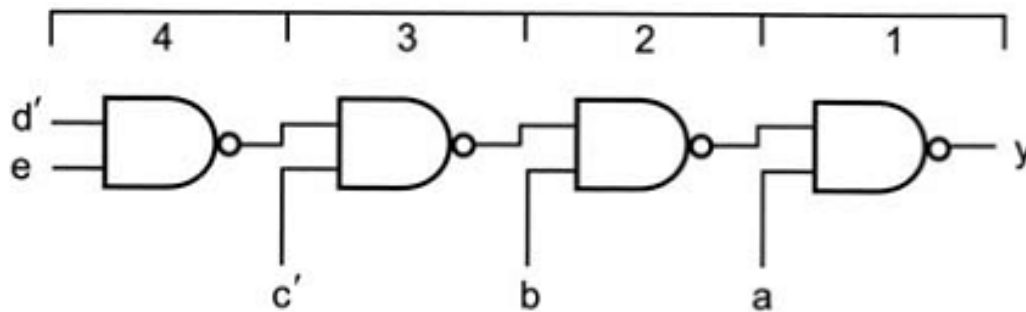
$$F = \bar{x}_1 + x_2 * (x_3 + \bar{x}_4 * x_5)$$

# Synteza układów kombinacyjnych przy użyciu funkcyjów równoważnych

Poziomy układu



$$y = a' + b(c + d'e)$$

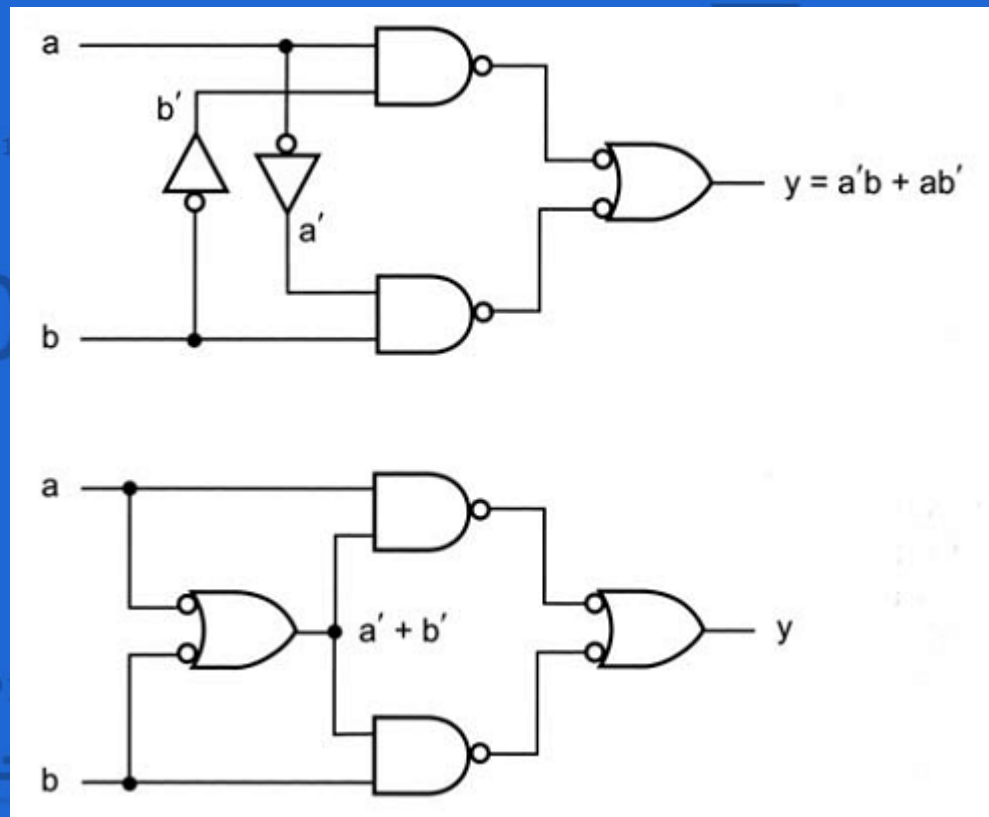


Większa czytelność schematu

# Realizacja funkcji XOR

Opis funkcji XOR:

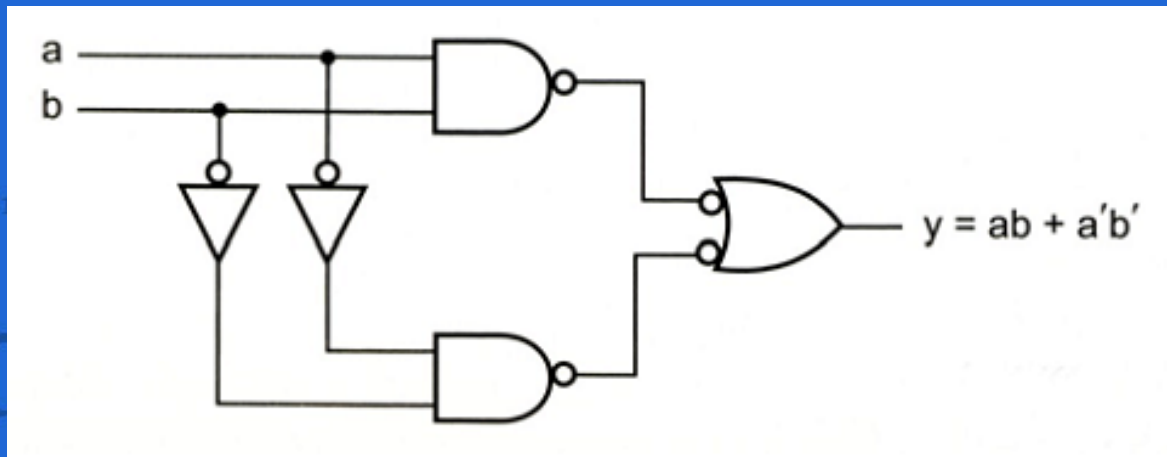
$$f(a,b) = ab' + a'b = a(a' + b') + b(a' + b')$$



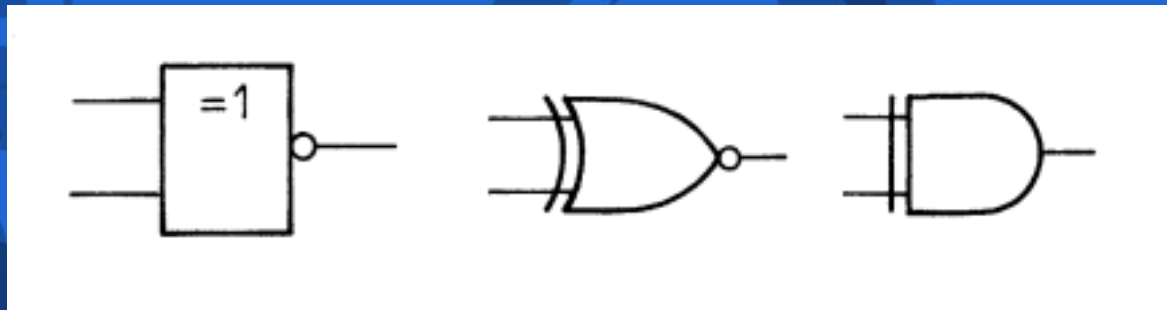
# Realizacja funkcji XNOR

Opis funkcji XNOR:

$$f(a,b) = (ab' + a'b)' = (a' + b)(a + b') = ab + a'b'$$

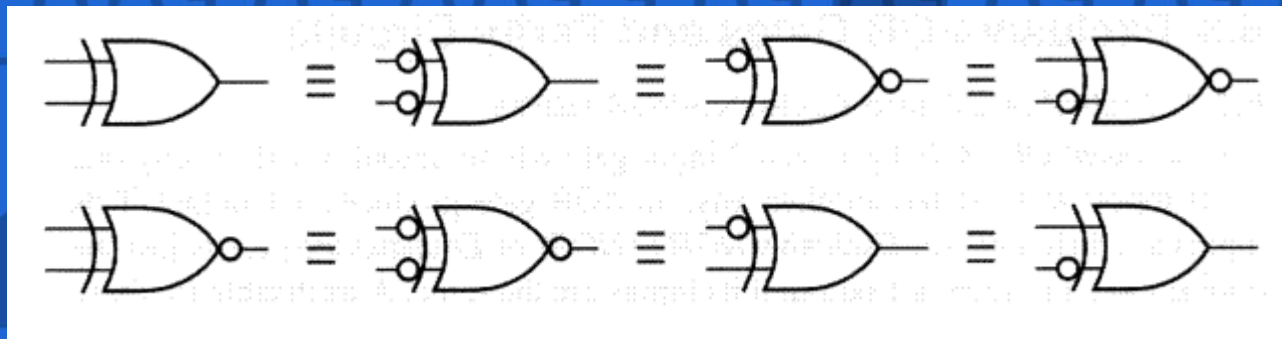


Funkcja XNOR realizuje operację porównania (komparacji):



# Układy komplementarne

Funkcje XOR oraz XNOR stanowią przykład bramek komplementarnych (realizujących wzajemne dopełnienia funkcji przełączającej)



# Kryteria optymalizacji układowej

Kryterium 1 – Minimalna złożoność układowa.

Układ optymalny zawiera minimalną liczbę bramek oraz minimalną łączną ilość wejść. Czynnikiem ograniczającym jest jednak topografia użytych układów scalonych, a więc ilość i rodzaj bramek w strukturze układu scalonego, ilość wejść bramek oraz obciążalność ich wyjść.

Złożoność układową można kształtować poprzez wybór systemu funkcjonalnie pełnego realizującego układ oraz ustalenie ilości poziomów układu. Nie bez znaczenia jest również konieczność doprowadzenia dopełnień zmiennych wejściowych.

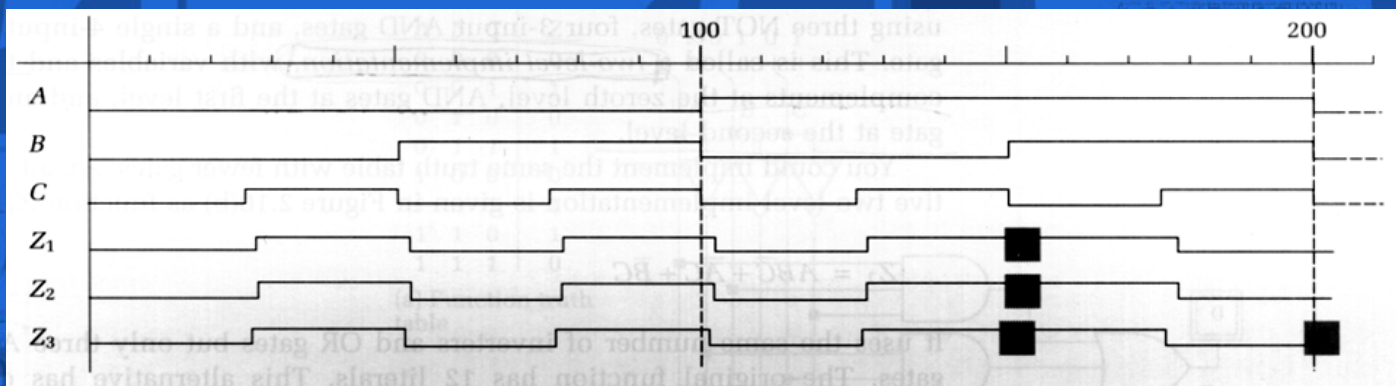
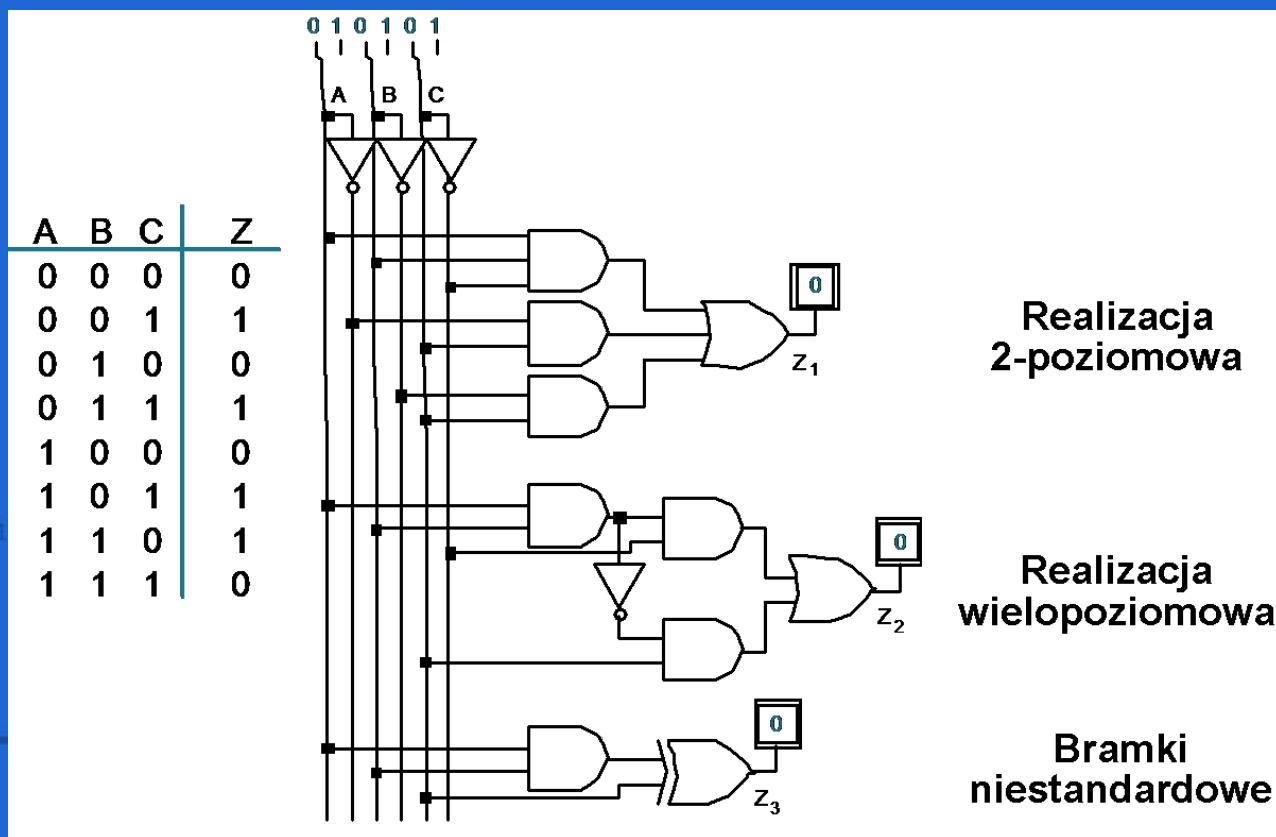


# Kryteria optymalizacji układowej

Kryterium 2 – Minimalne opóźnienie propagacji sygnałów.

Kryterium to narzuca budowę układu logicznego o możliwie najmniejszej ilości poziomów (minimalnie 2), który posiada strukturę równoległą (równe czasy przechodzenia sygnałów w obrębie danego poziomu). Kryterium to nie zawsze jest zbieżne z wymaganiem minimalnej złożoności układowej

# Wybór liczby poziomów układu

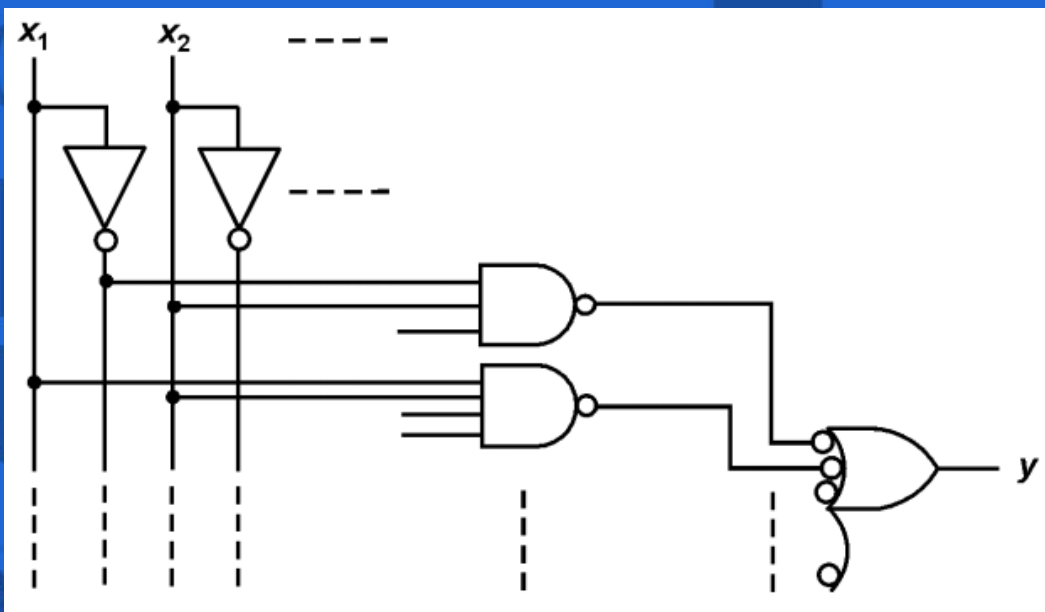


# Układy 2-poziomowe

Każdą funkcję logiczną można zrealizować w układzie 2-poziomowym:

- 1) OR – AND lub równoważnie: Negative-OR – NAND (forma sumacyjna),
- 2) AND – OR lub równoważnie: Negative-AND – NOR (forma iloczynowa).

W praktyce okazuje się, że bramki z inwersją są szybsze niż bramki bez inwersji.



# Układy wielopoziomowe

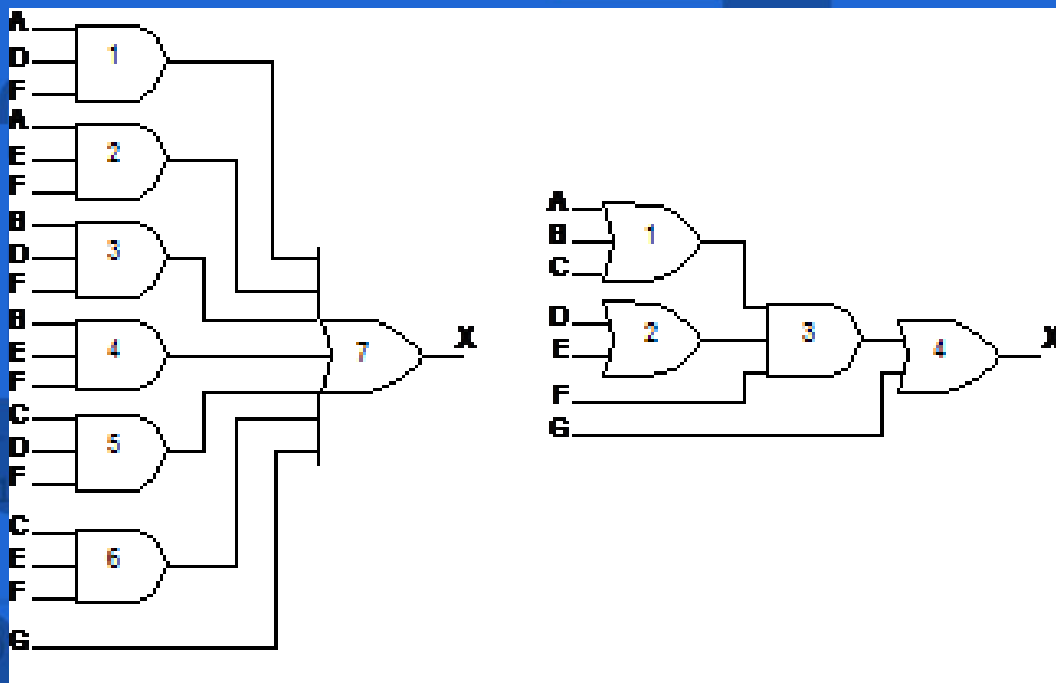
Realizacja układów wielopoziomowych możliwa jest dzięki faktoryzacji form sumacyjnych.

Niech dana jest forma:

$$F = A D F + A E F + B D F + B E F + C D F + C E F + G$$

Po faktoryzacji otrzymamy:

$$F = (A + B + C) (D + E) F + G$$

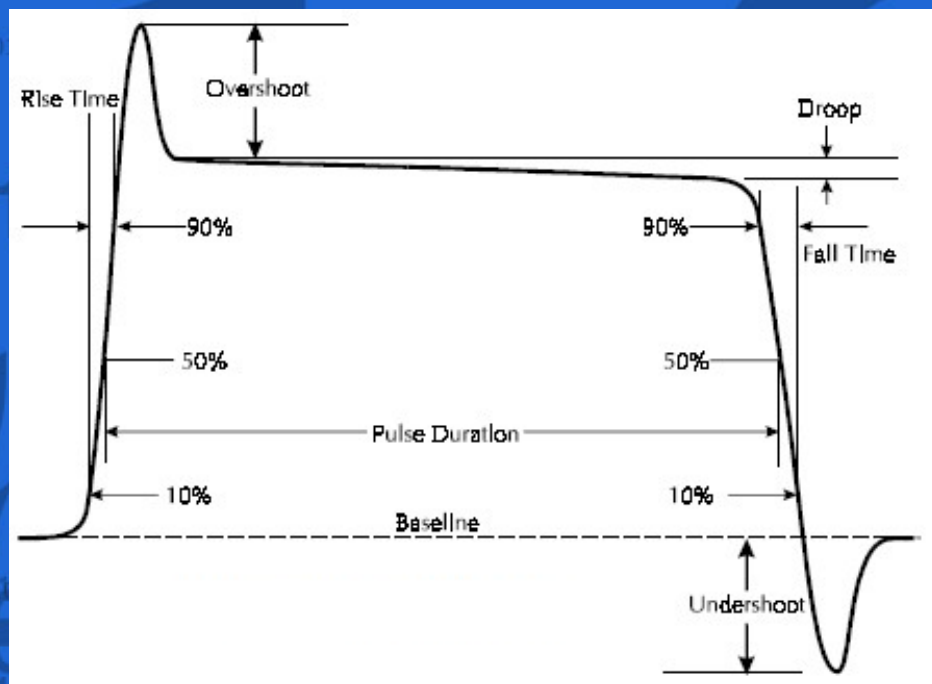


# Analiza czasowa układów kombinacyjnych

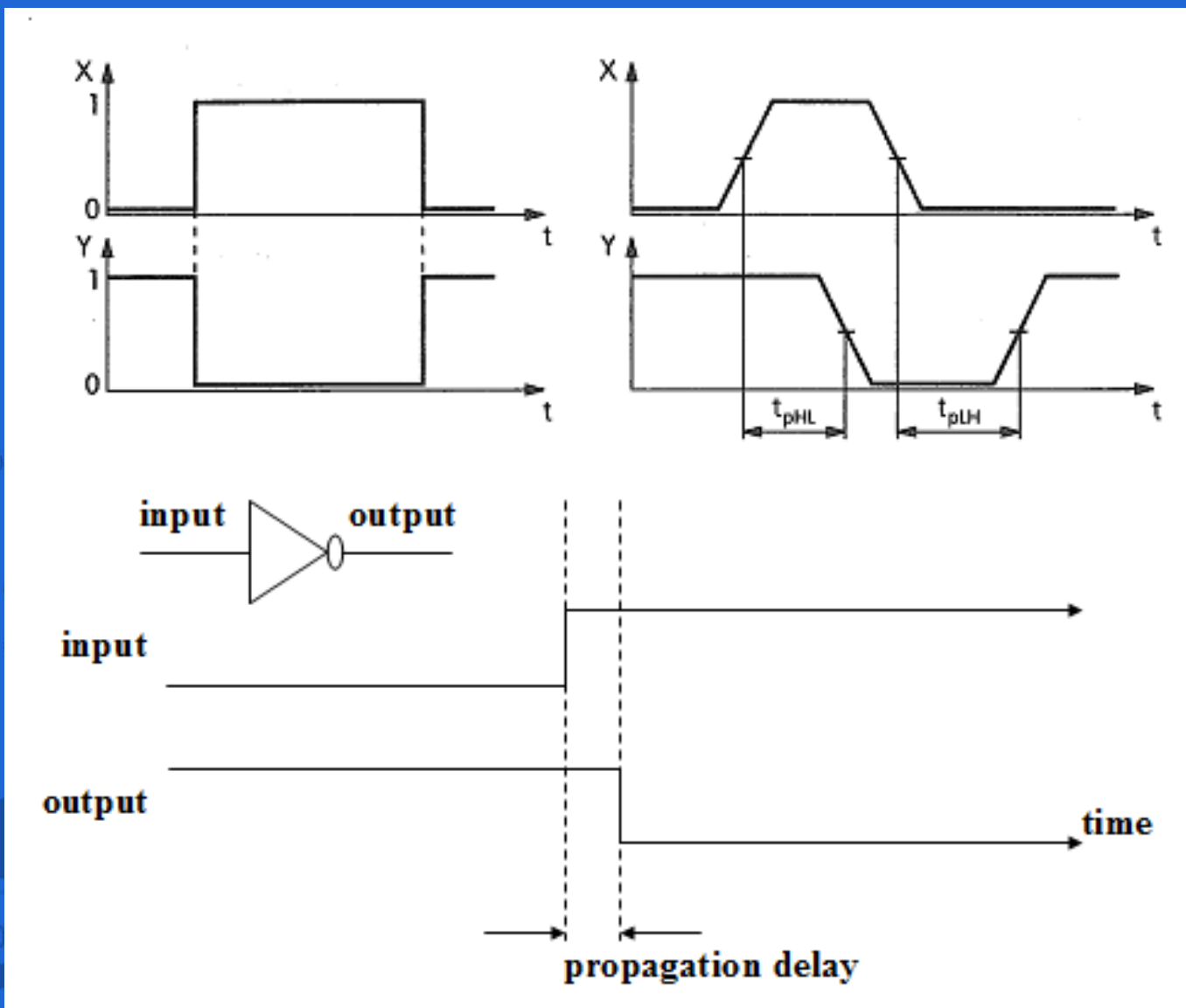
Analiza czasowa układów wynika z konieczności wypełnienia założeń Kryterium 2 – Minimalnego opóźnienia propagacji sygnałów. Ujawnione przez nią chwilowe zmiany sygnału na wyjściach bramek mogą być objawem nieprawidłowego działania układu: powstawania hazardów i zakłóceń.

Opóźnienie bramki – czas potrzebny na to, aby zmiana sygnału wejściowego spowodowała zmianę sygnału wyjściowego.

Czas narastania i czas opadania sygnału są zwykle różne.



# Analiza czasowa układów kombinacyjnych



Przełączanie bramek idealnych i nieidealnych.



# Hazardy w układach kombinacyjnych

Hazardem nazywamy zakłócenie stanu logicznego na wyjściu układu podczas procesów przejściowych (przełączania wejść układu).

Źródła hazardów:

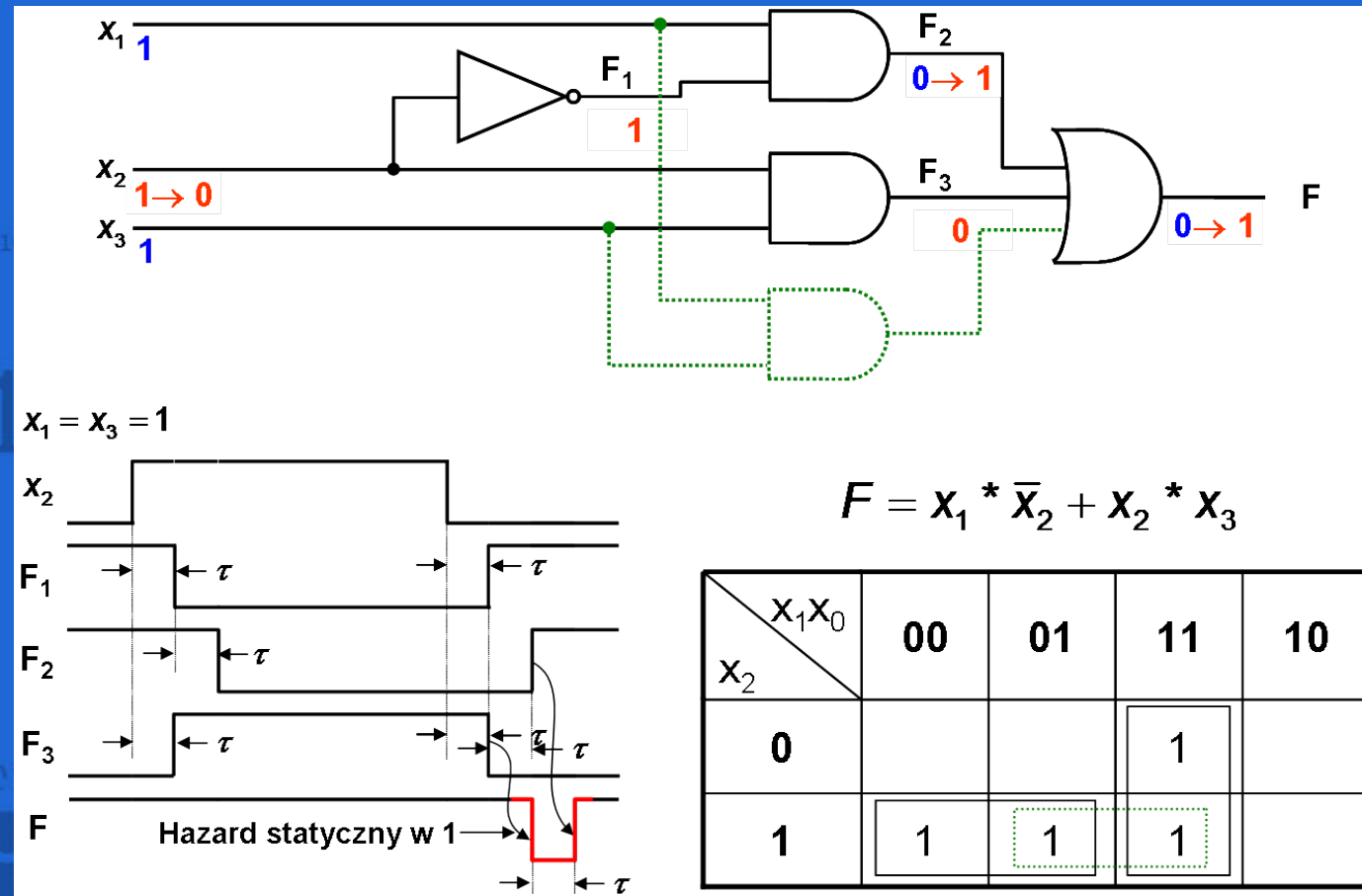
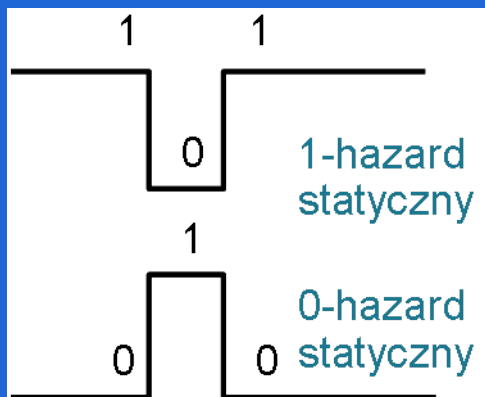
- różne drogi (czasy) propagacji sygnału wejściowego do wyjścia;
- jednoczesna zmiana co najmniej dwóch sygnałów wejściowych, propagujących się do wyjścia drogami o różnych opóźnieniach;
- niejednoczesna zmiana stanów sygnałów wejściowych, propagujących się do wyjścia drogami o jednakowych opóźnieniach.

Rodzaje hazardów:

- 1) Hazardy statyczne – nieidealne własności przełączające,
- 2) Hazardy dynamiczne – nieidealne własności transmisyjne.

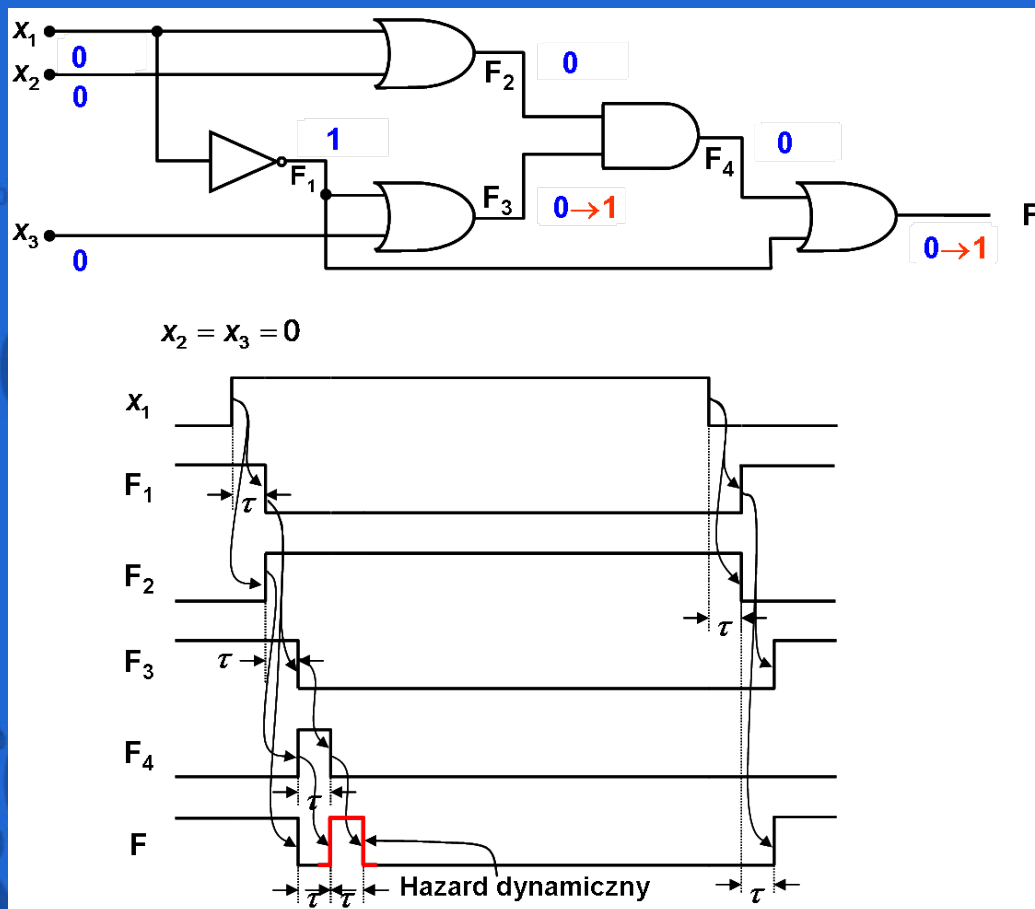
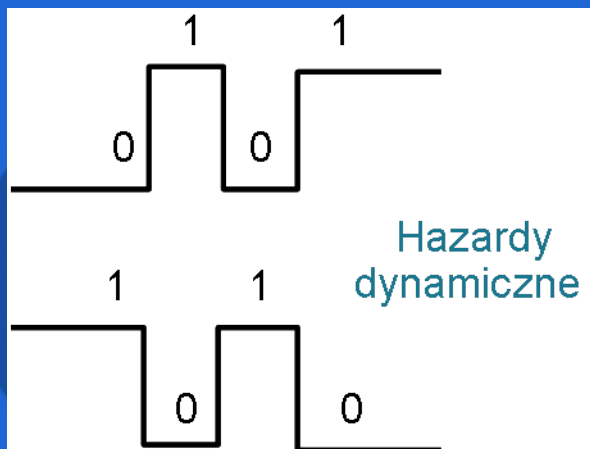
# Hazardy statyczne

Hazardem statycznym nazywamy krótkotrwałe zakłócenie prawidłowego stanu logicznego na wyjściu układu.

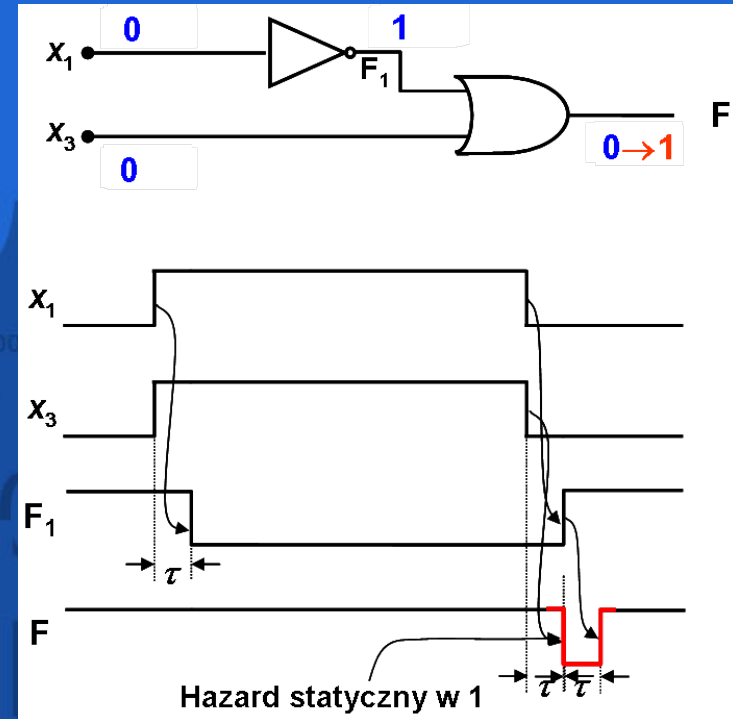
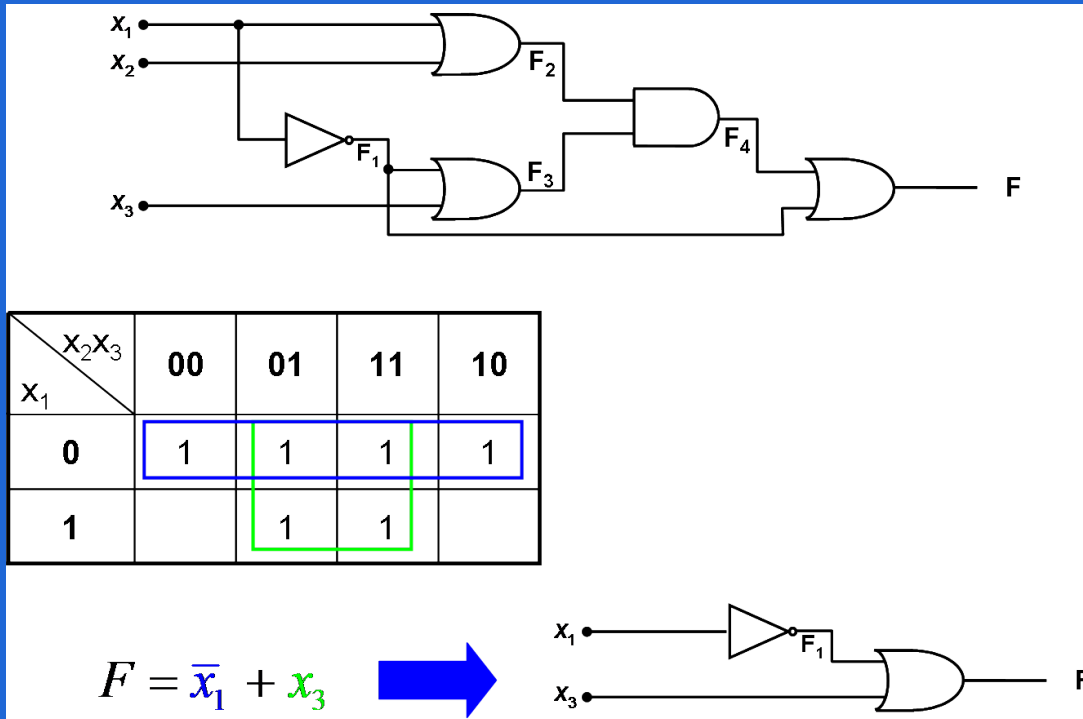


# Hazardy dynamiczne

Hazardem dynamicznym nazywamy zakłócenie pracy układu, gdy po prawidłowej zmianie stanu na wyjściu wystąpi krótkotrwały powrót do stanu poprzedniego. Może wystąpić przy przesyłaniu jednego sygnału do wyjścia drogami o różnych opóźnieniach



# Hazardy dynamiczne



# Twierdzenie o eliminacji hazardów strukturalnych

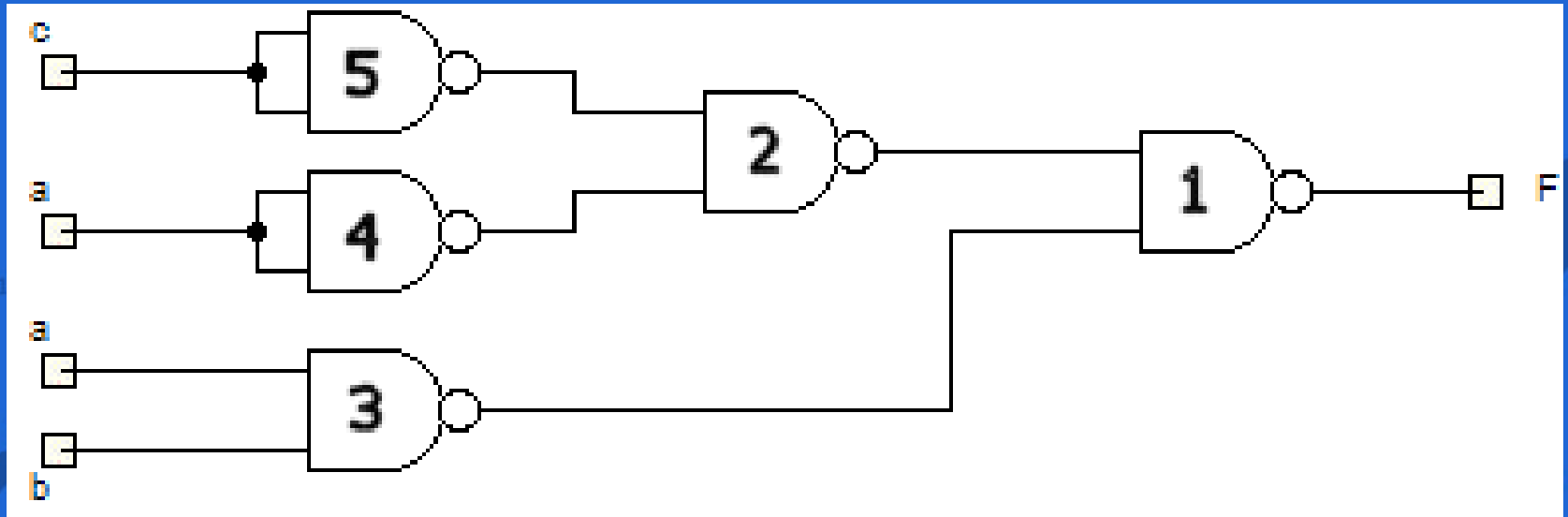
Układ zrealizowany za pomocą wszystkich prostych implikantów (implicantów) nie zawiera statycznych hazardów strukturalnych.

# Analiza występowania hazardów

1. Numerujemy wszystkie elementy logiczne zaczynając od wyjścia, a kończąc na wejściach postępując wszystkimi drogami sygnału.
2. Wykonujemy w tabelach Karnaugh poszczególnych wyjść bramek operacje logiczne zaczynając od elementów o numerach najwyższych i postępując w kierunku wyjścia układu.
3. W tabelach Karnaugh odpowiadających wyjściom kolejnych elementów logicznych zaznaczamy miejsca pojawienia się hazardu.
4. Z tabeli dla elementu wyjściowego wypisujemy rodzaje hazardu występujące w układzie i przy jakich przejściach one się ujawniają.
5. Do układu dołączamy gałęzie odpowiadające przejściom z hazardem.



# Przykład analizy



# Przykład analizy

(5)						(4)						(3)					
C \ AB	00	01	11	10		C \ AB	00	01	11	10		C \ AB	00	01	11	10	
0	1	1	1	1		0	1	1	0	0		0	1	1	0	1	
1	0	0	0	0		1	1	1	0	0		1	1	1	0	1	

Zgodnie z prawami de Morgana

$$(2) = \overline{(5)} + \overline{(4)}$$

$\overline{(5)}$						+ $\overline{(4)}$						= (2)					
C \ AB	00	01	11	10		C \ AB	00	01	11	10		C \ AB	00	01	11	10	
0	0	0	0	0		0	0	0	1	1		0	0	0	1	1	
1	1	1	1	1		1	0	0	1	1		1	1	1	1	1	

Na wyjściu bramki (2) nie ma żadnych hazardów.

$$(1) = \overline{(2)} + \overline{(3)}$$

# Przykład analizy

$$(1) = \overline{(2)} + \overline{(3)}$$

$\overline{(2)}$					
C \ AB	00	01	11	10	
0	1	1	0	0	
1	0	0	0	0	

+ $\overline{(3)}$					
C \ AB	00	01	11	10	
0	0	0	1	0	
1	0	0	1	0	

= $(1)$					
C \ AB	00	01	11	10	
0	1	1	1	0	
1	0	0	1	0	

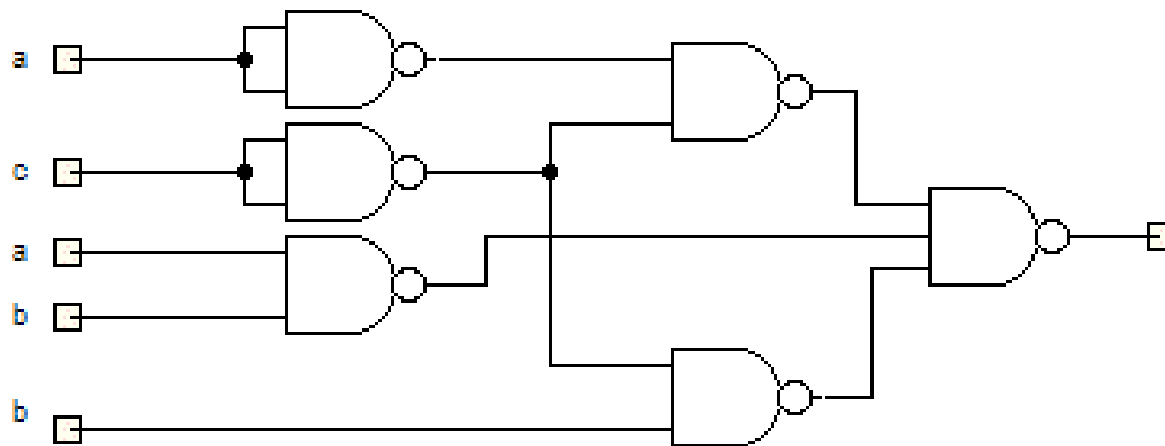
Na wyjściu elementu **(1)** wystąpi hazard statyczny przy przejściu z (010) na (110). Eliminujemy go pokrywając dwie sąsiednie jedynki wspólnym implikantem  **$bc$**  i projektując układ jeszcze raz wg funkcji

$$F = \overline{ac} + ab + bc$$

# Przykład analizy

$$F = \overline{ac} + ab + b\overline{c}$$

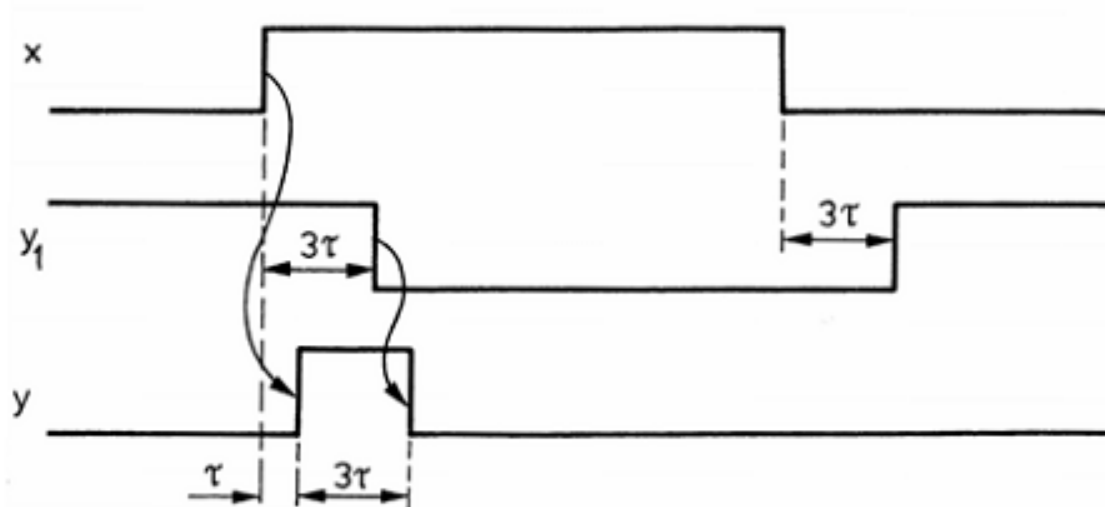
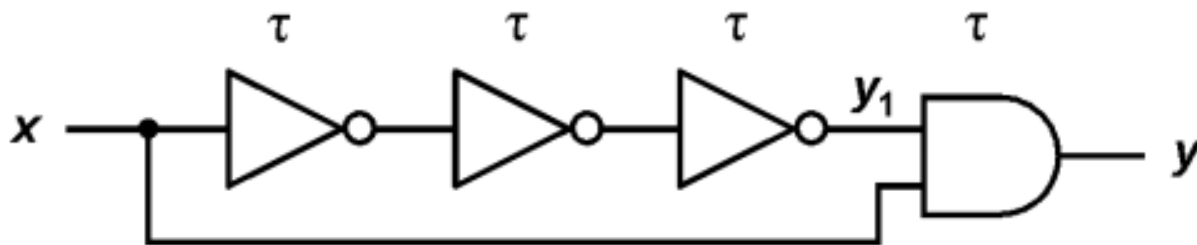
Po wprowadzeniu poprawek układ prezentuje się następująco:



Hazard dynamiczny w układzie likwiduje się projektując układ bez hazardów statycznych.

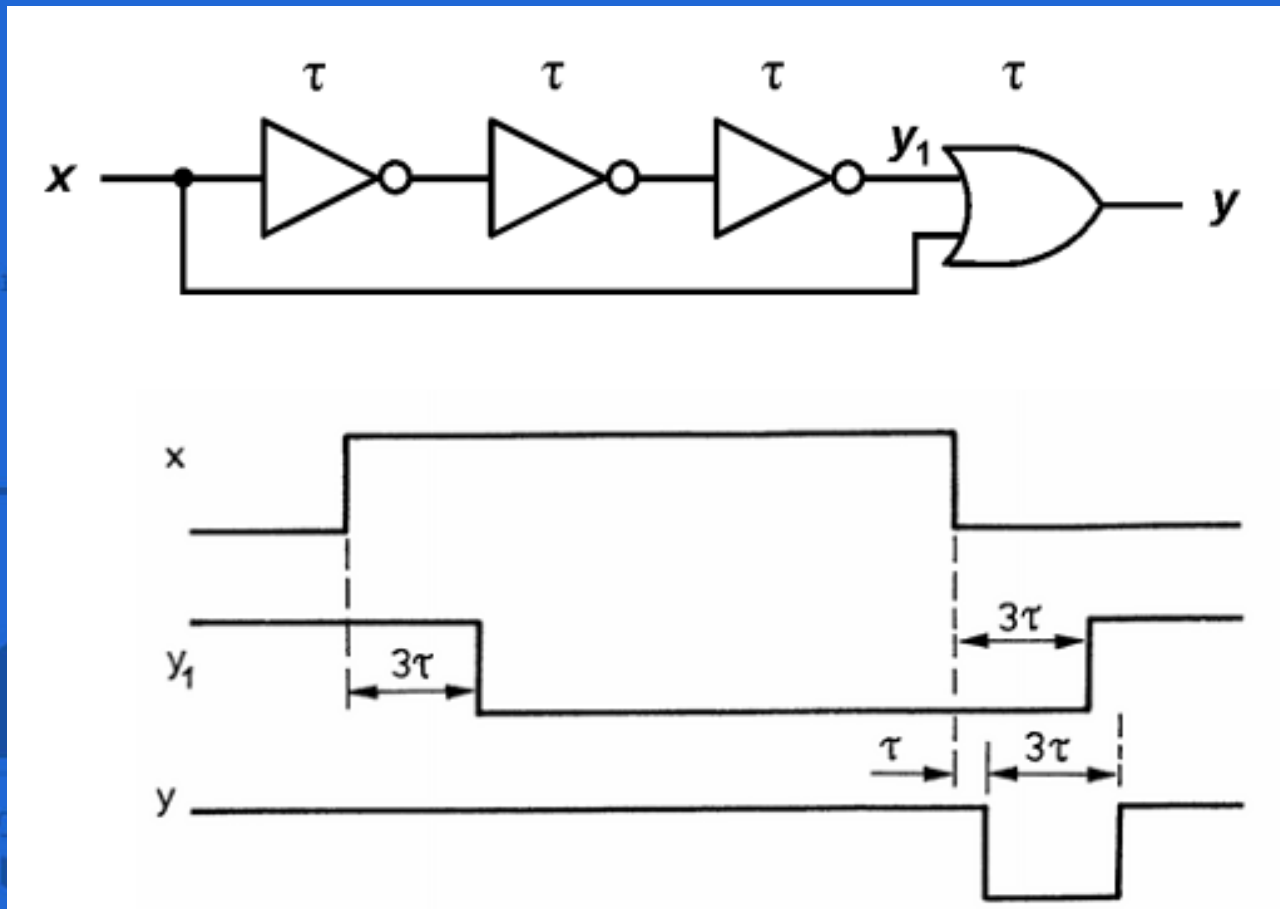
# Wykorzystanie hazardów

Detektor narastającego zbocza sygnału



# Wykorzystanie hazardów

Detektor opadającego zbocza sygnału





# Wykorzystanie hazardów

Detektor obu zboczy impulsu (podwajacz częstotliwości)

