

A. Pytania jednokrotnego wyboru (pytania za 1 pkt)

1. Architektura procesora cechująca się ...

Potokowa

CISC

Superskalarna

RISC

2. Pamięć RAID 5 skonstruowana z trzech dysków o pojemności 1TB jest widziana przez system operacyjny jako dysk logiczny o pojemności

a) 3TB

b) 2TB

c) 1TB

d) 1,5 TB

3. Minimalna liczba dysków potrzebnych do stworzenia macierzy typu RAID1 wynosi:

a) 6

b) 4

c) 2

d) 3

4. Wykonywaniem przez procesor operacji XOR na liczbach całkowitych jest realizowane w

a) dowolnym rejestrze ogólnego przeznaczenia

b) jednostce FPU

c) dekodерze rozkazów

e) jednostce ALU

Typowe ALU ma dwa wejścia odpowiadające parze argumentów i jedno wyjście na wynik. Operacje jakie prowadzi to:

- operacje logiczne AND, OR, NOT, XOR,
- dodawanie,
- przesunięcia bitowe o jeden bit, stałą liczbę bitów, czasem też o zmienną liczbę,
- często też, odejmowanie, negacja liczby, dodawanie z przeniesieniem, zwiększanie/zmniejszanie o 1
- dość często mnożenie i czasem dzielenie/modulo

5. RS-232 jest standardem przesyłania danych wykorzystującym łącze synchroniczne/asynchroniczne, szeregowe/równoległe?

- Interfejs RS-232C (V24) jest standardem przesyłania informacji między dwoma urządzeniami za pośrednictwem asynchronicznego łącza szeregowego

6. Uszereguj fazy wykonywania rozkazu w kolejności od realizowanej najwcześniej do realizowanej najpóźniej

- a) pobieranie argumentów – pobieranie rozkazu – wykonywanie rozkazu – zapisywanie wyników
- b) pobieranie rozkazu – dekodowanie rozkazu – wykonywanie rozkazu – zapisywanie wyników
- c) pobieranie rozkazu – wykonywanie rozkazu – pobieranie argumentów – zapisywanie wyników
- d) dekodowanie rozkazu – pobieranie rozkazu – wykonywanie rozkazu – zapisywanie wyników

B. Pytania wielokrotnego wyboru (po 2 pkty każde za zaznaczenie prawidłowych i niezaznaczenie błędnych, minimum jedna odpowiedź w każdym pytaniu jest błędna, tj. są 1, 2 lub 3 odp poprawne)

7. Które z podanych cech dotyczą architektury RISC

- a) nieduży zestaw stosunkowo prostych rozkazów o stałej długości
- b) duża liczba złożonych trybów adresowania
- c) duża liczba rejestrów wewnętrznych ogólnego przeznaczenia
- d) wykonywanie większości rozkazów w jednym cyklu zegara

- Procesory oparte na architekturze RISC (np. Intel i860, Sun SPARC, IBM RS/6000, Motorola MC88000) cechują się pewnymi wspólnymi własnościami:
 - wykonywanie większości rozkazów w jednym cyklu zegara
 - prosty format i stała długość rozkazu (dostosowana do szerokości magistrali danych)
 - jawne określanie rejestrów jako argumentów w kodzie rozkazu
 - mała liczba prostych trybów adresowania (głównie adresowanie natychmiastowe, bezpośrednie i rejestrowe)

8. Zadaniem jednostki adresowania procesora jest

- a) pobieranie rozkazów i umieszczanie ich w podręcznej kolejce rozkazów
- b) wytworzenie na magistrali adresowej adresu, pod którym znajdują się pobierane rozkazy lub wymieniane z procesorem dane
- c) ustalenie operacji do wykonania przez jednostkę wykonawczą procesora
- d) pobieranie z magistrali adresowej adresów kolejnych argumentów rozkazu

9.

10. Pamięć typu DDR/DDR2/DDR3:

- a) jest pamięcią typu SDRAM umożliwiającą przesyłanie w jednym cyklu zegarowym dwóch słów danych
- b) jest pamięcią półprzewodnikową o dostępie bezpośrednim stosowaną w komputerach jako pamięć operacyjna

- c) jest pamięcią dynamiczną posiadającą autonomiczny układ odświeżania zawartości
d) jest pamięcią dynamiczną o dostępie swobodnym przystosowaną do pakietowego (burst) przesyłania danych

11. SDRAM

12. Opisz ideę działania pamięci podręcznej wykorzystującej mechanizm odwzorowania sekwencyjno-skojarzeniowego.

13.

22. Napisz program (w asemblerze mikroprocesora 8051), który po naciśnięciu przycisku podłączonego do portu P2.2 uruchomi przerwanie programujące T0 na zliczanie max liczby impulsów, zapali diodę LED P2.4. Po wygenerowaniu 20 przerwań od T0, zostanie on zatrzymany, a dioda wyłączona.

2. Grupa.

Pytania otwarte:

- Cykl rozkazowy procesora
- Odwzorowanie bezpośrednie (chyba to albo sekwencyjno-skojarzeniowe)
- Koncepcja RISC

Przykładowe ciekawe kody ADuC842 z komentarzami, część była analizowana na wykładach na tablicy:

ftp://ftp.analog.com/pub/www/technology/dataConverters/microconverter/842code_asm.zip



Standalone



Cluster



Hot swap



RAID 0



RAID 1



RAID 5



RAID 0+1