

<p>Cykl rozkazowy – fazy:</p> <ol style="list-style-type: none"> 1) Pobierania rozkazu z podręcznej kolejki i ewentualna aktualizacja kolejki 2) Dekodowanie – określenie operacji i obliczenie adresów efektywnych argumentów 3) Wykonania – pobranie z pamięci argumentów i wykonanie operacji 4) Zapisywania wyników – zapisanie wyniku w miejscu okr. przez kod rozkazu i ustaw. znaczników rej. statusowego <p>Podczas cyklu maszynowego następuje wymiana danych między procesorem a pamięcią lub układem I/O. W każdym cyklu jest wysłanie:</p> <ol style="list-style-type: none"> 1) adresu na magistralę adresową 2) danych na magistralę danych 3) sygnałów sterujących informujących o rodzaju cyklu na magistralę sterującą. <p>Układy pamięci lub I/O powinny w tym czasie wykonać odpow. czynn. (zapis danych lub wysłanie na magistr. danych)</p> <p>W zależności od rodz. przesłania są następujące cykle maszynowe:</p> <ol style="list-style-type: none"> 1) Pobrania kodu operacji 2) Odczytu i zapisu pamięci 3) Odczytu i zapisu I/O 4) Przyjęcia, przerwania, itp. <p>1 cykl masz. wykonywany w czasie 1 lub kilku cykli zegarowych</p> <p>RAID0: dane dzielone na „paski”, które są rozmieszczane cyklicznie na kolejnych dyskach macierzy ; brak redundancji danych ; duża szybkość read/wr danych ; pojemność macierzy = Σpojemności dysków</p> <p>RAID1: dane paskowane i odwzorowywane na 2 dyskach ; odczyt średni, zapis wolny ; pojemność = ½ pojemności wszystkich dysków</p> <p>IEEE 1284: 5 trybów pracy:</p> <ol style="list-style-type: none"> 1) Kompatybilny: 1-kier. transmisja do 200kB/s 2) Półbajtowy: 2-kier. transmisja. Odbieranie na liniach BSY, ACK, PERR i SEL podłączonych z magistralą danych. 3) Bajtowy: 2-kier. oparta na wykorzyst. dwukierunkowego portu danych 4) EEP: 2-kier. transm. danych do 2MB/s 5) ECP: - - Pozwala na przesyłanie w trybie DMA oraz korzystanie z: rejestru buforowanego FIFO ; kompresji danych ; definiowania i adresowania do 128 kanałów logicznych <p>Tryby 1, 2, 3 używają także linii sygnałowych: ERR, [o]STR, ACK, BSY, PERR, SEL, [o]ALF, [o]INI, [o]DSL.</p>	<p>Koncepcje RISC:</p> <ol style="list-style-type: none"> 1) Nieduży zestaw stosunkowo prostych rozkazów o stałej długości (res: uproszczenie konstrukcji jednostki sterującej i układu dekodera oraz przyspieszenie przetwarzania) 2) Wielopoziomowa pamięć podręczna usprawniająca pobieranie zwiększonej ilości rozkazów 3) Duża ilość rejestrów wewnętrznych (optymalizacja odwołań do argumentów) 4) Optymalizacja potoków wykonawczych ze względu na duży udział w kodzie rozkazów rozgałęzień warunkowych oraz wywołań i powrotów z podprogramów <p>Zapis w trybie Burst: Tryb pakietowy zapisu pamięci DRAM:</p> <div data-bbox="587 651 1008 842"></div> <p>Odczyt w trybie FPM: Najpopularniejszy rodzaj dynam. pamięci operacyjnej komputera. Tryb stronicowania DRAM uzyskuje dostęp do rzędu pamięci RAM bez nieustannego wyszczególniania rzędu. Sygnał RAS jest aktywny, podczas gdy sygnał CAS zmienia do odczytu sekwencję kolejnych komórek. Zmniejsza to czas dostępu i obniża wymagania co do zasilania.</p> <div data-bbox="587 1144 1008 1339"></div>	<p>Odwzorowanie sekcijno-skojarzeniowe: Metoda która łączy zalety odwzorowania bezpośredniego i skojarzeniowego. Stosuje podział pamięci na 2, 4 lub 8 sekcji o rozmiarze = wielkości strony pamięci podręcznej. Pamięć operacyjna odwzorowana jest na każdą sekcję w sposób bezpośredni, więc wyszukanie informacji w pamięci podręcznej wymaga przeprowadzenia max 8 porównań.</p> <p>Odwzorowanie bezpośrednie pam. podręcznej: Polega na takim odwzorowaniu pamięci operacyjnej na pamięć podręczną, że n-ty wiersz każdej strony pamięci operacyjnej może zostać odwzorowany tylko w n-tym wierszu pamięci podręcznej. Zaletą jest duża szybkość wyszukiwania informacji (1 operacja porównania) oraz prosta konstrukcja układu. Ponieważ każdy wiersz pamięci operacyjnej ma stałą lokalizację w pamięci podręcznej, prowadzi to do ciągłej wymiany zawartości pamięci podręcznej i obniżenia wydajności systemu.</p> <p>Superskalarne przetw. rozkazów: Polega na zastosowaniu kilku działających równolegle potoków przetwarzających dane skalarnie, co pozwala na wykonywanie więcej niż jednego rozkazu w jednym cyklu zegara. Podstawową trudnością w realizacji jest wzajemna współzależność rozkazów wykonywanych w poszczególnych potokach, wynikająca m.in. z rozgałęzień oraz uzależnień i konfliktów w dostępie do zasobów.</p> <p>Przerwanie: sygnał powodujący wstrzymanie wykonywanego programu i wykonanie procedury obsługi przerwania.</p> <ol style="list-style-type: none"> 1) Programowe: Procedura obsługi wywoł w kodzie programu. Najczęściej służy komunikacji z OS, który w procedurze obsługi INT umieszcza kod wywołujący odpowiednie funkcje systemowe. 2) Sprzętowe: <ol style="list-style-type: none"> a) Zewnętrzne: sygnał pochodzi z zewn. układu (komunikacja z urząd. zewn.) b) Wewnętrzne (wyjątki) zgłaszane przez procesor w sytuacjach wyjątkowych. <p>Grupy: faults, traps, aborts.</p>
---	--	--