

# Laboratorium Podstaw Elektroniki

Kierunek <i>Informatyka</i>	Specjalność –	Rok studiów <i>I</i>	Symbol grupy lab. <i>II</i>
Temat Laboratorium <i>Tranzystory</i>	Numer lab. <i>3</i>		
Skład grupy ćwiczeniowej oraz numery indeksów <i>Maciej Mościcki(132290), Bartłomiej Szal(132322), Agata Szczuka(132324), Adrian Wojtczak(132343)</i>			
Uwagi	Ocena		

## 1 Pomiary rezystorów

W obwodach zawartych w tym dokumencie pojawiają się oporniki, oto pomiary ich rezystacji:

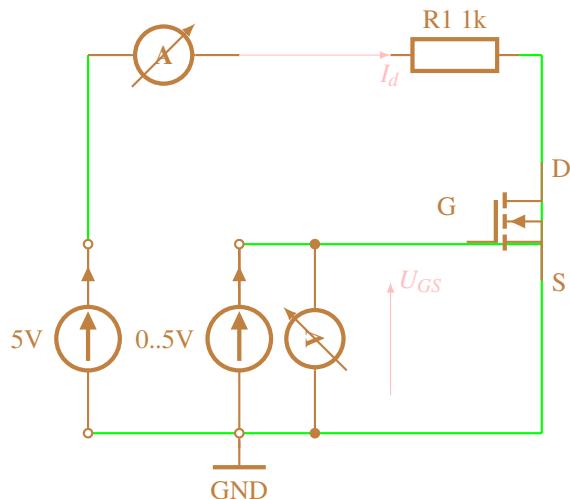
$$1k\Omega : 0,896k\Omega$$

$$47k\Omega : 46,8k\Omega$$

$$1M\Omega : 0,978M\Omega$$

## 2 Charakterystyka bramkowa nMOS

### 2.1 Schemat obwodu 1.6

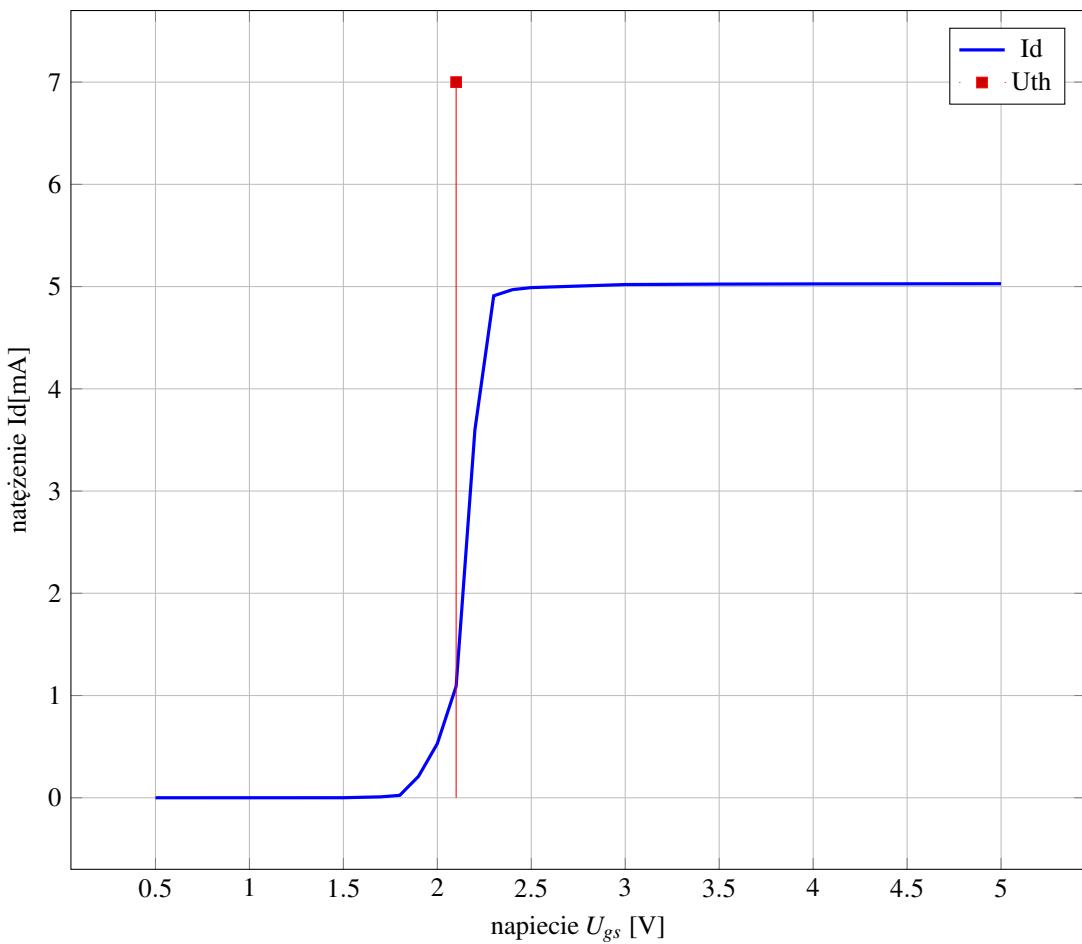


## 2.2 Pomiar

$I_d = 0,00023mA$	$U_{gs} = 0,5V$
$I_d = 0,00025mA$	$U_{gs} = 1V$
$I_d = 0,00040mA$	$U_{gs} = 1,5V$
$I_d = 0,009mA$	$U_{gs} = 1,7V$
$I_d = 0,024mA$	$U_{gs} = 1,8V$
$I_d = 0,210mA$	$U_{gs} = 1,9V$
$I_d = 0,53mA$	$U_{gs} = 2,0V$
$I_d = 1,09mA$	$U_{gs} = 2,1V$
$I_d = 3,6mA$	$U_{gs} = 2,2V$
$I_d = 4,91mA$	$U_{gs} = 2,3V$
$I_d = 4,97mA$	$U_{gs} = 2,4V$
$I_d = 4,99mA$	$U_{gs} = 2,5V$
$I_d = 5,02mA$	$U_{gs} = 3V$
$I_d = 5,024mA$	$U_{gs} = 3,5V$
$I_d = 5,026mA$	$U_{gs} = 4V$
$I_d = 5,027mA$	$U_{gs} = 4,5V$
$I_d = 5,028mA$	$U_{gs} = 5,0V$

■ lawinowy wzrost przepływu prądu

## 2.3 Wykres $I_d$ w zależności od $U_{gs}$



## 2.4 Wartość napięcia progowego tranzystora

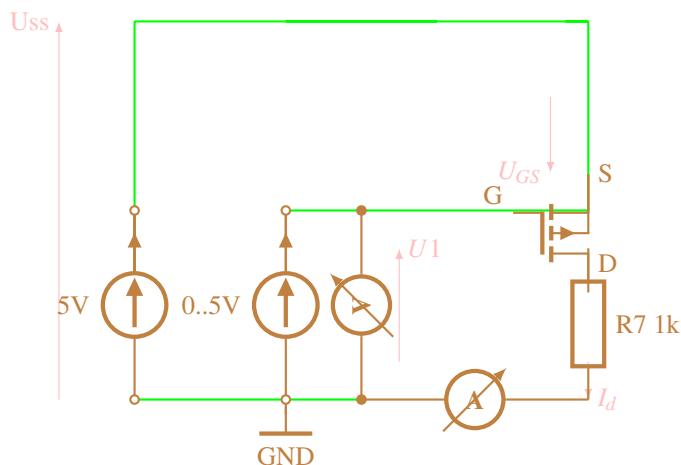
$$U_{th} = 2.1[V][1]$$

## 2.5 Wnioski

Odczytane z noty katalogowej napięcie  $U_{th} = 2.1 [V]$  [1]. Aby tranzystor zaczął przewodzić prąd, napięcie Bramka-Masa musi osiągnąć wartość co najmniej 2.1 V.

## 3 Charakterystyka bramkowa pMOS

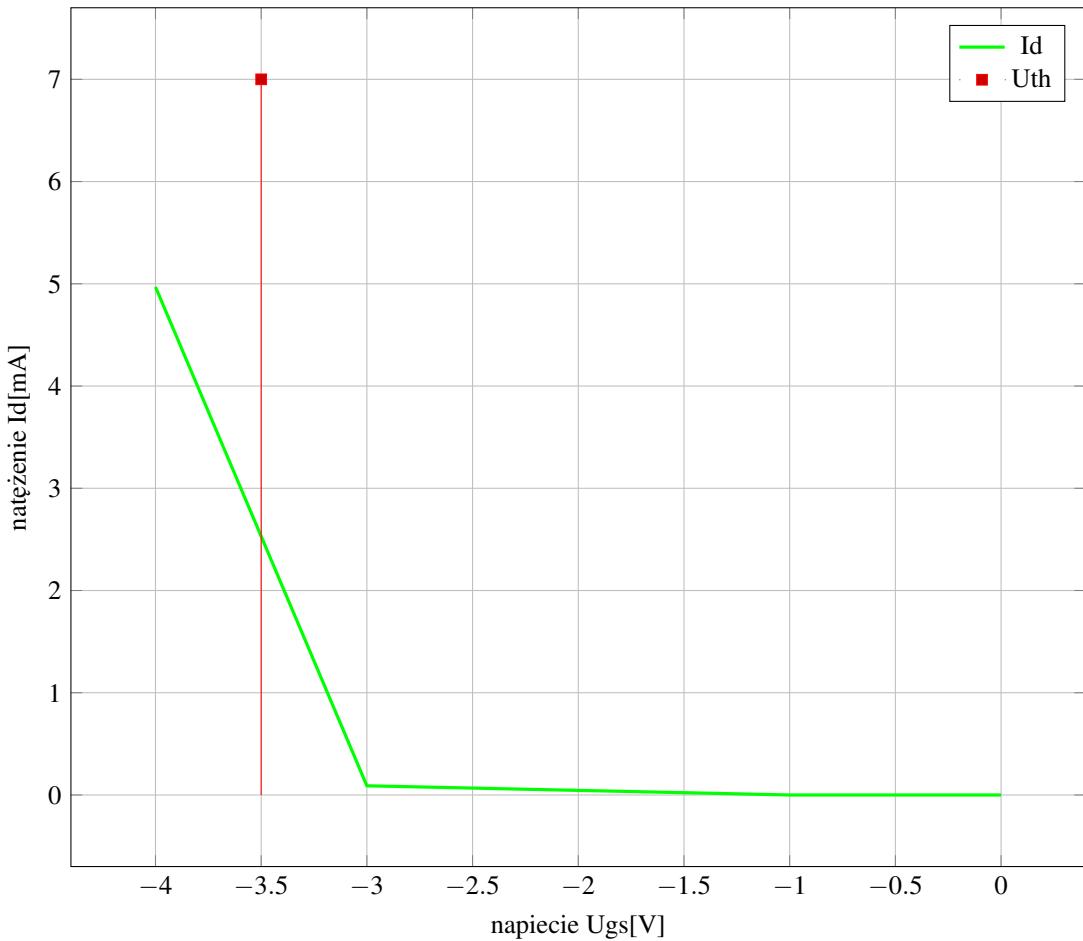
### 3.1 Schemat obwodu 1.7



### 3.2 Pomiary

$I_d = 4,98mA$	$V_1 = 0,5V$	$U_{GS} = -4,5V$
$I_d = 4,97mA$	$V_1 = 1V$	$U_{GS} = -4V$
$I_d = 4,91mA$	$V_1 = 1,5V$	$U_{GS} = -3,5V$
$I_d = 3,11mA$	$V_1 = 1,6V$	$U_{GS} = -3,4V$
$I_d = 2,12mA$	$V_1 = 1,7V$	$U_{GS} = -3,3V$
$I_d = 0,85mA$	$V_1 = 1,8V$	$U_{GS} = -3,2V$
$I_d = 0,29mA$	$V_1 = 1,9V$	$U_{GS} = -3,1V$
$I_d = 0,09mA$	$V_1 = 2V$	$U_{GS} = -3V$
$I_d = 0,02mA$	$V_1 = 2,1V$	$U_{GS} = -2,9V$
$I_d = 0,008mA$	$V_1 = 2,2V$	$U_{GS} = -2,8V$
$I_d = 0,003mA$	$V_1 = 2,3V$	$U_{GS} = -2,7V$
$I_d = 0,00027mA$	$V_1 = 2,5V$	$U_{GS} = -2,5V$
$I_d = 0,00022mA$	$V_1 = 3V$	$U_{GS} = -2V$
$I_d = 0,00015mA$	$V_1 = 3,5V$	$U_{GS} = -1,5V$
$I_d = 0,00009mA$	$V_1 = 4V$	$U_{GS} = -1V$
$I_d = 0,00005mA$	$V_1 = 4,5V$	$U_{GS} = -0,5V$
$I_d = 0,00002mA$	$V_1 = 5V$	$U_{GS} = 0V$

### 3.3 Wykres natężenia Id w zależności od Ugs

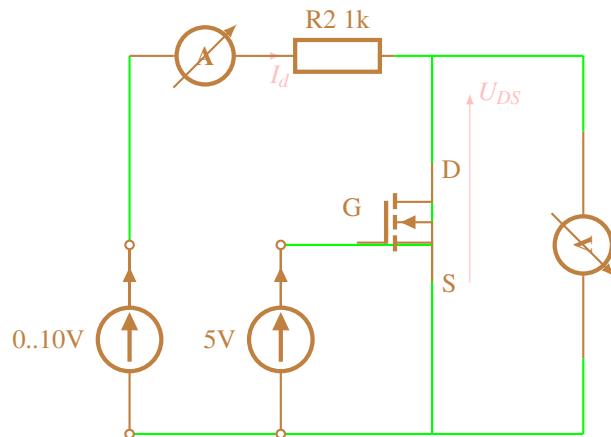


### 3.4 Odczytanie z noty katalogowej wartości napięcia progowego $U_{th}$

Z noty katalogowej[2] wynika, iż napięciem progowym  $U_{th}$  jest wartość -3.5 [V].

## 4 Charakterystyka drenowa nMOS

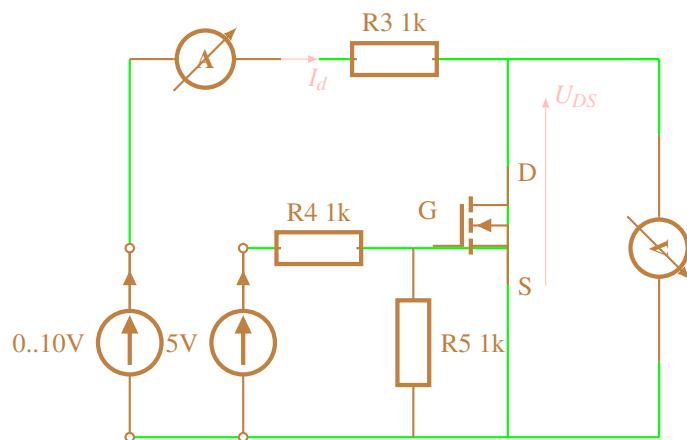
### 4.1 Schemat obwodu 1.8



## 4.2 Pomiary dla zestawu 1.8

	$U_{gs} = 6,6V$	
1V	$I_d = 1,09mA$	$U_{ds} = 2,2mV$
2V	$I_d = 2,170mA$	$U_{ds} = 4,5mV$
3V	$I_d = 3,165mA$	$U_{ds} = 6,5mV$
4V	$I_d = 4,145mA$	$U_{ds} = 8,6mV$
5V	$I_d = 5,23mA$	$U_{ds} = 10,8mV$
6V	$I_d = 6,18mA$	$U_{ds} = 12,8mV$
7V	$I_d = 7,18mA$	$U_{ds} = 14,9mV$
8V	$I_d = 8,19mA$	$U_{ds} = 17mV$
9V	$I_d = 9,28mA$	$U_{ds} = 19,3mV$
10V	$I_d = 10,24mA$	$U_{ds} = 21,3mV$

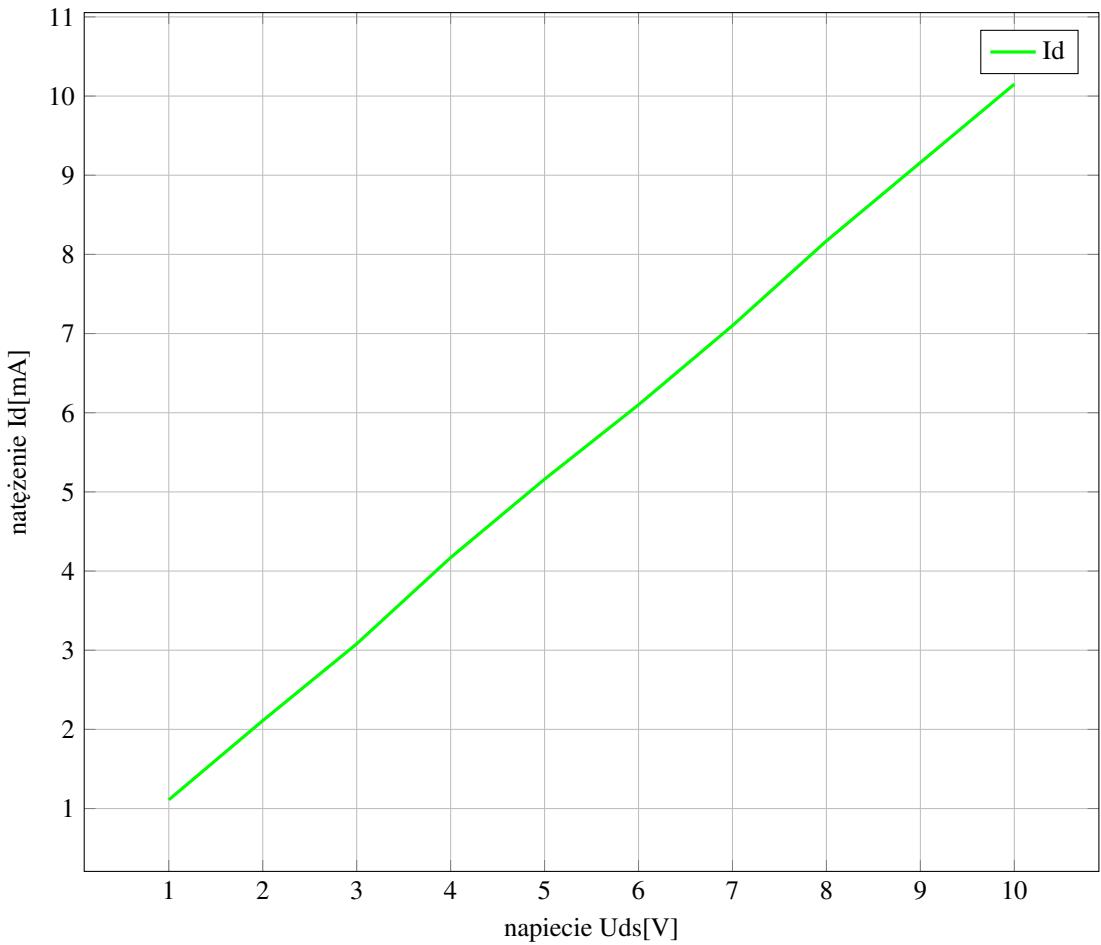
## 4.3 Schemat obwodu 1.9



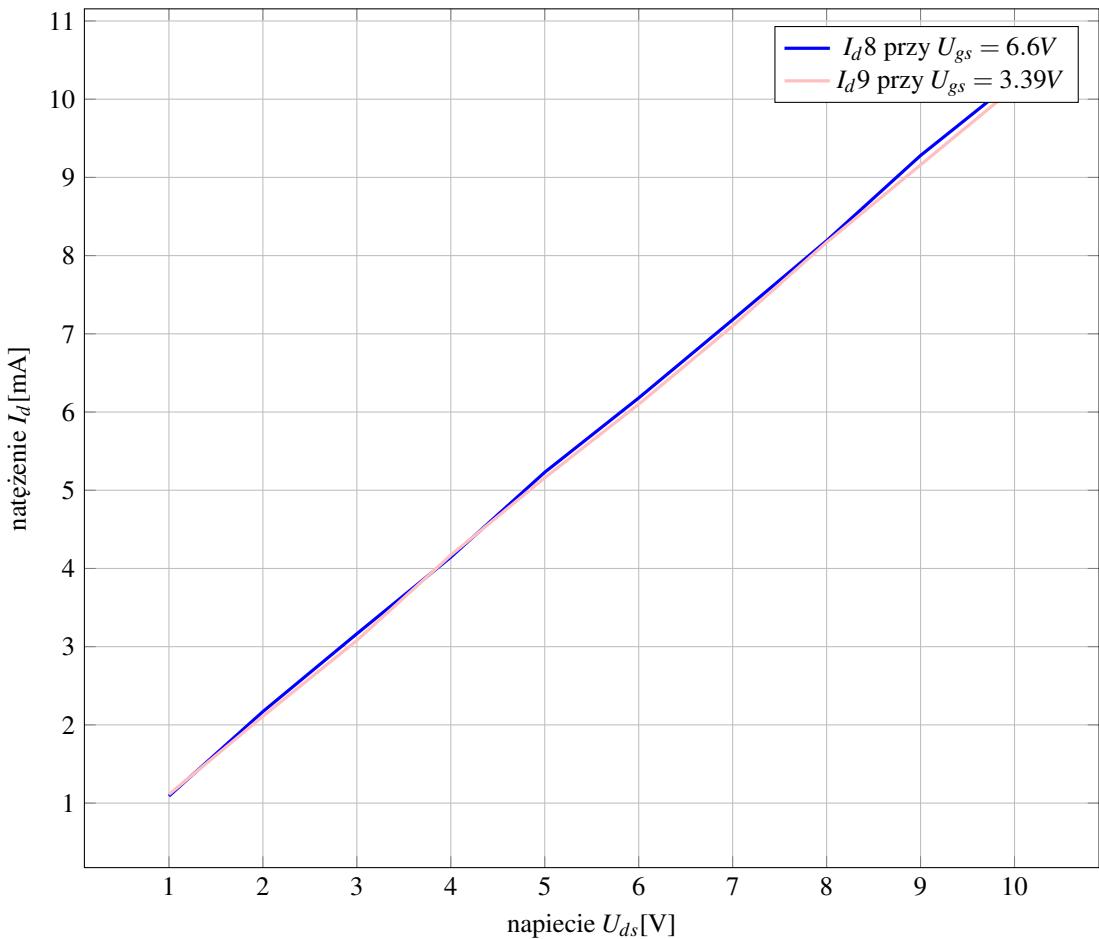
## 4.4 Pomiary dla zestawu 1.9

	$U_{gs} = 3,39V$	
1V	$I_d = 1,11mA$	$U_{ds} = 12,6mV$
2V	$I_d = 2,11mA$	$U_{ds} = 24,7mV$
3V	$I_d = 3,08mA$	$U_{ds} = 37,4mV$
4V	$I_d = 4,17mA$	$U_{ds} = 52,7mV$
5V	$I_d = 5,16mA$	$U_{ds} = 67,6mV$
6V	$I_d = 6,1mA$	$U_{ds} = 83,7mV$
7V	$I_d = 7,1mA$	$U_{ds} = 102,4mV$
8V	$I_d = 8,17mA$	$U_{ds} = 125,2mV$
9V	$I_d = 9,16mA$	$U_{ds} = 149,8mV$
10V	$I_d = 10,15mA$	$U_{ds} = 178,8mV$

#### 4.4.1 Wykres natężenia Id od napięcia Uds



#### 4.5 Wykres wspólny Id od Uds

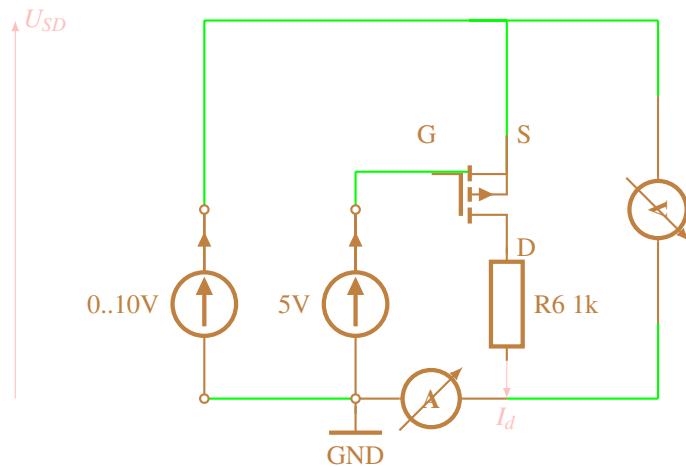


#### 4.6 Wnioski

W obu zestawach dla danych napięć bramki wartość drenu tranzystora była liniowo zależna od wartości napięcia pomiędzy drenem a źródłem. Wynika z tego iż napięcie Bramki nie wpływa na charakterystykę drenową.

## 5 Charakterystyka drenowa pMOS

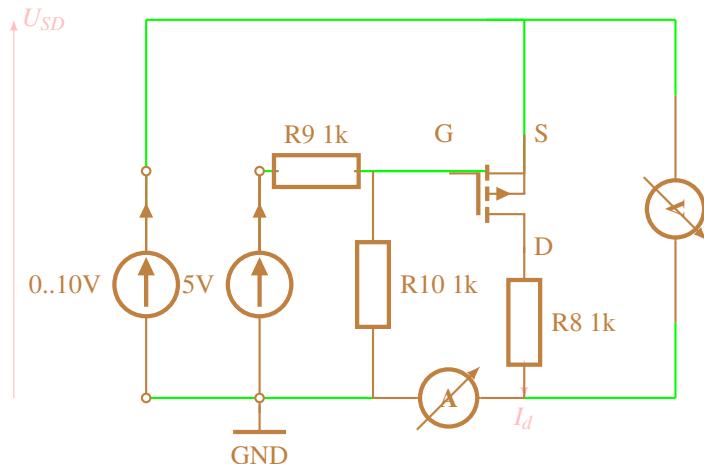
### 5.1 Schemat obwodu 1.10



### 5.2 Pomiary dla zestawu 1.10

	$U_{gs} = -6,78V$
1V	$I_d = 0,56mA$
2V	$I_d = 1,53mA$
3V	$I_d = 2,5mA$
4V	$I_d = 3,58mA$
5V	$I_d = 4,53mA$
6V	$I_d = 5,56mA$
7V	$I_d = 6,65mA$
8V	$I_d = 8,09mA$
9V	$I_d = 9,23mA$
10V	$I_d = 10,31mA$
	$U_{ds} = 1,56V$
	$U_{ds} = 2,88V$
	$U_{ds} = 4,18V$
	$U_{ds} = 5,63V$
	$U_{ds} = 6,88V$
	$U_{ds} = 8,24V$
	$U_{ds} = 9,56V$
	$U_{ds} = 10,99V$
	$U_{ds} = 12,26V$
	$U_{ds} = 13,63V$

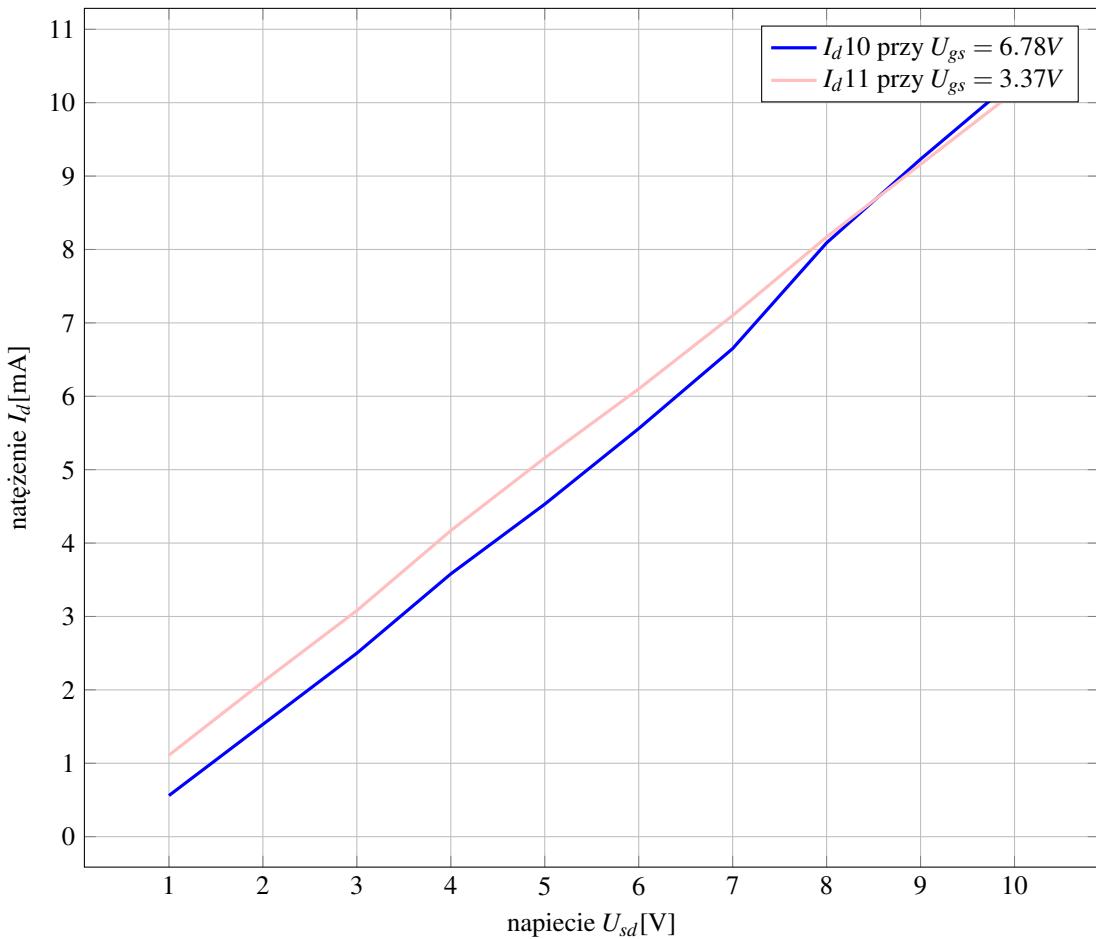
### 5.3 Schemat obwodu 1.11



## 5.4 Pomiaryst dla zestawu 1.11

	$U_{gs} = 3,37V$	
1V	$I_d = 0,55mA$	$U_{ds} = 1,55V$
2V	$I_d = 1,57mA$	$U_{ds} = 2,94V$
3V	$I_d = 2,54mA$	$U_{ds} = 4,24V$
4V	$I_d = 3,55mA$	$U_{ds} = 5,55V$
5V	$I_d = 4,85mA$	$U_{ds} = 6,92V$
6V	$I_d = 6,19mA$	$U_{ds} = 8,29V$
7V	$I_d = 7,19mA$	$U_{ds} = 9,55V$
8V	$I_d = 8,25mA$	$U_{ds} = 10,95V$
9V	$I_d = 9,29mA$	$U_{ds} = 12,29V$
10V	$I_d = 10,29mA$	$U_{ds} = 13,6V$

## 5.5 Wykres wspólny natężenia $I_d$ w zależności od napięcia $U_{sd}$ dla różnych $U_{gs}$

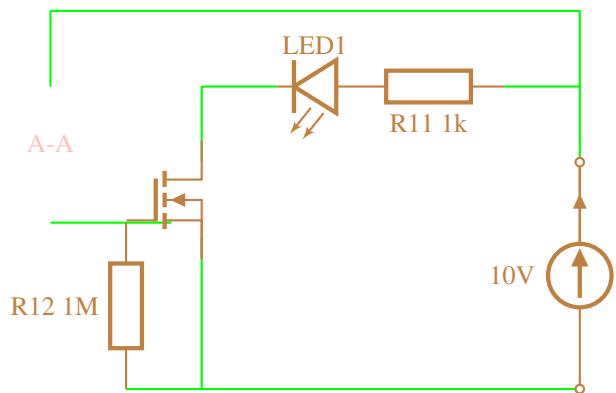


## 5.6 Wnioski

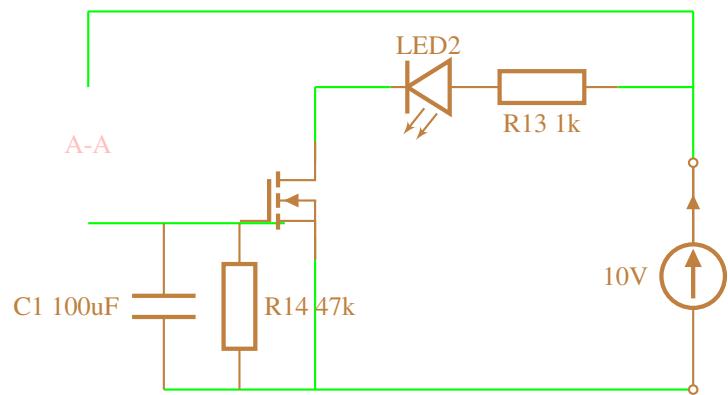
Kształty zarejestrowanych charakterystyk drenowych są liniowe dla obu obwodów. Dla większej wartości napięcia Bramki w obwodzie 1.10 natężenie jest niewiele mniejsze w zakresie napięcia  $U_{DS}$  (1,8) [V].

## 6 Tranzystor nMOS jako przełącznik

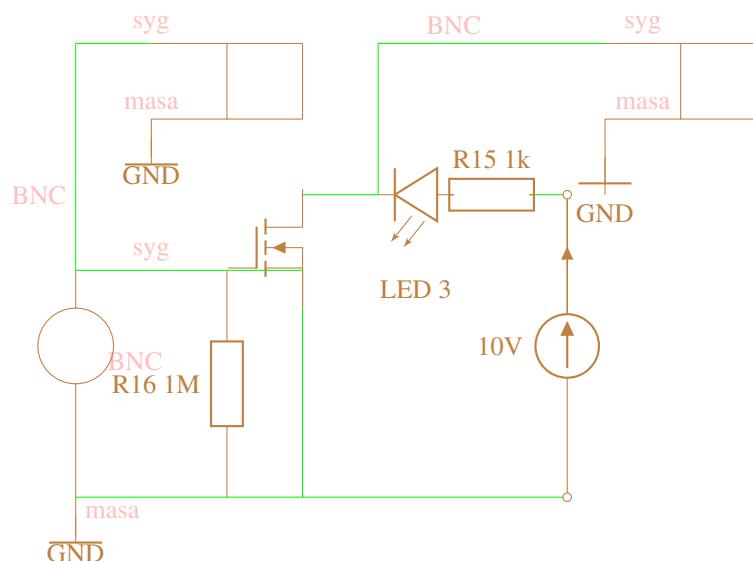
### 6.1 Obwód 1.14

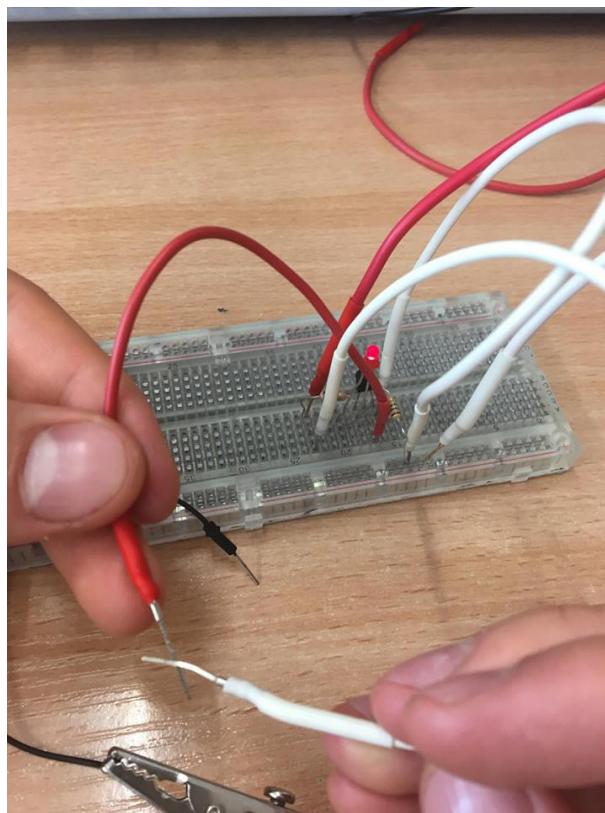


### 6.2 Obwód 1.15



### 6.3 Obwód 1.17





Rysunek 1: Zdjęcie urządzenia

#### 6.4 Praktyczna aplikacja

Tego typu układy mogą znaleźć zastosowanie w elektronicznych systemach weryfikacji. Zakładając, iż weryfikacja dostępu następowałaby poprzez przyłożenie odpowiedniej karty do odpowiedniego czytnika, można by wykorzystać takie urządzenie do odpowiadania użytkownikowi czy weryfikacji była pomyślna.

Użytkownik przykłada kartę, zaprogramowany układ daje odpowiedź urządzeniu i dioda w urządzeniu przez krótką chwilę emitemuje światło - na przykład zielone, jako potwierdzenie weryfikacji dostępu.

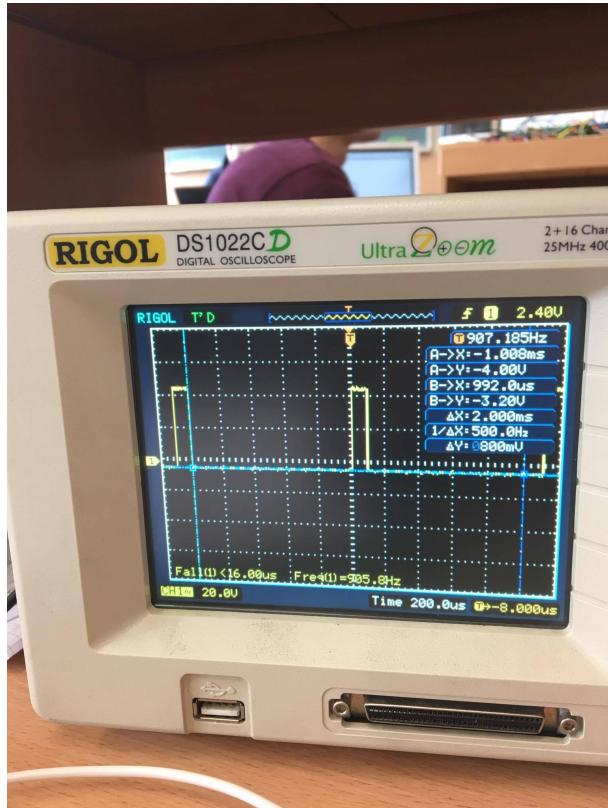
## 7 Czas załączania tranzystora

### 7.1 Częstotliwość pobudzenia

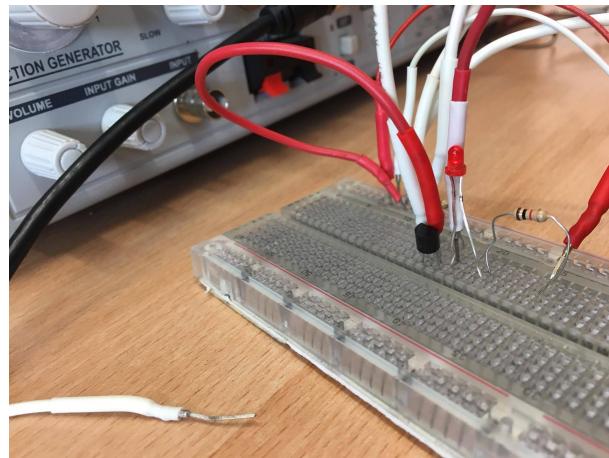
5,01 kHz

### 7.2 Zdjęcia

#### 7.2.1 Małe wypełnienie

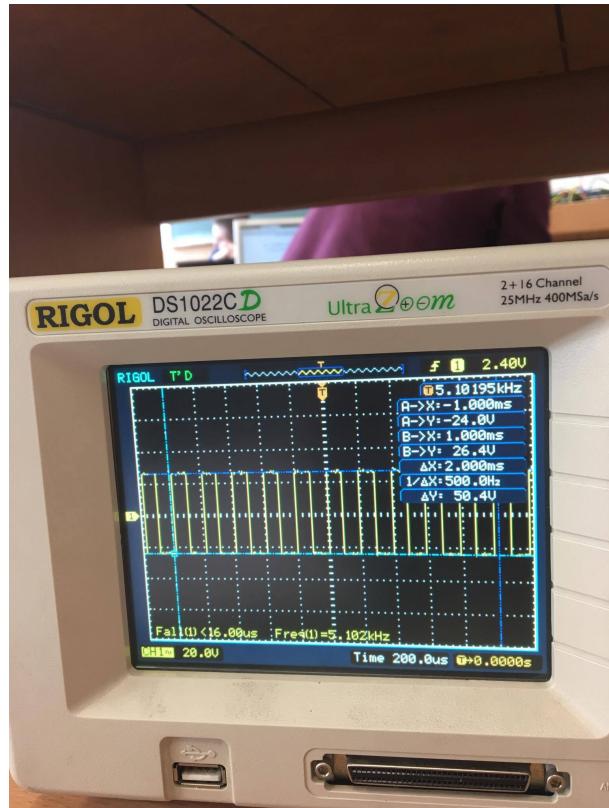


Rysunek 2: Małe wypełnienie oscyloskop

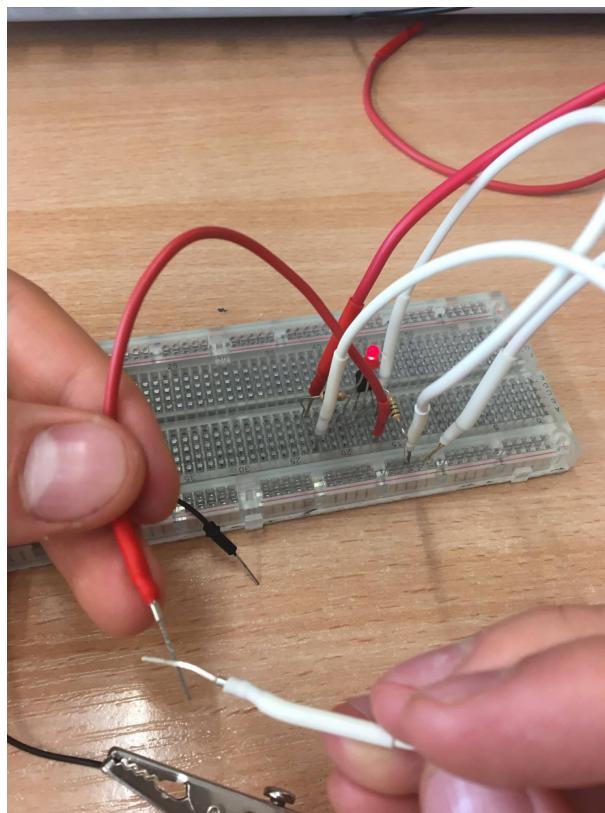


Rysunek 3: Małe wypełnienie dioda

#### 7.2.2 Duże wypełnienie

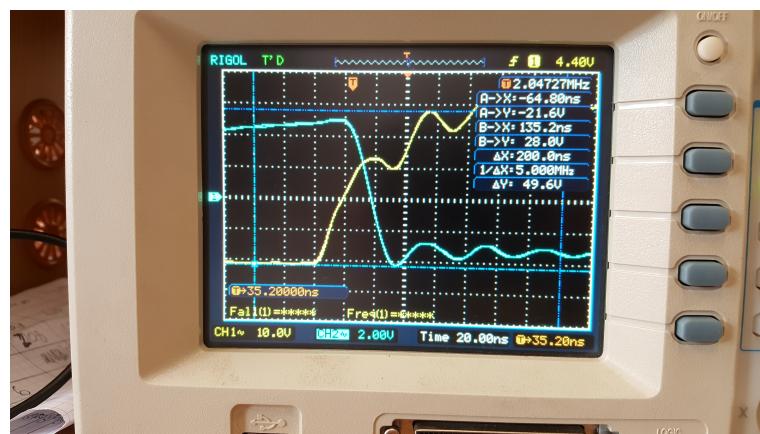


Rysunek 4: Duże wypełnение oscyloskop



Rysunek 5: Duże wypełnienie dioda

### 7.3 Opóźnienie w przełączeniach tranzystora



Rysunek 6: Oscylogram z przebiegu wyłączenia tranzystora

Jak widać na powyższym oscylogramie, czas przełączenia wynosi około 20 ns.

### 7.4 Maksymalna stabilna częstotliwość pracy ukadu tranzystora i LED

$$f_{max} = 1/t_d = 1/(20 * 10^{-9}) = 5 * 10^7 [\text{Hz}]$$

## **Literatura**

- [1] <http://pl.farnell.com/fairchild-semiconductor/bs170/n-channel-mosfet-500ma-60v-to/dp/1017687?mckv=sdc>
- [2] [http://pl.farnell.com/diodes-inc/bs250fta/mosfet-p-ch-45v-0-09a-sot23-3/dp/1843731.](http://pl.farnell.com/diodes-inc/bs250fta/mosfet-p-ch-45v-0-09a-sot23-3/dp/1843731)