

20180227

GOAL:解决 SiO₂ 光刻显影问题

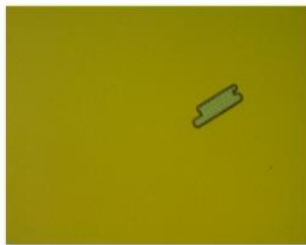
Sample: 片子 1.5umAl+14umSiO₂ 记为 271,272

Process 1:

- 271,272 acetone ultrasonic + ipa rinse
- 271,272 spin coating AZ4620-1
- 271,272 BAKE 90s @ 110
- 271 spin coating AZ4620-2wrong (甩胶机参数没检查直接 run, 胶厚未知)

272 spin coating AZ4620-2

- 271,272bake 200s @110
- lithography
 - 272 @55s*4 soft,+development1:2 @30 2min30s 显影后大 marker 掉了 没曝光的地方出现鱼鳞状纹理



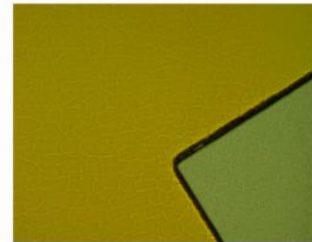
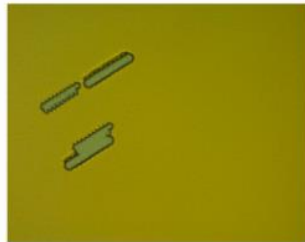
图像_8305.tif



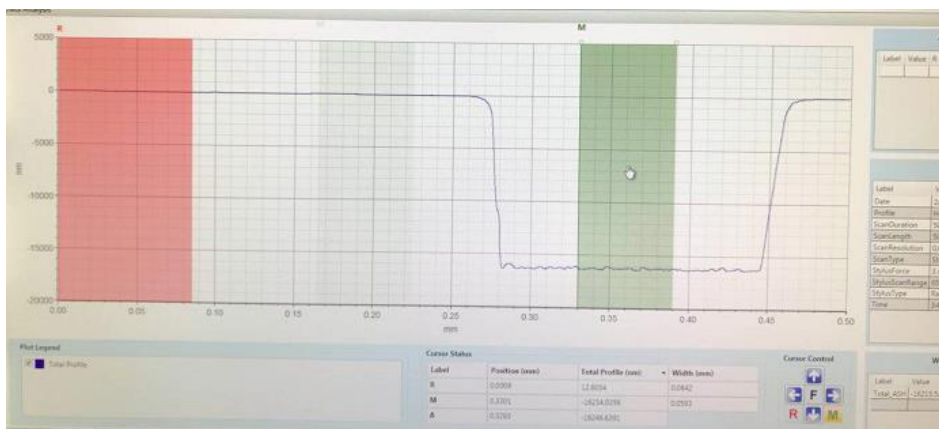
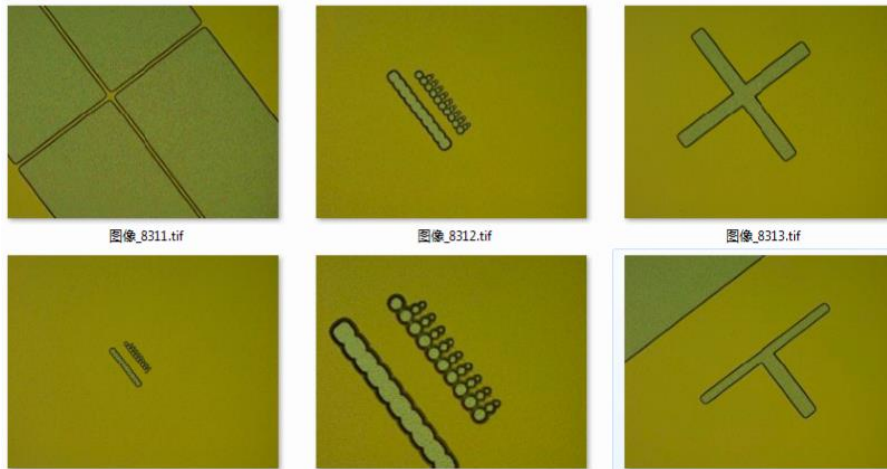
图像_8306.tif



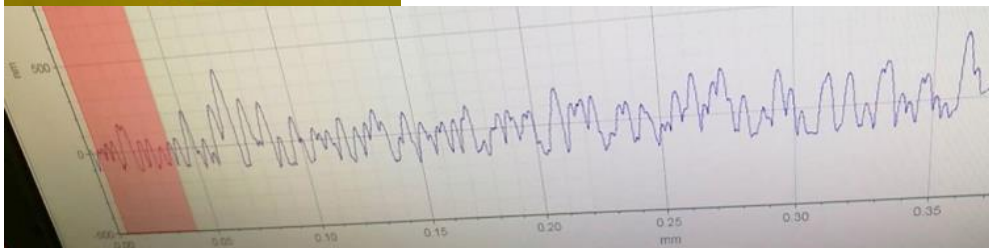
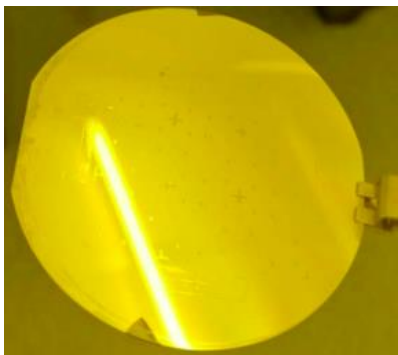
图像_8307.tif



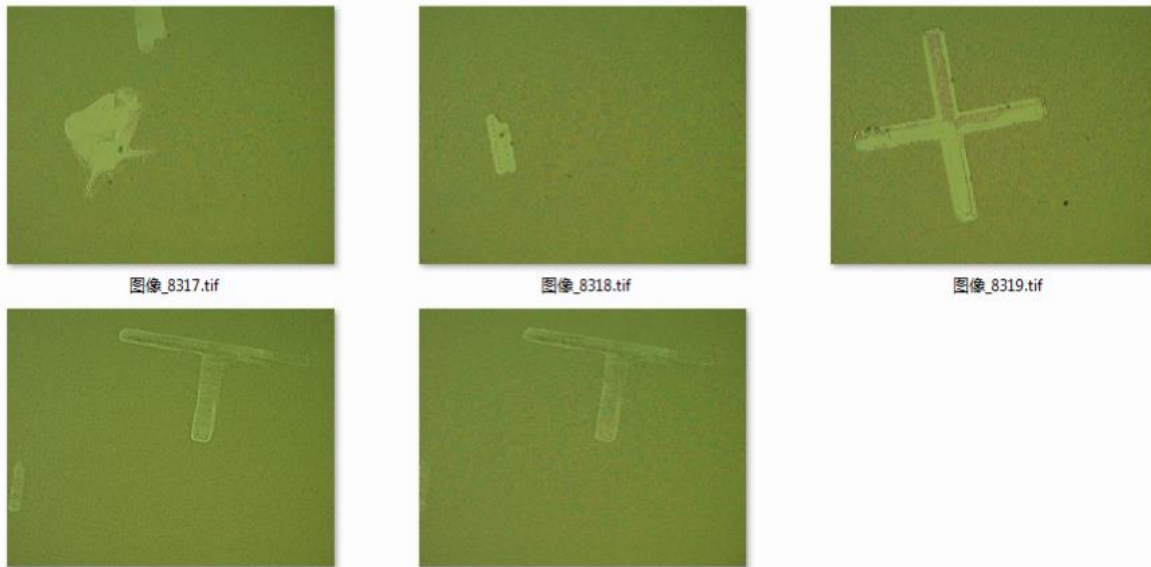
- 271 @55s*4 soft, development 1:2 @30 1min 肉眼判断觉得胶掉了, 显微镜观察正方形结构连起来, 台阶仪测量结构处仍有起伏应该胶没有完全掉, 还剩一薄层



- 272
 - acetone ultrasonic 15min 图案痕迹还在，未知原因，台阶仪测量起伏在 500nm



- 棉花蘸 acetone 擦 2min ipa 1min 痕迹变淡但无法去除
- icp O2 plasma 30s 肉眼 无变化；又 2min30s 仍无变化，放弃



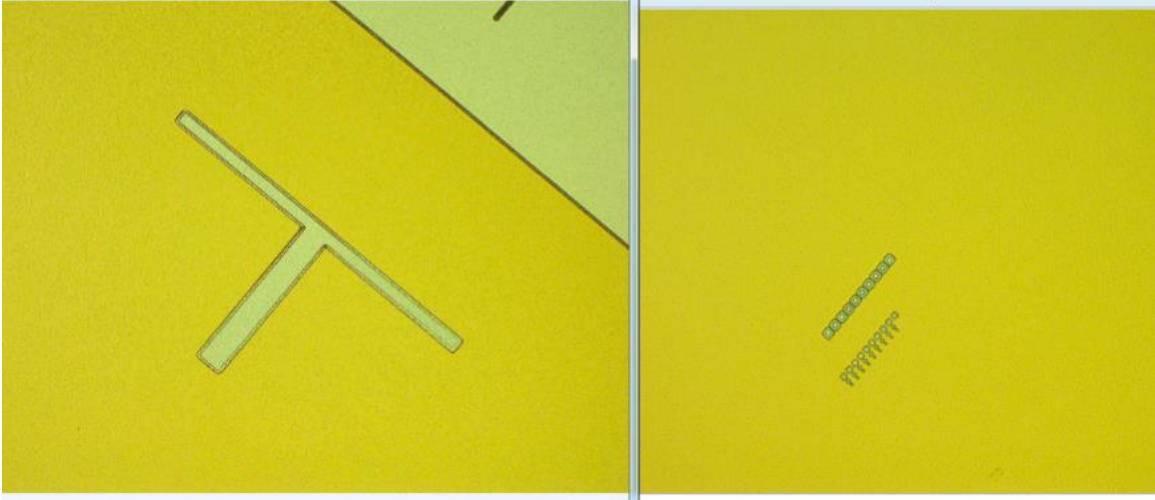
- 271
 - acetone ultrasonic 5min 不存在痕迹 (272 的痕迹应该是显影时间过长导致)
 - 重新开始
-

为了解决在 SiO₂ 上面曝光困难的问题，给出了两种可能的解决方法

- 1. 增加显影液的浓度为 1:2，然后将显影液放置在 30 度的加热板上进行显影，

Process 2:

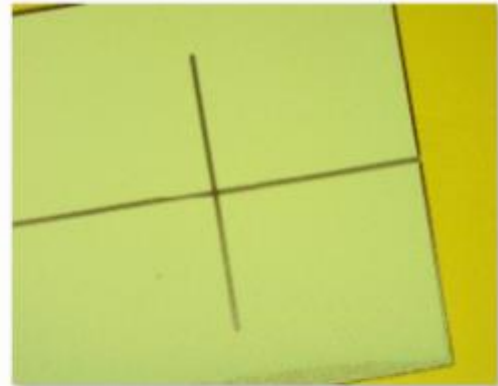
- 271 spin coating AZ4620-1; BAKE 90s @ 110; spin coating AZ4620-2; bake 200s @ 110
- lithography @53s*4 soft, development 1:2 @20
 - 1min20s 有淡纹理，十字的光刻胶基本没掉，小结构仍存在回字形



- 1min35s 出现“指甲”



图像_8325.tif



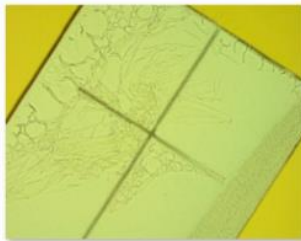
图像_8326.tif



- 1min50s 边缘有所渗透，矩形处纹理诡异



图像_8329.tif



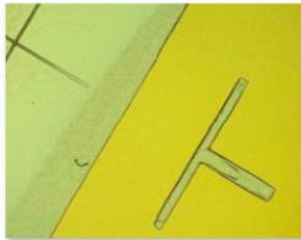
图像_8330.tif



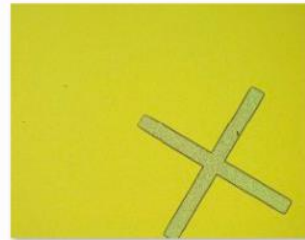
图像_8331.tif



图像_8332.tif



图像_8333.tif



图像_8334.tif

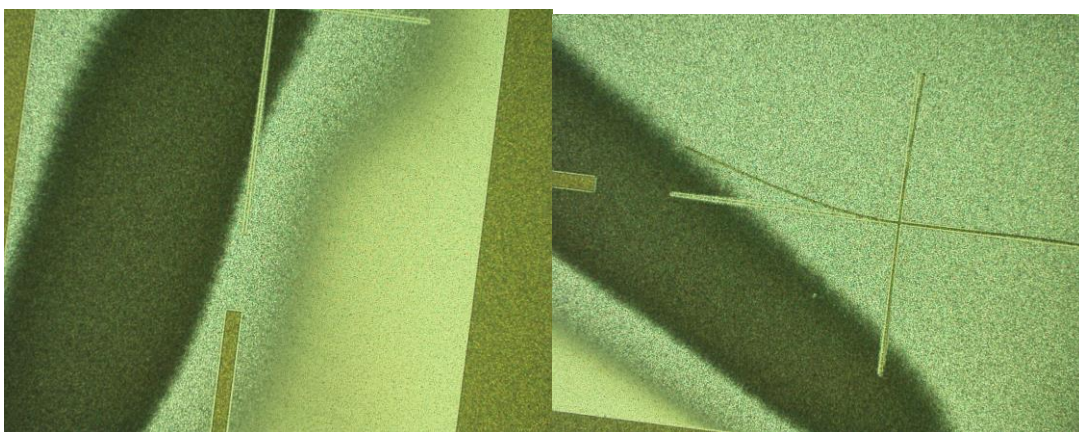
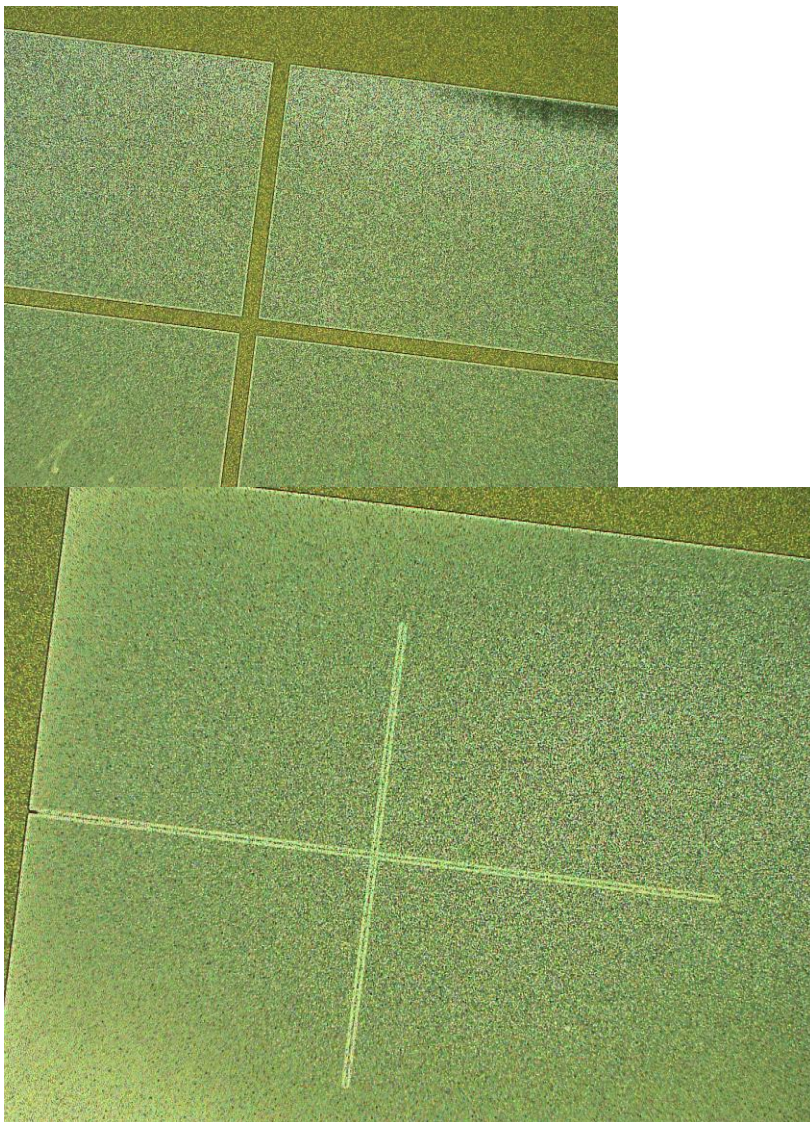
- 2.在 SiO_2 的表面镀上一层 Al ，然后再在 Al 的上面进行曝光
- 因为如果实在 SiO_2 的表面铺上一层光刻胶然后曝光，这样会在光刻胶底面形成一个波动噪声，多半是由于半导体的吸收反射光导致的，所以我们在 SiO_2 的表面首先镀上一层 Al 。
- 一层 Al 可以作为镜面反射光刻的光，让光刻胶更好的接受光，同时在金属表面的光刻胶粘性较好。
- 而且 Al 金属是可以被 AZ400K , FM319 这些显影液洗掉，从而免除了去掉金属层这一个步骤

Process 3:

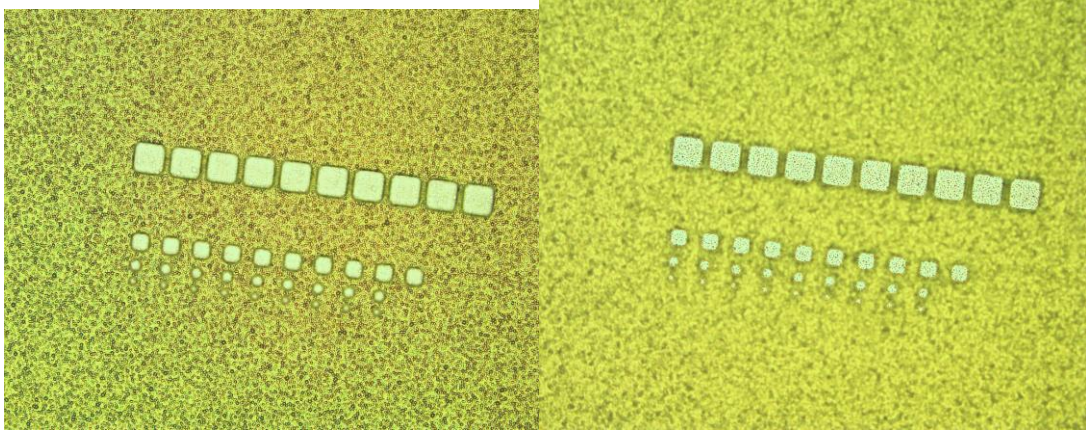
在 SiO_2 的表面镀上一层 20nm 的 AL ，然后甩上两层光刻胶 AZ460 ，第一层甩胶用 AZ460-1 的程序， 110°C bake 90s，第二层甩胶 AZ460-2 程序 110°C bake 3min20s 左右

曝光 $50\text{s} \times 4\text{cycle}$ ，每个 cycle 中间 wait 10s

显影液 $\text{AZ400K} : \text{DI water} = 1:3$ ，放置在 30°C 的烤板上显影，显影时间 1 : 30s

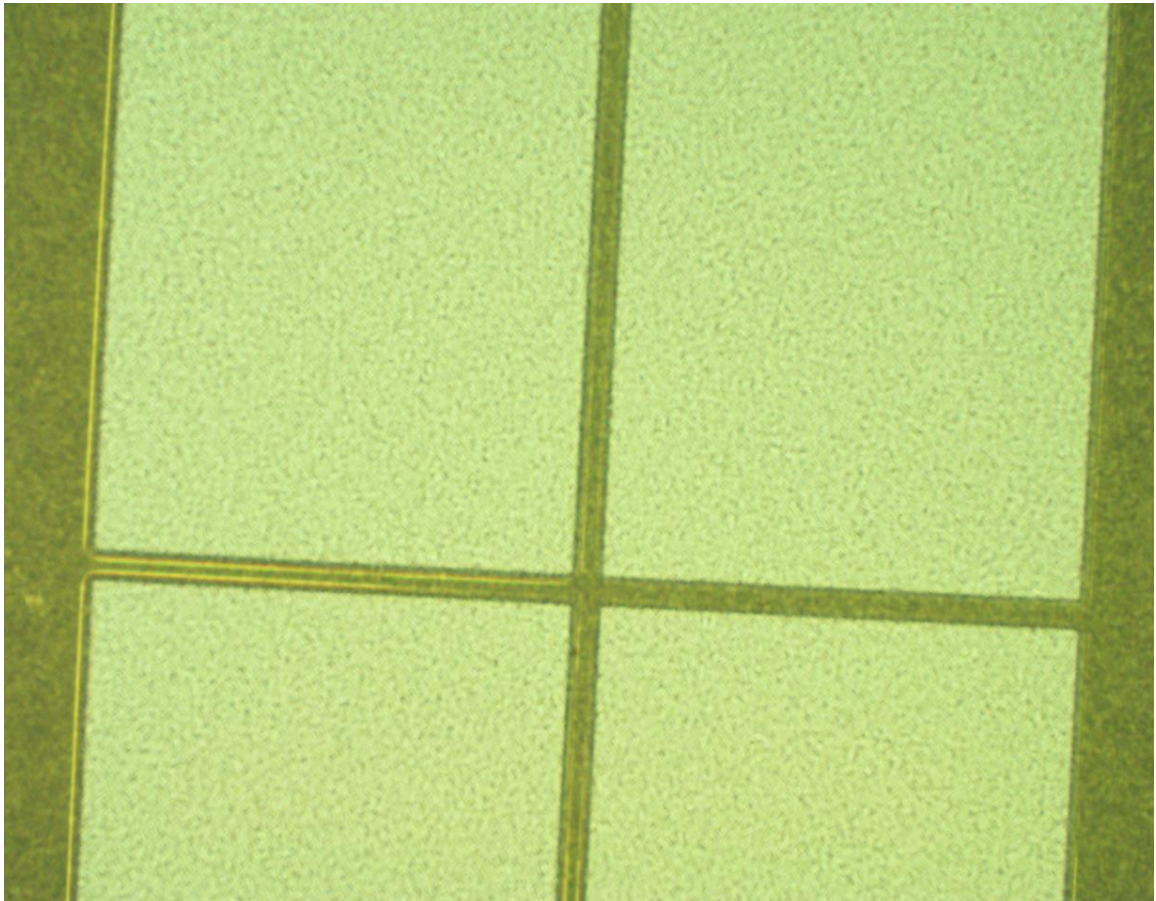


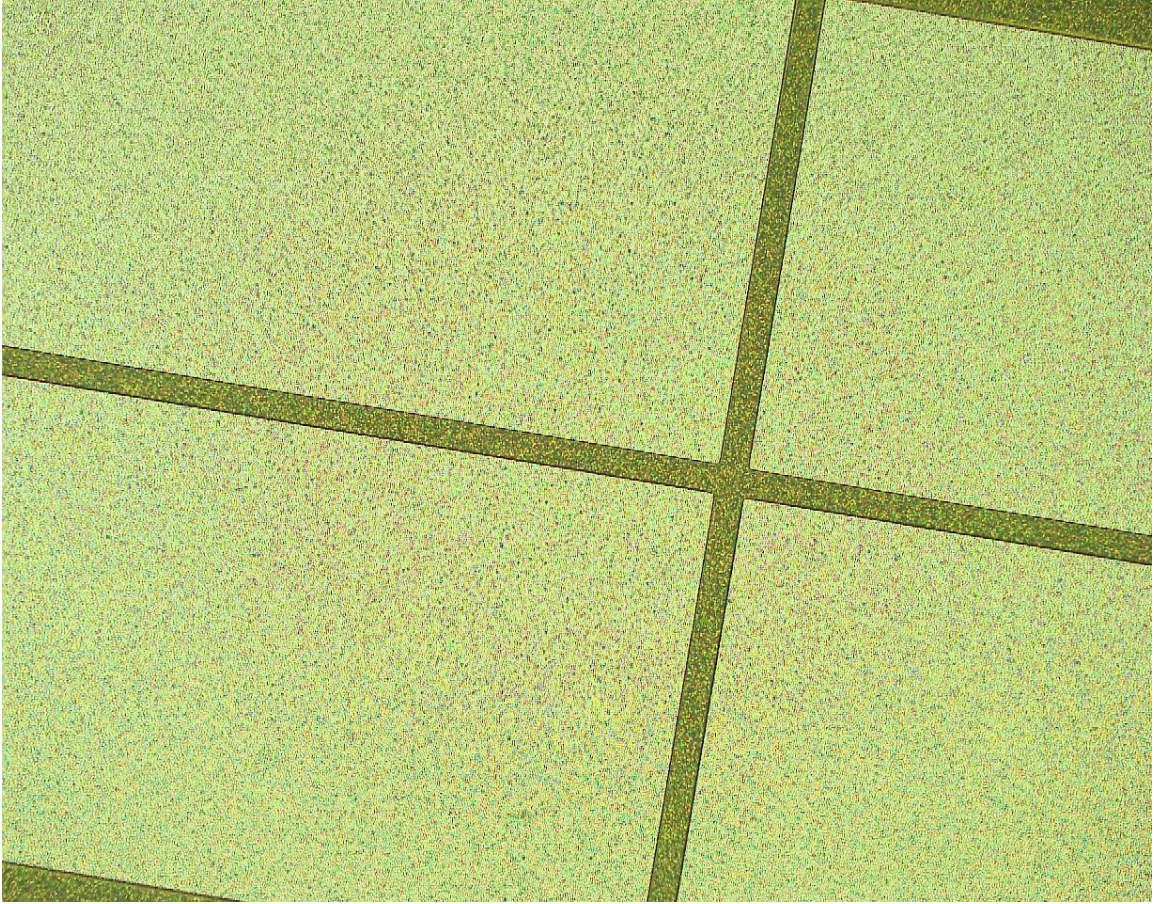
周边大十字和小十字的显影结果，发现先周边有胶没有掉落，说明显影时间过短，但是小结构部分已经脱落，不过选择抛弃小十字，所以只需要过显影增加时间。



中间的 via hole 曝光效果很好，没有出现之前没显影干净，过曝光，回字形结构都没有
所以又显影了 30s

显影时间 2min





从显微镜下看基本已经没有问题。

但是在台阶仪的测试下发现，在被曝光的地方有 200nm 起伏，同时不同地方的光刻胶厚度不同在 16-18um 左右，为了弄清楚 200nm 起伏的原因，进行了各种测量。

1, 首先怀疑是不是光刻胶残留导致有 200nm 的不平起伏。于是我们继续显影和用 plasma clean 做了 10min, 依然没有改变

2. 利用镀 al 时夹子夹片子的地方，没有 al 的高度差和一个陪片（碎片，为了进行刻蚀速率测量）进行台阶仪测量，

发现镀铝厚度不是 20nm，大约有 60-70nm，而且也有 200nm 的起伏

3. 在 60 度丙酮中水浴去除光刻胶，发现依然 200nm 起伏

4. 用显影液去除表面附着的 20nmAL，发现 200nm 起伏并没有变化

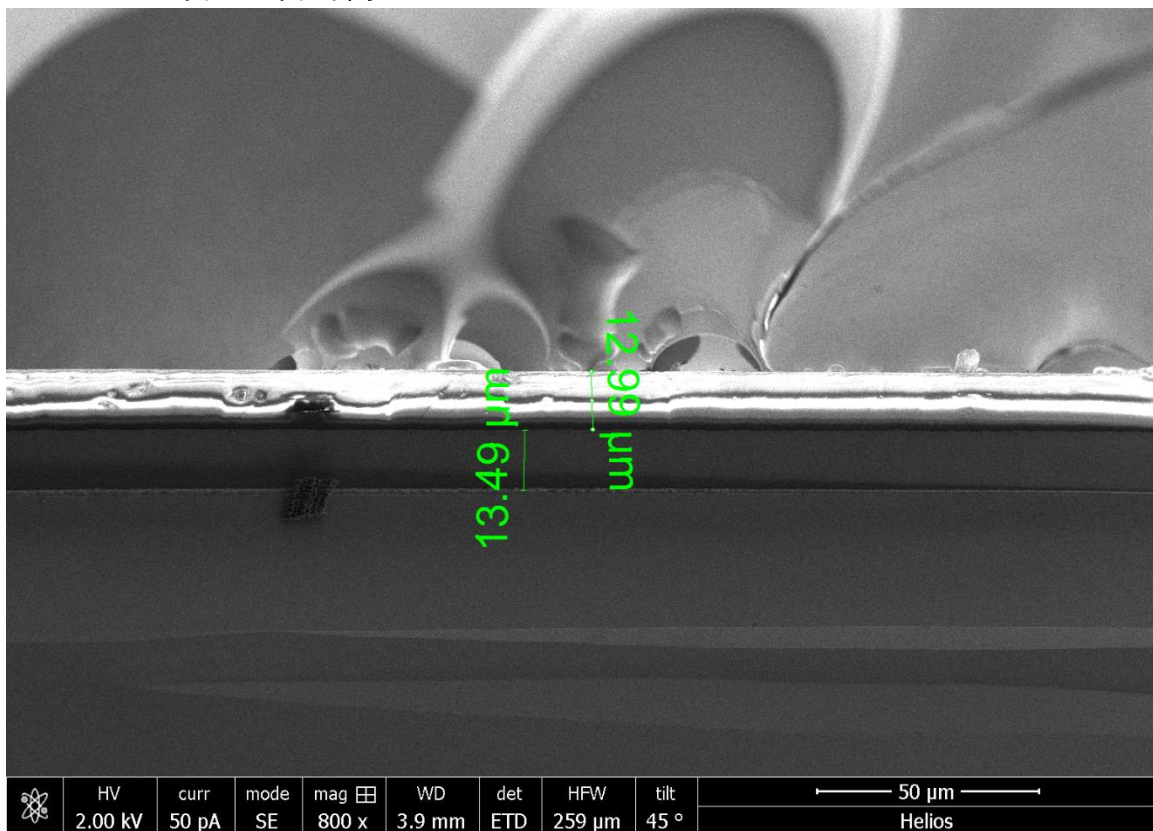
确定 200nm 起伏是在 AL 上长的这层 8umSiO₂ 本身就是粗糙度为 200nm

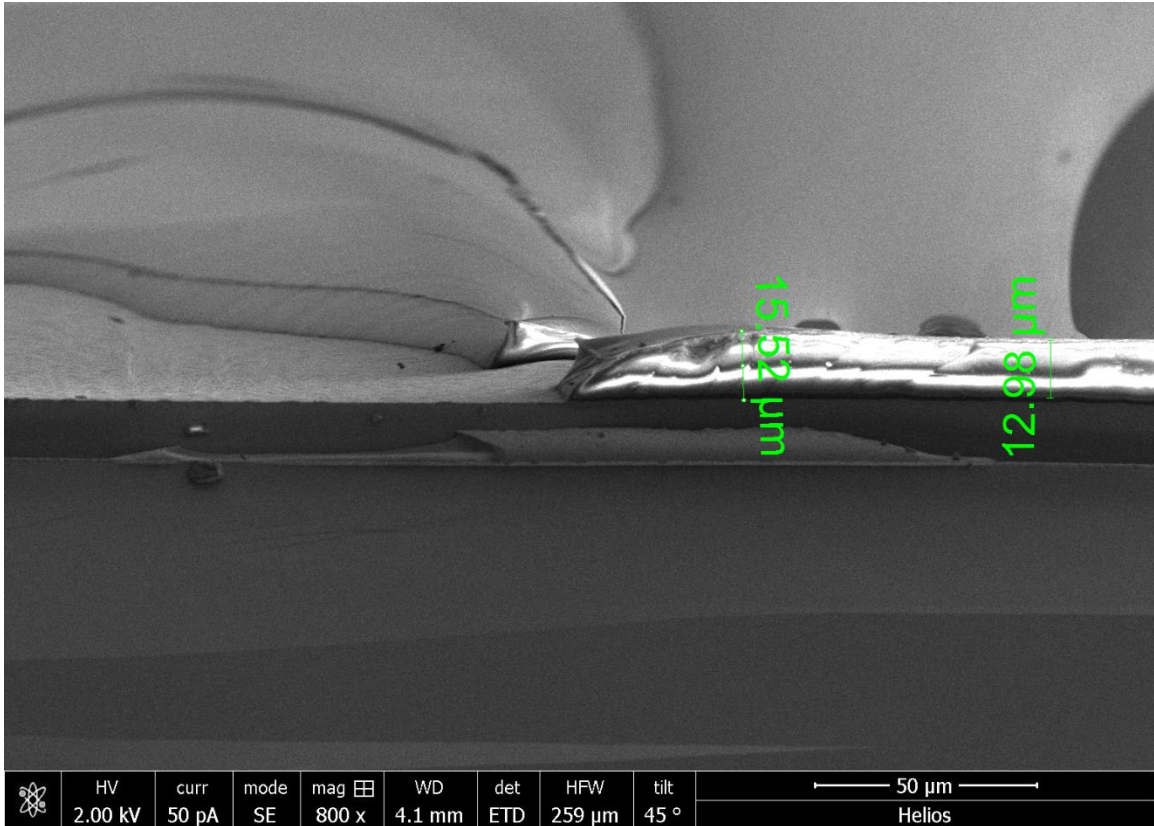
Wafer2 按照同样的参数进行曝光和显影，然后在 100 度热班上 hard bake 2h

最后确定在 SiO₂ 上曝光流程和参数为

- 1, 镀一层 Al 20nm
- 2.甩两层光刻胶 AZ460 第一层甩胶用 AZ460-1 的程序, 110°C bake 90s, 第二层甩胶 AZ460-2 程序 110 度 bake 3min20s 左右
- 3.曝光 50s*4cycle, 每个 cycle 中间 wait 10s
- 4.显影液 AZ400K : DI water=1:3 , 放置在 30 度的烤板上显影, 显影时间 2min-2min30s

Hard bake 温度 100 度 时间 2h





Hard bake 之后光刻胶的厚度大概在 13um-13.5um 左右，在结构的边缘可以观察到光刻胶的凸起，大致有 2.5um 左右。且在结构的边缘可以观察到右圆形的坡度而不是理想的直上直下。光刻胶在 hard bake 之后水分蒸发厚度变小，在结构边界上变的圆滑，从而导致结构 gap 变宽约 10um 以内。

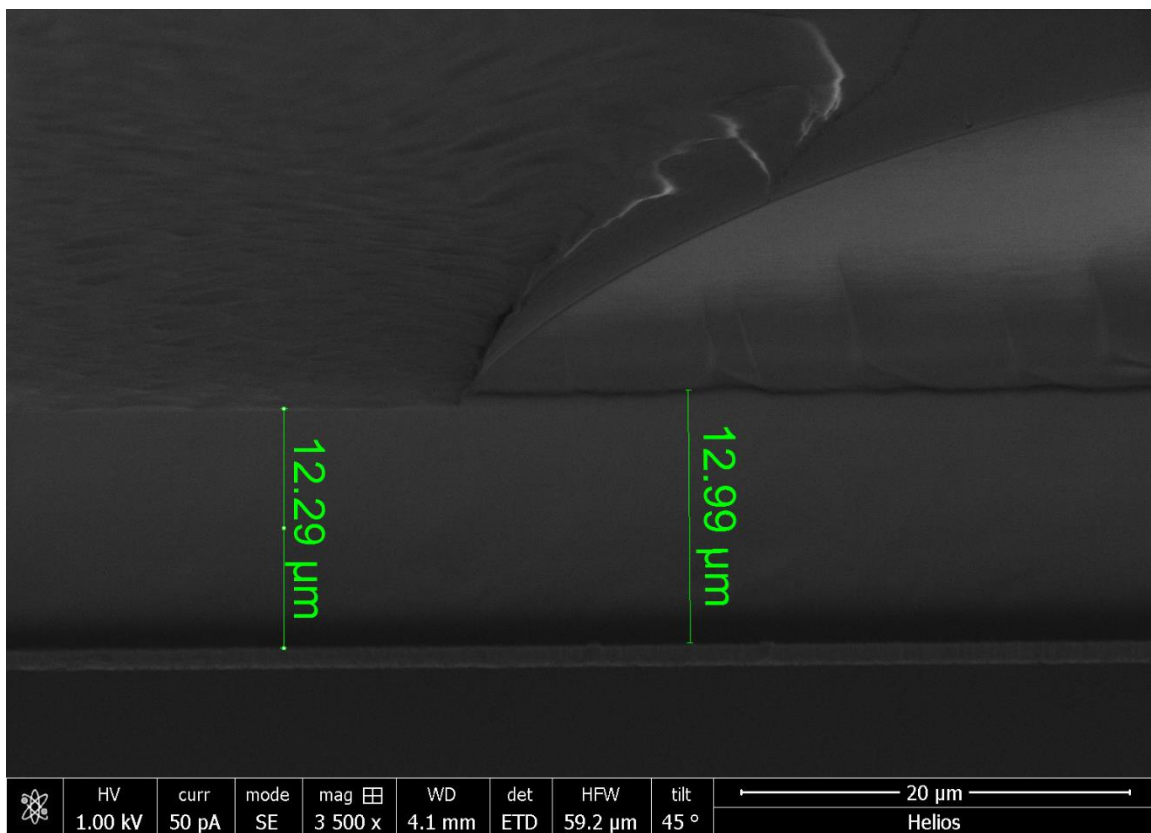
目前结构是可以接受这样的误差。

SiO₂ 刻蚀

选取程序 SiO₂ ICP 5 degree 20180206，用来刻蚀 SiO₂. 13um

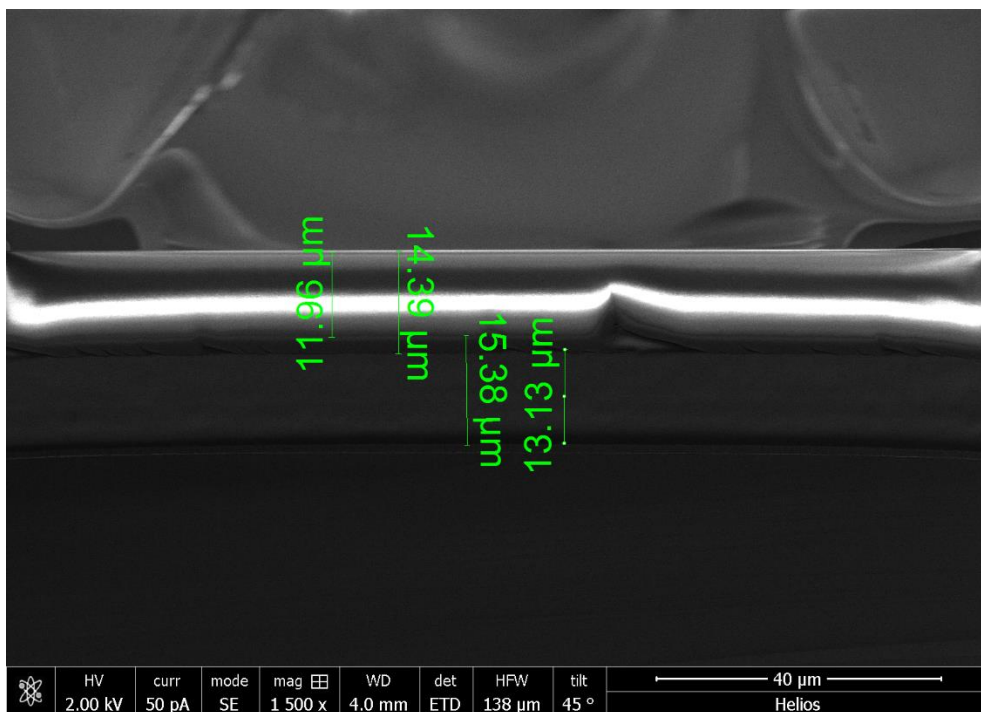
主要调制 Forward power 参数决定了 DC voltage 轰击性的强弱

首先用 60W 刻了 3min



速率约为 $0.7\mu\text{m}/\text{repeat} = 0.23\mu\text{m}/\text{min}$

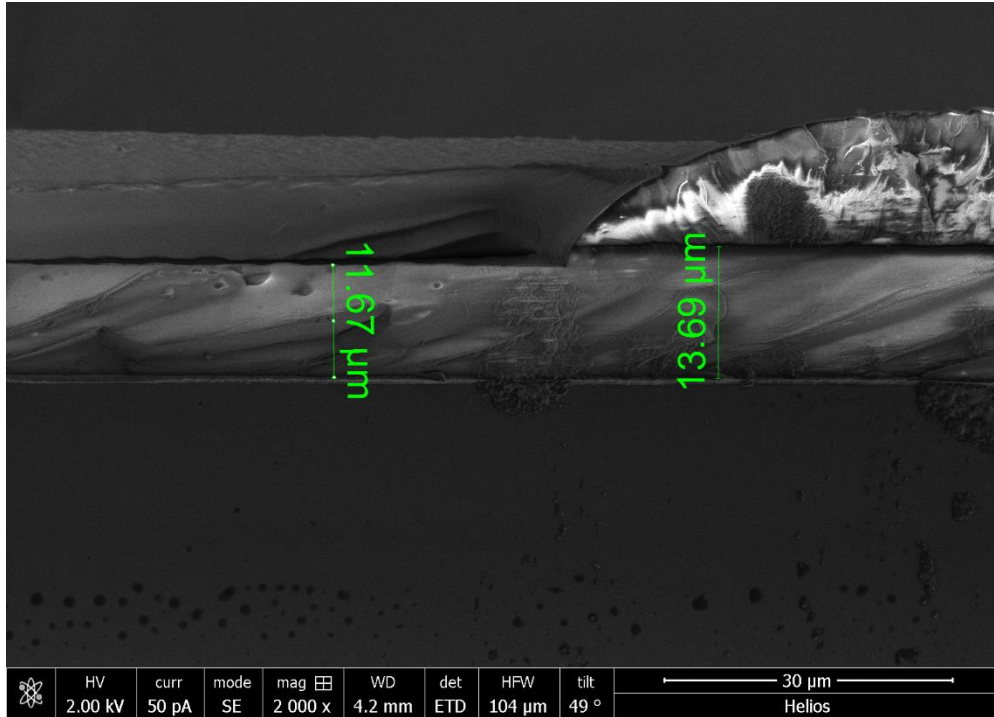
观察了截面上的光刻胶和 SiO_2 的厚度



光刻胶表面光滑没有明显被轰击的迹象，且光刻胶没有明显的被刻蚀

2，由于 60w 电压过低，ICP 程序可能不会很好启动，所以我们调高了参数至 75W

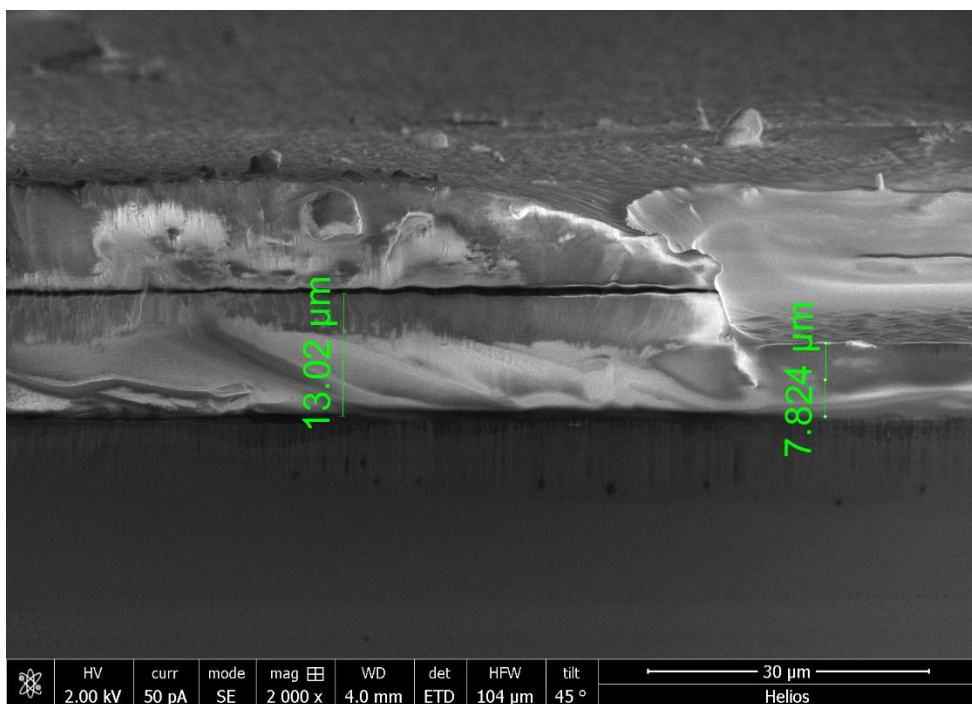
用 75W 3min 刻 2 repeat，中间 wait 5min



$$13.69 - 11.67 = 2.02 \mu\text{m}$$

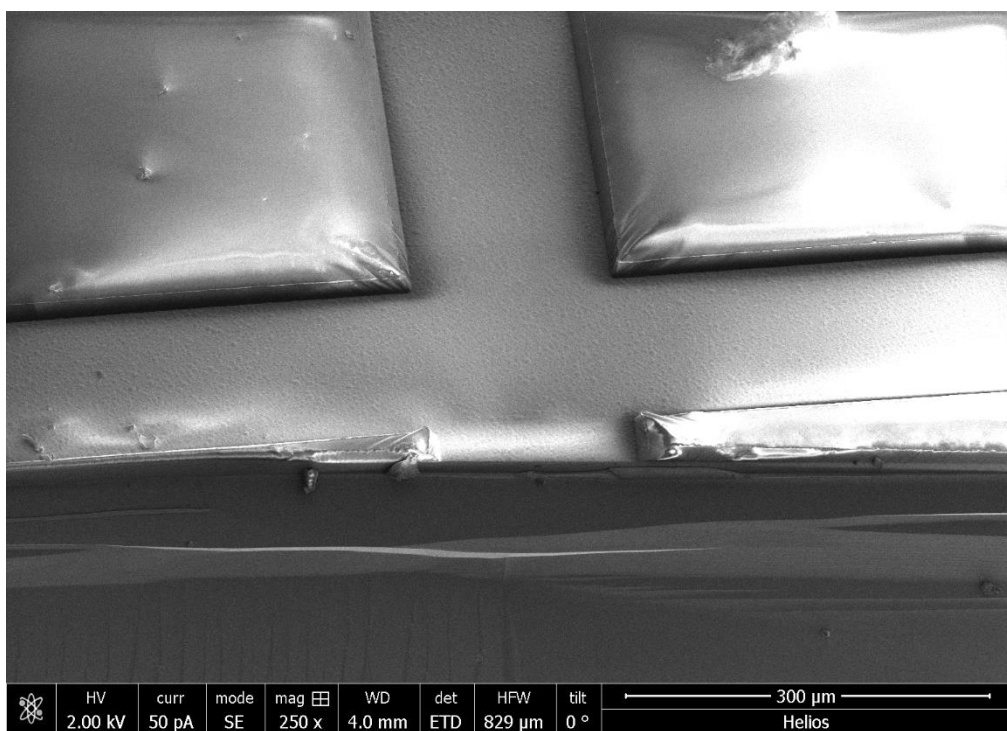
刻蚀了 $2.02 - 0.7 = 1.32 \mu\text{m} / 2\text{repeat}$ 所以速率为 $0.22 \mu\text{m}/\text{min}$

光刻胶相比于 60W 来说略有一些变化



继而 75w 刻蚀 5repeat

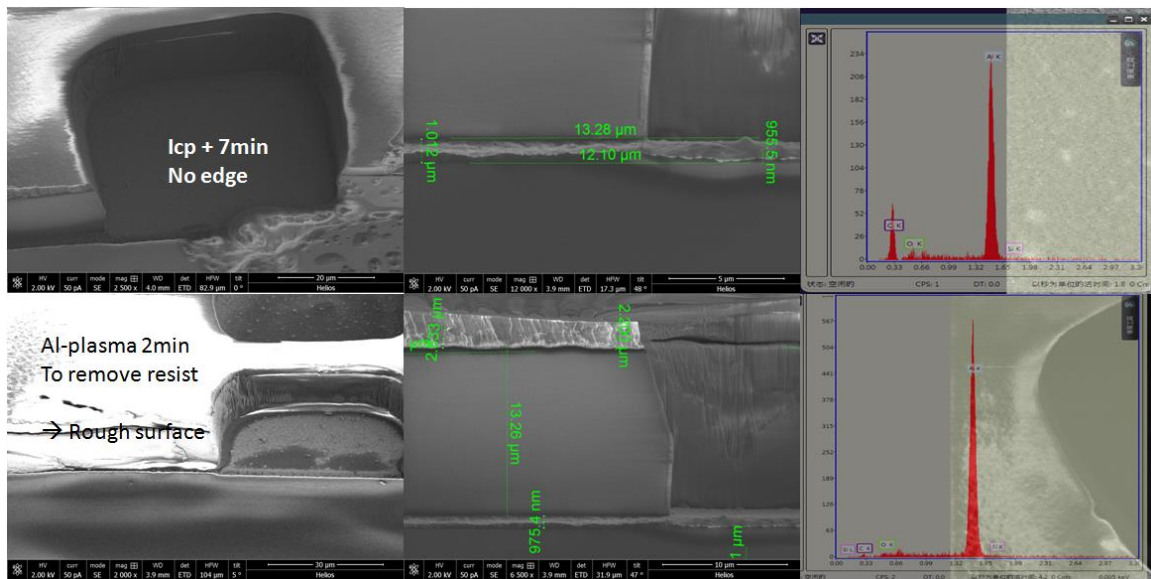
刻蚀速率为 0.25um/s



所以建议程序为 75w 3min 每个 repeat 中间休息 5min，一共需要 18 个 repeat 结束
每 5repeat 手动退出样品冷却。

所以最终是以 21 个 repeat *75power and 3min 5min wait 作为刻蚀，最后 2min AL Plasma O2clean 结束

关于 Al 的 O2 的 plamsaclean 会导致表面有一些氧化 AL 的出现，我们测试了他的表面能谱，发现没有 Si 的成分已经确定全部 etched，但是引入 O2 之后氧化铝会使得表面粗糙，不过如果不使用 plasma clean 光刻胶比较难去除。



光刻胶 lift off:

1. NMP 放置一个晚上
2. NMP 80C 煮了 30min
3. acetone 50C 煮了 10min
4. ultrasonic clean
5. IPA rinse

发现光刻胶全部去除没有问题。

2018.3.15-2018.3.17

重新租了一次样品

首先把之前直接在 SiO2 上光刻光刻显影之后的结构给洗掉，但是无论超声 煮或者多次 icp 都没有去除，最后在显微镜下面仍然可以看到一些痕迹，不过台阶仪测试的时候并没有明显的起伏，所以直接在这个片子上开始。

相同的参数进行曝光显影，发现光刻机曝光量不够，导致周边的结构没有爆透，洗不下来，不过中间的结构比之前更好，每个 via hole 之间的壁垒更直更高没有损耗。

相同的 21 个 repeat 参数，结果一样

Nmp 煮 1。5h 放入丙酮煮未完全掉落

第二天早上 nmp 煮 30min 未掉落，超声 4min 掉落，清洗后发现 via 壁垒扩宽，结构发生变化，表面没有变粗操

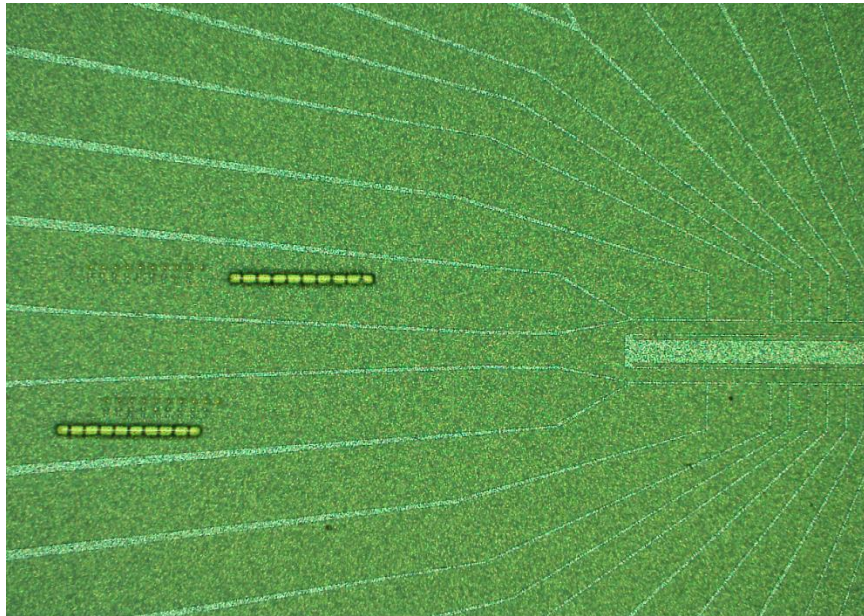
加长 nmp 浸泡和煮的时间，尽量减少超声

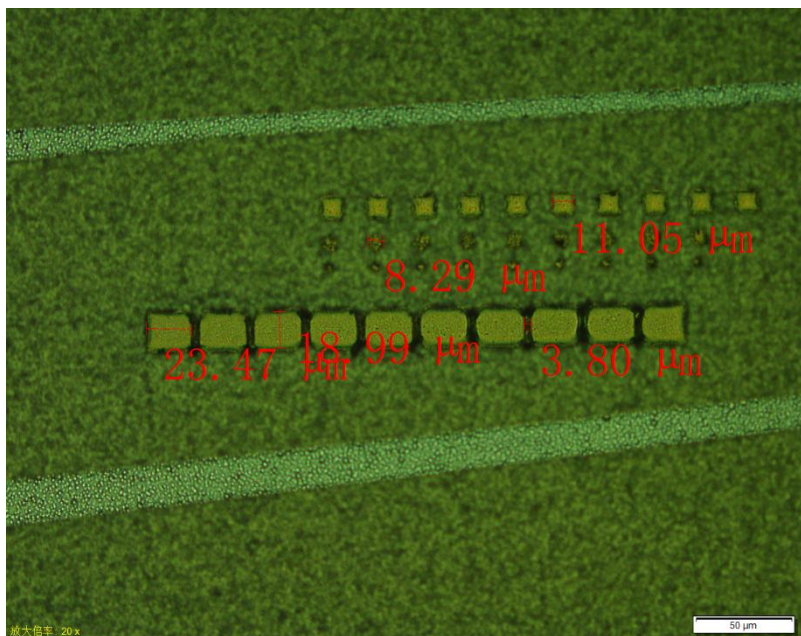
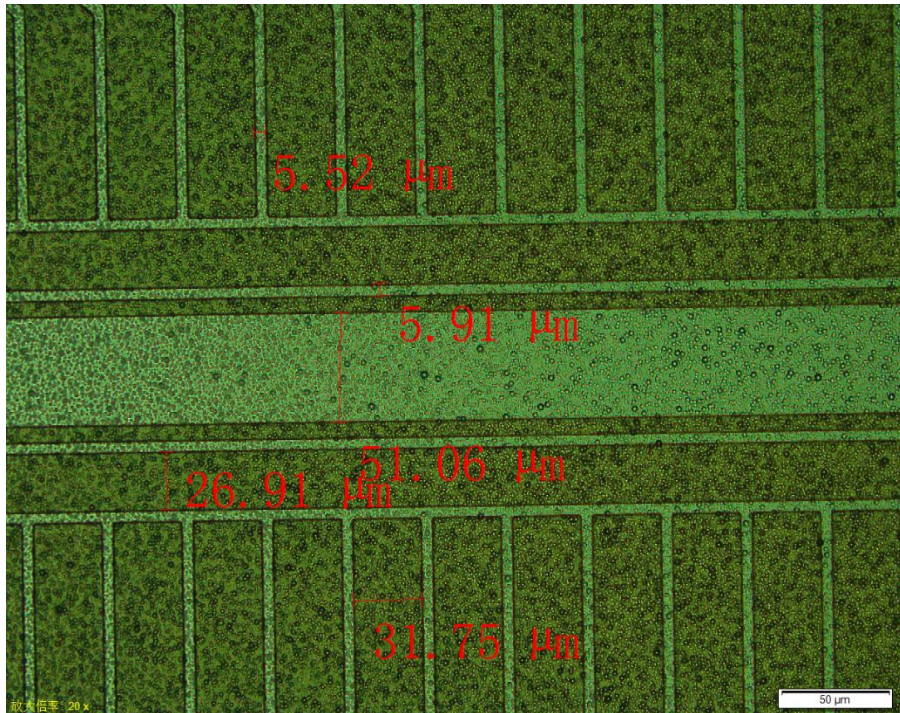
3. 镀铝

送到了半导体所镀了 1um 铝，拿回来后表面甩胶，刻上电极的 pattern

正面光刻‘Electrode’

- AZ 4620 ,
- 2000rpm 45s,
- bake 110C 5min,
- expsure 35s*2,
- develop @30C AZ1min 45s
- hard bake 100C 2h



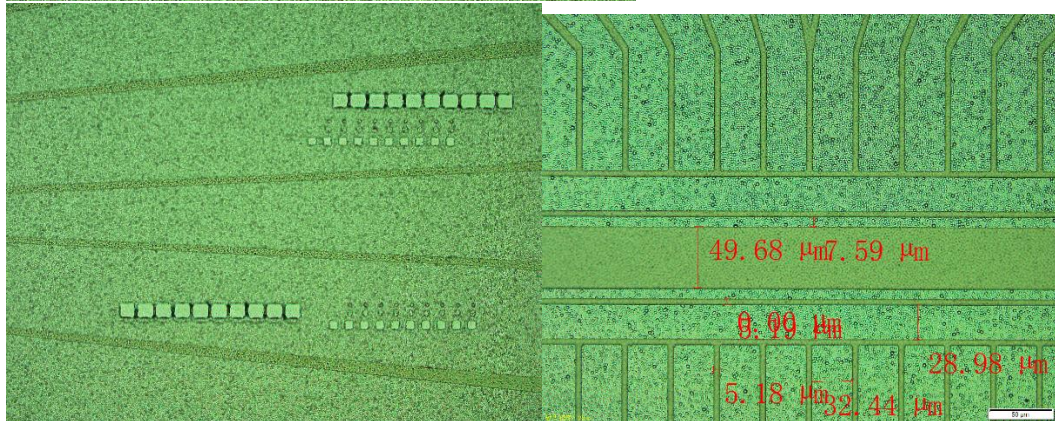
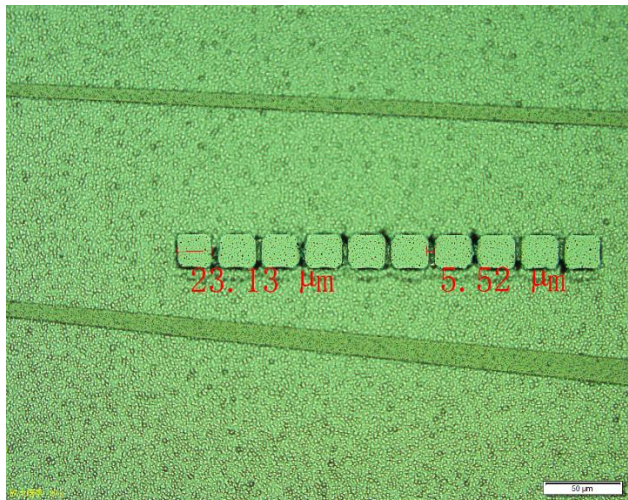


正面 ICP etch SiO₂ 1um（不做这一步）/ Al 1.5um

- 'Al etch ICP fast 20180308'-long' etch 1min pump 5min
- 4 repeat
- rate ~800nm/min(semi. Inst. sputtered)
- result:gap designed **7um--> actual 11um**

刻蚀 Al 然后去胶

去胶浸泡 5h nmp, 煮 15min, 丙酮煮 15min 超声 30s ipa 润洗



接下来用探针检测，电阻在 1 欧左右，断路地方皆断路

片子经检测没有问题