

PROCESSOS E CLOCK EM VHDL

1. INTRODUÇÃO

Os processos e o sinal de clock constituem elementos essenciais na linguagem VHDL, permitindo a modelagem de circuitos digitais sequenciais. Enquanto o processo descreve blocos de execução sequencial, o clock fornece o sincronismo necessário para transições de estado, garantindo comportamento previsível e determinístico em sistemas digitais.

2. PROCESSOS EM VHDL

Um processo é um bloco de código que executa de forma sequencial dentro de um ambiente essencialmente concorrente. Ele pode conter estruturas como IF, CASE e loops, permitindo descrever lógica complexa.

2.1 Processos Combinacionais

Processos combinacionais não dependem de evento de clock e são sensíveis às mudanças dos sinais de entrada.

Exemplo:

```
process (A, B)
begin
  C <= A AND B;
end process;
```

2.2 Processos Sequenciais e Clock

Processos síncronos dependem do sinal de clock e são fundamentais para implementar registradores e máquinas de estados.

Exemplo com clock:

```
process (clk)
begin
  if rising_edge(clk) then
    Q <= D;
  end if;
end process;
```

3. APLICAÇÕES

Os processos sincronizados com clock permitem implementar:

- Contadores
- Registradores
- Máquinas de estado

- Pipelines

4. CONCLUSÃO

A compreensão de processos e clock é essencial para o desenvolvimento de sistemas digitais usando VHDL. Eles fornecem a base para modelar circuitos síncronos, garantindo precisão, confiabilidade e eficiência no desenvolvimento de hardware.

5. REFERÊNCIAS

ASHENDEN, Peter J. The Designer's Guide to VHDL. 3. ed. San Francisco: Morgan Kaufmann, 2008.

BHASKER, J. A VHDL Primer. 3. ed. Upper Saddle River: Prentice Hall, 1999.

PERRY, Douglas L. VHDL: Programming by Example. 5. ed. New York: McGraw-Hill, 2008.