

# Organización de Computadoras

Velázquez Ramírez Carlos Raúl

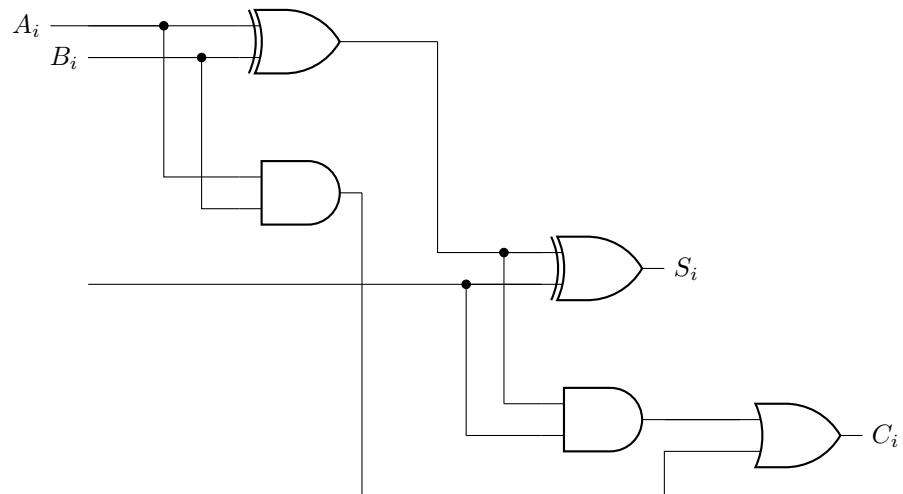
25-09-2025

# 1. Unidad Aritmético-Lógica (ALU or Arithmetic Logic Unit)

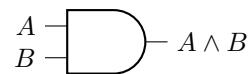
## 1.1. Circuitos

Ya conocidos los siguientes circuitos y su funcionamiento, se es capaz de armar una ALU.

Sumador completo (+).



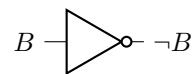
AND ( $A \wedge B$ ).



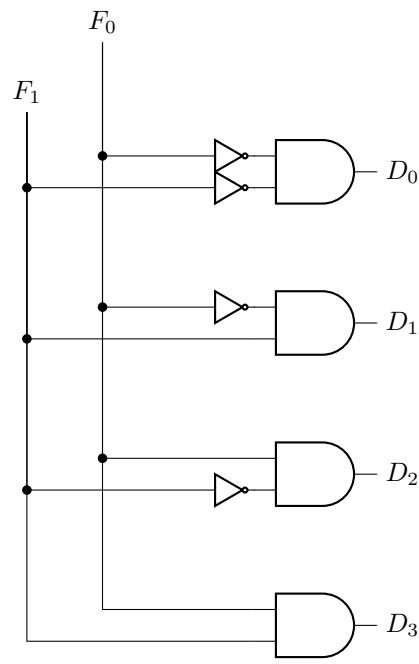
OR ( $A \vee B$ ).



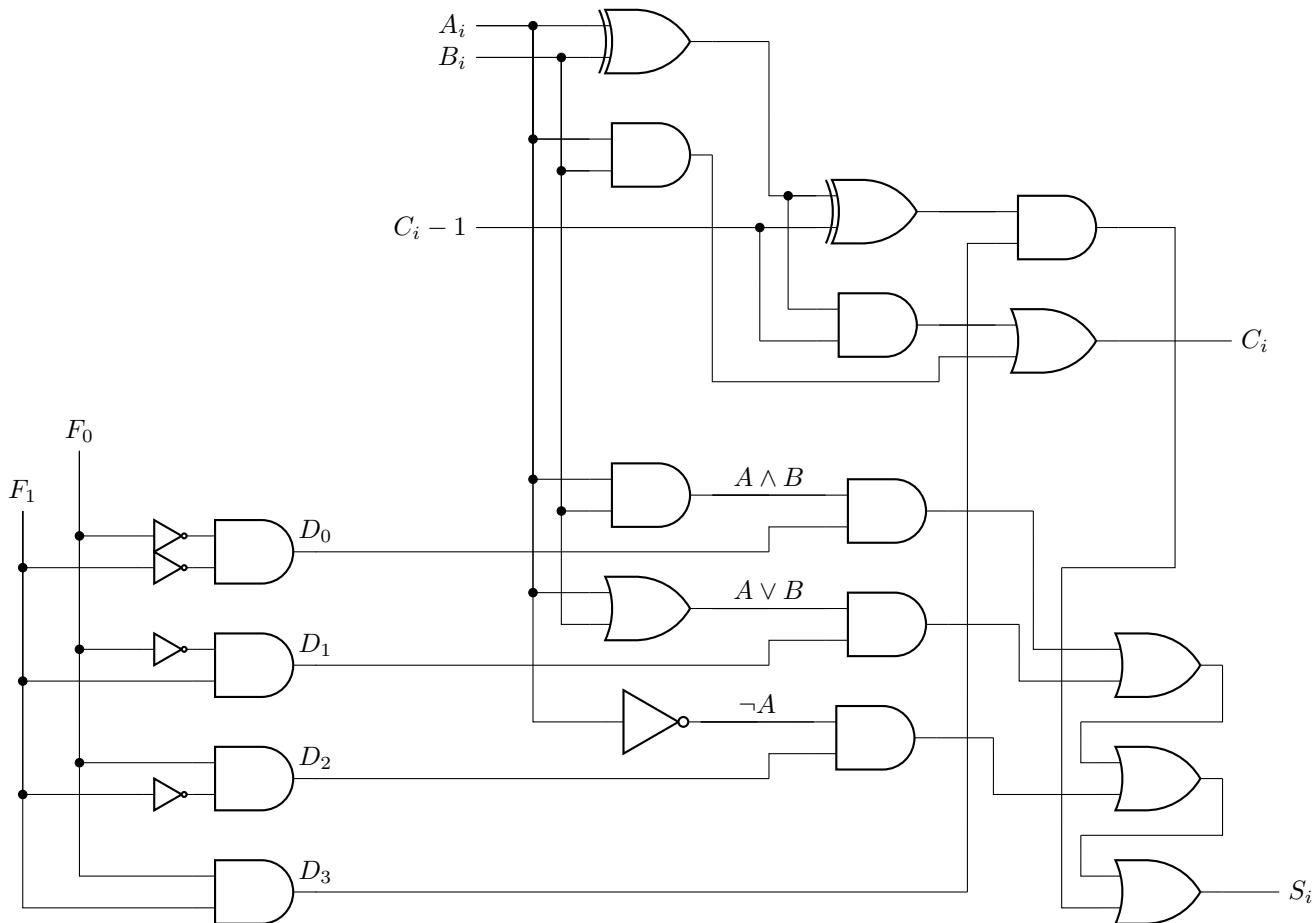
NOT ( $\neg B$ ).



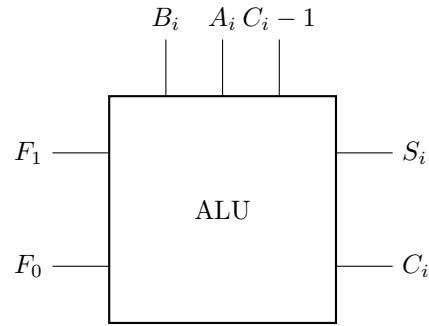
Decodificador.



ALU (1 bit): Podemos crear un circuito capaz de elegir, según la señal del decodificador, que operación lógica, o aritmética, podemos tener como salida al conectar en paralelo estos operadores, AND-ear sus salidas con las salidas del decodificador, y OR-ear las salidas AND.



ALU (CI): Podemos pensar en la ALU como un circuito integrado.



## 1.2. Operaciones lógicas y aritméticas entre números binarios

Aritmética:

$$\begin{aligned} 0000 &= C_i \\ 0101 &= A_i = 5 \\ 0010 &= B_i = 2 \\ 0111 &= S_i = 7 \end{aligned}$$

Lógicas (AND, OR, NOT):

$$\begin{aligned} 0101 &= 5 \\ 0010 &= 2 \\ 0000 &= 0 \end{aligned}$$

$$\begin{aligned} 0101 &= 5 \\ 0010 &= 2 \\ 0111 &= 7 \end{aligned}$$

$$\begin{aligned} 0010 &= 2 \\ 1101 &= 13 \end{aligned}$$

Donde  $C_i$  es el acarreo,  $A_i, B_i$  son los operandos y  $S_i$  el resultado.

Código de operaciones (decodificador de señales):

F1	F0	Operación
0	0	AND
0	1	OR
1	0	NOT
1	1	SUM

$D_0 = 1, D_1 = D_2 = D_3 = 0$  cuando  $F_1 = F_0 = 0$  y se ejecuta la operación AND.

$D_1 = 1, D_0 = D_2 = D_3 = 0$  cuando  $F_1 = 0, F_0 = 1$  y se ejecuta la operación OR.

$D_2 = 1, D_0 = D_1 = D_3 = 0$  cuando  $F_1 = 1, F_0 = 0$  y se ejecuta la operación NOT.

$D_3 = 1, D_0 = D_1 = D_2 = 0$  cuando  $F_1 = F_0 = 1$  y se ejecuta la suma aritmética.