



**FACULTAD  
DE INGENIERIA**

Universidad de Buenos Aires

UNIVERSIDAD DE BUENOS AIRES

FACULTAD DE INGENIERÍA

1° Cuatrimestre de 2021

## (86.10) Diseño de Circuitos Electrónicos

### Trabajo Práctico

### Fuente conmutada tipo Flyback

Alumnos	Padrón	Mail
Altamirano, Ezequiel	96836	ealtamirano@fi.uba.ar
Jannello, Matías	96479	mjannello@fi.uba.ar
Schatz, Erik	96470	erik.schatz@fi.uba.ar

# Índice

<b>1. Objetivo</b>	<b>1</b>
1.1. Especificaciones . . . . .	1
1.2. Topología . . . . .	1
1.3. Análisis fuente a lazo abierto . . . . .	2
1.4. Controlador . . . . .	5
1.5. Realimentación . . . . .	7
1.6. Lazo Cerrado . . . . .	8
1.7. Diseño del transformador . . . . .	11
1.8. PCB . . . . .	13
1.9. Segunda Iteracion . . . . .	16

## 1. Objetivo

El objetivo principal de este trabajo práctico es diseñar una fuente conmutada tipo Flyback que cumpla con un conjunto de especificaciones con el fin de funcionar como cargador de una batería de plomo de 12V 7A/h. Por otro lado se tiene como objetivo diseñar la implementación real del circuito, con el correspondiente diseño de PCB y Protección Galvánica.

### 1.1. Especificaciones

Se tomaron las siguientes características de la carga:

- batería de 12V y 7A  $\rightarrow$  84W , 1.71 Ohm

Se tomaron las siguientes especificaciones de la fuente conmutada:

- Alimentación de 24V continua con variación del 10 %
- Conmutando a una frecuencia de 100kHz
- Eficiencia de 85 %
- Modo de funcionamiento discontinuo
- Ciclo de trabajo  $D = 50 \%$
- Rizado a la salida del 5 %

### 1.2. Topología

Una vez definidas las especificaciones deseadas, se pasó a implementar la topología deseada de tipo Flyback:

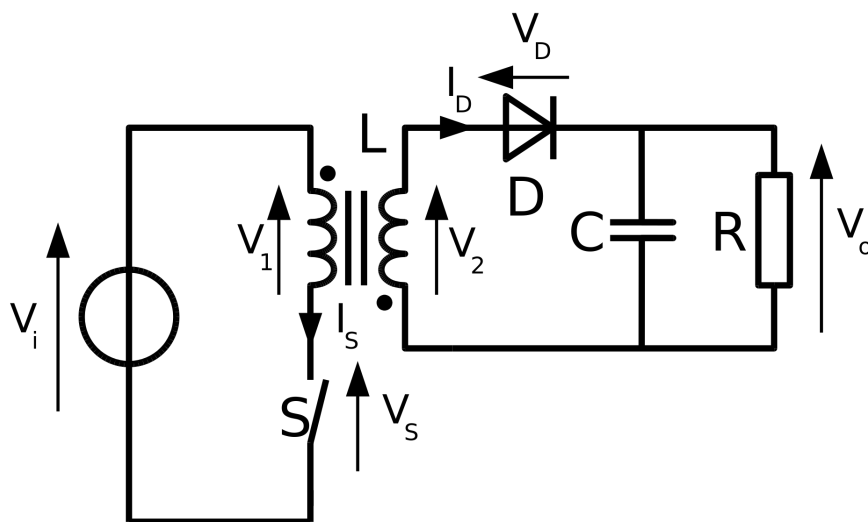


Figura 1: Topología básica de una fuente conmutada tipo Flyback.

En base este esqueleto del diseño, se procedió a reemplazar y diseñar las etapas necesarias para obtener un circuito equivalente que tenga el mismo funcionamiento. Respecto a la fuente  $V_i$  se asume que nuestro circuito será alimentado por una tensión ya linealizada de 24V.

En la malla primaria el transformador será diseñado con las especificaciones reales para cumplir con los requerimientos de corriente y disipación de potencia del circuito. La llave conmutada  $S$  se reemplazará por un transistor de potencia conmutado por una señal de control externa.

En la malla secundaria, los tres componentes se mantendrán, con la salvedad de que la resistencia  $R$

en realidad será modelada con los valores equivalentes de nuestra carga. Por último, se creará un lazo de realimentación desacoplada entre ambas mallas con el fin de muestrear la tensión de la salida, y poder generar el pulso de control en la llave S.

Así entonces nuestro circuito se representa por el siguiente diagrama:

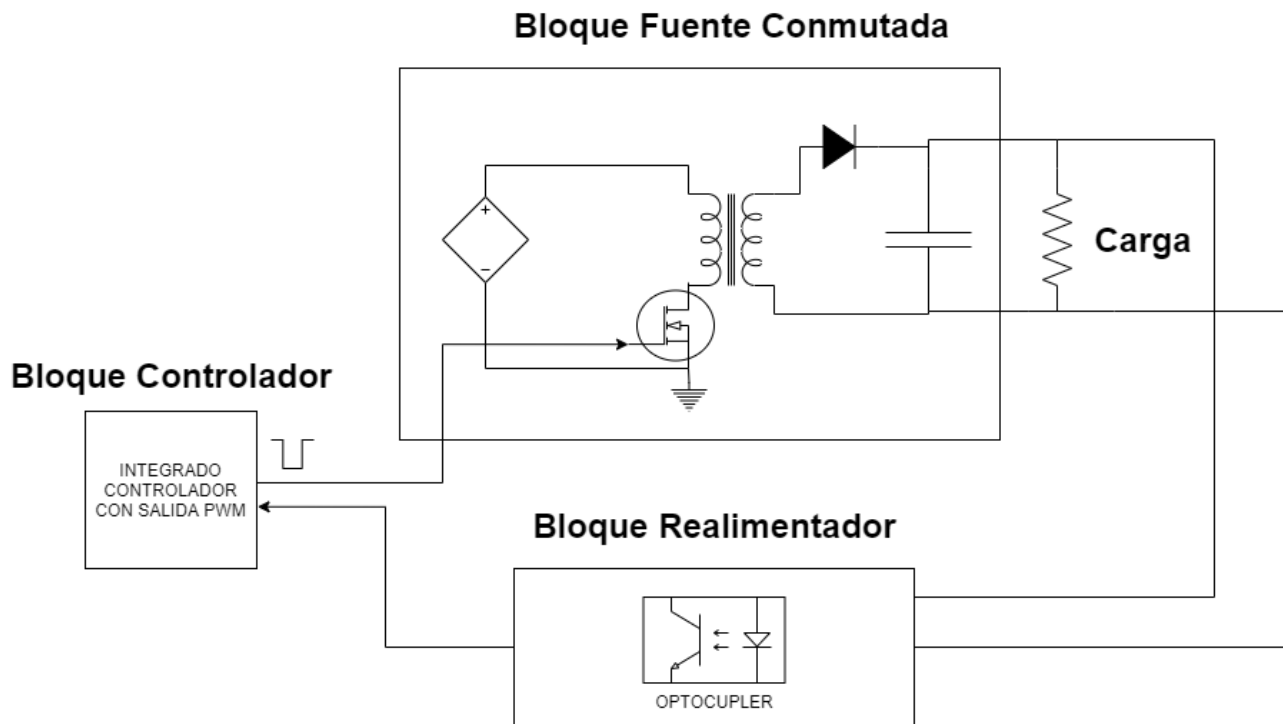


Figura 2: Diagrama en bloques del circuito.

Por lo tanto primero se hizo el diseño de la etapa de la fuente a lazo abierto, luego se diseñó la etapa del controlador con la implementación del TL494, y por último se realizó el diseño del lazo de realimentación.

Para finalizar se hizo el análisis de las tres etapas conectadas para tener nuestra fuente a lazo cerrado, y realizar las pertinentes modificaciones para su correcto funcionamiento.

### 1.3. Análisis fuente a lazo abierto

Una vez establecidas las especificaciones que se espera obtener, se pudo observar el caso extremo cuando se alcanza la potencia máxima, en el cual la tensión de alimentación es  $V_{CC}$  y el regulador es llevado a operar al borde del modo continuo. En ese sentido se planteó la siguiente ecuación para hallar la corriente de salida máxima para el devanado primario:

$$I_{1MAX} = \frac{2P_{SALIDAMAX}}{V_{CCMIN}D_{MAX}} = 15,6A \quad (1)$$

donde  $D$  es el ciclo de trabajo máximo que se estableció en 0,5.

Para hallar el valor máximo de la inductancia del primario que garantice el buen funcionamiento, se planteó la siguiente ecuación:

$$L_{1MAX} = \frac{V_{CCMIN}D_{MAX}}{I_{1MAX}f} = 6,94\mu H \quad (2)$$

siendo  $f$  la frecuencia de oscilación del MOSFET.

Luego, se pasó a calcular la relación de espiras:

$$N_{12} = \frac{(V_o + V_D)(1 - D_{MAX}) N_1}{(V_{CCMIN} - V_{MOSFET}) \cdot D_{MAX}} \quad (3)$$

$$N_{12} = \frac{(12V + 2,3V)(1 - 0,5)N_1}{(21,6V - 1,8V) \cdot 0,5} = \frac{N_{12}}{N_1} = 0,722 \quad (4)$$

Por lo tanto, al aplicar la relación de espiras

$$L_{12} = L_1 \left( \frac{N_{12}}{N_1} \right)^2 \quad (5)$$

Se obtiene que  $L_{12} = 3,62\mu H$

Como primera prueba se realizo una simulación de la fuente calculada en la cual los semiconductores que se utilizaron fueron el MOSFET IRF530 y el Diodo RFU10TF6S. En la siguiente imagen se presenta el circuito junto con la simulación. Se destaca que como elemento de control se modelo un tren de señales cuadradas de 100Khz de frecuencia y un duty cycle del 50 %.

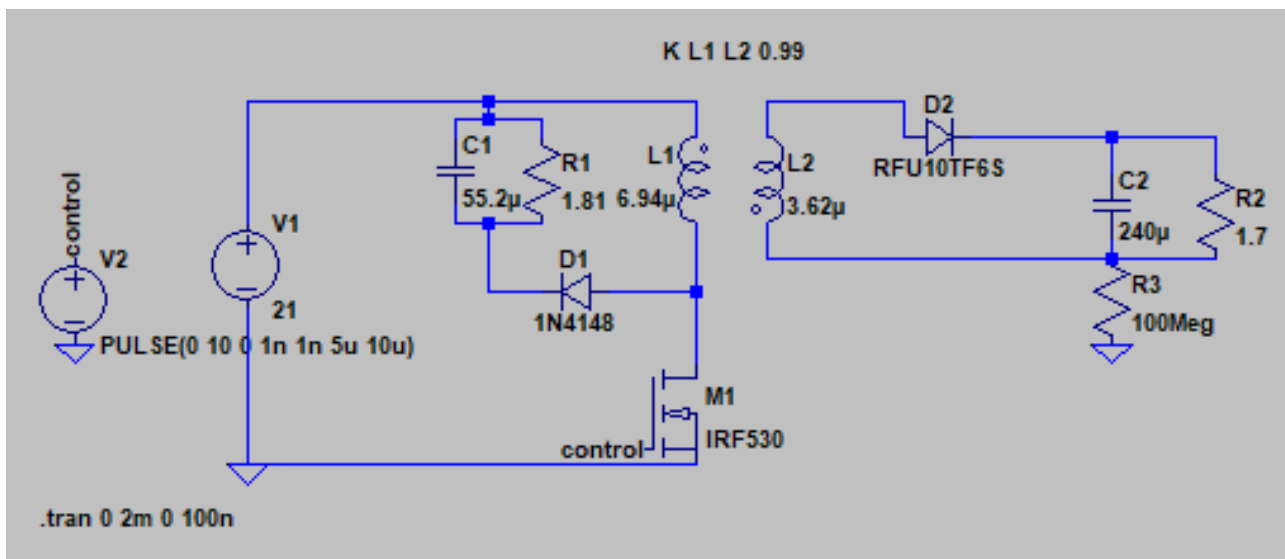


Figura 3: Simulación fuente a lazo abierto

La resistencia R3 que se ve en el secundario del circuito se empleó para simular la aislación galvanica del transformador.

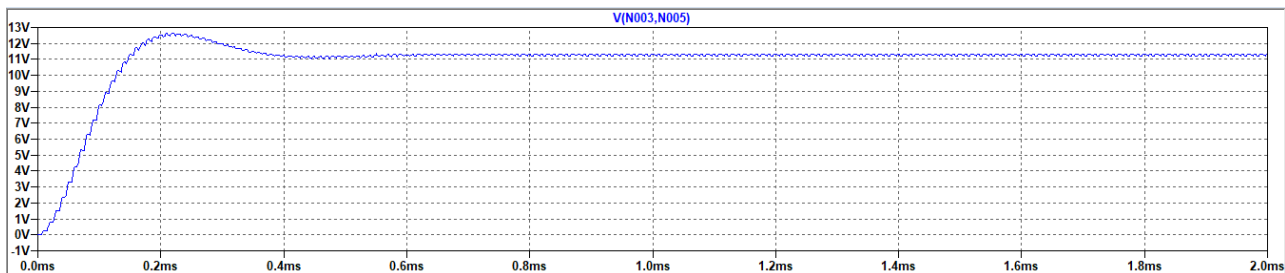


Figura 4: Señal de salida fuente a lazo abierto

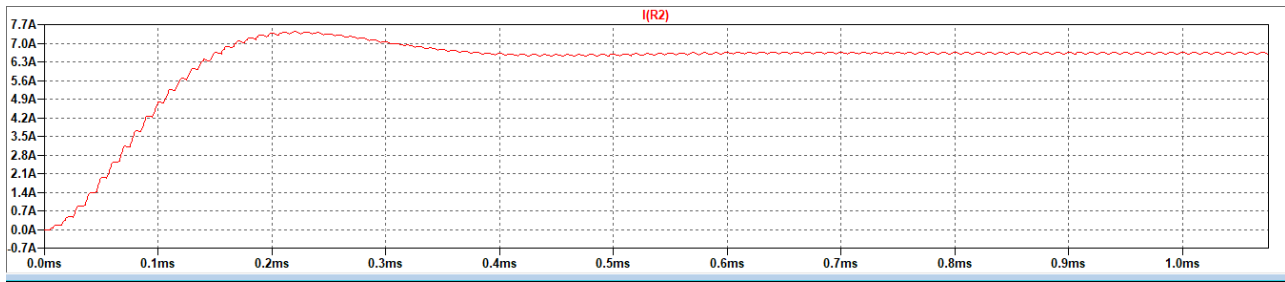


Figura 5: Corriente de salida fuente a lazo abierto

Se puede notar que la señal aproxima a los 12V de salida. La diferencia se da por el snubber que se empleo para atenuar las oscilaciones en el drain del MOSFET y que el acoplamiento del transformador no es de valor exactamente unitario.

La corriente de salida tambien aproxima a un valor de 7A. Para el calculo de la red Snubber se tomo como referencia la nota de aplicación de Fairchild, *AN4147 - Design Guidelines for RCD Snubber of Flyback*. Para el cálculo de la resistencia se empleo la ecuacion:

$$R_{sn} = \frac{V_{sn}^2}{\frac{1}{2} L_{lk1} i_{peak}^2 \frac{V_{sn}}{V_{sn} - nV_o} f_s} \quad (6)$$

Donde  $V_{sn}$  es 2 veces la tensión de salida, es decir 24V.  $i_{peak}$  es la corriente maxima, es decir 15.6A,  $L_{lk}$  es la inductancia de fuga del transformador, que de manera provisional se utilizo el valor del inductor primario hasta diseñar el nucleo del transformador y ver ese valor en la hoja de referencia. Por último, el valor  $f_s$  es la frecuencia de conmutación. Por lo tanto  $R_{sn} = 1,81\Omega$

De la misma nota de aplicación, se utilizo la siguiente ecuacion:

$$C_{sn} = \frac{V_{sn}}{\Delta V_{sn} R_{sn} f_s} \quad (7)$$

Donde  $\Delta V_{sn}$  es el valor de ripple de la red de snuber, considerandu 10 %, se tiene que es igual a 1.2V. El valor del capacitor es por lo tanto  $55,2\mu f$ .

Esta red snubber se puede mejorar con el valor real de la inductancia de fuga del transformador, parametro que se obtendra una vez diseñado el nucleo. Al momento sirve unicamente como demostracion de que es una solucion factible para amortiguar las osilaciones de la señal de tensión en el drive del MOSFET.

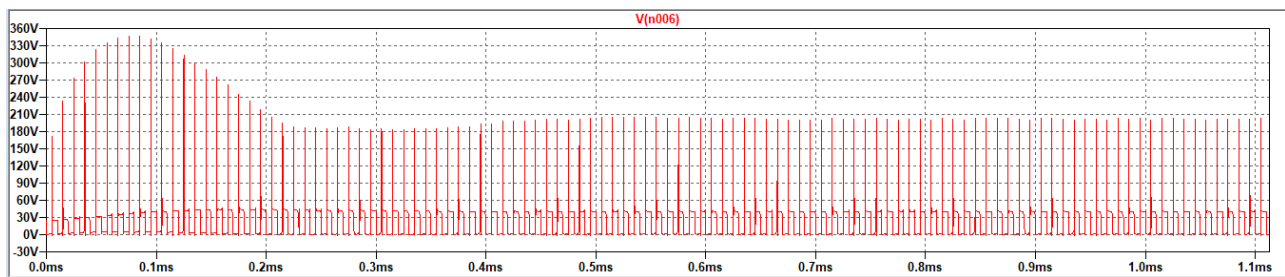


Figura 6: Tensión en drain sin red snubber

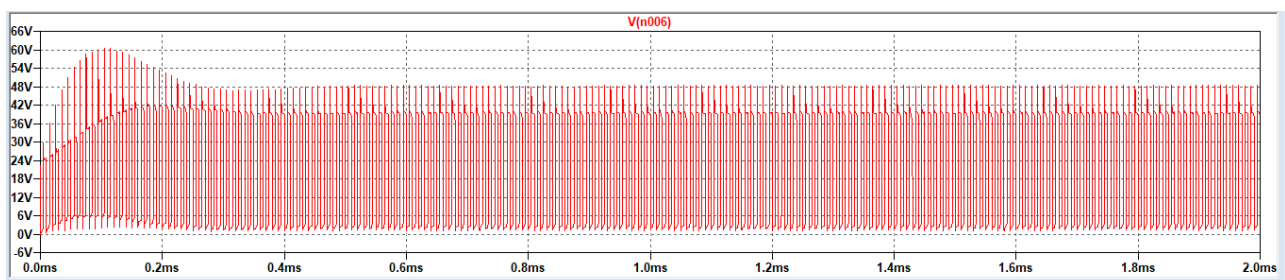


Figura 7: Tensión en drain con red snubber

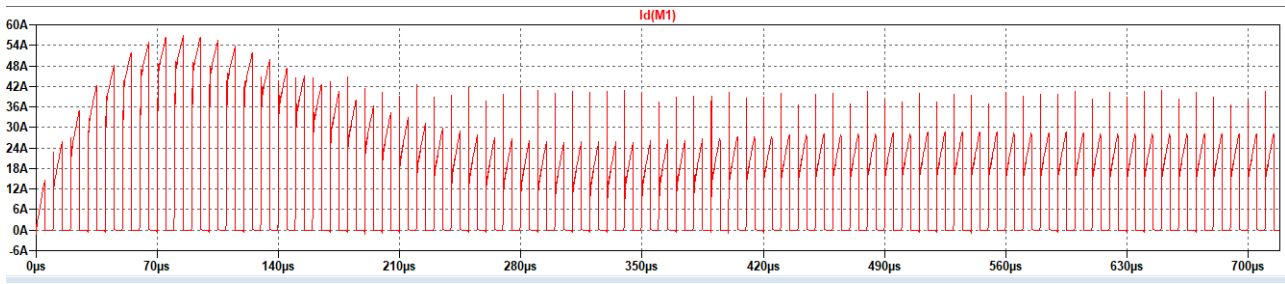


Figura 8: Corriente en drain con red snubber

Otro analisis importante que se realizo fue calcular la tensión inducida en el drain cuando la señal del controlador esta en estado bajo, es decir, cuando el MOSFET se encuentra apagado y el inductor L1 descargado. En ese caso, la señal en el drain es la de la fuente de tensión mas la que se induce en el inductor L1 debido a L2, es decir:

$$V_{drain} = 21V + \frac{1}{0,722} * 12V = 38V \quad (8)$$

En la siguiente imagen se muestra por medio de la simulación dicho valor:

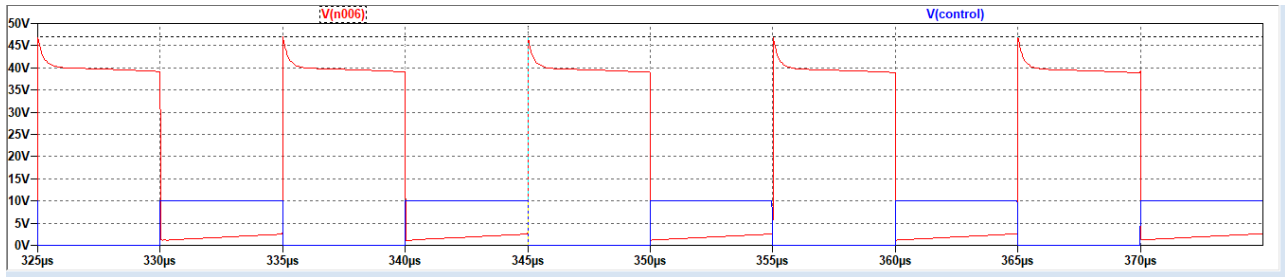


Figura 9: Tensión en drain en OFF

En la imagen 9 se nota que la señal del controlador es 0V y que la tension en el drain tiene un pico de 46V y luego se estabiliza alrededor de los 38V.

Respecto a la elección del MOSFET, IRF530 se comprobó que funciona dentro de los parámetros que el transistor soporta. Entre ellos se destacan de la hoja de datos:

- Drain Source Voltage  $V_{DS} = 100V$
- Pulsed Drain Current  $I_D = 56A$

Respecto a la elección del DIODO de salida, RFU10TF6S se comprobó que funciona dentro de los parámetros que el transistor soporta. Entre ellos se destacan de la hoja de datos:

- Reverse Voltage  $V_{DS} = 600V$
- Forward Current Surge Peak  $I_{FSM} = 100A$

Con todos estos analisis se comprueba el correcto funcionamiento de la fuente a lazo abierto y se procede a realizar los calculos correspondientes para diseñar el lazo de control, compuesto por la realimentación mediante optocoupler y el controlador.

#### 1.4. Controlador

Para controlar la señal PWM que modula el duty cycle del circuito se utilizó el integrado TL494, al cual se le implementó la topología sugerida por la hoja de datos para trabajar a los 100KHz necesarios. Cabe destacar que se utilizó un solo comparador para modular el tren de pulsos, el cual fue realimentado con una ganancia a lazo cerrado de -10, ya que como se verá mas adelante, se optó por una

regulación menos precisa en pos de las imperfecciones de la señal que ingresa para muestrearse. Con esta aclaración, se entiende tendrá una sensibilidad de hasta 50mV de excursion ya que la referencia utilizada esta en 2.5V, y la salida del comparador se compara con una triangular de 3V.

Para los cálculos de la red RC que brinda la frecuencia de la triangular, se configuró al integrado en modo pushpull, el cual la salida del controlador tiene la mitad del periodo del oscilador, por lo tanto:

$$f = \frac{1}{2 * R_T * C_T} 100KHz \quad (9)$$

Asi entonces se calcularon los valores de  $C_T = 1nF$  y  $R_T = 10k\Omega$ .

Se hizo uso de la fuente de referencia interna del TL494 y un divisor resistivo para establecer una tensión de 2,5V en la entrada positiva del operacional interno a utilizar (+In2).

La salida resultante del PWM está en la terminal Ct2, el cual requiere de una pequeña resistencia pull up para polarizar el transistor interno de la salida.

Se implementó un banco de prueba donde se introducía una señal de 2,5V con una senoidal montada de 200mV y  $f = 100kHz$ .

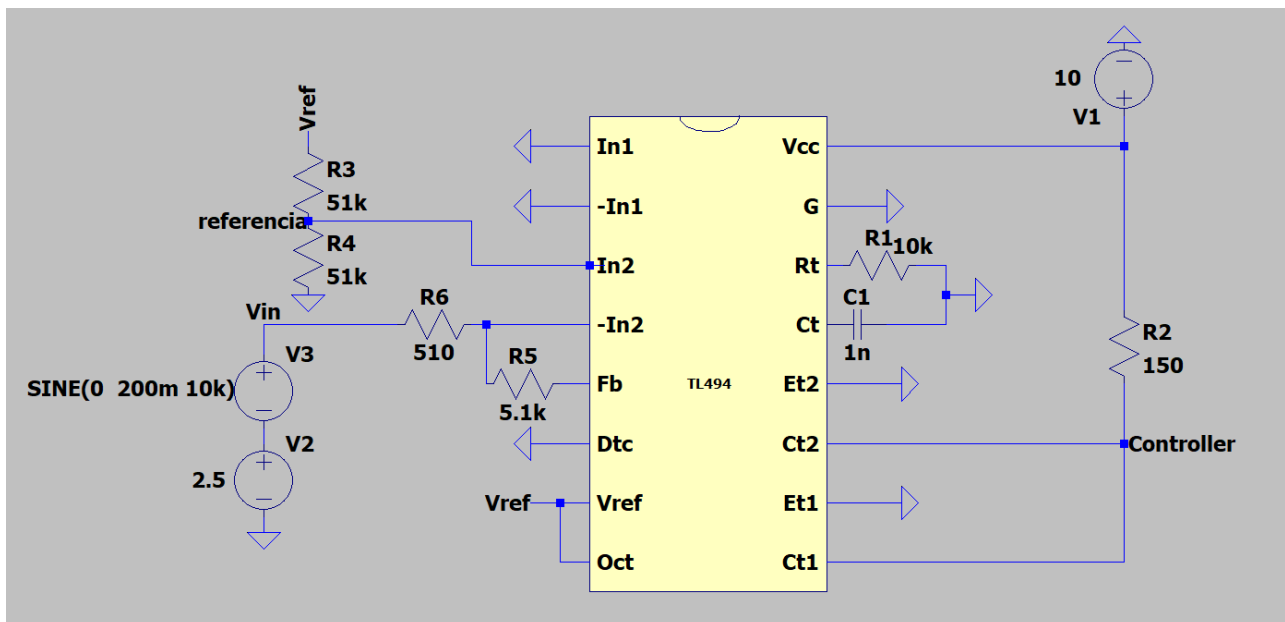


Figura 10: Banco de prueba del controlador

En la figura 11 se puede ver la comparación entre la señal de prueba ingresada y la señal de referencia.

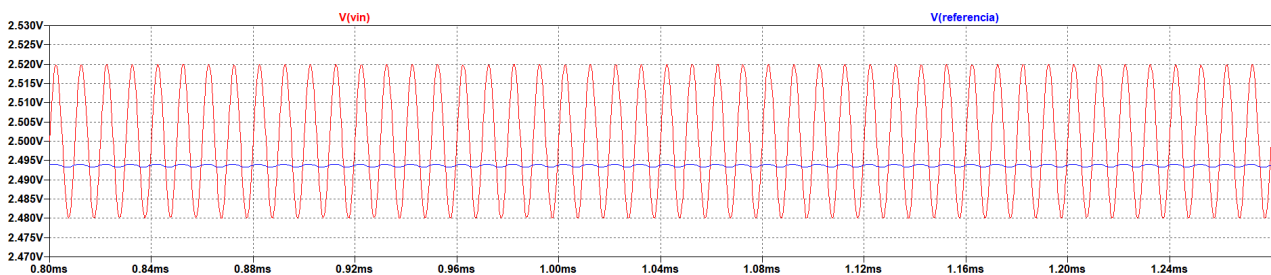


Figura 11: Comparación entre señal de entrada y señal de referencia

Se puede observar la salida PWM que sale del controlador:



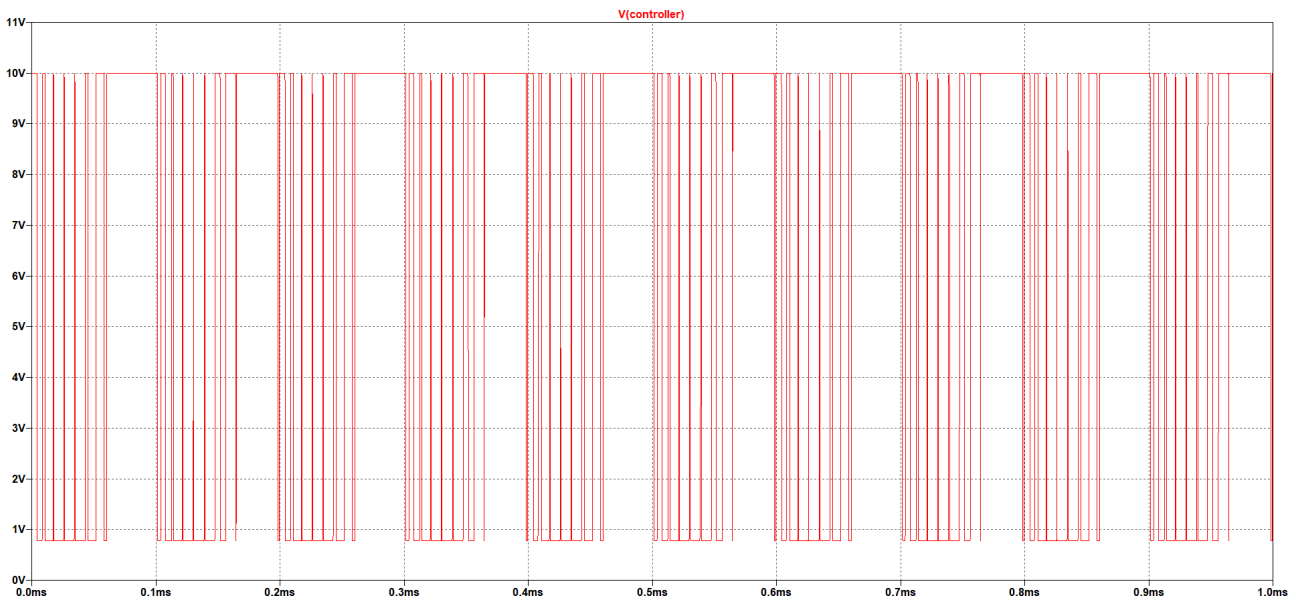


Figura 12: Salida PWM del banco de prueba del controlador

### 1.5. Realimentación

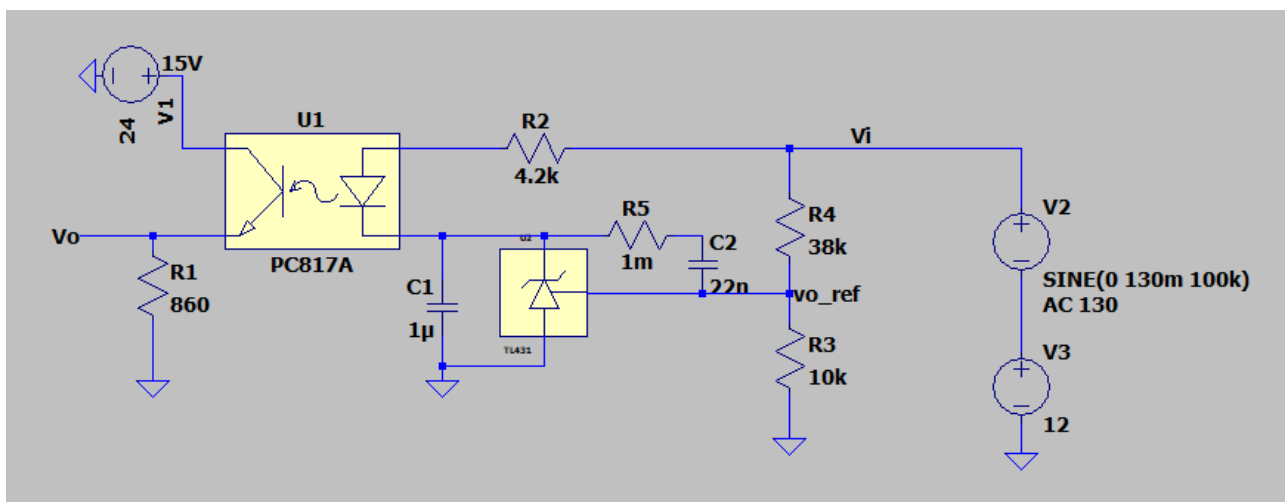


Figura 13: Implementación del lazo de realimentación con un optocoupler.

Para cerrar el lazo de realimentación, que muestrea tensión y suma corriente, debemos considerar el hecho de que queremos mantener la aislación, y por lo tanto la malla no puede estar físicamente cerrada. Para ello se hace uso de un optocoupler, cuya finalidad está en desacoplar ambas mallas, y actuar como un cuadripolo cuyo objetivo es seguir la tensión de referencia.

El optocoupler se implementó con el PC817A, el cual a la salida se debe calcular una corriente tal que genere una caída de 2.5V sobre la resistencia de emisor. Para ello se hizo uso de la nota de aplicación (Isolated Multiple Output Flyback Converter Design Using TL494 - Application Report) el cual sugiere una topología que implementa el uso del TL431 como modulador de corriente. De esta forma, por la resistencia R1 se genera una diferencia de potencial modulada por la tensión de referencia del TL431, el cual es a su vez un muestreo de la tensión de salida.

De esta forma se consiguió una corriente a la salida del emisor del optocoupler de 2.9mA, por lo que se eligió una resistencia de 860  $\Omega$  para aproximar a los 2.5V.

## 1.6. Lazo Cerrado

Habiendo diseñado y estudiado el comportamiento de los bloques que componen a nuestra fuente, proseguimos por simular el circuito completo, el cual luego de varias iteraciones consiste en el siguiente esquema:

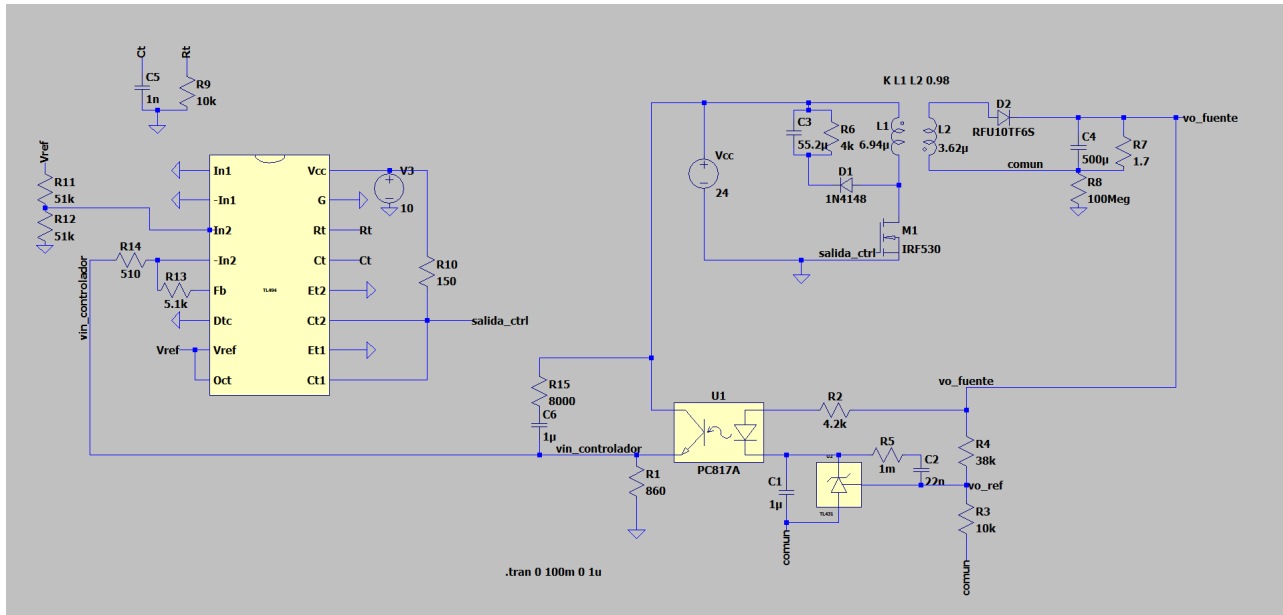


Figura 14: Circuito completo a lazo cerrado

Para completar el funcionamiento de la fuente, fue necesario de agregar una rama RC en paralelo al nodo de entrada del comparador del controlador. Dicha rama fue diseñada con el objetivo de inicializar una tensión de aproximadamente 2.4V con el fin de que el controlador comience operando con un DC de 0.5, y comience a estabilizarse la tensión de salida en su punto de reposo de 12V. Gráficamente se llegó a que se necesitaba un periodo de 6ms aproximadamente para llegar a dicho punto, por lo que se calculó el Tau del RC para cumplir dicha condición. Por otro lado, el valor de la resistencia del RC se calculó con el criterio de que la resistencia R1 necesita 2.71mA, así que a groso modo se llegó a:

$$R = \frac{V_{cc} - V_{ref}}{2.71mA} = \frac{24V - 2.4V}{2.71mA} \simeq 8K\Omega \quad (10)$$

Entonces por descarte, el valor del capacitor queda:

$$C = \frac{25ms}{8K\Omega} = 3.125\mu F \quad (11)$$

Y para emplear valores típicos, se eligió  $1\mu$  :

$$\tau = R * C = 8\mu s \quad (12)$$

A continuación se ilustran las siguientes simulaciones:

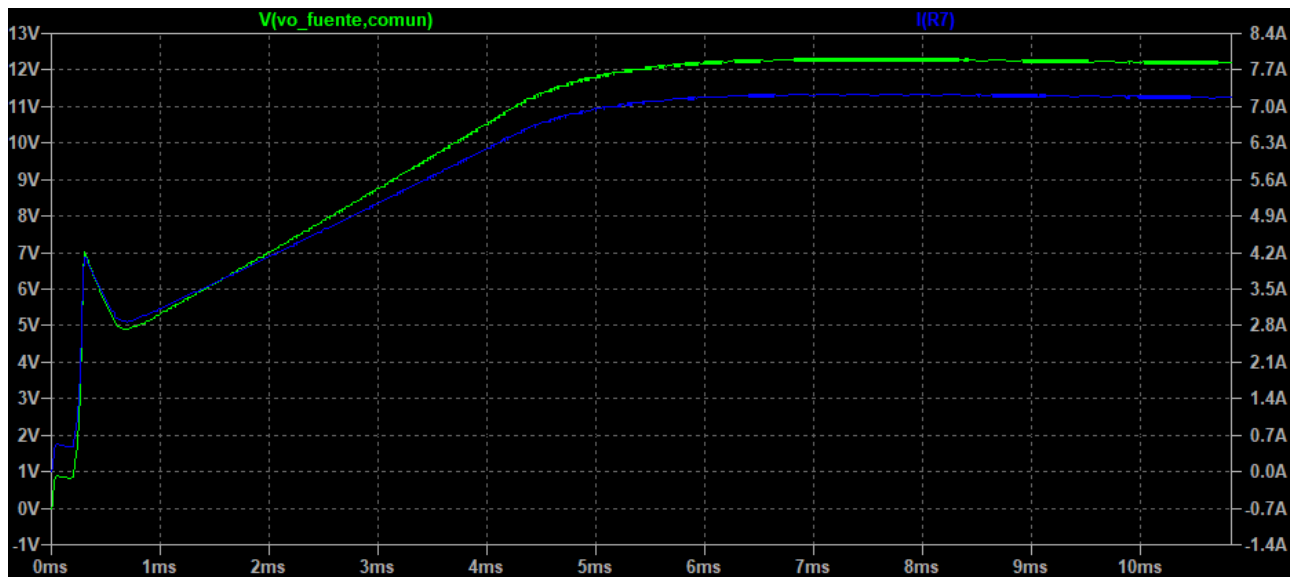


Figura 15: Tensión y corriente sobre la carga

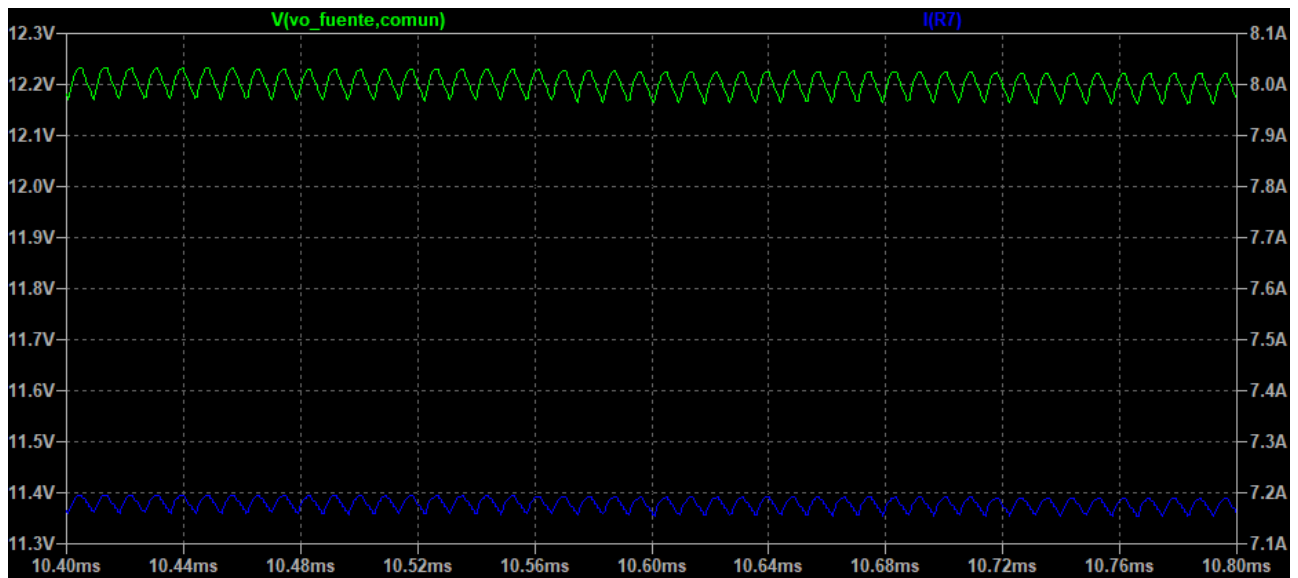


Figura 16: Ripple de tensión y corriente sobre la carga



Figura 17: Potencia en el drain vs tension en el gate.

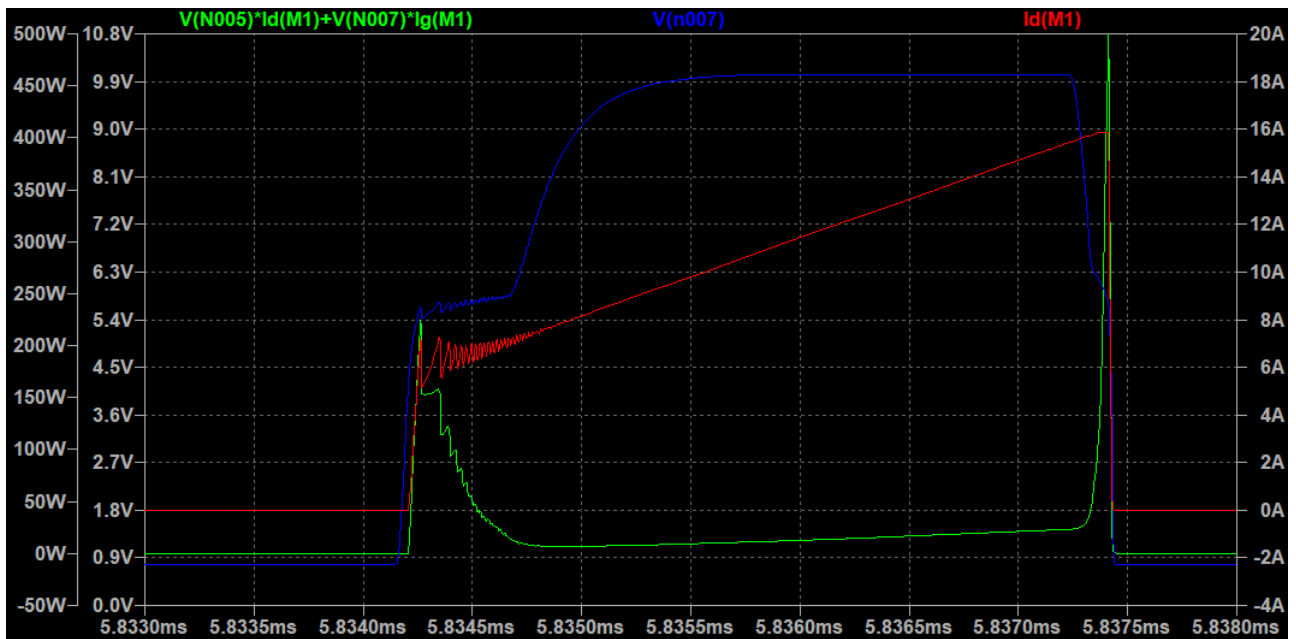


Figura 18: Potencia en el drain vs tension en el gate vs corriente en el drain.

Con estas consideraciones, se llegaron a los siguientes resultados:

- $\hat{V}_o = 12.20\text{V}$
- $\hat{I}_o = 7.17\text{A}$
- Ripple = 61mV pp
- $\hat{P}_{\text{fuente}} = 125\text{W}$
- $\hat{P}_{\text{IRF530}} = 15.25\text{W}$
- $\hat{P}_{\text{carga}} = 87.70\text{W}$
- $\eta = 70\%$

### 1.7. Diseño del transformador

Vale aclarar que se trata de dos inductores acoplados por un núcleo. Se consultó el catálogo de Ferroxcube y se encontró que el modelo de ferrite 3C30 y el core type EC41 son compatibles con los valores de frecuencia y potencia a trabajar. ( $<200\text{KHz}$  y power range 50-100 W)

Se impone el valor aceptado de las pérdidas en el núcleo  $10^2 \text{ K/m}^2$ . Entonces se obtiene el valor de la inducción magnética  $B(\text{mT}) = 10^2$ .

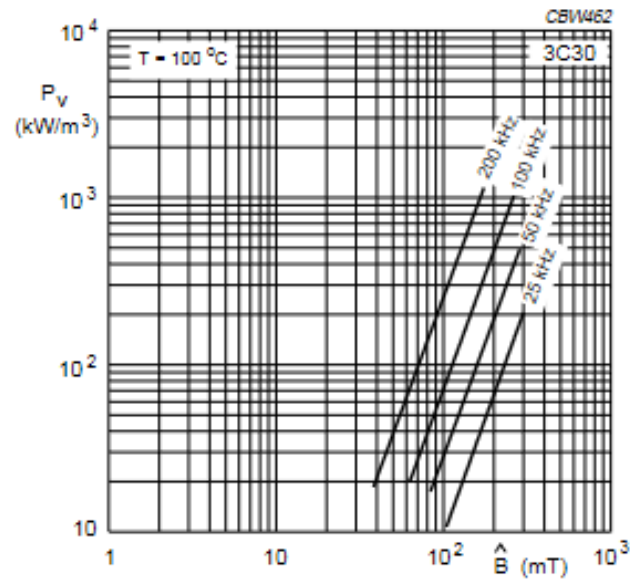


Figura 19:  $P_v$  vs.  $B$

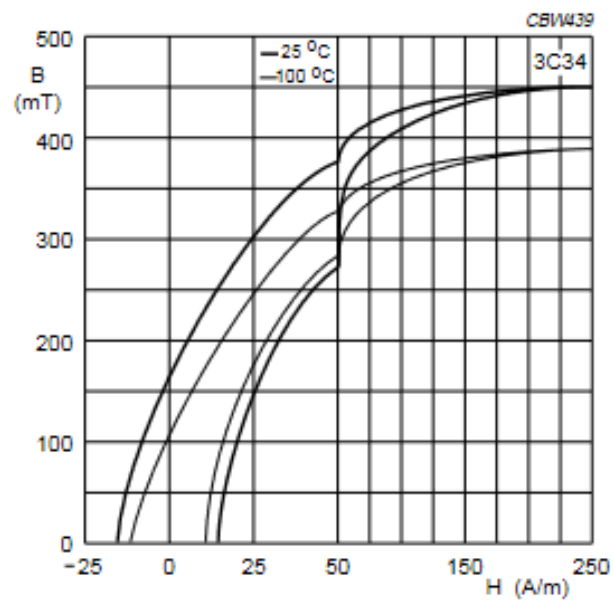


Figura 20:  $B$  vs  $H$

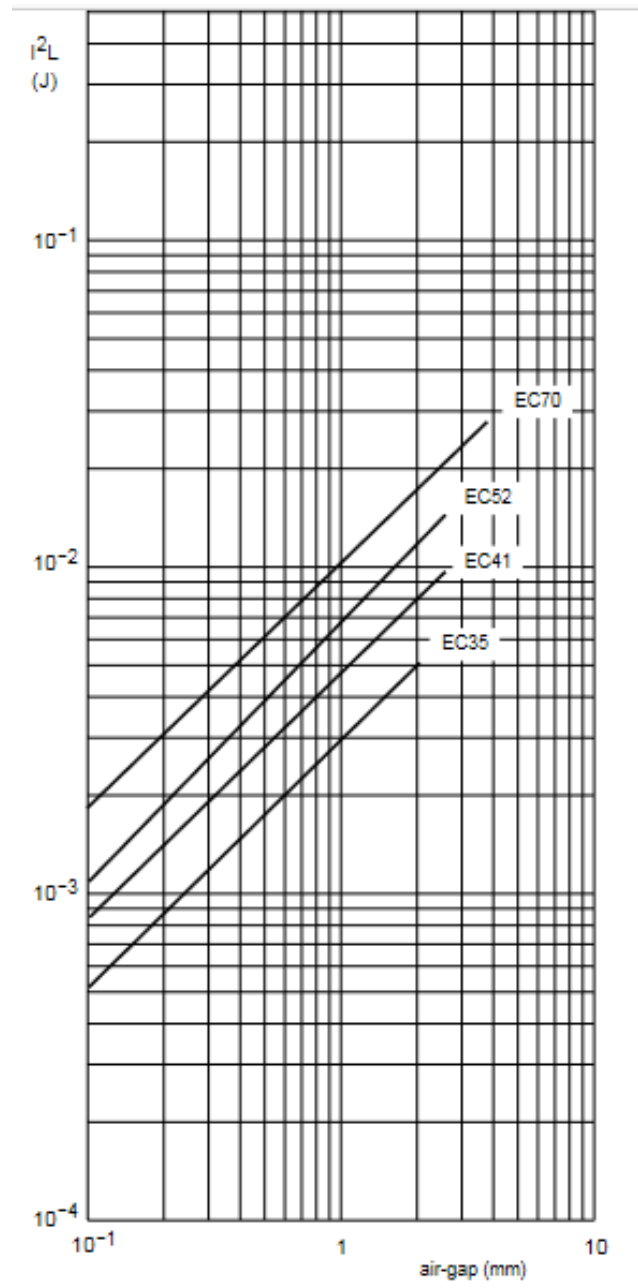


Figura 21: Air Gap

Debido al funcionamiento en modo discontinuo, el valor medio de la inducción magnética en el núcleo será igual al valor pico, entonces en el núcleo se alcanza una inducción magnética igual a 200mT.

Por lo tanto para calcular el producto de las áreas efectivas de la ventana del bobinado y del camino magnético se emplea:

$$PA = \frac{LI_{MAX}100I_{EFICAZ}}{B_{MAX}K_U J} \quad (13)$$

Siendo  $PA = 0,006cm^4$

Al analizar las dimensiones del core seleccionado se observa que el producto de las áreas efectivas es mayor, por lo tanto cumple sobredimensionado lo necesitado.

Por último se calcula  $I^2L = (15,6A)^2 * 6,92\mu H = 0,002A^2H$  y observando la figura 21 se nota que con un entrehierro de  $10^{-1}mm$  es suficiente.

En la bibliografía consultada se adjunta el link al catálogo de ferroxcube desde donde se puede encontrar un detalle más preciso de los parámetros y dimensiones a considerar.

## 1.8. PCB

A continuación se muestra el PCB realizado en Kicad

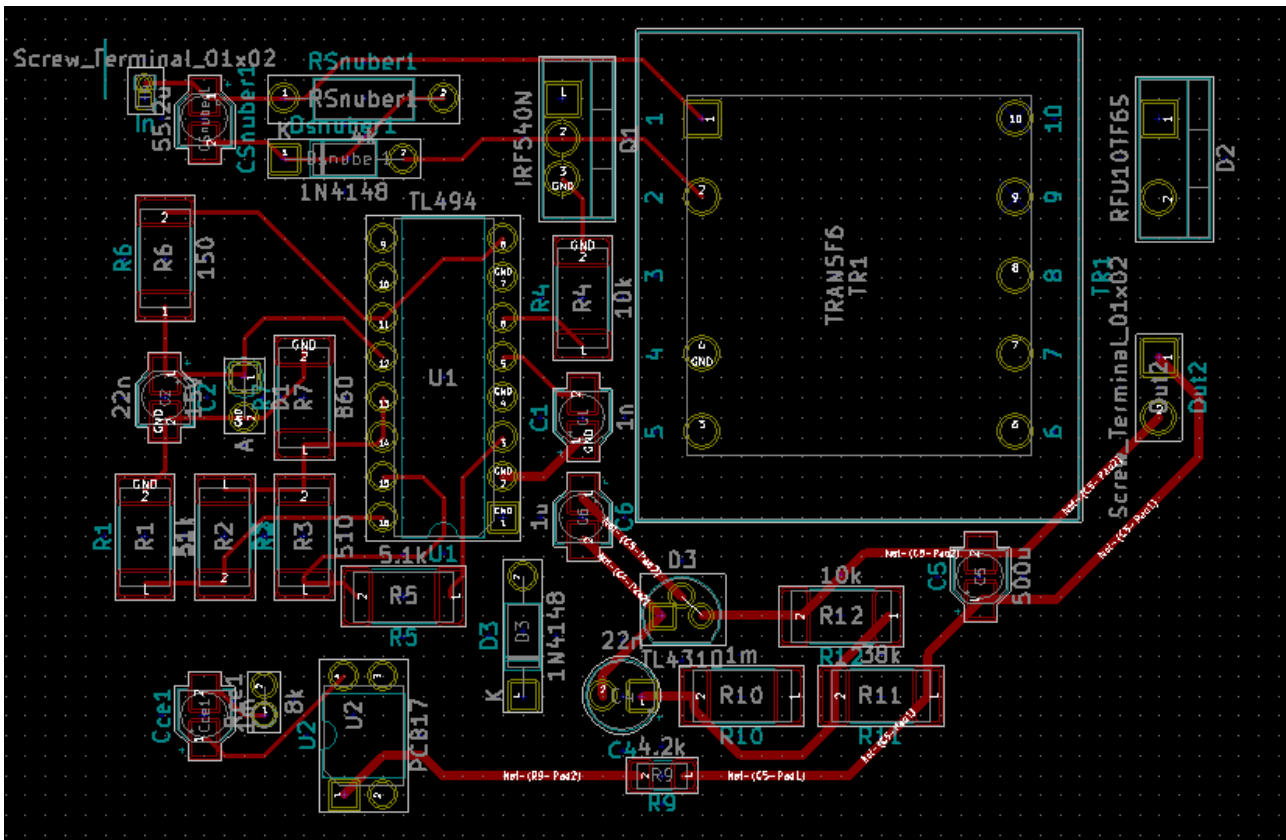


Figura 22: PCB capa superior

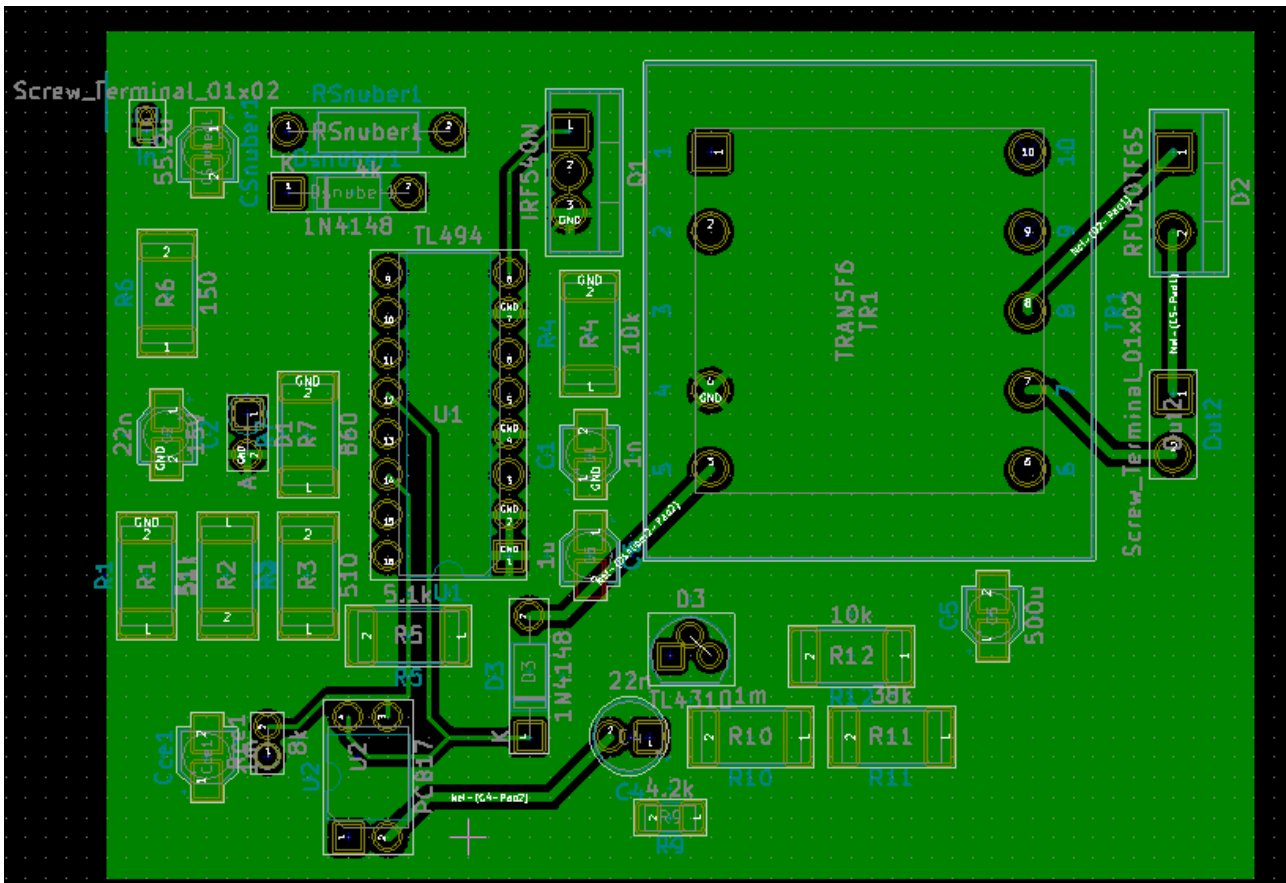


Figura 23: PCB capa inferior

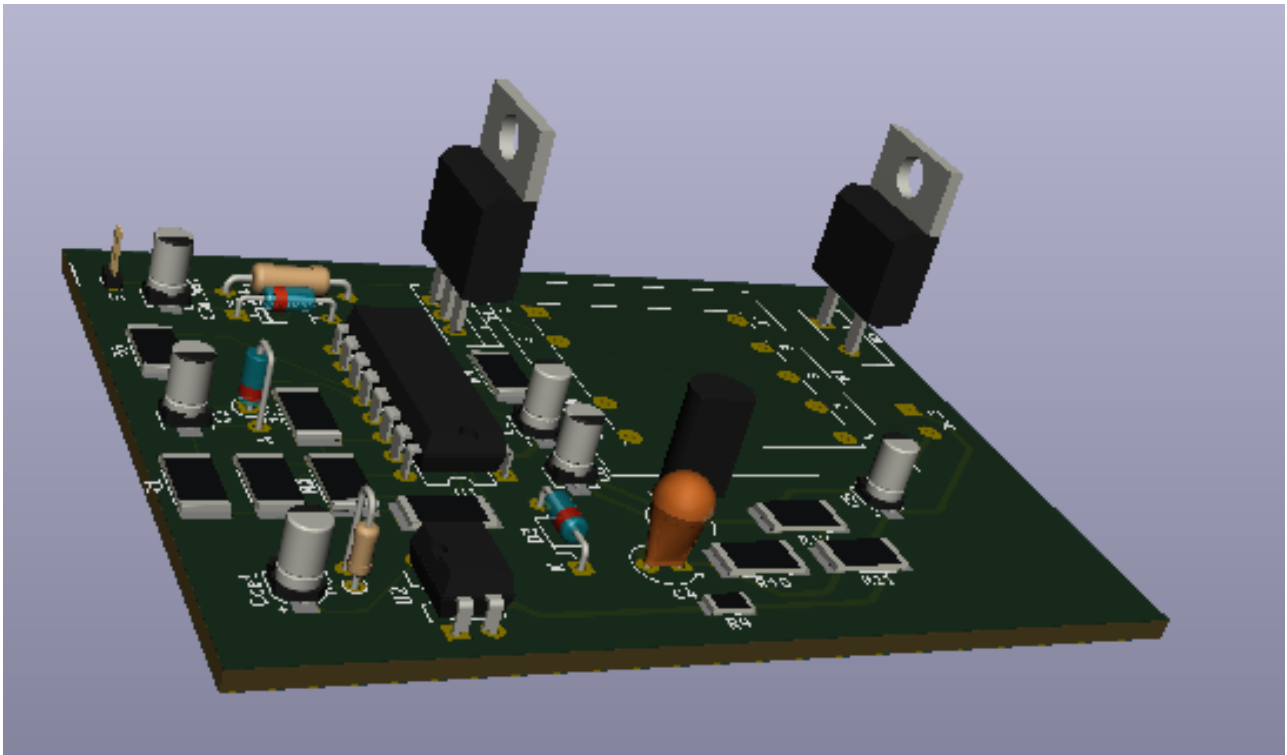


Figura 24: PCB 3D

Para el diseño del PCB se tuvieron en consideracion ciertos criterios de diseño, como por ejemplo que las pistas no sean demasiadas largas, que la parte de potencia tenga pistas de mayor ancho para



soportar la potencia requerida, planos de tierra y la potencia disipada en algunos componentes como las resistencia de snubber. Se utilizo la herramienta de software KiCad.

Respecto a las pistas del pcb, hay que prestar especial atención a la que conecta el MOSFET con el devanado primario. Una pista no puede considerarse como un cortocircuito sino que se comporta como una linea de transmisión, por lo tanto es necesario calcular y analizar lo que sucede con la inductancia parasita.

Para realizar dicho calculo se tiene en cuenta la longitud de la pista (valor que se obtiene con la herramienta de medicion de Kicad), y el ancho del trazo y empleando la siguiente formula se pueden calcular dichos valores:

$$L = 0,2 \cdot L \cdot \left( \ln \left( \left( \frac{2 \cdot L}{d + e} \right) + 0,5 + 0,22 \frac{d + e}{L} \right) \right) \mu H \quad (14)$$

$$R = 147 \frac{L}{d \cdot e} m\Omega \quad (15)$$

Para calcular la inductancia y la resistencia de la pista que conecta el devanado primario con el MOSFET se consideró:

- L: 10.47mm
- d: 0.3mm
- e:  $36\mu m$

Dando como resultados:

- $L_{fuga} : 0,03\mu H$
- $R_{parasita} : 1,43 \cdot 10^{-4} m\Omega$

Para calcular la inductancia y la resistencia de la pista que conecta el devanado con la alimentación:

- L: 29.3mm
- d: 0.3mm
- e:  $36\mu m$

Dando como resultados:

- $L_{fuga} : 0,033\mu H$
- $R_{parasita} : 4 \cdot 10^{-4} m\Omega$

Considerando  $L_{fugaTotal} = 0,063\mu H$

Con estos valores calculados se procedió a realizar los calculos de la red snubber y la simulación correspondiente para verificar el correcto funcionamiento de la fuente

## 1.9. Segunda Iteracion

Una vez diseñado el nucleo y estudiado el diseño del PCB, se rediseñó la simulacion agregando las inductancias parasitas del primario, el recálculo del snubber, y se trató de mejorar el disparo del transistor mos.

Para ello se efectuaron los respectivos bancos de prueba para cada etapa del circuito, y se llegó a la conclusión de que el recálculo de snubber fue insatisfactorio para las potencias que soportan los dispositivos, por lo que se optó por dejar el snubber anterior:

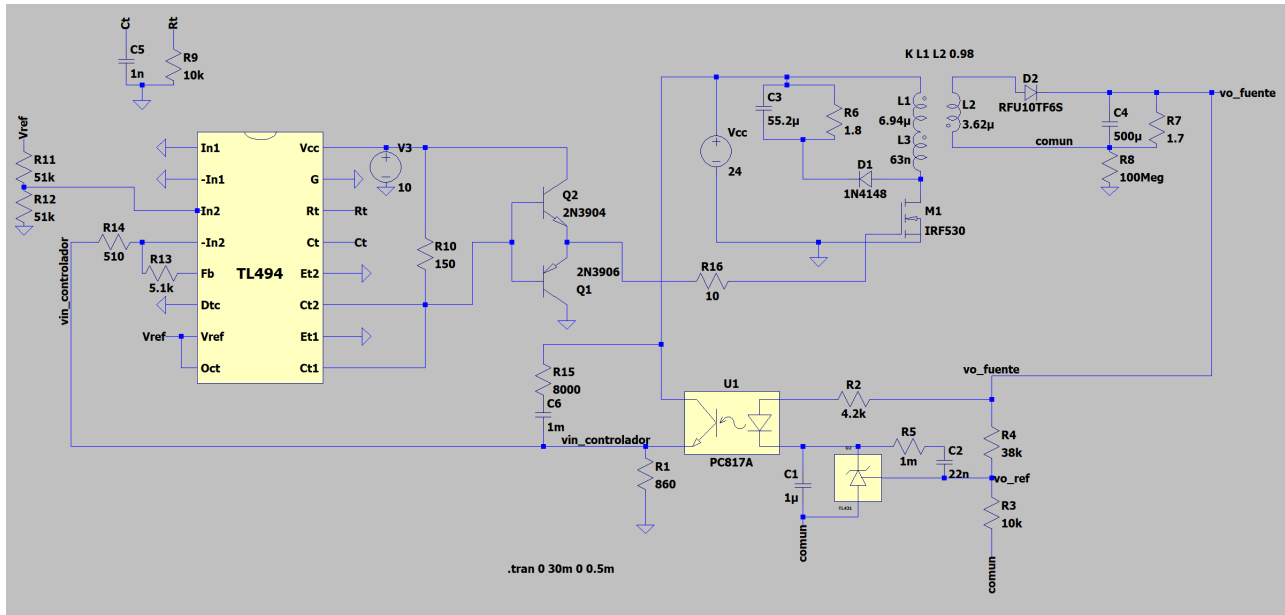


Figura 25: Esquemático de la segunda iteración.

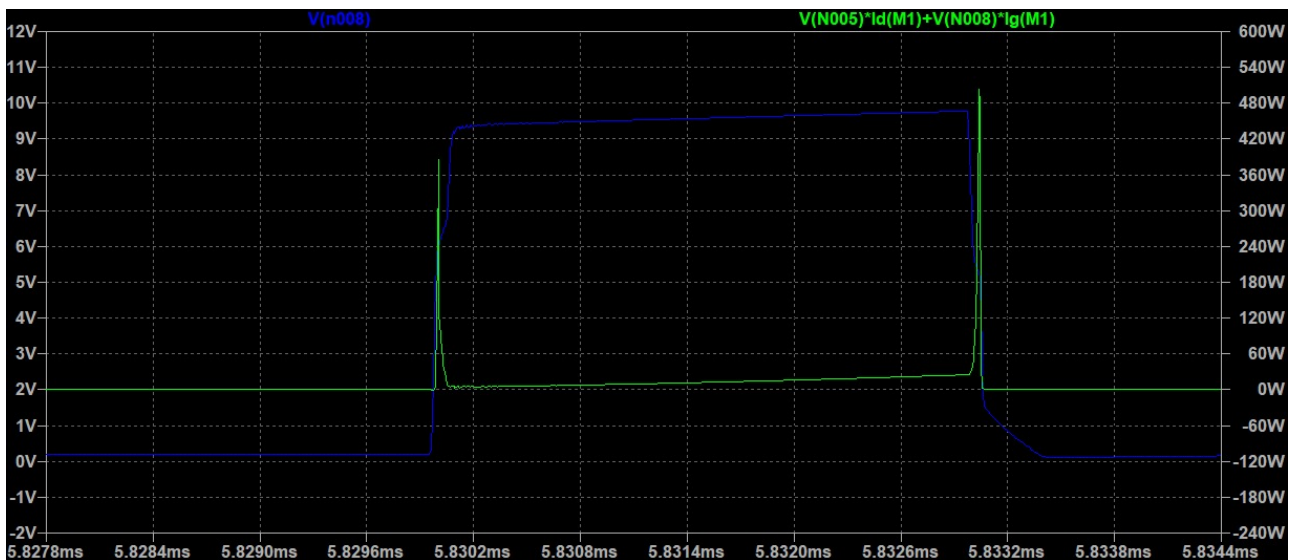


Figura 26: Potencia en el drain vs tensión en el gate.



Figura 27: Potencia en el drain vs tension en el gate vs corriente en el drain.

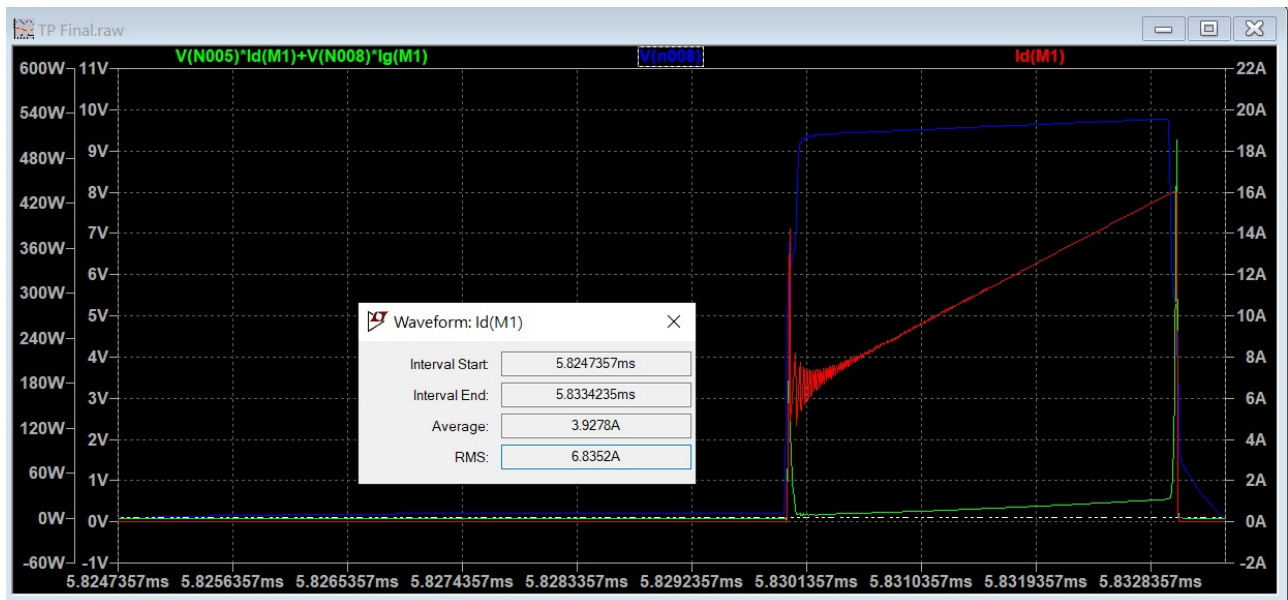


Figura 28: Corriente media.

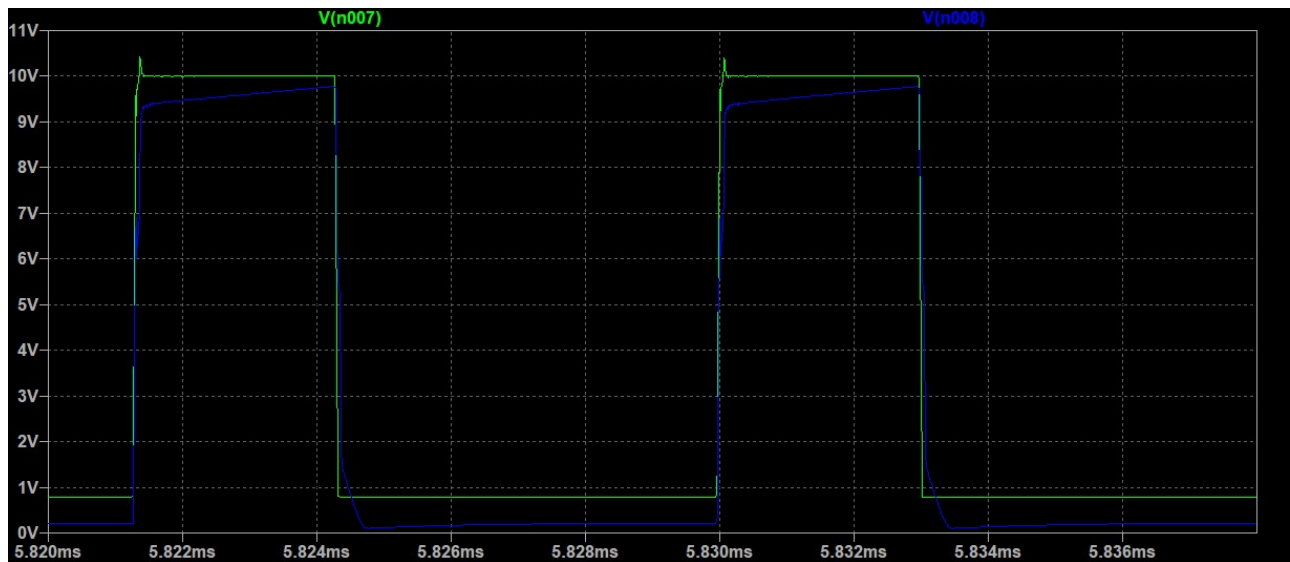


Figura 29: Tension en la base del driver vs tension en el gate del mos.

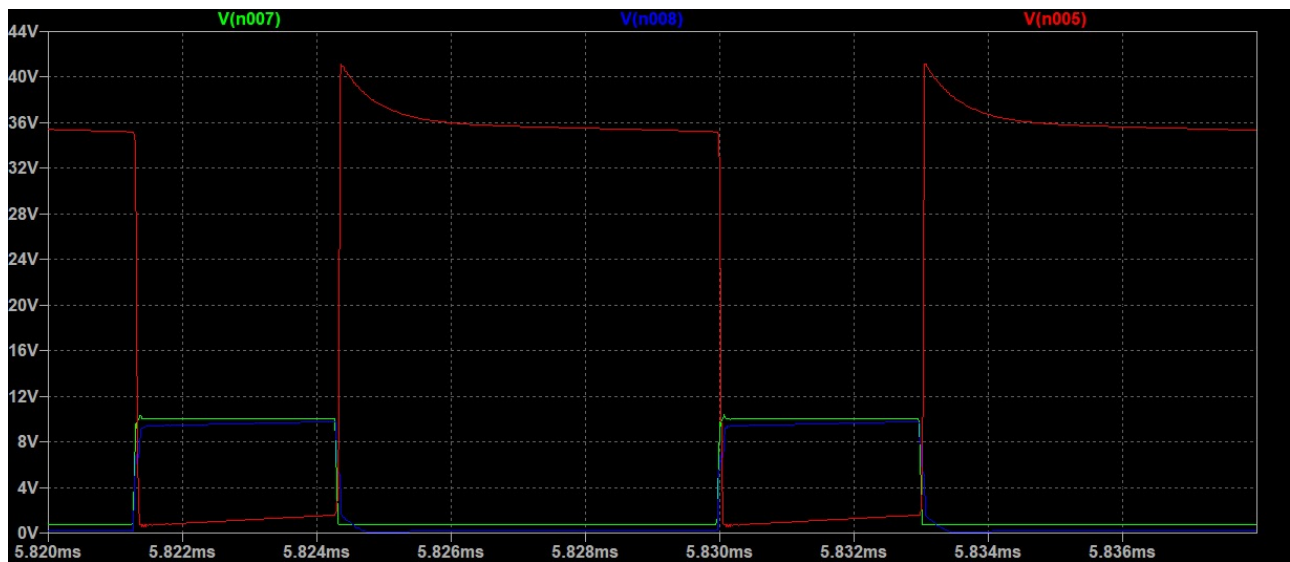


Figura 30: Tension en la base del driver vs tension en el gate del mos vs tension en el drain del mos.