

ELE2715 - circuitos digitais - Laboratório 12

Aluno	- Avalia
ALBERTHO SIZINEY COSTA	- STHEFANIA FERNANDES SILVA
IGOR MICHAEL ARAUJO DE MACEDO	- MARCELO FERREIRA MOTA JÚNIOR
ISAAC DE LYRA JUNIOR	- ALYSSON FERREIRA DA SILVA
JOAO MATHEUS BERNARDO RESENDE	- ISAAC DE LYRA JUNIOR
LUCAS BATISTA DA FONSECA	- EDUARDO GARCIA ZACCHARIAS
MARCELO FERREIRA MOTA JÚNIOR	- IGOR MICHAEL ARAUJO DE MACEDO
MARIA LUIZA DE LIMA ROCHA	- MARIA LUIZA DE LIMA ROCHA
PEDRO HENRIQUE DE FREITAS SILVA	- LUCAS BATISTA DA FONSECA
STHEFANIA FERNANDES SILVA	- PEDRO HENRIQUE DE FREITAS SILVA
WESLEY BRITO DA SILVA	- JOAO MATHEUS BERNARDO RESENDE
ALYSSON FERREIRA DA SILVA	- VINICIUS SOUZA FONSÊCA
EDUARDO GARCIA ZACCHARIAS	- WESLEY BRITO DA SILVA
JOSE LINDENBERG DE ANDRADE	- JOSE LINDENBERG DE ANDRADE
VINICIUS SOUZA FONSÊCA	- ALBERTHO SIZINEY COSTA

Observação: Caso o aluno que você irá avaliar não tenha entregue o vídeo, você poderá qualquer outro vídeo para avaliar.

Disciplina: ELE2715 - Circuitos Digitais
Aluno:

Período: 2020.2
Atividade: 12

1 - Projete um circuito lógico para implementar um filtro FIR com 3 *taps*. O circuito deverá possuir um vetor de entrada (y) de 4 bits com os valores a serem filtrados, uma outra entrada ($c_{0,1,2}$) de 4 bits para definir os valores das constantes c_0, c_1, c_2 do filtro, uma entrada $clr_r=0$ para limpar todos os registradores RegY, uma entrada $ld_r=1$ para permitir atualizar o valor no registrador RegY, uma entrada $en_cod=1$ para permitir atualizar o valor em um dos registradores RegC, uma entrada s_cod de 2 bits para definir qual dos registradores RegC será atualizado ($s_cod=i$ implica na escolha de c_i , onde $i=0,1,2$), uma entrada $ld_out=1$ para permitir atualizar o registrador de saída e, por fim, uma saída (F) de 10 bits para apresentar o valor filtrado. O pulso de *clock* chamado de clk será o mesmo para todos os registradores. A simulação deverá iniciar com a definição dos valores das constantes $c_{0,1,2}$ para em seguida serem introduzidos os valores da entrada y .

$$F = y(k) \cdot c_0 + y(k-1) \cdot c_1 + y(k-2) \cdot c_2$$

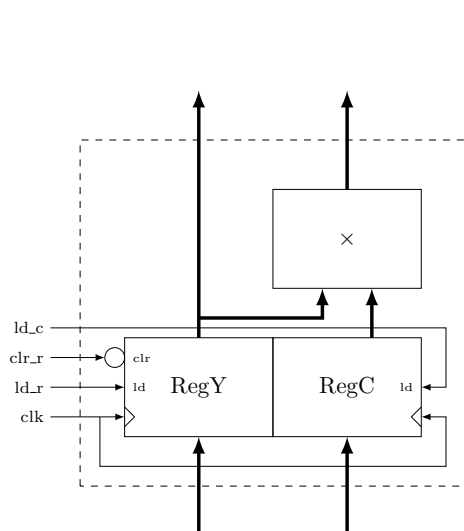


Figura 1: Bloco $R \times C$

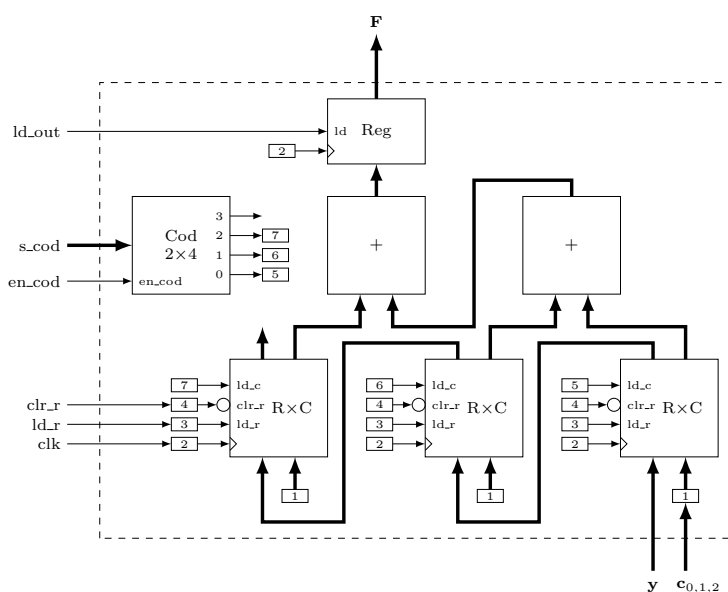


Figura 2: Bloco FIR

Observações

- Todos os alunos devem simular o circuito no ModelSim;
- A implementação deverá ser feita de forma estruturada e possuir a nomenclatura dada;
- O aluno deverá forçar as entradas do sistema para comprovar que o seu projeto está funcionando;
- Todos os alunos devem enviar o projeto em formato .pdf via Sigaa;
- Todos os alunos devem produzir um vídeo, posta-lo no YouTube (não listado) e colocar o link (apenas o link sem comentários) nos comentários da tarefa no Sigaa;