

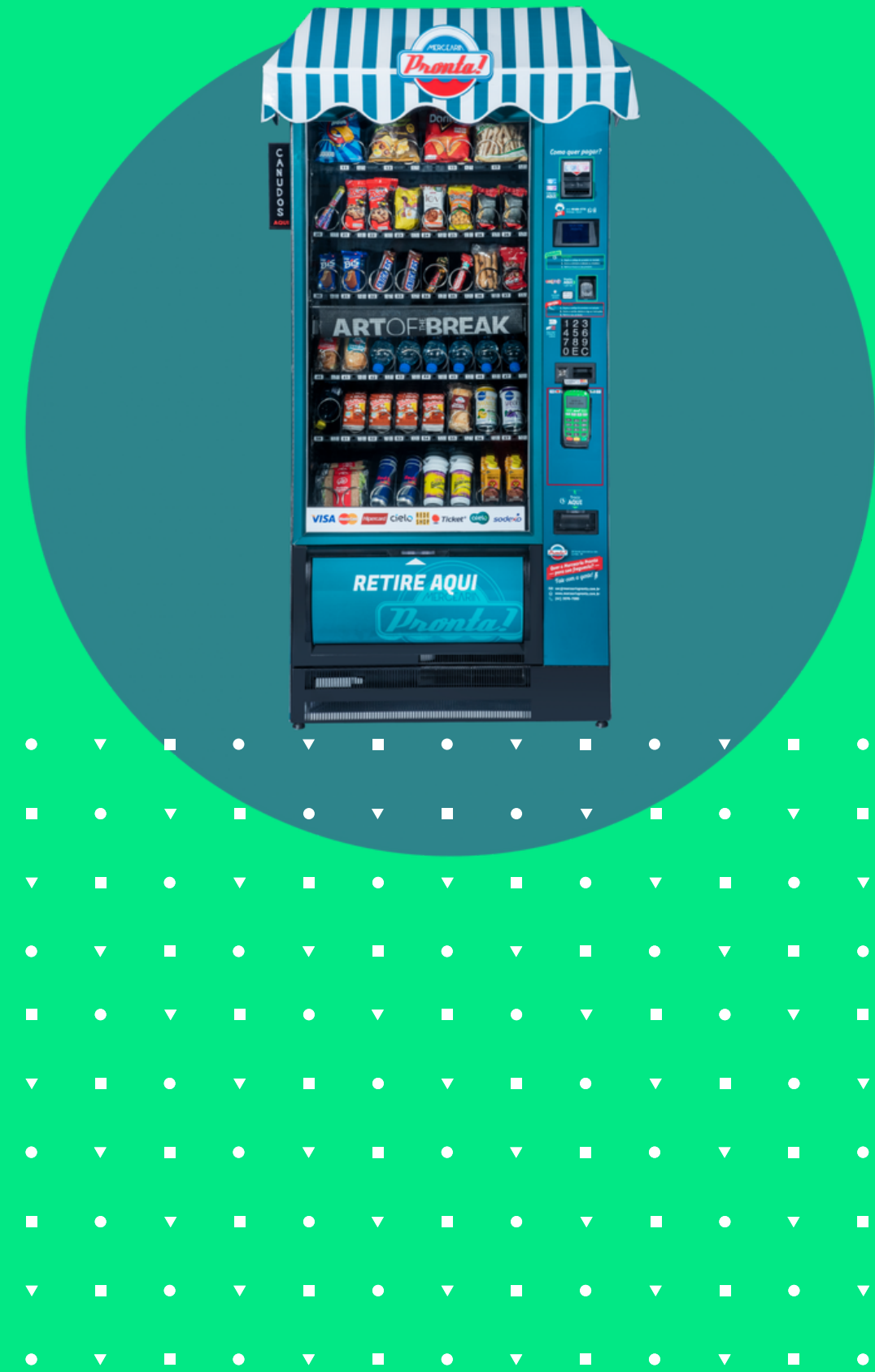
Projeto máquina de snacks

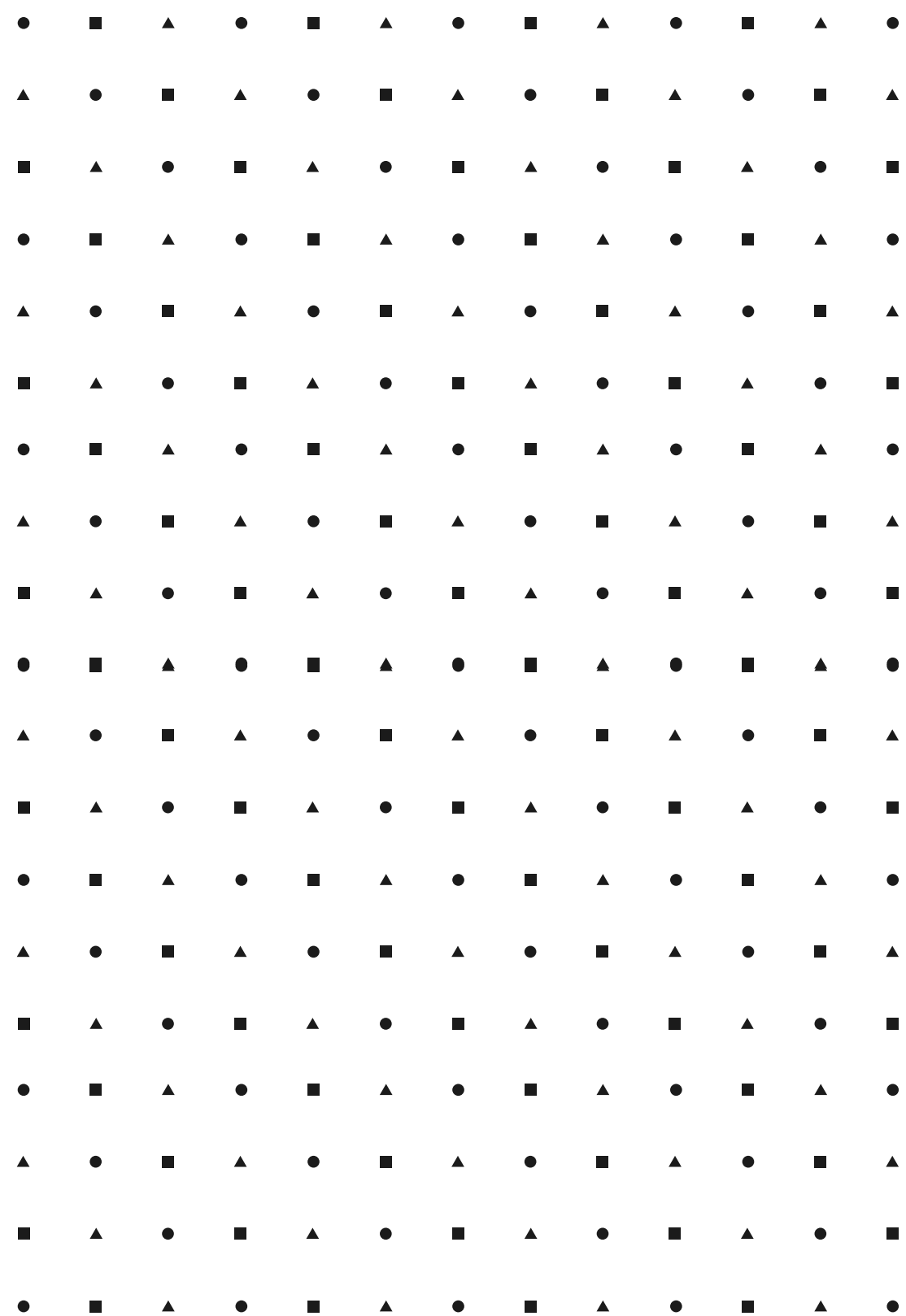


Igor Michael Araújo de Macedo
Isaac de Lyra Júnior
Pedro Henrique de Freitas Silva

A máquina de snacks

A máquina de snack é um serviço contratado por empresas em que são disponibilizadas máquinas de alimentos como chocolates, latas de refrigerante, salgadinhos, entre outros tipos de insumos, utilizando-se de uma operação simples de pagamento e retirada do alimento por uma abertura.





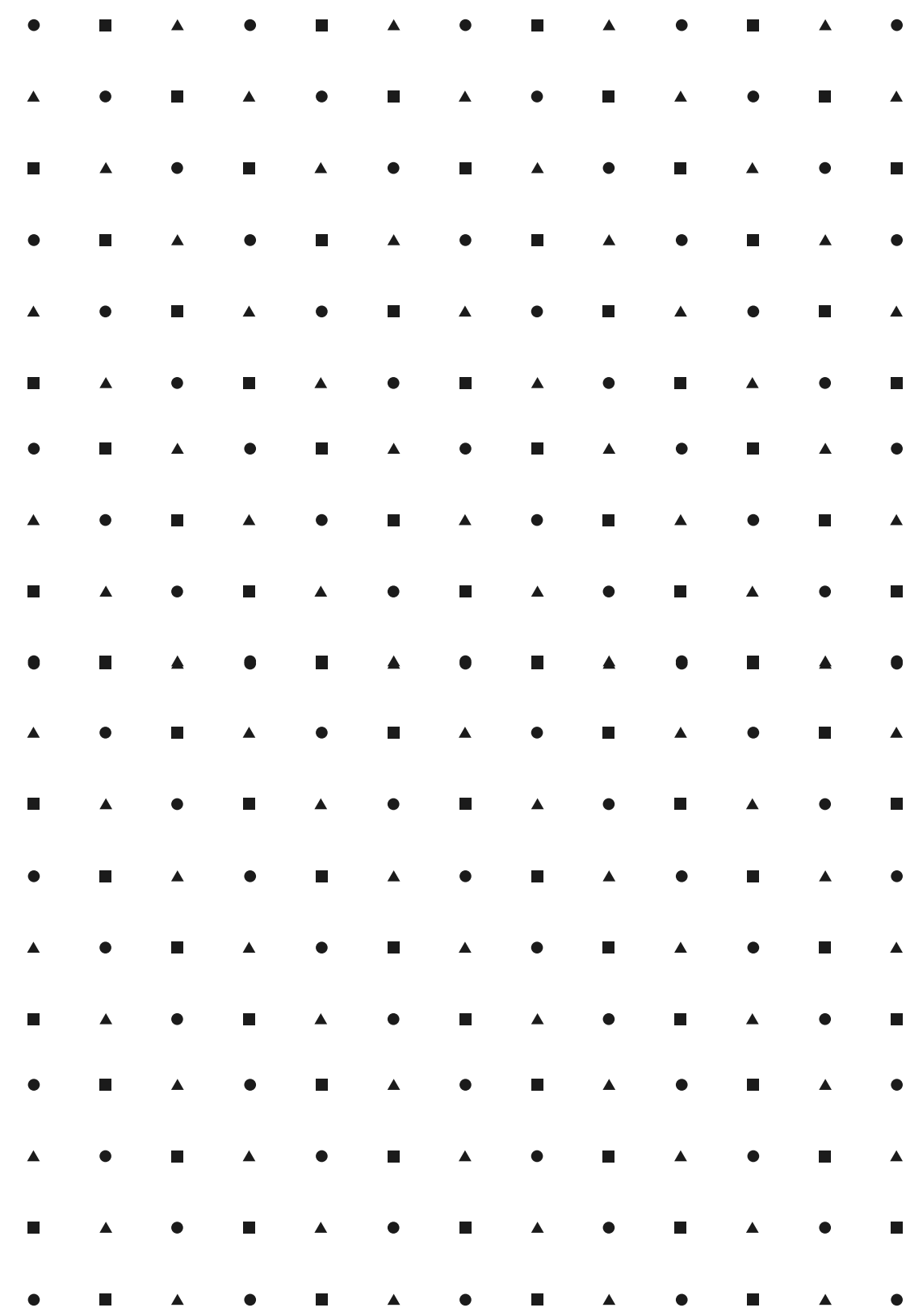
Problemática

Projetar um processador para uma máquina de snacks na qual o cliente é capaz de adicionar dinheiro e inserir o código do produto que deseja. A máquina será capaz de verificar se o dinheiro é suficiente para o produto selecionado ou não. Caso seja suficiente, o produto será liberado e será calculado o troco necessário. Caso o dinheiro não seja suficiente, o cliente terá a opção de adicionar mais dinheiro ou cancelar a operação. Cancelando a operação ele receberá seu dinheiro de volta.

Máquina de estados de alto nível

O projeto da máquina se dará seguindo o método de projeto RTL (VAHID, 2008), onde é composto por 4 passos e o primeiro é a obtenção de uma máquina de estados finitos de alto nível.

A máquina desenvolvida é composta por 6 estados, sendo eles: INÍCIO, ESPERA, SOMA, ESCOLHE LIBERA e CANCELA.

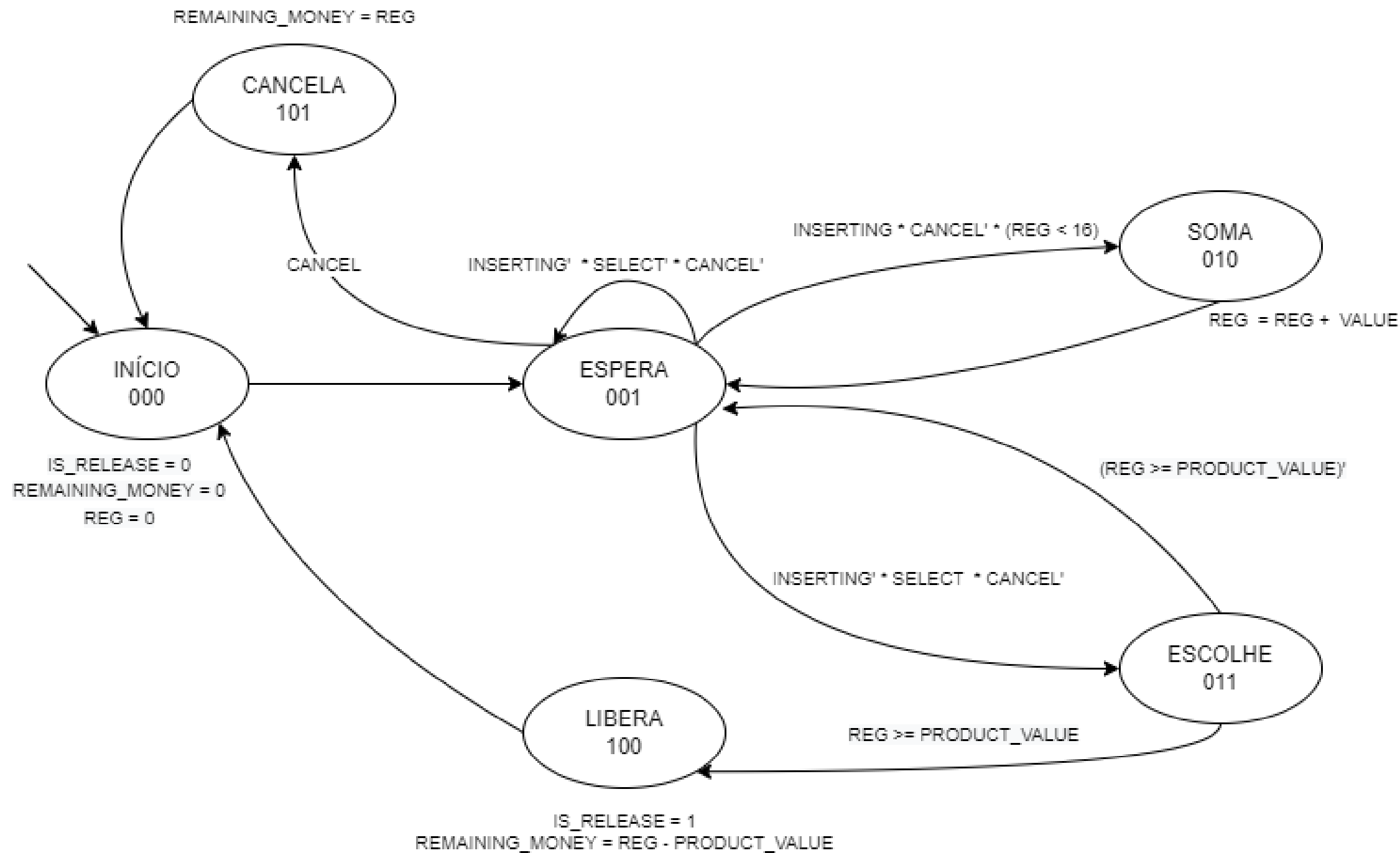


Máquina de estados de alto nível

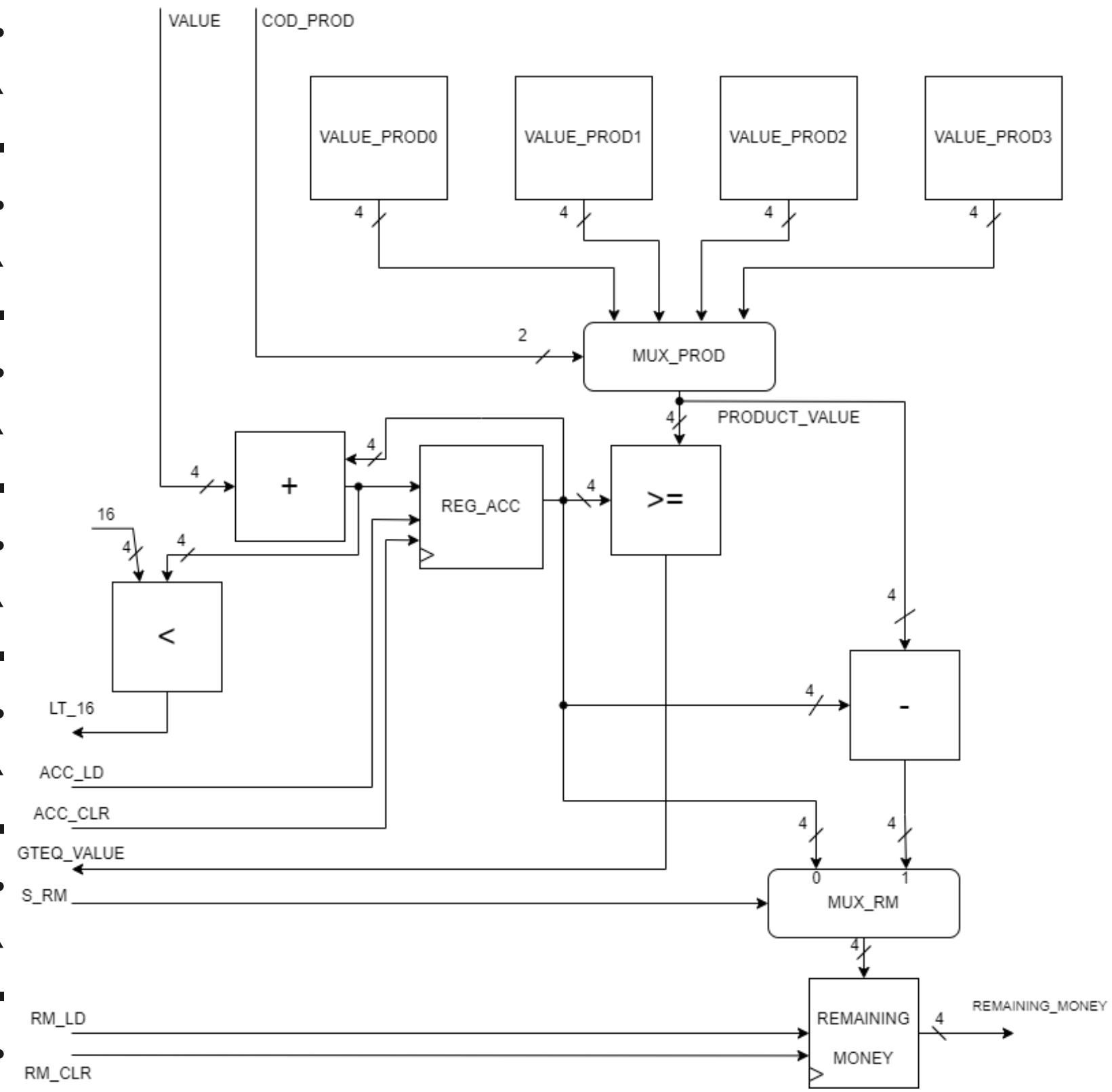
ENTRADAS: INSERTING (1 BIT), VALUE (4 BITS), SELECT (1 BIT), COD_PROD (2 BITS), PRODUCT_VALUE (4BITS), CANCEL (1 BIT)

SAÍDAS: IS_RELEASE (1 BIT), REMAINING_MONEY (4BITS)

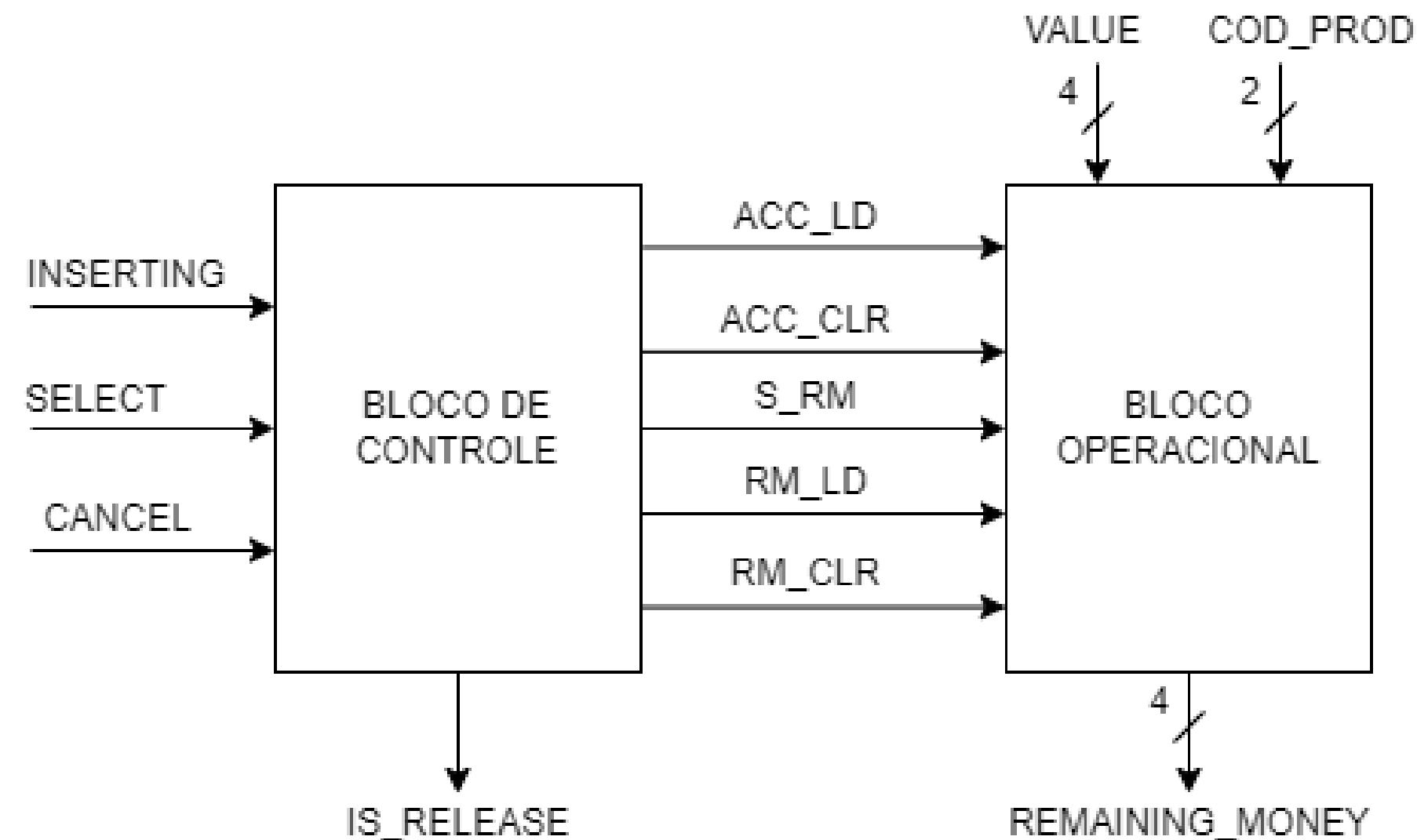
AUXILIARES: REG (4 BITS)



Bloco operacional



Conexão bloco de controle e bloco operacional



Máquina de estados do bloco de controle

- ENTRADAS: INSERTING, SELECT, CANCEL, LT_16, GTEQ_VALUE
- SAÍDAS: IS_RELEASE, ACC_LD, ACC_CLR, RM_LD, RM_CLR, S_RM

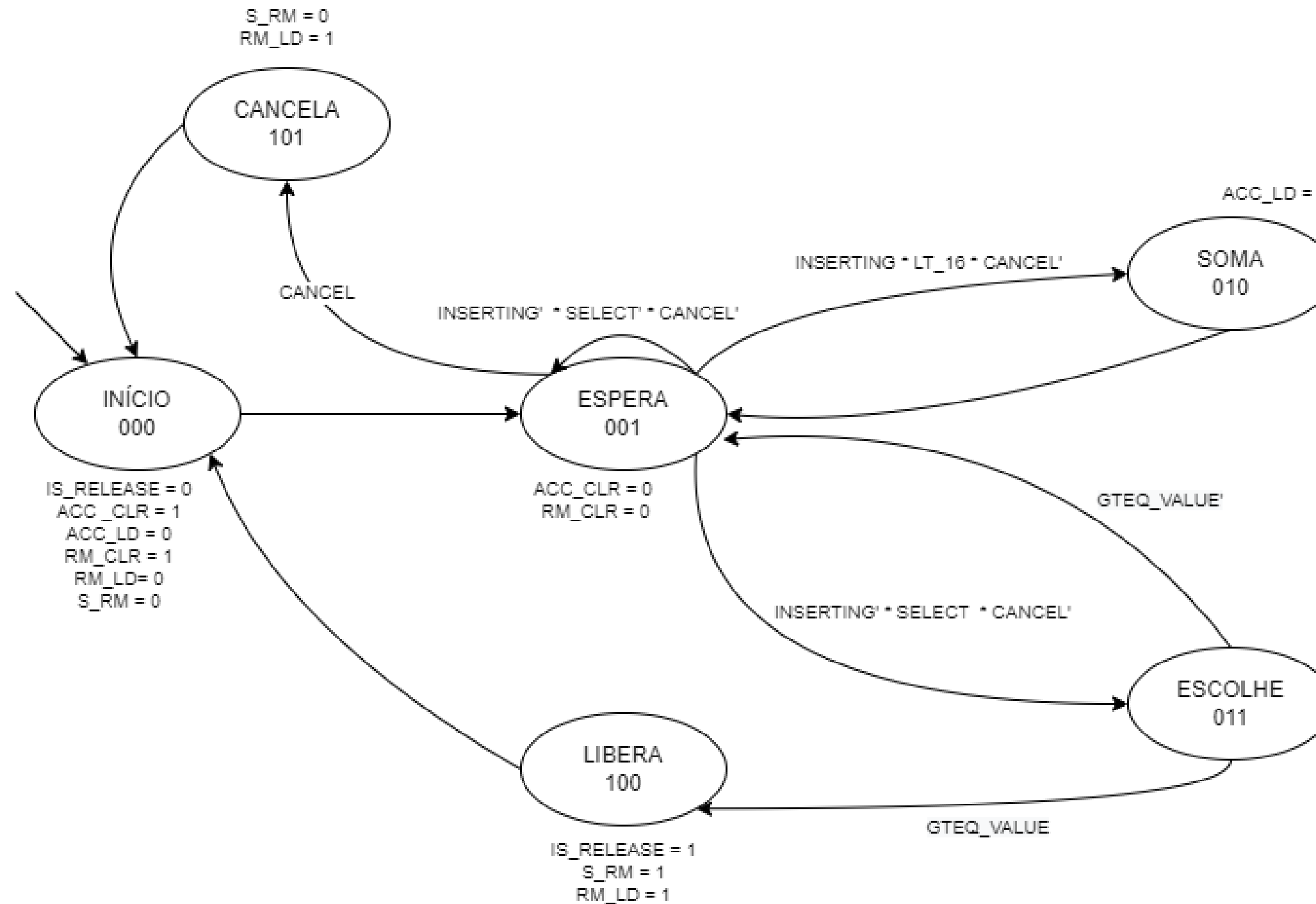


Tabela verdade

[illegible]

Equações booleanas

EQUAÇÕES BOOLEANAS

$$D2 = Q2' * Q1' * Q0 * \text{INSERTING}' * \text{SELECT}' * \text{LT_16}' * \text{GTEQ_VALUE}' * \text{CANCEL} + \\ Q2' * Q1' * Q0 * \text{INSERTING}' * \text{SELECT}' * \text{LT_16}' * \text{GTEQ_VALUE}' * \text{CANCEL}'$$

$$D1 = Q2' * Q1' * Q0 * \text{INSERTING}' * \text{SELECT}' * \text{CANCEL}' + Q2' * Q1' * Q0 * \text{INSERTING}' * \text{LT_16}' * \text{CANCEL}'$$

$$D0 = Q2' * \text{INSERTING}' * \text{SELECT}' * \text{LT_16}' * \text{GTEQ_VALUE}' * \text{CANCEL}' + Q2' * Q1' * Q0 * \text{INSERTING}' * \text{SELECT}' * \text{LT_16}' * \text{GTEQ_VALUE}' + \\ Q2' * Q1' * Q0 * \text{INSERTING}' * \text{LT_16}' * \text{GTEQ_VALUE}' * \text{CANCEL}'$$

$$\text{IS_RELEASE} = Q2 * Q1' * Q0'$$

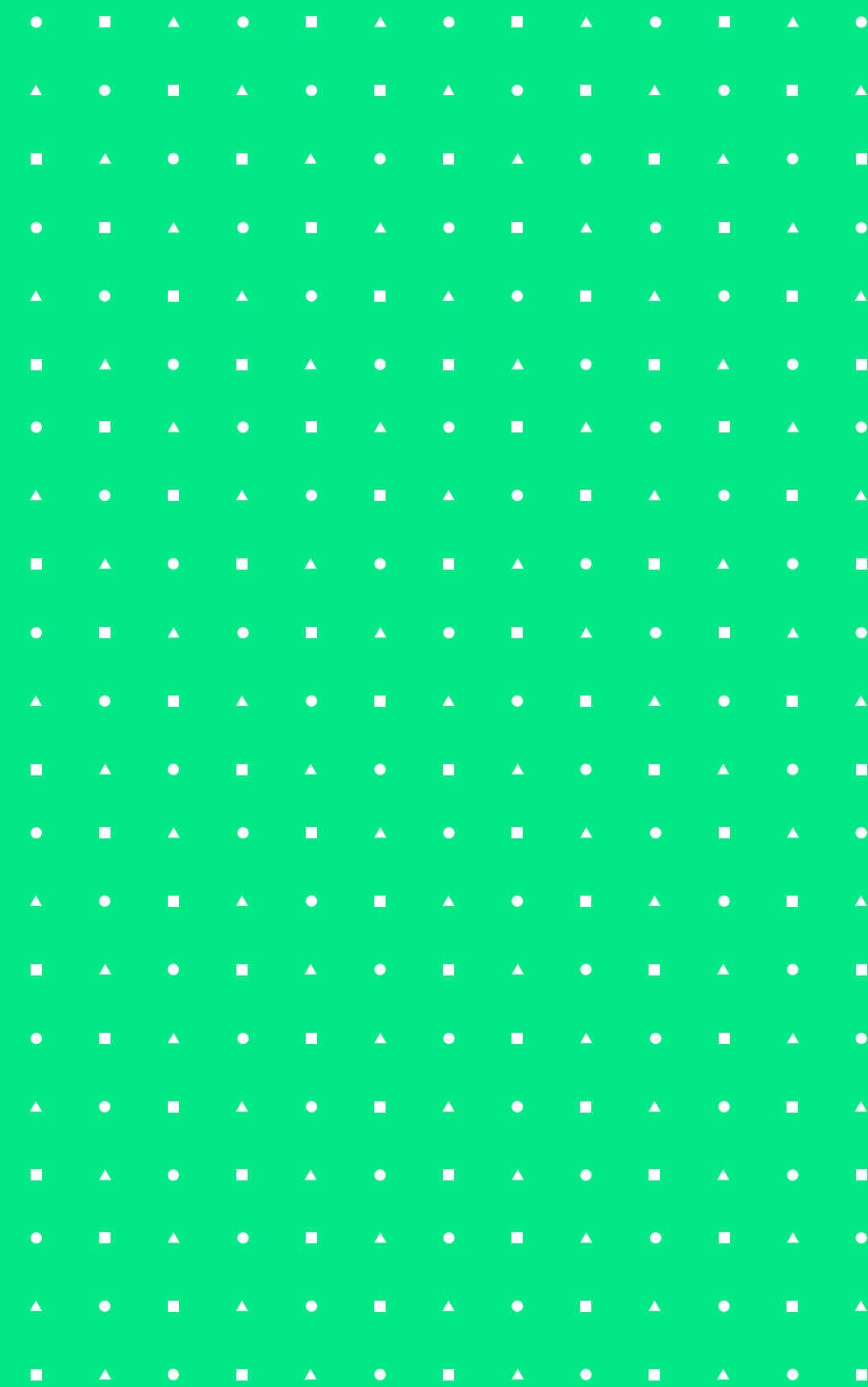
$$\text{ACC_CLR} = Q2' * Q1' * Q0'$$

$$\text{ACC_LD} = Q2' * Q1' * Q0'$$

$$\text{RM_CLR} = Q2' * Q1' * Q0'$$

$$\text{RM_LD} = Q2 * Q1' * Q0' + Q2' * Q1' * Q0$$

$$\text{S_RM} = Q2 * Q1' * Q0'$$



Referências

VAHID, Frank. Digital design: with RTL design, VHDL, and Verilog. 2nd ed. Hoboken, NJ: Wiley, c2011. xvi, 575 p.

Obrigado!

Fique à vontade para nos fazer qualquer pergunta.