



# ORGANIZAÇÃO E ARQUITETURA DE CÓMPUTADORES

## **Atividade Prática**

*Profª. Camile Bordini*

# *Execução de Instruções*

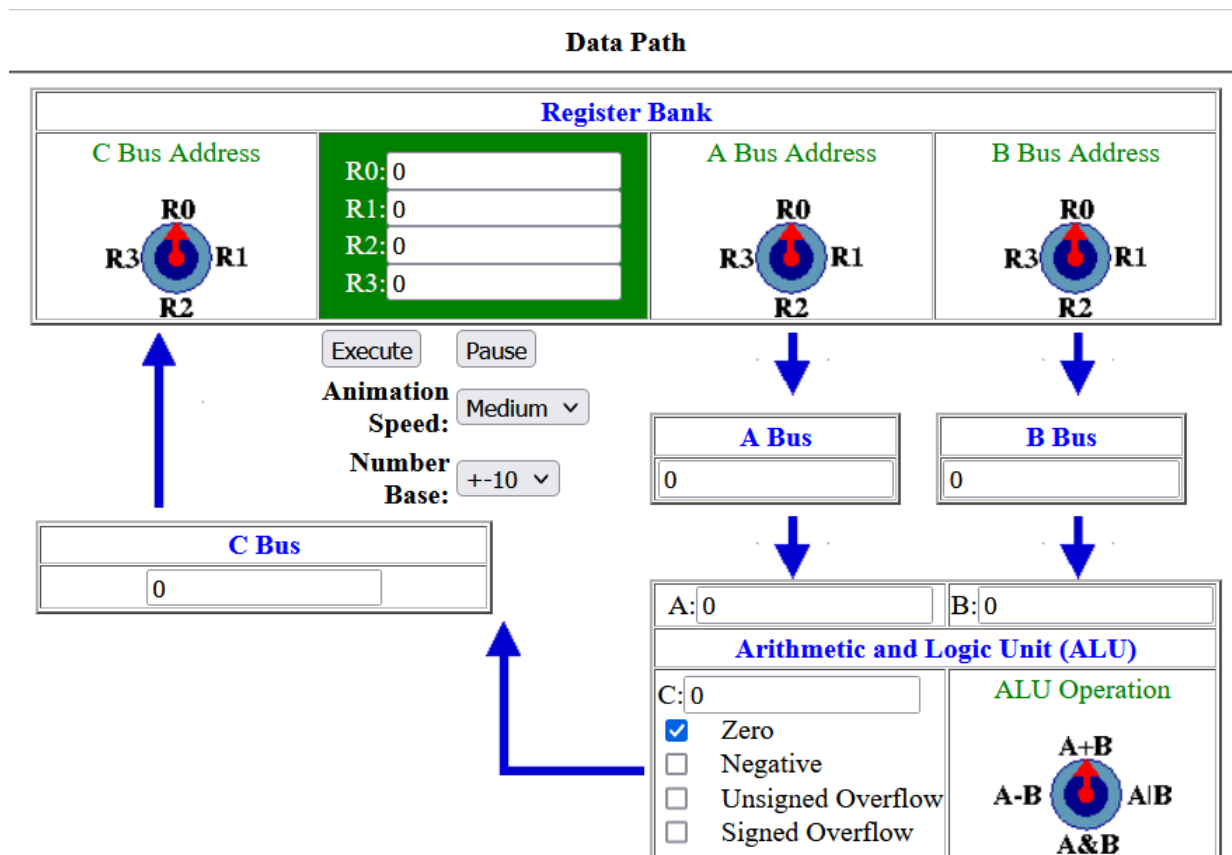
- É dividido em vários passos:
  - **Busca** a próxima instrução da memória;
  - Atualiza o **contador de programa** (Registrador) para que ele aponte para a próxima instrução;
  - Determina o **tipo da instrução** (**Decodifica** a instrução);
  - Acessa os dados contidos em **registradores**
  - **Executa** a instrução
    - faz a operação na **ULA**
    - Acessa a memória de dados, se necessário
  - Armazena o resultado em **locais apropriados**
  - Volta ao passo 1 (inicia a execução da próxima instrução)

# *Atividade Prática*

- *Objetivo:* compreender o funcionamento do ciclo de **busca-decodificação-execução** de um processador
- The K&S Datapath Simulation:  
<http://users.dickinson.edu/%7Ebraught/kands/kands.html>

# 1. The K&S Datapath Simulation

- Simulação de um caminho de dados simplificado



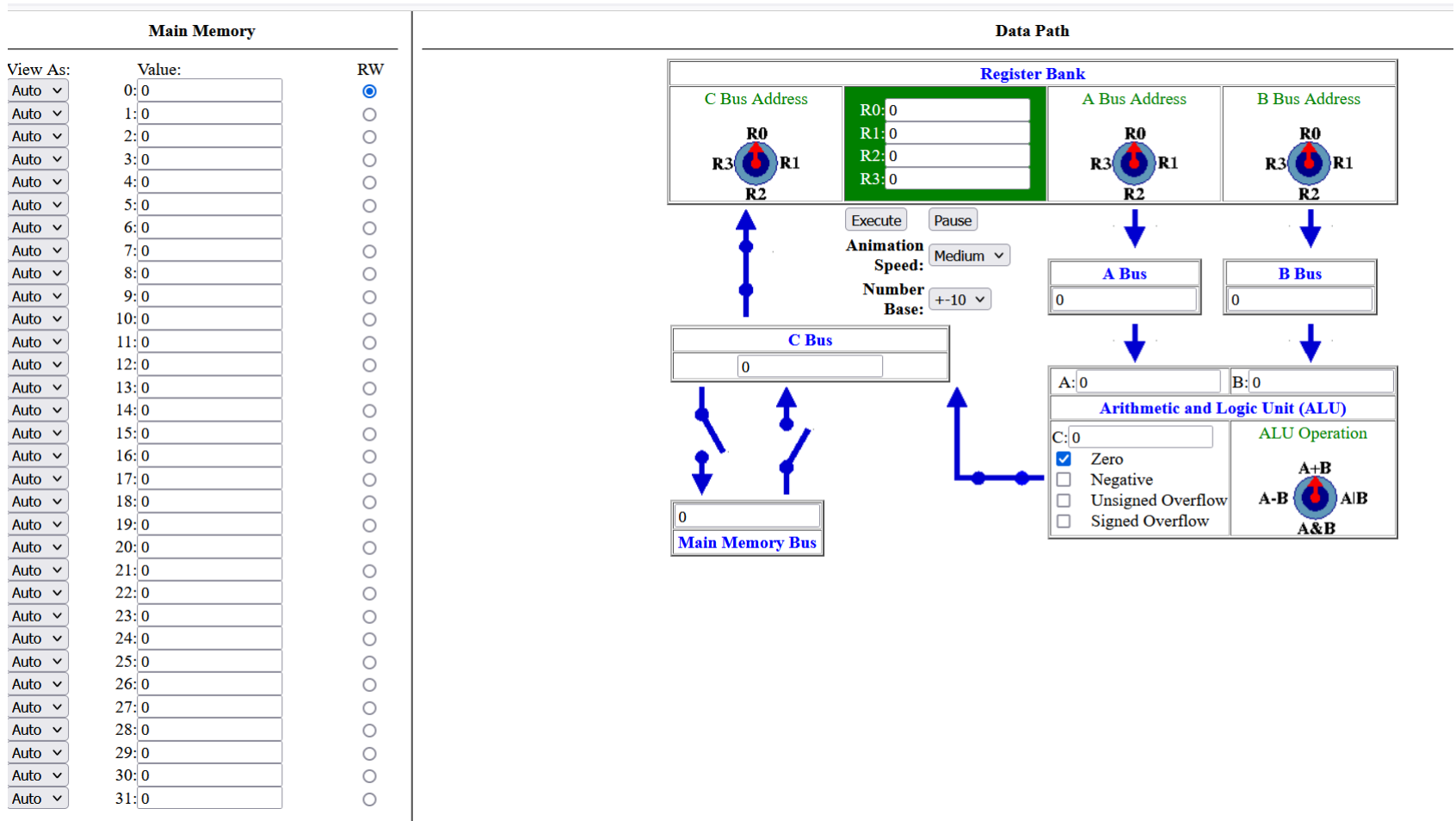
# 1. The K&S Datapath Simulation

- Uma ULA com:
  - 4 operações
  - *Flags* (variáveis booleanas), para indicar se algo ocorreu (ou não) na última operação executada (“*zero*”, “*negative*”, “*overflow*”)
  - Saída de 16bits (2 bytes)
- 4 registradores de propósito geral
- Barramentos
- Transportar dados entre as unidades

# 1. The K&S Datapath Simulation

- *Exercício 1*: registradores R0 e R1 contêm os valores 2 e 3, respectivamente
  - Em um ciclo de clock:
    - Propagar R0 pelo barramento A e R1 pelo barramento B
    - ULA deve realizar uma soma entre os valores
    - Resultado propagado pelo barramento C
    - Gravar o resultado em R2
- *Exercício 2*: realizar uma subtração entre 3 e -5
- *Exercício 3*: realizar um OR entre 4 e 6

# 2. The K&S Datapath Simulation with Main Memory



## 2. The K&S Datapath Simulation with Main Memory

- Incluído uma unidade da memória principal junto ao caminho de dados, com controle do fluxo entre CPU e memória
- Barramento C conectado ao barramento da memória principal (bidirecional)
- Memória:
  - Com 32 endereços
  - Normalmente cada endereço possui 8bits (neste caso, possui com 16 bits)



## 2. The K&S Datapath Simulation with Main Memory

- Principais características:
  - os acessos à memória requerem mais tempo do que os acessos aos registradores
  - as operações na memória e na ULA acontecem em paralelo, mesmo que uma delas seja ignorada.
- RW (*read* ou *write*)
  - Em um ciclo: acesso apenas a 1 posição de memória apenas!

## 2. The K&S Datapath Simulation with Main Memory

- *Exercício 4*: transportar o valor 10 existente num endereço de memória para o registrador R0
  - **Observação**: barramento C é compartilhado pelo barramento da memória principal e pela saída da ULA
  - Só pode transportar um dado por vez em um ciclo!

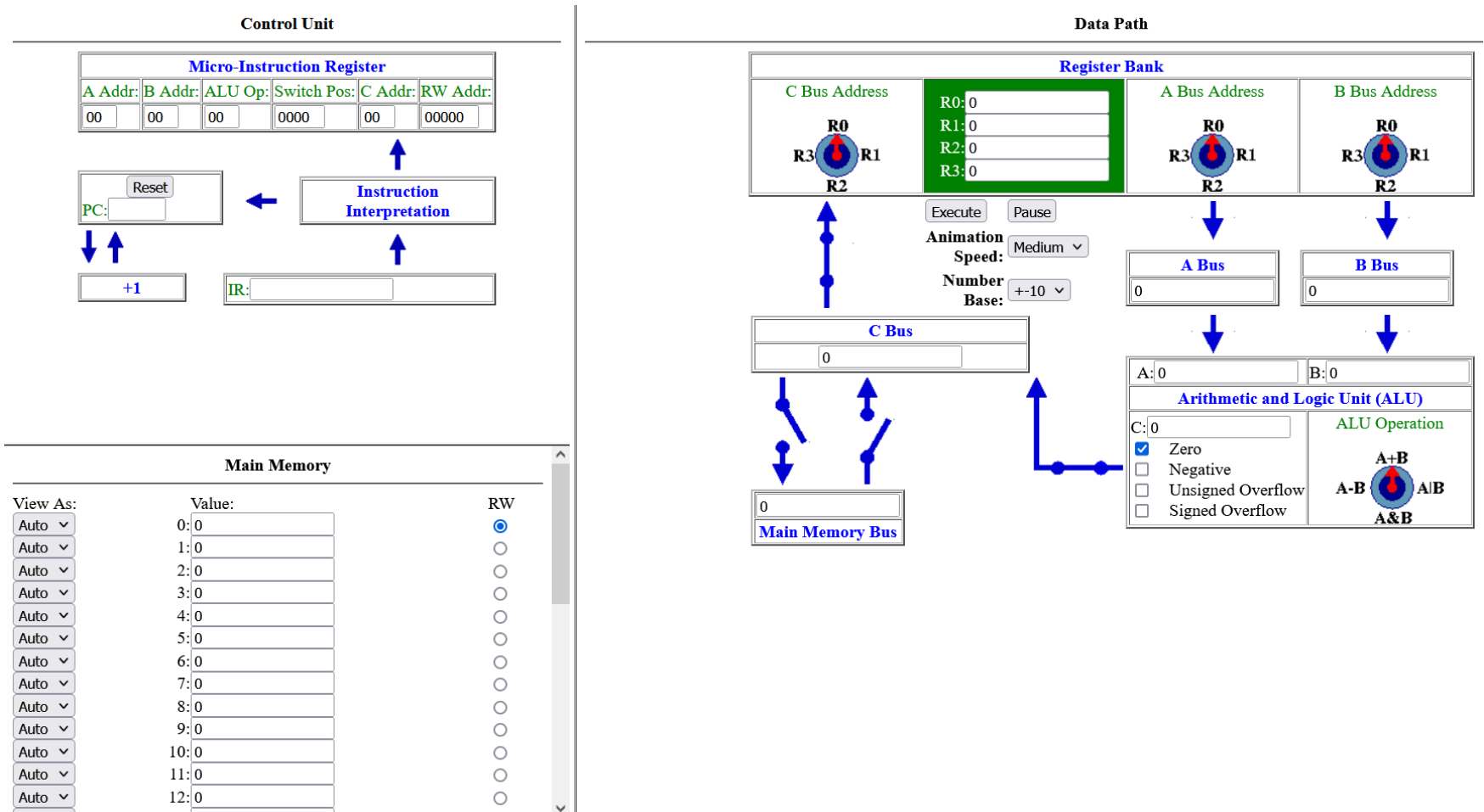
## 2. The K&S Datapath Simulation with Main Memory

- *Questão*: como transporter dados de registrador para a memória?
  - No caminho de dados em questão não há conexão direta entre registradores e memória
- *Exercício 5*: transportar dois valores da memória para dois registradores, realizar a soma entre os valores e gravar o resultado em um novo registrador. Após, transportar para uma célula livre na memória principal.

# 3. The K&S with Microprogramming

- Incluído uma unidade de controle de microprogramação
- Não veremos!

# 4. The Complete K&S Model 2 Computer



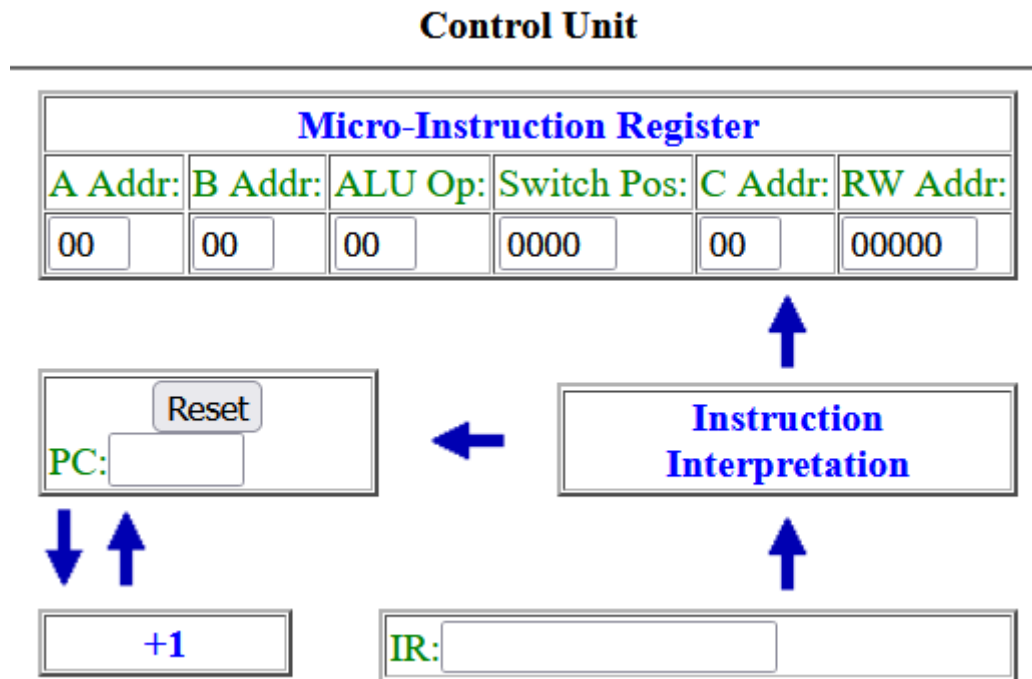
# 4. The Complete K&S Model 2

## Computer

- Computador completo com programa armazenado que executa programas em assembly, armazenados na memória
- Utiliza uma **Unidade de Controle** que traduz comandos em linguagem de máquina nas microinstruções.
- As **instruções** inseridas nos locais da memória principal em linguagem assembly são automaticamente montadas em linguagem de máquina.

# 4. The Complete K&S Model 2 Computer

- Registradores de propósito específico: PC, IR
- Unidade de interpretação da instrução



- Documentação das instruções em linguagem assembly:  
<http://users.dickinson.edu/%7Ebraught/kands/KandS2/instructions.html>

Data Movement Instructions:			
Assembly Language Instruction:	Example:	Meaning:	Machine Language Instruction:
LOAD [REG] [MEM] STORE [MEM] [REG] MOVE [REG1] [REG2]	LOAD R2 13 STORE 8 R3 MOVE R2 R0	R2 = M[13] M[8] = R3 R2 = R0	1 000 0001 0 RR MMMM 1 000 0010 0 RR MMMM 1 001 0001 0000 RR RR
Arithmetic and Logic Instructions:			
Instruction:	Example:	Meaning:	Machine Language Instruction:
ADD [REG1] [REG2] [REG3] SUB [REG1] [REG2] [REG3] AND [REG1] [REG2] [REG3] OR [REG1] [REG2] [REG3]	ADD R3 R2 R1 SUB R3 R1 R0 AND R0 R3 R1 OR R2 R2 R3	R3 = R2 + R1 R3 = R1 - R0 R0 = R3 & R1 R2 = R2   R3	1 010 0001 00 RR RR RR 1 010 0010 00 RR RR RR 1 010 0011 00 RR RR RR 1 010 0100 00 RR RR RR
Branching Instructions:			
Instruction:	Example:	Meaning:	Machine Language Instruction:
BRANCH [MEM] BZERO [MEM] BNEG [MEM]	BRANCH 10 BZERO 2 BNEG 7	PC = 10 PC = 2 IF ALU RESULT IS ZERO PC = 7 IF ALU RESULT IS NEGATIVE	0 000 0001 000 MMMM 0 000 0010 000 MMMM 0 000 0011 000 MMMM
Other Instructions:			
Instruction:	Example:	Meaning:	Machine Language Instruction:
NOP HALT	NOP HALT	Do nothing. Halt the machine.	0000 0000 0000 0000 1111 1111 1111 1111



# 4. The Complete K&S Model 2

## Computer

- Exemplo:
  - Endereços 0 à 10 da memória: para instruções
  - 11 à 31: para dados
- **Obs: PC inicia apontando para o endereço 0 (sempre resetar o PC)**
- *Exercício 6*: transportar um dado que se encontra no endereço 11 para um registrador.

# 4. The Complete K&S Model 2

## Computer

- *Exercício 7*: repetir o *exercício 5*, ou seja, transportar dois valores da memória para dois registradores, realizar a soma entre os valores e gravar o resultado em um novo registrador. Após, transportar para uma célula livre na memória principal.

# 4. The Complete K&S Model 2

## Computer

- *Exercício 8*: somar dois números se o primeiro for menor do que o segundo. Subtrair o primeiro pelo segundo, se o primeiro for maior ou igual ao segundo número. O resultado deve ser escrito em uma célula de memória.
- Instruções:
  - BRANCH 10: desvio incondicional para o endereço 10 (PC = 10)
  - BZERO 2: se o último resultado da ULA foi um 0, desvie para o endereço 2 (PC = 2)
  - BNEG 7: se o último resultado da ULA foi negativo, desvie para o endereço 7 (PC = 7)

# Referências

- <http://users.dickinson.edu/%7Ebraught/kands/kands.html>