

## Encodeur de priorité à 4 et à 16 entrées

### Objectif :

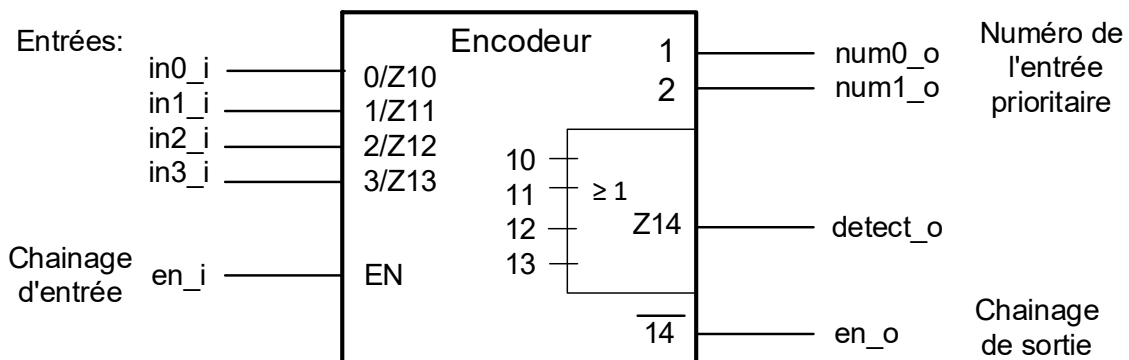
Il s'agit de réaliser un circuit a)encodeur de priorité disposant de n entrées. La fonction d'un tel circuit est d'indiquer le numéro de l'entrée active ayant le degré de priorité le plus élevé. L'entrée avec l'indice 0 est la moins prioritaire et l'entrée avec l'indice le plus élevé est la plus prioritaire. Dans le cas d'un circuit à 4 entrées, c'est l'entrée in3 la plus prioritaire, et dans le cas d'un circuit à 16 entrées c'est l'entrée in15.

Nous allons réaliser dans une première étape une version à 4 entrées qui sera décrite à l'aide d'une description textuelle en VHDL. Dans une seconde étape nous allons réaliser une version à 16 entrées en utilisant une solution hiérarchique. Nous allons concevoir un schéma comprenant plusieurs modules à 4 entrées et de la logique.

### Encodeur de priorité à 4 entrées :

La première étape est la conception d'un encodeur de priorité comprenant 4 entrées. Ce composant doit être modulaire. Il comprend une entrée et une sortie de chaînage.

Voici le symbole de l'encodeur de priorité à 4 entrées :



Voici la table de vérité de l'encodeur de priorité à 4 entrées :

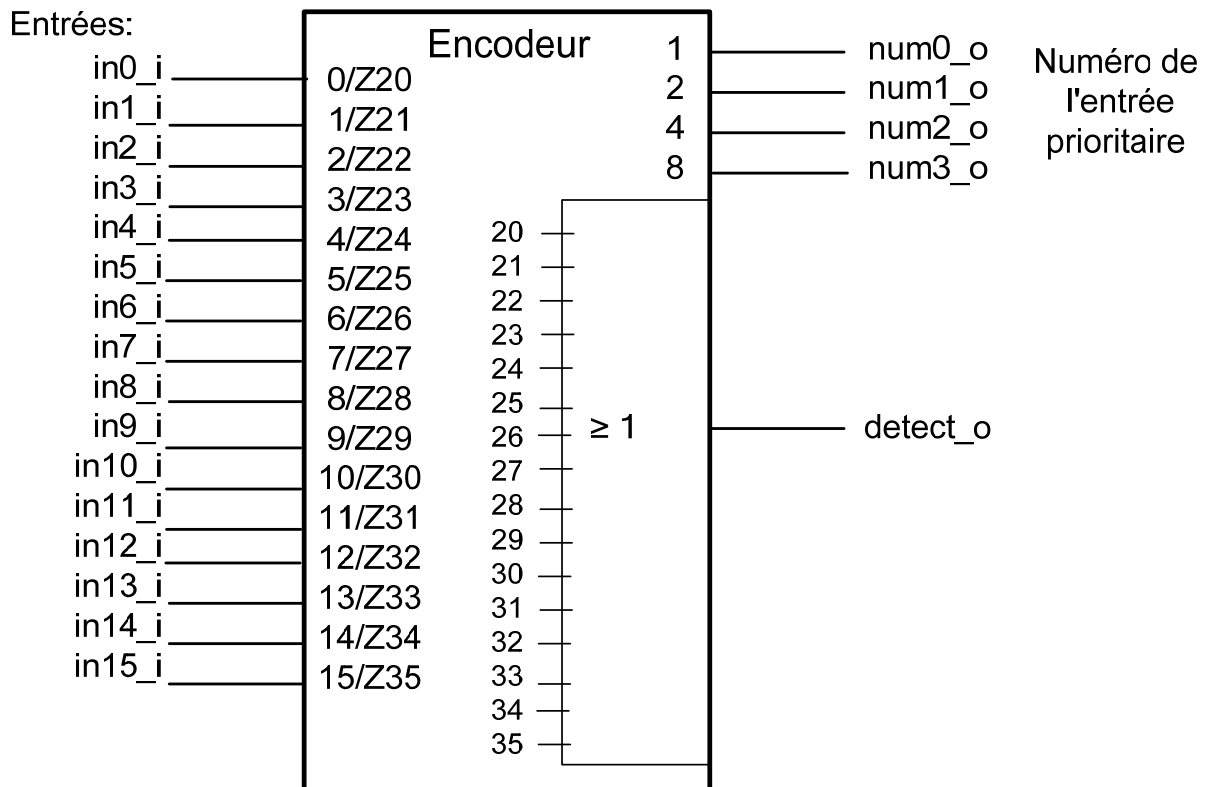
En_i	Entrées				En_o	Detect	Numéro	
	3	2	1	0			1	0
0	x	x	x	x	0	0	-	-
1	0	0	0	0	1	0	-	-
1	0	0	0	1	0	1	0	0
1	0	0	1	x	0	1	0	1
1	0	1	x	x	0	1	1	0
1	1	x	x	x	0	1	1	1

Ce module sera réalisé à l'aide d'une description VHDL synthétisable. Vous devrez analyser le fonctionnement du système afin de déterminer les instructions les plus adéquates et, si nécessaire, décomposer la description textuelle.

**Encodeur de priorité à 16 entrées :**

Vous devez concevoir un encodeur de priorité à 16 entrées non modulaire. Le symbole montre les entrées et sorties du circuit. Celui-ci fournit, en sortie, le numéro de l'entrée la plus prioritaire et une sortie "Detect" indiquant qu'il y a au moins une entrée active.

Voici le symbole de l'encodeur de priorité à 16 entrées :



Ce circuit sera réalisé à l'aide d'une décomposition hiérarchique qui utilisera plusieurs modules d'encodeur à 4 entrées et de la logique nécessaire.

**À rendre :**

Vous devez rendre un rapport comprenant toutes les étapes de votre travail. Celui-ci comprendra les explications et justificatifs nécessaires pour les étapes spécifiées ci-après et les consignes indiquées dans la présentation sur la rédaction d'un rapport journal (voir sur la page Cyberlearn).

Vous devez déposer, sur Cyberlearn, les documents suivants:

- Un seul fichier PDF comprenant le rapport avec toutes les annexes
- Une archive zip ou tar.gz contenant les fichiers et répertoires de votre projet, soit :
  - les répertoires **/src**, **/src\_cpld** et **/src\_tb** ainsi que les scripts,

Ces documents sont à déposer sur Cyberlearn de la HES-SO, sur la page de votre unité 19\_HEIG-CSN.

Vous devez faire valider votre encodeur de priorité à 16 entrées par le professeur.

### **Travail demandé :**

Réalisation de l'encodeur de priorité à 4 entrées :

- 1) Analyser le fonctionnement de l'encodeur de priorité à 4 entrées. Établir une description textuelle « en français » du fonctionnement de celui-ci.
- 2) Établir une description en VHDL synthétisable de l'encodeur de priorité à 4 entrées. Compléter l'architecture du fichier "enc\_prio\_4in.vhd".
- 3) Simuler manuellement la description de l'encodeur de priorité à 4 entrées avec la console REDS (via console\_sim.vhd). Vous devez déterminer les cas à vérifier pour garantir un fonctionnement correct de votre description.
- 4) Faire la synthèse de l'encodeur de priorité à 4 entrées à l'aide du logiciel Quartus II. Analyser la vue RTL et la quantité de logique obtenue.

Réalisation de l'encodeur de priorité à 16 entrées :

- 5) Analyser le fonctionnement de l'encodeur de priorité à 16 entrées. Établir un schéma hiérarchique basé sur des encodeurs de priorité à 4 entrées.
- 6) Établir la description en VHDL synthétisable de votre schéma en complétant le fichier "enc\_prio\_16in\_top.vhd".
- 7) Vérifier le fonctionnement de votre encodeur de priorité à 16 entrées avec une simulation automatique. Un banc de test automatique est fourni.  
Fichier : "enc\_prio\_16in\_top\_tb.vhd".
- 8) Faire la synthèse de l'encodeur de priorité à 16 entrées à l'aide du logiciel Quartus II. Analyser la vue RTL et la quantité de logique obtenue.  
Évolution de la quantité de logique entre les deux versions à 4 et 16 entrées ?

Intégration de l'encodeur de priorité à 16 entrées :

- 9) Réaliser l'intégration de l'encodeur de priorité à 16 entrées dans une carte "maxv-25-80".
- 10) Tester le fonctionnement de l'encodeur de priorité à 16 entrées. Vous utiliserez la carte ConsoleUSB-2 avec la console REDS pour le test.