

TUTORIAL DES OUTILS DE CONCEPTION

Quartus Prime

- **Création d'un projet**

File → New Project Wizard...

Next >

Introduction

The New Project Wizard helps you create a new project and preliminary project settings, including the following:

- ◆ Project name and directory
- ◆ Name of the top-level design entity
- ◆ Project files and libraries
- ◆ Target device family and device
- ◆ EDA tool settings

You can change the settings for an existing project and specify additional project-wide settings with the Settings command (Assignments menu). You can use the various pages of the Settings dialog box to add functionality to the project.

☐ Don't show me this introduction again

Buttons: Help, < Back, Next >, Finish, Cancel

Choisir l'emplacement du projet, son nom, et le nom du top-level design. Next >

Directory, Name, Top-Level Entity

What is the working directory for this project?

/DE1_SoC_introduction/hard/eda

What is the name of this project?

DE1_SoC

What is the name of the top-level design entity for this project? This name is case sensitive and must exactly match the entity name in the design file.

DE1_SoC_top

Use Existing Project Settings...

Buttons: Help, < Back, Next >, Finish, Cancel

Choisir "Empty project". Next >

Project Type

Select the type of project to create.

☒ **Empty project**

Create new project by specifying project files and libraries, target device family and device, and EDA tool settings.

☐ **Project template**

Create a project from an existing design template. You can choose from design templates installed with the Quartus Prime software, or download design templates from the [Design Store](#).

[Help](#) [< Back](#) [Next >](#) [Finish](#) [Cancel](#)

Les fichiers sources sont ajoutés plus tard. Next >

Add Files

Select the design files you want to include in the project. Click Add All to add all design files in the project directory to the project.
Note: you can always add design files to the project later.

File name: [...](#) [Add](#)

[X](#) [Add All](#)

File Name	Type	Library	Design Entry/Synthesis Tool	HDL Version
-----------	------	---------	-----------------------------	-------------

[Remove](#) [Up](#) [Down](#) [Properties](#)

Specify the path names of any non-default libraries. [User Libraries...](#)

[Help](#) [< Back](#) [Next >](#) [Finish](#) [Cancel](#)

Entrer "5CSEMA5F31C6" dans le champ "Name filter" afin de sélectionner le composant présent sur la carte DE1-SoC. Cliquer sur Finish.

Family, Device & Board Settings

Device Board

Select the family and device you want to target for compilation.
You can install additional device support with the Install Devices command on the Tools menu.

To determine the version of the Quartus Prime software in which your target device is supported, refer to the [Device Support List](#) webpage.

Device family

Family: Cyclone V (E/GX/GT/SX/SE/ST) Package: Any

Device: All Pin count: Any

Core speed grade: Any

Target device

☐ Auto device selected by the Fitter

☒ Specific device selected in 'Available devices' list

☐ Other: n/a

Name filter: 5CSEMA5F31C6

☒ Show advanced devices

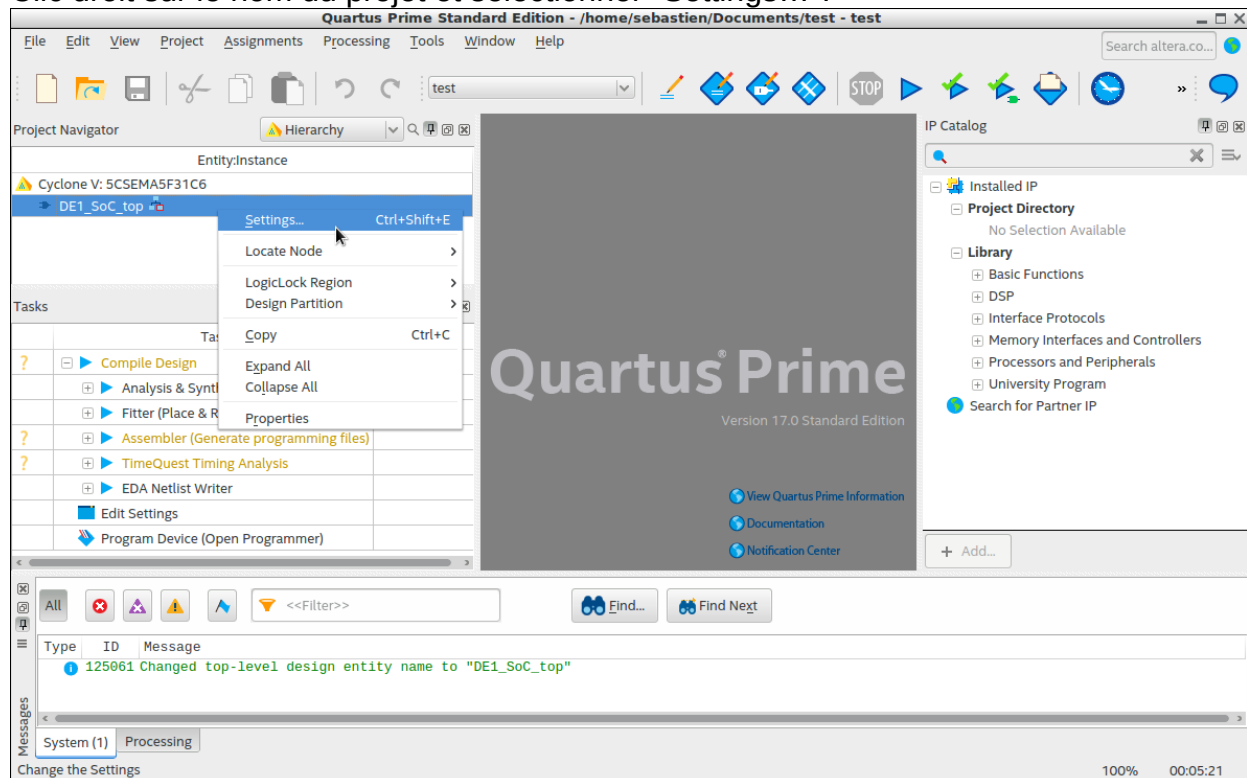
Available devices:

Name	Core Voltage	ALMs	Total I/Os	GPIOs	GXB Channel PMA	GXB Channel PCS
5CSEMA5F31C6	1.1V	32070	457	457	0	0

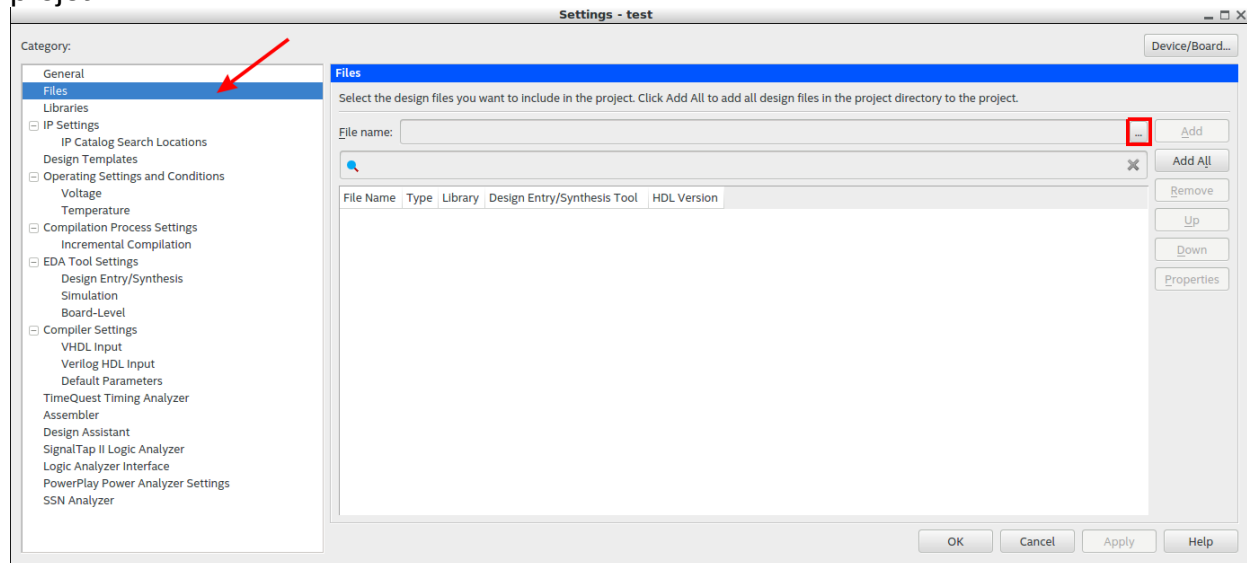
Help < Back Next > Finish Cancel

- **Ajout des sources dans le projet**

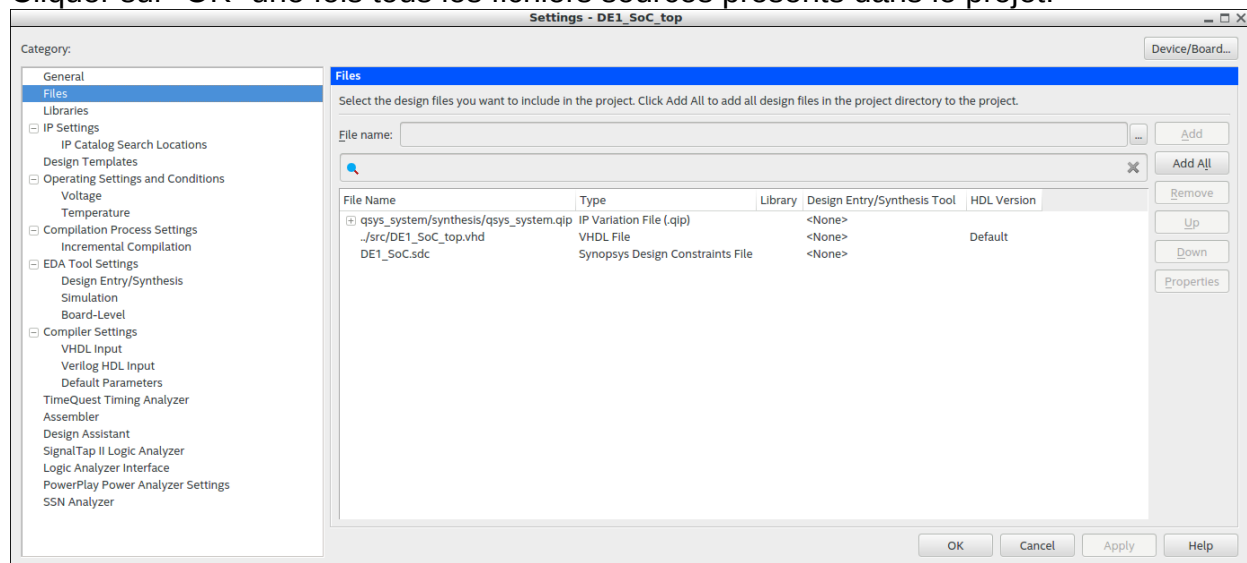
Clic droit sur le nom du projet et sélectionner "Settings...".



Sélectionner l'onglet "Files" dans la colonne de gauche. Cliquer sur le bouton "..." dans la partie de droite pour ajouter des fichiers sources. Si un seul fichier est sélectionné, il faut ensuite appuyer sur le bouton "Add" pour qu'il soit ajouté, alors que si plusieurs fichiers sont sélectionnés en même temps, ils seront automatiquement ajoutés au projet.



Cliquer sur "OK" une fois tous les fichiers sources présents dans le projet.

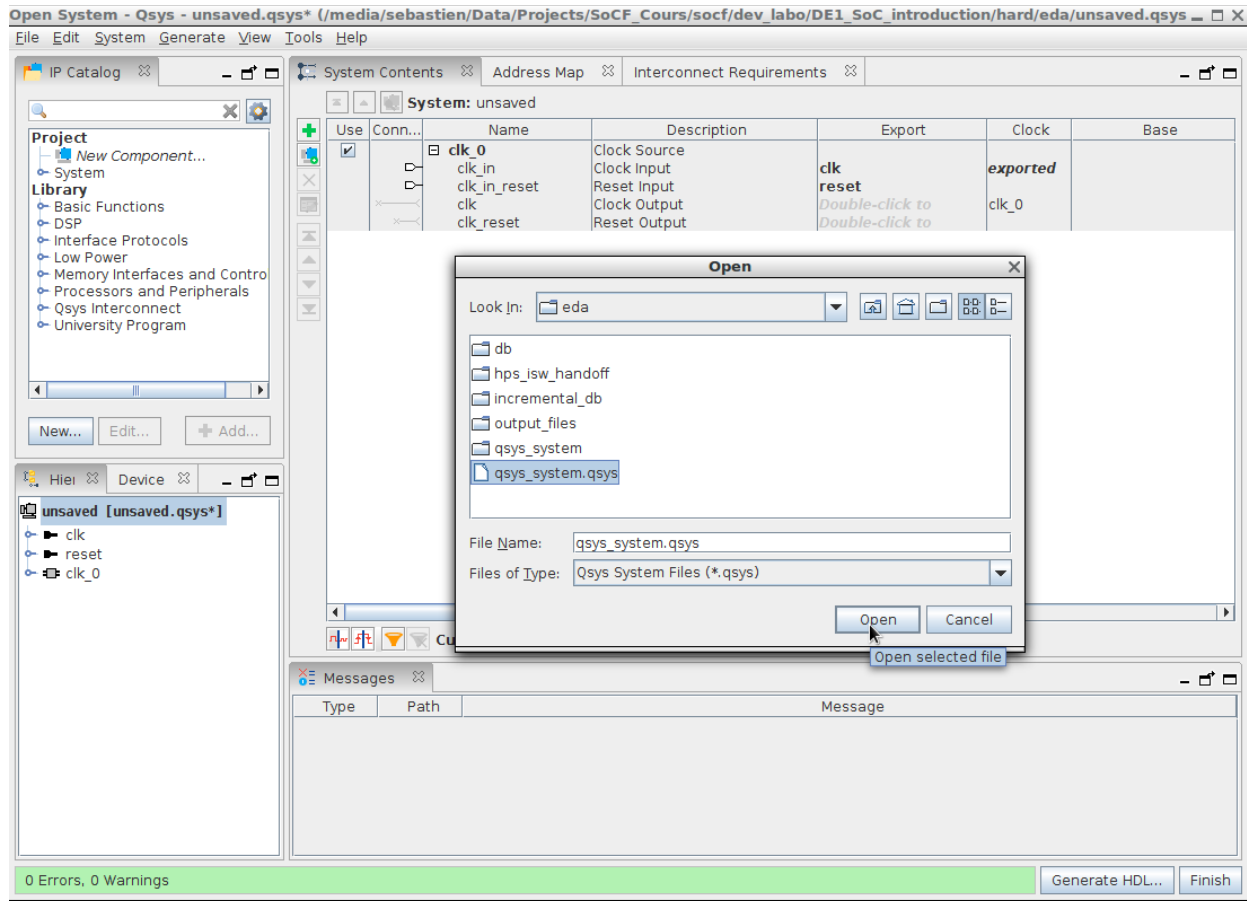


Qsys

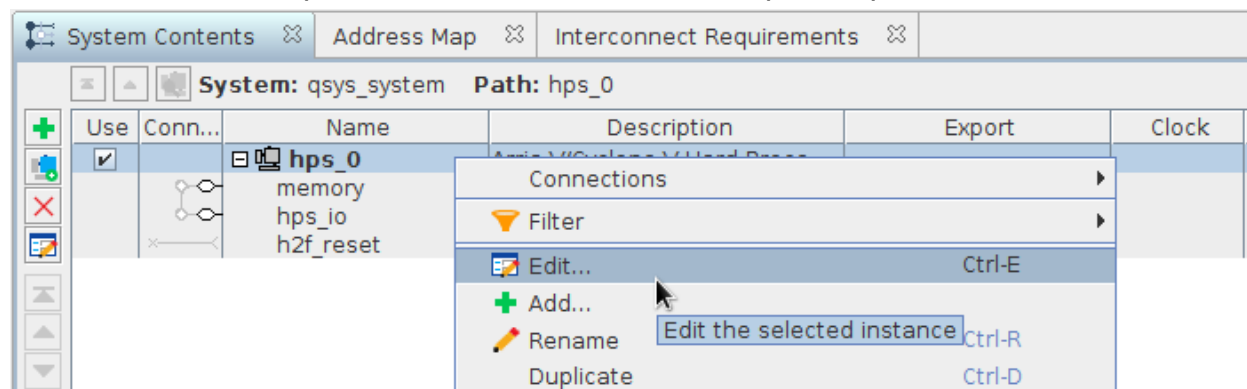
Pour ouvrir Qsys, menu Tools → Qsys ou l'icône



Sélectionner le fichier qsys_system.qsys puis "Open".



Pour modifier le composant HPS, clic droit sur le composant puis Edit...



Pour activer ou désactiver les GPIOs du HPS, aller dans l'onglet Peripheral Pins, puis tout en bas où se trouve le tableau de configuration. Cliquer ensuite sur les GPIOs pour les activer ou les désactiver selon les besoins.

Model pin:	Unused	
TRACE mode:	N/A	
Peripherals Mux Table		
RGMIIO_TX_CLK		EMAC0_TX_CLK (Set0)
RGMIIO_TXD0		EMAC0_TXD0 (Set0)
RGMIIO_TXD1		EMAC0_TXD1 (Set0)
RGMIIO_TXD2		EMAC0_TXD2 (Set0)
RGMIIO_TXD3		EMAC0_TXD3 (Set0)
RGMIIO_RXD0		EMAC0_RXD0 (Set0)
RGMIIO_MIO0	I2C2_SDA (Set0)	EMAC0_MIO0 (Set0)
RGMIIO_MIO1	I2C2_SCL (Set0)	EMAC0_MIO1 (Set0)
RGMIIO_RX_CTL		EMAC0_RX_CTL (Set0)
RGMIIO_TX_CTL		EMAC0_TX_CTL (Set0)
RGMIIO_RX_CLK		EMAC0_RX_CLK (Set0)
RGMIIO_RXD1		EMAC0_RXD1 (Set0)
RGMIIO_RXD2		EMAC0_RXD2 (Set0)
RGMIIO_RXD3		EMAC0_RXD3 (Set0)
NAND_ALE	QSPI_SS3 (Set1) (Set0)	NAND_ALE (Set0)
NAND_CE	USBI_D0 (Set1)	NAND_CE (Set0)
NAND_CLE	USBI_D1 (Set1)	NAND_CLE (Set0)
NAND_RE	USBI_D2 (Set1)	NAND_RE (Set0)
NAND_RB	USBI_D3 (Set1)	NAND_RB (Set0)
NAND_DQ0		NAND_DQ0 (Set0)
NAND_DQ1	I2C3_SDA (Set0)	NAND_DQ1 (Set0)
NAND_DQ2	I2C3_SCL (Set0)	NAND_DQ2 (Set0)
NAND_DQ3	USBI_D4 (Set1)	NAND_DQ3 (Set0)
NAND_DQ4	USBI_D5 (Set1)	NAND_DQ4 (Set0)
NAND_DQ5	USBI_D6 (Set1)	NAND_DQ5 (Set0)
NAND_DQ6	USBI_D7 (Set1)	NAND_DQ6 (Set0)
NAND_DQ7		NAND_DQ7 (Set0)
NAND_WP	QSPI_SS2 (Set1) (Set0)	NAND_WP (Set0)
NAND_WE		NAND_WE (Set0)
QSPI_I00	USBI_CLK (Set1)	QSPI_I00 (Set1) (Set0)
QSPI_I01	USBI_STP (Set1)	QSPI_I01 (Set1) (Set0)
QSPI_I02	USBI_DIR (Set1)	QSPI_I02 (Set1) (Set0)
QSPI_I03	USBI_NXT (Set1)	QSPI_I03 (Set1) (Set0)
QSPI_SS0		QSPI_SS0 (Set1) (Set0)
QSPI_CLK		QSPI_CLK (Set1) (Set0)
QSPI_SS1		QSPI_SS1 (Set1)
SDMMC_CMD	USBI_D0 (Set1)	SDIO_CMD (Set0)
SDMMC_PWREN	USBI_D1 (Set1)	SDIO_PWREN (Set0)
SDMMC_D0	USBI_D2 (Set1)	SDIO_D0 (Set0)
SDMMC_D1	USBI_D3 (Set1)	SDIO_D1 (Set0)
SDMMC_D4	USBI_D4 (Set1)	SDIO_D4 (Set0)
SDMMC_D5	USBI_D5 (Set1)	SDIO_D5 (Set0)
SDMMC_D6	USBI_D6 (Set1)	SDIO_D6 (Set0)
SDMMC_D7	USBI_D7 (Set1)	SDIO_D7 (Set0)
HPS_GPIO44	USBI_CLK (Set0)	SDIO_CLK (Set0)
SDMMC_CCLK_OUT	USBI_STP (Set0)	SDIO_D2 (Set0)
SDMMC_D2	USBI_DIR (Set0)	SDIO_D3 (Set0)
SDMMC_D3	USBI_NXT (Set0)	

Pour générer le code HDL, sélectionner le menu Generate → Generate HDL...

Sélectionner VHDL dans la fenêtre qui s'ouvre, laisser les autres champs par défaut puis cliquer sur le bouton "Generate".

Generation

Synthesis

Synthesis files are used to compile the system in a Quartus Prime project.

Create HDL design files for synthesis: **VHDL**

☐ Create timing and resource estimates and third-party EDA synthesis tools.

☒ Create block symbol file (.bsf)

Simulation

The simulation model contains generated HDL files for the simulator, and may include simulation-only features.

Simulation scripts for this component will be generated in a vendor-specific sub-directory in the specified output directory.

Follow the guidance in the generated simulation scripts about how to structure your design's simulation scripts and how to use the *ip-setup-simulation* and *ip-make-simscript* command-line utilities to compile all of the files needed for simulating all of the IP in your design.

Create simulation model: **None**

Output Directory

Path: **/DE1_SoC_introduction/hard/eda/qsys_system**

Generate **Cancel**

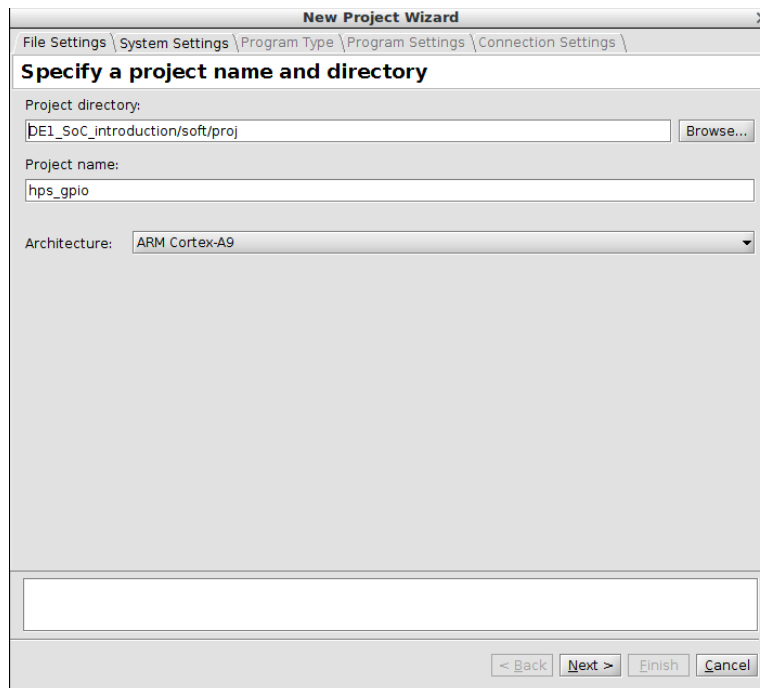
Fermer Qsys.

Altera Monitor Program

- **Création d'un projet**

File → New Project...

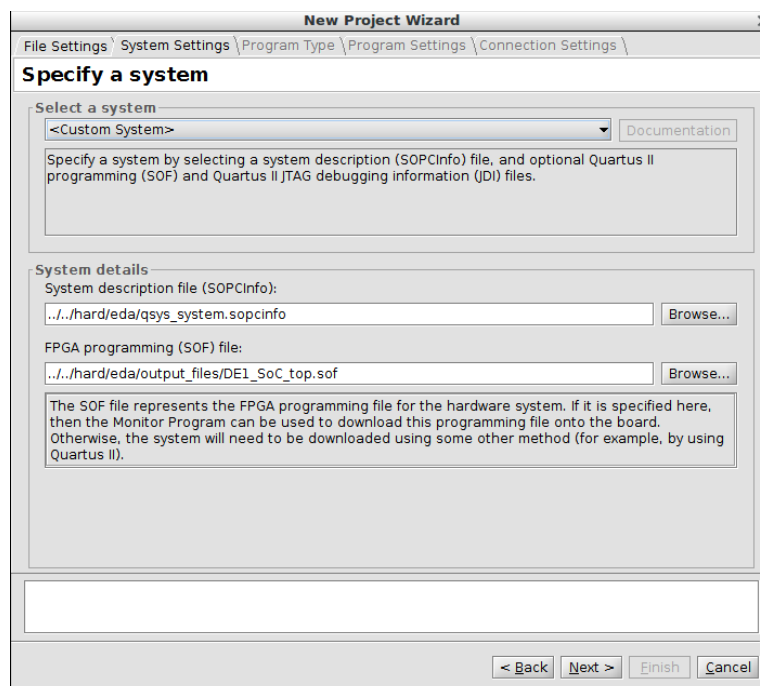
Sélectionner le dossier du projet ainsi qu'un nom pour ce projet. Sélectionner "ARM Cortex-A9" comme architecture.



Next >

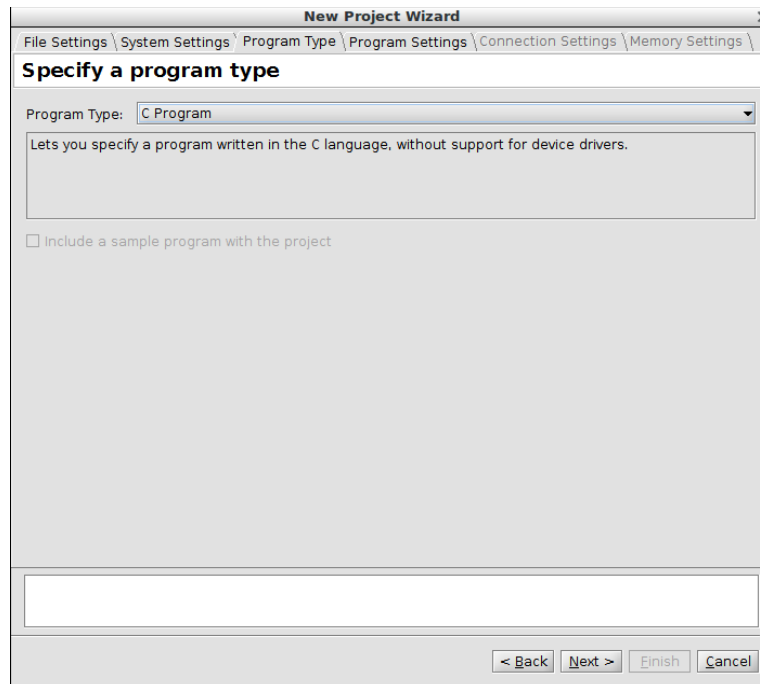
Sélectionner <Custom System> dans la partie "Select a system". Renseigner les chemins vers les fichiers SOPCInfo et SOF.

Next >



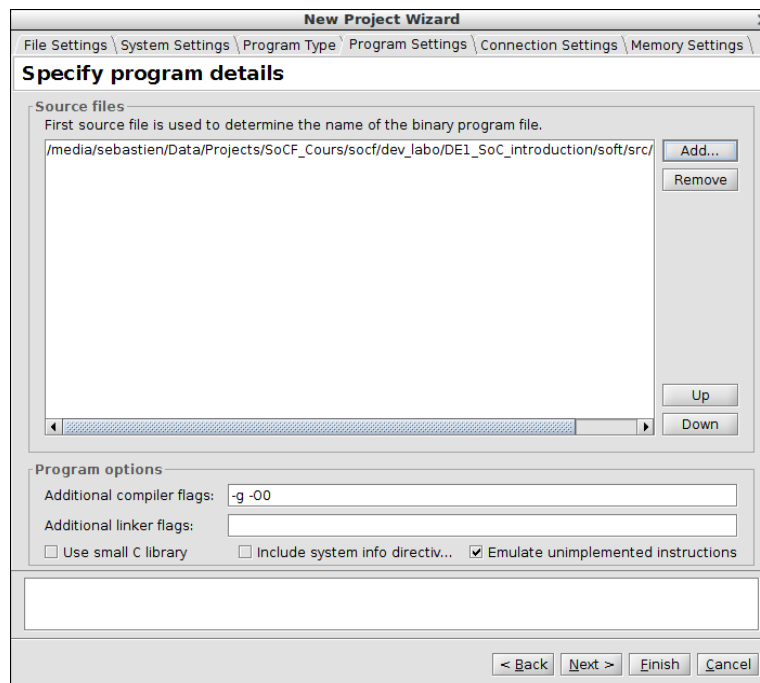
Sélectionner "C Program" dans le menu déroulant de "Program Type".

Next >



Ajouter les fichiers sources au projet en cliquant sur le bouton "Add...".

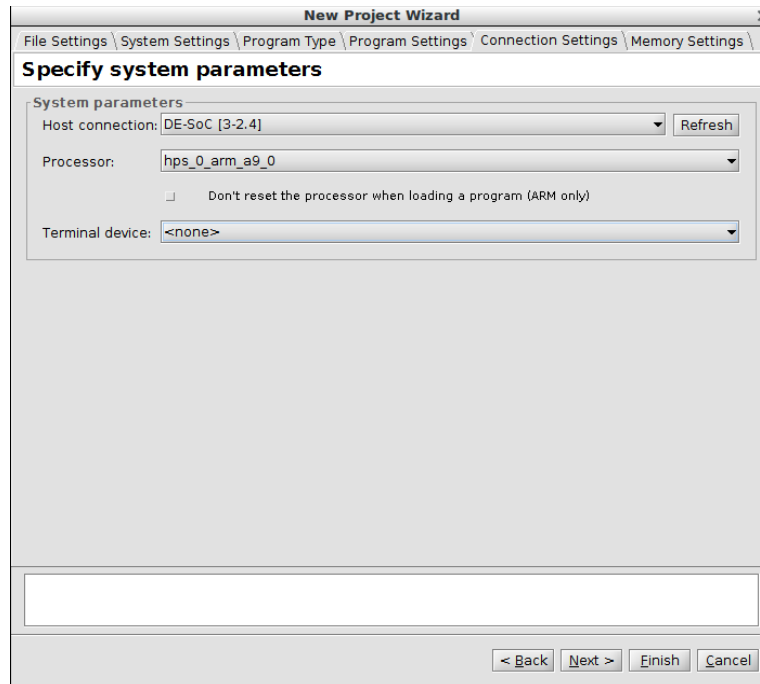
Next >



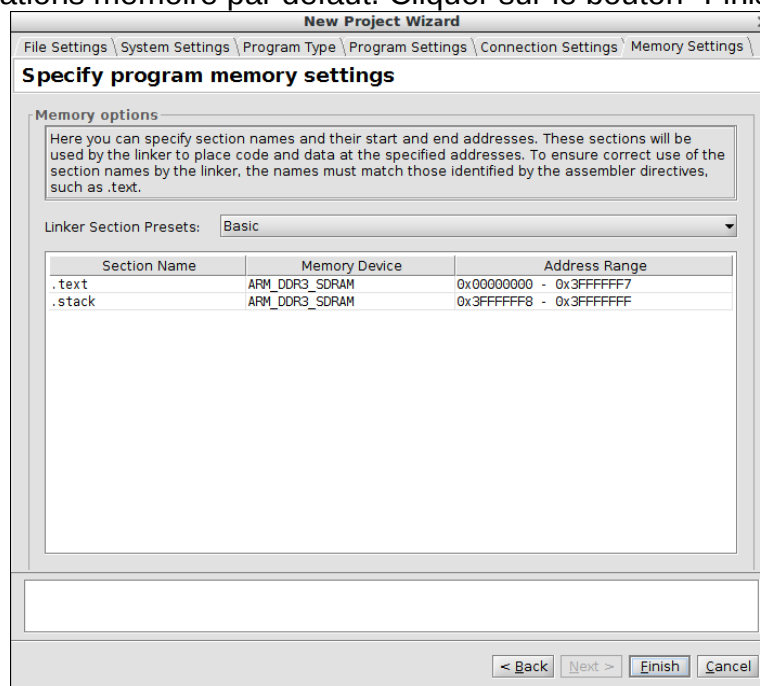
Sélectionner le programmeur JTAG, un seul est présent dans le menu déroulant "Host connection". La carte DE1-SoC doit être branchée à l'ordinateur via le câble USB et allumée. Sélectionner le processeur 0 du microcontrôleur, à savoir "hps_0_arm_a9_0" dans le menu déroulant "Processor".

Sélectionner "<none>" pour la partie "Terminal device".

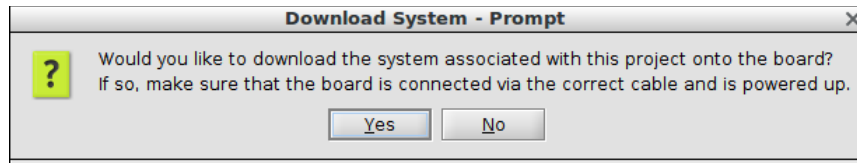
Next >




Laisser les allocations mémoire par défaut. Cliquer sur le bouton "Finish".



Cliquer sur "Yes" lorsque le logiciel demande à charger le système sur la carte. Ceci va programmer la Cyclone V avec le projet synthétisé avec Quartus Prime.

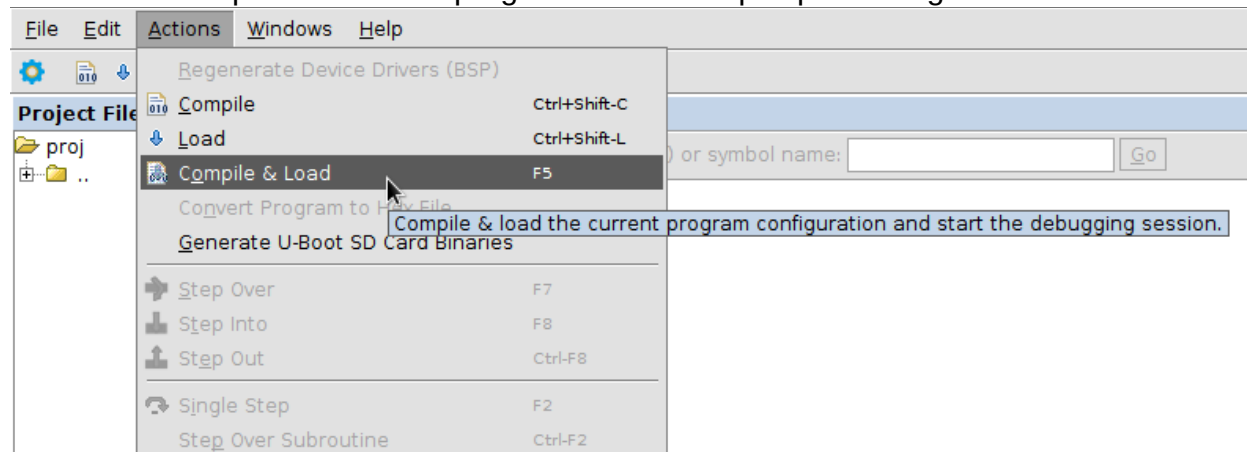


- **Editer la configuration du projet**

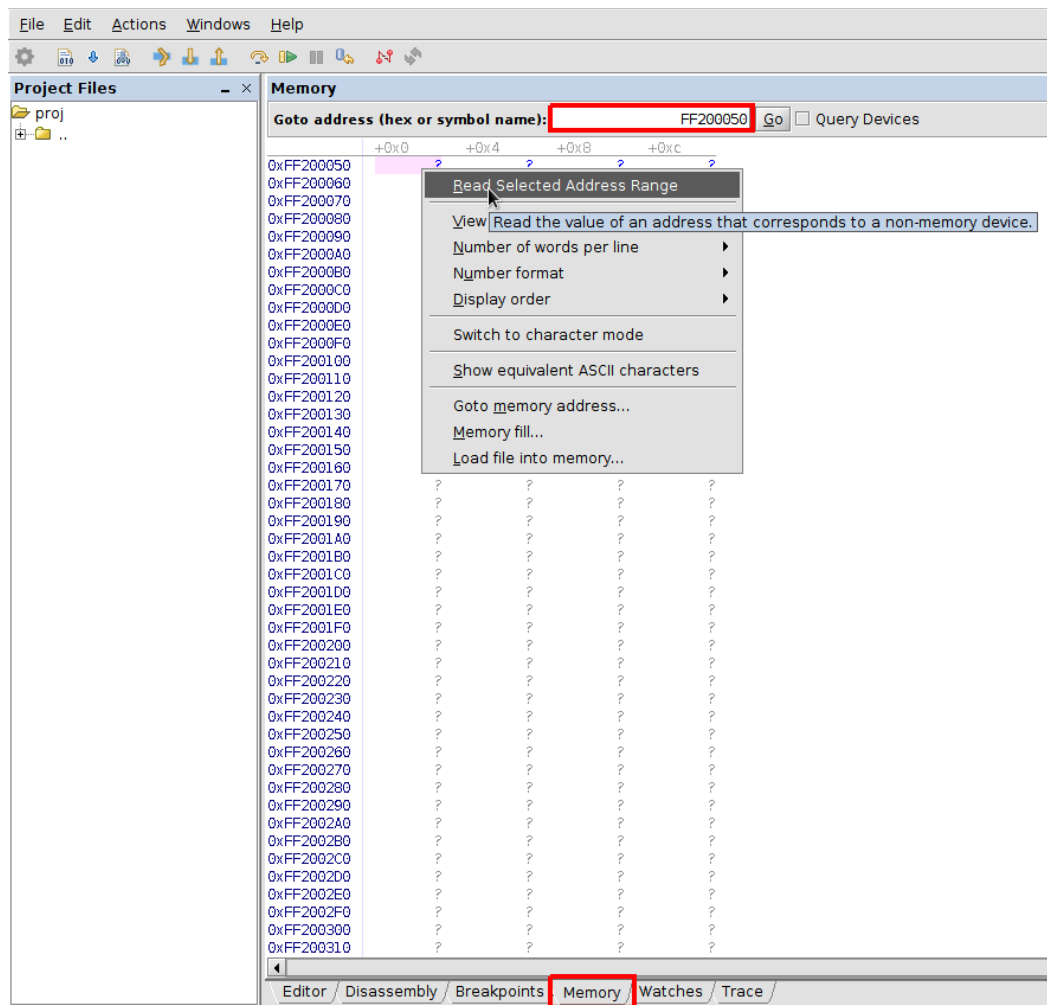
Pour éditer la configuration du projet, cliquer sur File → Edit project ou cliquer sur l'icône .

- **Compilation, observation mémoire et chargement du programme**

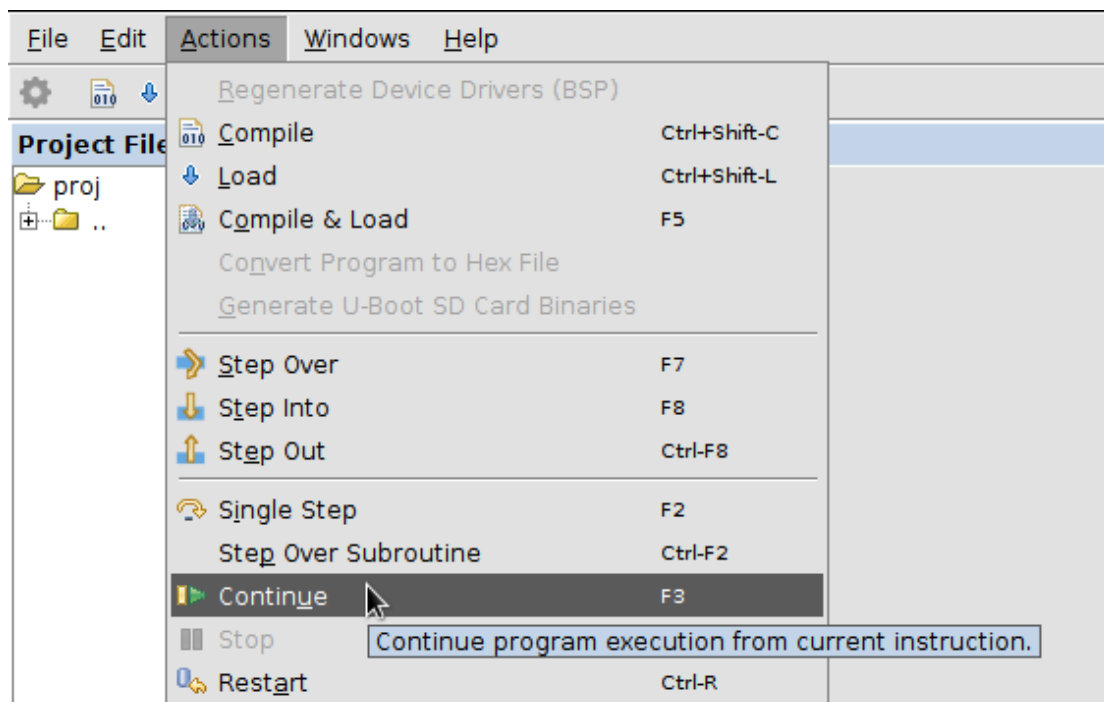
Actions → Compile & Load. Le programme est compilé puis chargé sur la carte.



Cliquer sur l'onglet "Memory" pour observer le contenu de la mémoire. Entrer l'adresse mémoire à observer pour faciliter la recherche. Ensuite, clic droit sur l'adresse à lire puis "Read Selected Address Range". Le contenu varie en fonction des stimuli sur cette adresse.



Actions → Continue ou cliquer sur l'icône dans la barre des icônes. Cette action va démarrer le programme sur la carte. Il ne reste plus qu'à tester.



Structure du répertoire projet

