Auteur : Spinelli Isaia

Prof : [Etienne](https://cyberlearn.hes-so.ch/user/view.php?id=104149&course=1) Messerli

Ing : Sébastien Masle

Date : 05.06.2020

Salle : A09 (maison) – HEIG-VD

Classe : SOCF

Implémentation de l’algorithme de hachage MD5

[Système Soc intégré avec fpga (socf)](https://cyberlearn.hes-so.ch/course/view.php?id=14116#section-1)

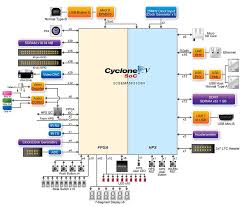


Table des matières

[Introduction - 2 -](#_Toc42238558)

[Annexes - 2 -](#_Toc42238559)

[Conclusion - 2 -](#_Toc42238560)

[Difficultés rencontrées - 2 -](#_Toc42238561)

# Introduction

Ce laboratoire a pour but de

# Annexes

Voici la liste dans l’ordre des annexes :

1. Cod

# Conclusion

Je dois avouer qu’au début du laboratoire j’étais perdu et avais peur de tout le travail demandé. Finalement, sans prendre en compte les temps de compilations extrêmement long, j’ai beaucoup apprécié ce laboratoire. C’est pourquoi, c’est avec plaisir que j’ai ajouté la fonctionnalité edge sur les interruptions.

## Difficultés rencontrées

* Le Résultats obtenus

J’ai réussi à mettre en place toutes les étapes qui m’était demandé dans ce laboratoire. Les description VHDL sont synthétisable et intégrable. Je suis particulièrement fier d’avoir réussi à faire complétement le travail demandé. Je me dois

Date : 0.07.20

Nom de l’étudiant : Spinelli Isaia