

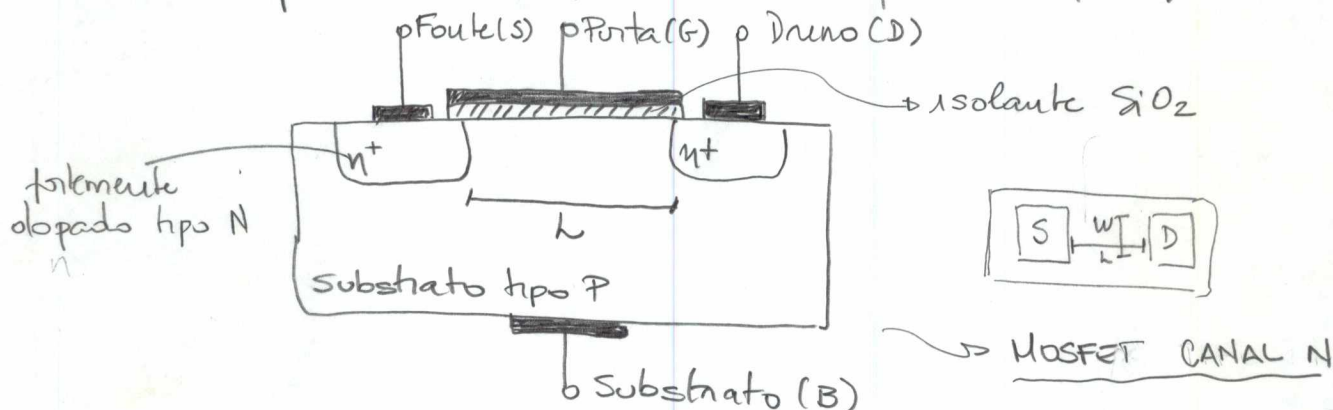
# IV TRANSISTOR DE EFEITO DE CAMPO (TEC ou FET)

## 1. Introdução

- Uso como amplificador ou chave com muito alta impedância de entrada.
- Dispositivo semicondutor de três (ou quatro) terminais. ~ integrado
- Tensões entre dois terminais determinam a corrente de um terceiro terminal
- Tipos:
  - MOSFET TIPO CRESCEMENTO
  - MOSFET TIPO DEPLEÇÃO
  - JFET (FET DE JUNÇÃO)

MOS: Metal Oxide Semiconductor

## 2. MOSFET Tipo crescimento (hpo enriquecimento, limo)

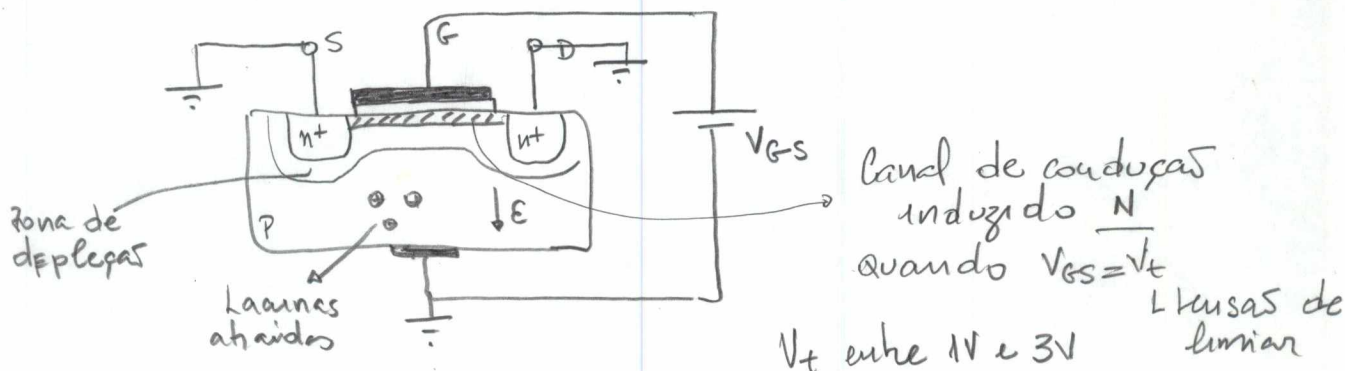


### 2.1. OPERAÇÃO SEM TENSÃO DE PORTA

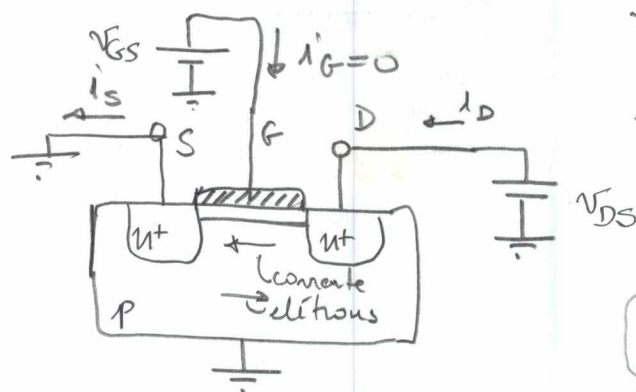


Resistência muito alta:  $\sim 10^{12} \Omega$

### 2.2. CRIAÇÃO DE UM CANAL PARA FLUXO DE CORRENTE



### 2.3. Aplicações de um pequeno $V_{DS}$



$$V_{GS} > V_t$$

$$I_S = I_D$$

Aplicando  $V_{GS}$  maior que  $V_t$  o canal é "melhorado".

Por isso "enhancement-type" transistors.

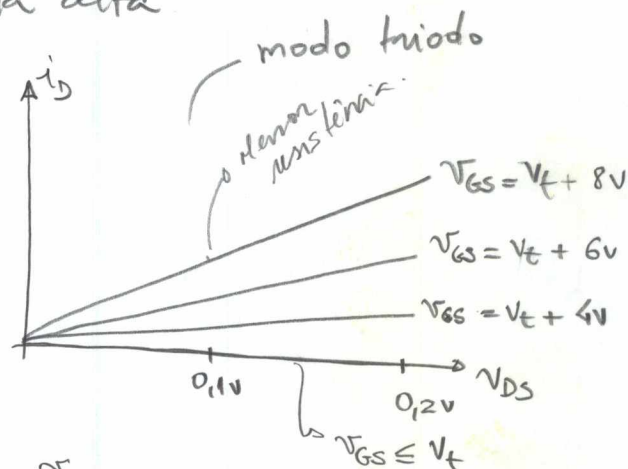
→ aumento da proporcionalidade

Com  $V_{DS}$  pequeno (entre 0,1 e 0,2 V), corrente flui pelo canal induzido ( $D \rightarrow S$ ), sendo que a resistência do canal.

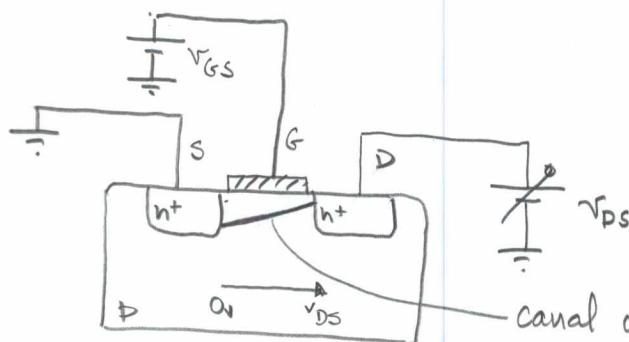
Com  $V_{GS} = V_t$ : resistência ainda alta

$$I_D \propto (V_{GS} - V_t)$$

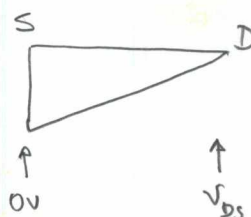
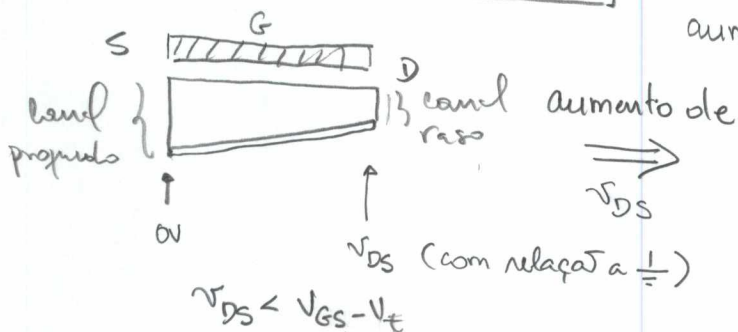
Operação como uma resistência linear controlada por  $V_{GS}$



### 2.4. Operação com valores maiores de $V_{DS}$



canal começa a inclinar com o aumento de  $V_{DS}$

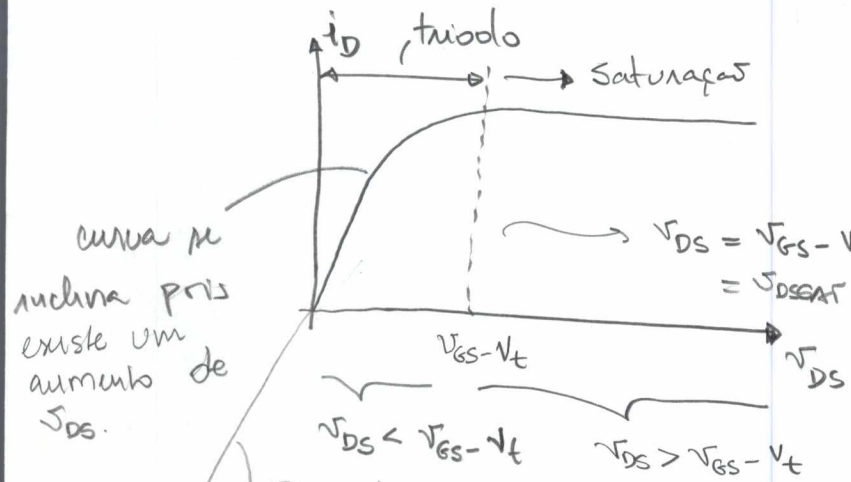


aumento da resistência chegando até o caso limite mostrado ao lado

$$V_{DS} = V_{GS} - V_t \quad \left\{ \begin{array}{l} V_{DS} \text{ maior que o} \\ \text{excesso de voltagem} \end{array} \right.$$

saturação da corrente

Resultado sobre a corrente:

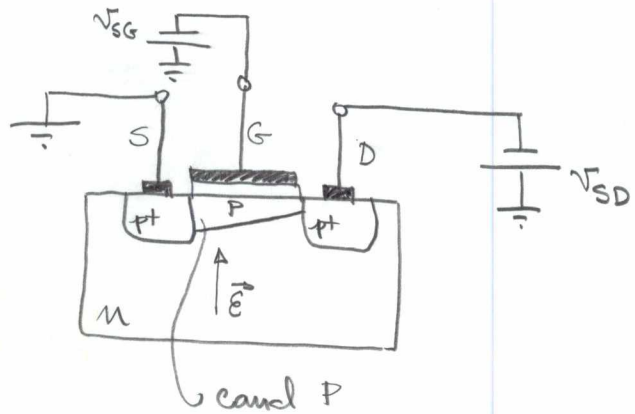


Curva obtida para um dado  $V_{GS} > V_t$

$$V_{DS} = V_{GS} - V_t \Rightarrow V_{GS} - V_{DS} = V_t \Rightarrow V_{GD} = V_t$$
$$= V_{DSAT}$$

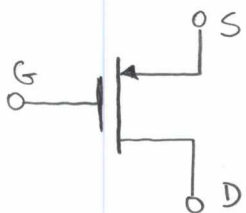
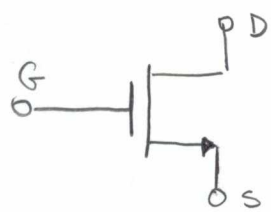
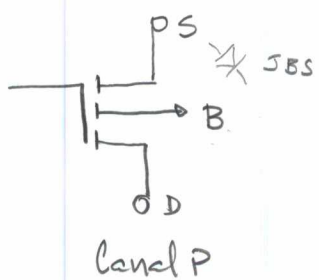
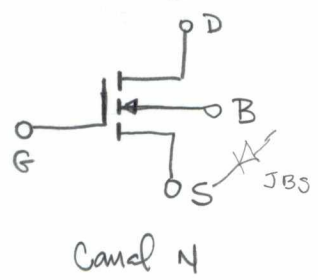
Permite corrente no sentido S → D, mas é um uso pouco comum! Evitar este modo de operação.

2.5 MOSFET CANAL P



→ NA FORMA DISCUTA, OS MOSFETs canal N são mais difundidos e menos caro que os de canal P.

2.6 Simbologia



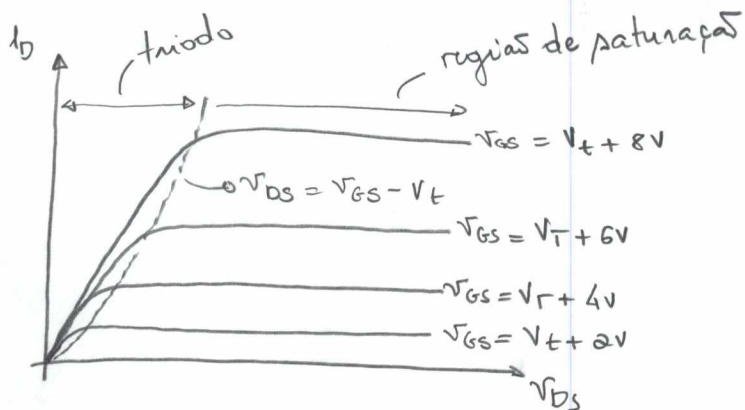
Garantir que a junção PN entre o Substrato e a porta JBS esteja polarizada reversamente

com o substrato ligado à fonte

Substrato ligado à tensões mais negativa

Substrato ligado à tensões mais positiva

# Q.7. Relação $i_D \times V_{DS}$ (MOSFET CANAL N) (NMOS)



$$\left. \begin{array}{l} \text{corte: } V_{GS} < V_t \\ \text{triodo: } V_{DS} < V_{GS} - V_t \\ \text{saturação: } V_{DS} > V_{GS} - V_t \end{array} \right\}$$

Modos de operação

Na região de corte  $V_{GS} < V_t$

$i_D = 0$  (ou muito pequeno  $\sim 10$ )

Na região de triodo  $V_{GS} > V_t$  e  $V_{DS} < V_{GS} - V_t$

$$\left\{ \begin{array}{l} V_D - V_S < V_G - V_S - V_t \\ V_{DG} < -V_t \\ V_{GD} > V_t \end{array} \right.$$

$$i_D = K \cdot \left\{ 2 \cdot (V_{GS} - V_t) \cdot V_{DS} - V_{DS}^2 \right\}$$

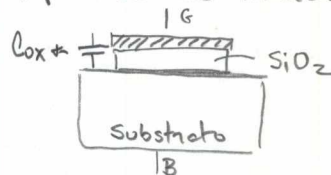
com  $K = \frac{1}{2} \mu_n \cdot C_{ox} \cdot \left( \frac{W}{L} \right)$   $[K] = A/V^2$

$\mu_n$ : mobilidade do elétron (depende do material)

$C_{ox}$ : capacitância do óxido

$L$ : comprimento do canal

$W$ : largura do canal



Se  $V_{DS}$  é suficientemente pequeno:  $V_{DS}^2 \approx 0$  e

$$i_D \approx 2 \cdot K \cdot (V_{GS} - V_t) \cdot V_{DS}$$

$1/r_{DS}$  — resistência dreno-fonte

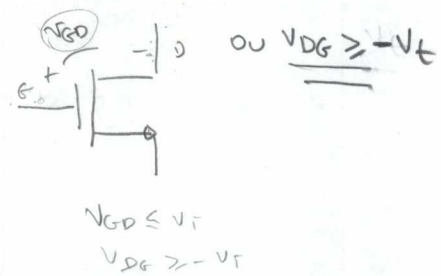
$$r_{DS} = \frac{V_{DS}}{i_D} = \frac{1}{2K \cdot (V_{GS} - V_t)} \quad \left\{ \begin{array}{l} \text{Resistência controlada} \\ \text{por tensões.} \end{array} \right.$$



Na região de saturação  $V_{GS} > V_t$  e  $V_{DS} \geq V_{GS} - V_t$   
(ou  $V_{GD} \leq V_t$ )

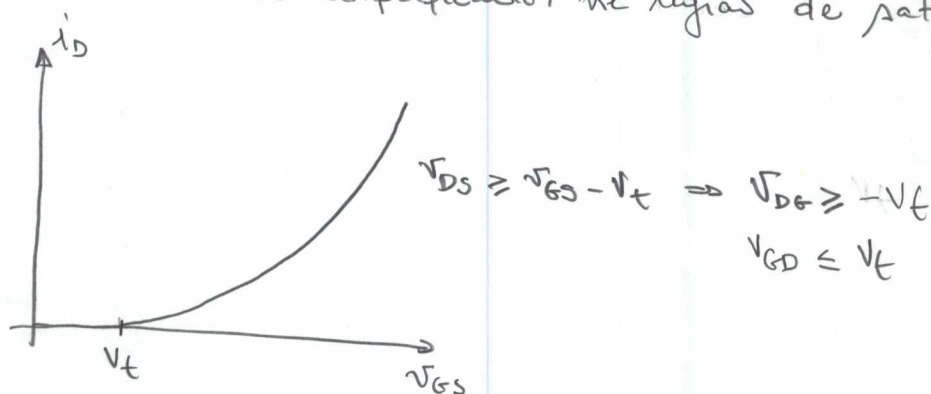
$-1 \leq 2$   
 $1 \geq -2$

Sendo o limiar entre a região de triodo e a região de saturação dado por  $V_{DS} = V_{GS} - V_t$ , substituindo na equação de  $i_D$  para triodo obtém-se:



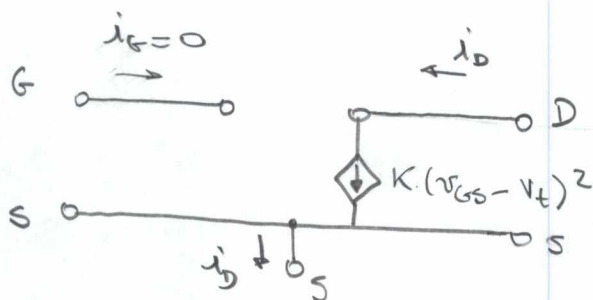
$$i_D = K \cdot (V_{GS} - V_t)^2$$

Relação quadrática de  $i_D$ . No TJB, essa relação era exponencial, que é ainda mais não-linear que a relação quadrática. Assim, o MOSFET pode provocar menos distorções de sinal quando usado como amplificador na região de saturação.

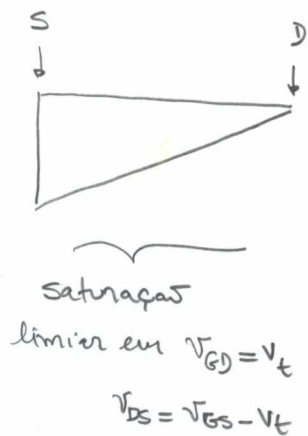


Região limite  $V_{DS} = V_{GS} - V_t \Rightarrow \underline{i_D = K \cdot V_{DS}^2}$

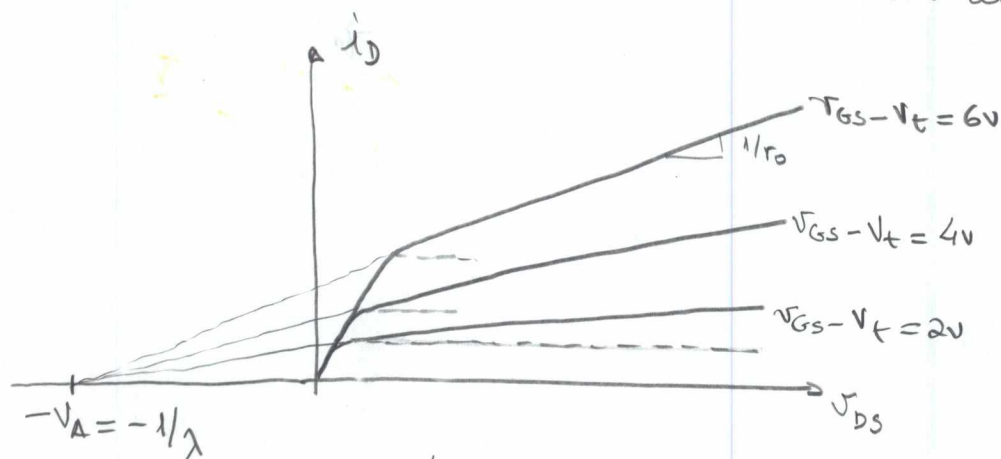
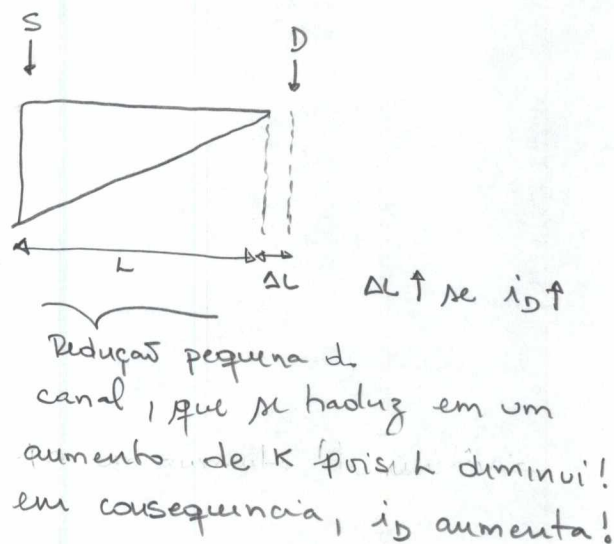
Modelo grande sinal:



## 2.8 Resistência finita de saída na saturação



Com o aumento  
 $\Rightarrow$   
de  $V_{DS}$



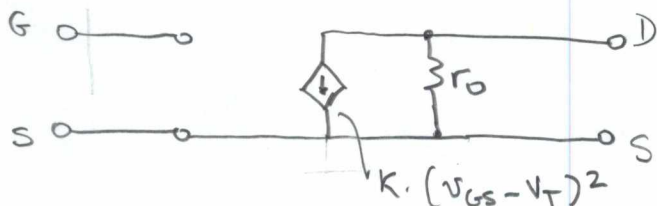
tipicamente  $\lambda$ : 0,005 a 0,03 1/V ( $V_A$ : 30 - 200 Volts)

$$i_D = K \cdot (V_{GS} - V_t)^2 \cdot (1 + \lambda \cdot V_{DS})$$

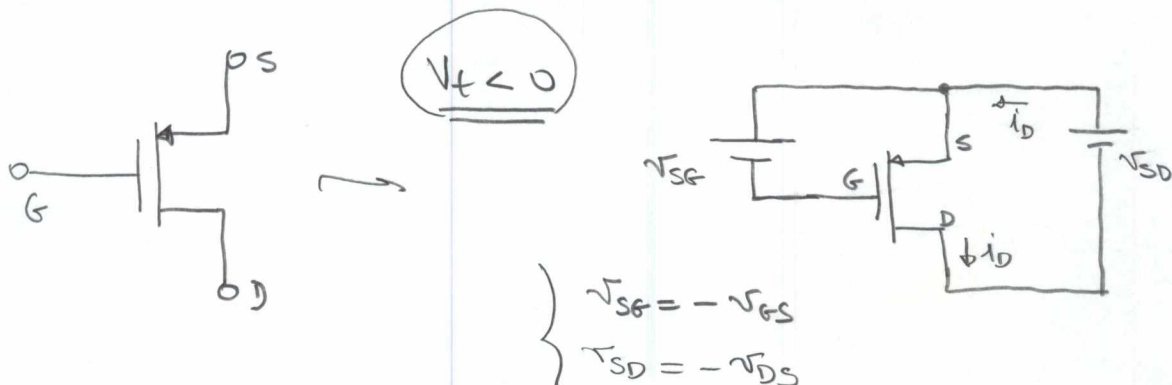
$$= K \cdot (V_{GS} - V_t)^2 \cdot (1 + \frac{V_{DS}}{V_A})$$

$$r_o \triangleq \left( \frac{\partial i_D}{\partial V_{DS}} \right)^{-1} = \left( \lambda \cdot K \cdot (V_{GS} - V_t)^2 \right)^{-1} \approx (\lambda \cdot I_D)^{-1}$$

$$r_o \approx \frac{1}{\lambda \cdot I_D} \quad \text{ou} \quad \frac{V_A}{I_D} \quad \left\{ \text{semelhante ao TJB} \right\}$$



## 2.8 Relações $i_D \times V_{DS}$ (MOSFET CANAL P) (PMOS)



Na região de corte  $V_{GS} > V_t$   $V_t < 0$

$$i_D = 0$$

Na região de triodo  $V_{GS} \leq V_t$  (e  $V_{DS} \geq V_{GS} - V_t$ )

$$i_D = K \cdot \left[ 2 \cdot (\underbrace{V_{GS} - V_t}_{< 0}) \cdot \underbrace{V_{DS}}_{> 0} - \frac{V_{DS}^2}{2} \right] > 0, \text{ entao o sinal e o indicado na figura}$$

$$K = \frac{1}{2} \cdot \mu_p \cdot C_{ox} \left( \frac{W}{L} \right)$$

$\mu_p$ : mobilidade das lacunas no canal p

$$\mu_p \approx \frac{1}{2} \cdot \mu_n$$

Assim, sendo  $C_{ox} \left( \frac{W}{L} \right)$  o mesmo para um dispositivo NMOS e o K do PMOS é a metade do K do NMOS

Para dois dispositivos NMOS e PMOS complementares, deve-se fazer a largura W do PMOS

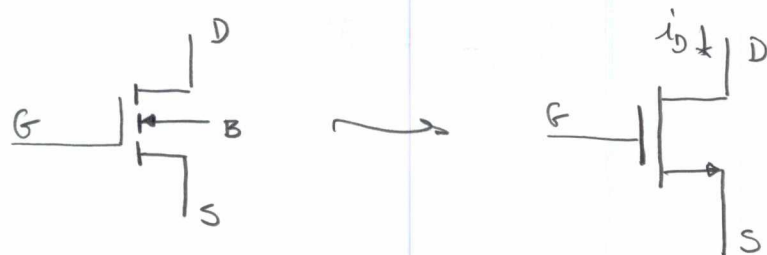
Duas vezes maior que a do NMOS, o que o faz ser mais caro?

Na região de saturação  $V_{GS} = V_t$  e  $V_{DS} < V_{GS} - V_t$

$$i_D = K \cdot (V_{GS} - V_t)^2 \cdot \left( 1 + \frac{\lambda}{V_{DS}} \right) \quad \lambda < 0 \quad \left. \begin{array}{l} \text{Garantido} \\ \text{se } V_{GS} = 0 \end{array} \right\}$$

com  $V_{GS}$ ,  $V_t$ ,  $\lambda$  e  $V_{DS}$  negativos

## 2.9 Efeito do substrato (NMOS)

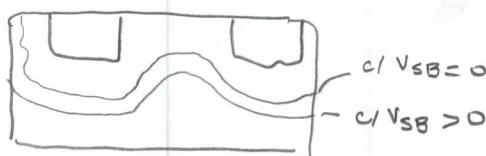


B conectado a S  
 $V_{BS} = 0$  e o diodo da junção JBS está polarizado reversamente.

Em transistores discretos

B conectado à tensão mais negativa (NMOS) ou mais positiva (PMOS) para garantir que a JBS está polarizada reversamente. A tensão  $V_{SB}$  tem um efeito no funcionamento do dispositivo. O efeito é o alargamento da região de depleção.

Em circuitos integrados

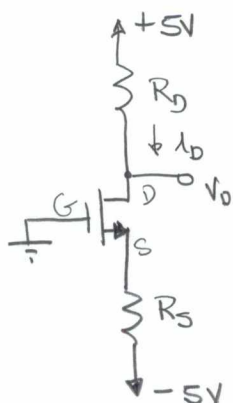


A profundidade efectiva do canal diminui implicando numa redução de  $i_D$ . O efeito obtido é semelhante a alterar  $V_t$ :

$$\uparrow V_{SB} \Rightarrow \uparrow V_t$$

Então, sendo  $V_{GS}$  e  $V_{DS}$  constantes,  $V_{SB}$  modula  $i_D$ !

### Exemplo 3.1



Projetar o circuito de forma que  $i_D = 0,4 \text{ mA}$  e  $V_D = +1 \text{ V}$ . ( $V_t = 2 \text{ V}$ ,  $\mu_n C_{ox} = 20 \mu\text{A/V}^2$ ,  $L = 10 \mu\text{m}$ ,  $W = 400 \mu\text{m}$ ). Assuma  $\lambda = 0$ .

Solução: Sendo  $V_D = +1 \text{ V}$  e  $V_t = 2 \text{ V}$ , temos que  $V_{GD} = -1 \text{ V} \leq V_t$ , ou seja, o transistor tem que estar na saturação. Então

$$K = \frac{1}{2} \cdot \mu_n C_{ox} \cdot \frac{W}{L} = \frac{1}{2} \cdot 20 \cdot 10^{-6} \cdot \frac{400}{10} = 10 \cdot 10^{-6} \cdot 40 = 400 \cdot 10^{-6} = 4 \cdot 10^{-4} \text{ A/V}^2$$

$$V_{DS} \geq V_{GS} - V_t$$

$$V_{DS} - V_D \geq V_{GS} - V_t - V_D$$

$$-V_S \geq V_{GD} - V_t - V_t \Rightarrow V_t > V_{GS} - V_t$$



④

$$\underbrace{4 \cdot 10^{-6}}_{0.4 \text{ mA}} = 4 \cdot 10^{-4} \cdot (V_{GS} - 2)^2 \quad \cdot V_{GS} - 2 = \pm 1$$

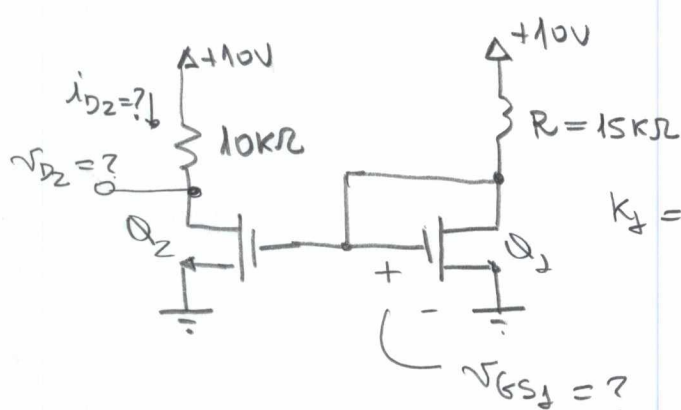
$$V_{GS} = -1 + 2 = 1V$$

$V_{GS} = 1V \leq V_{th}$ , e o diodo não tem a canal formado

Sendo  $i_D = 0,4 \cdot 10^{-3} \text{ A}$  e  $V_{GS} = 3 \text{ V}$ , temos  $V_S = -3 \text{ V}$ , e

$$R_s = \frac{V_s - (-5V)}{0,4 \cdot 10^{-3}} = \frac{-3+5}{0,4 \cdot 10^{-3}} = \frac{2}{0,4 \cdot 10^{-3}} = \underline{\underline{5000 \Omega}}$$

$$E \quad R_D = \frac{5 - (V_D)}{0,4 \cdot 10^{-3}} = \frac{5 - 1}{0,4 \cdot 10^{-3}} = \underline{\underline{10.000 \Omega}}$$



$$Q_1 = Q_2 \text{ (par casado)}$$

$\lambda = 0$

$$K_1 = K_2 = K = \frac{1}{2} \cdot 20 \cdot 10^{-6} \cdot \frac{100 \cdot 10^{-6}}{10 \cdot 10^{-6}} = 100 \cdot 10^{-6} \text{ A/V}$$

$$I_{b2} = 0,4 \text{ mA}$$

$$\sqrt{GS_d} = ?$$

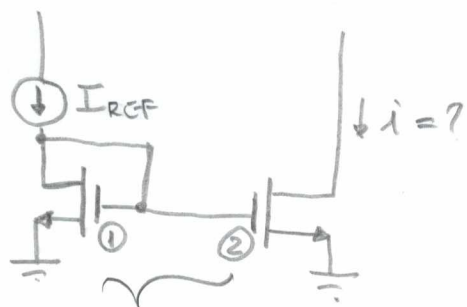
No exemplo 5.2, havia pelo menos um estado  $V_{GS} = 4V$

Assim  $\sqrt{G_{S_2}} = 4V$ , implicando que  $i_{D_2} = i_{D_1}$  (transistors

idênticas) :  $\boxed{I_{D2} = 0,4 \text{ mA}}$  e  $\boxed{V_{D2} = 10 - 10.000 \cdot 0,4 \cdot 10^{-3} = 6 \text{ V}}$

### 3. APLICAÇÕES

#### 3.1 Espelho de corrente.



Transistores com o mesmo  $V_t$ ,  $\mu_n$  e  $\alpha$ .

No transistor 1,  $V_{GS} = 0 \Rightarrow$  transistor saturada

$$V_{GS1} = V_{GS2} \quad ; \quad i_{D1} = K_1 \cdot (V_{GS1} - V_t)^2$$

Como o transistor 2 está com o mesmo  $V_{GS}$  que o transistor 1, temos:

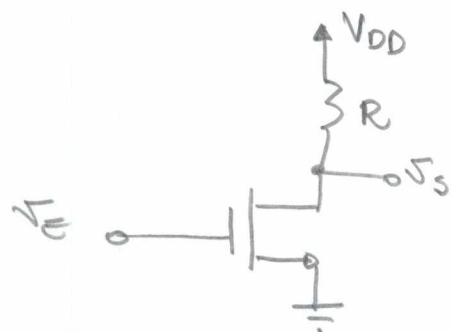
$$i_{D2} = K_2 \cdot (V_{GS1} - V_t)^2 = i$$

se o transistor 2 estiver na saturação (depende da carga).

Assim, 
$$i = K_2 \cdot (V_{GS1} - V_t)^2 = K_2 \cdot \frac{i_{D1}}{K_1} = \frac{K_2}{K_1} \cdot i_{D1}$$

$$i = \frac{W_2/L_2}{W_1/L_1} \cdot I_{REF}$$

#### 3.2. Chave.

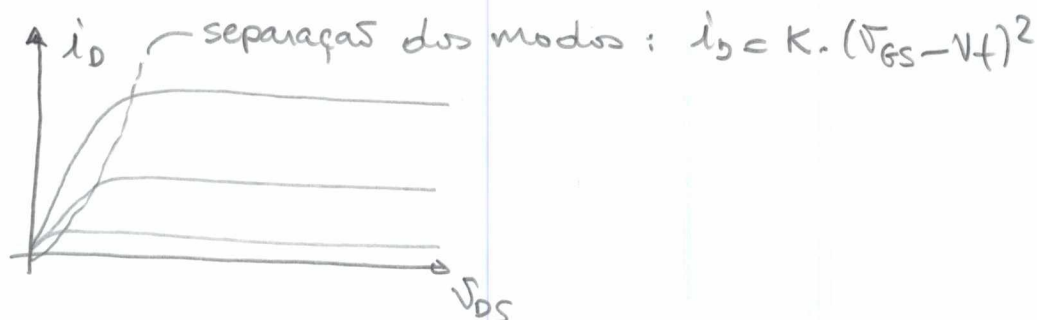


- Com  $V_E = V_{GS} < V_t$ , temos o transistor operando no corte, e assim temos

$$\underline{V_S = V_{DD}}$$

- Com  $V_E = V_{GS} > V_t$ , o transistor pode estar tanto no triodo como na saturação.

Para operar como chave, devemos ter o transistor na região de triodo



No circuito dado, temos:

$$\underline{V_S = V_{DD} - R \cdot i_D}$$

Em ambos os casos, (triode e saturação), temos

Modo triodo:  $V_{DS} \leq V_{GS} - V_t$

Modo saturação:  $V_{DS} \geq V_{GS} - V_t$  (começa em primeiro com  $V_{GS}$  aumentando partindo de  $V_{GS} = V_t$ )

Como chave, para  $V_{GS} > V_t$ , temos que garantir o modo triodo. Assim

$$V_{DS} \leq V_{GS} - V_t \Rightarrow V_S \leq V_E - V_t \quad (\text{ou } V_{GD} > V_t)$$

Seu  $V_{DS} = V_S = V_{DD} - R \cdot i_D$ ,

$$V_E - V_S > V_t$$

$$V_{DD} - R \cdot i_D \leq V_E - V_t$$

No modo triodo, temos:

$$i_D = K \cdot ( \underbrace{2 \cdot (V_{GS} - V_t)}_{V_E} \cdot \underbrace{V_{DS}}_{V_S} - \underbrace{V_{DS}^2}_{V_S^2} )$$

