

Trabajo Final

Microarquitectura y Softcore
(MyS)

Ing. Israel Pavelek

(ipavelek@gmail.com)

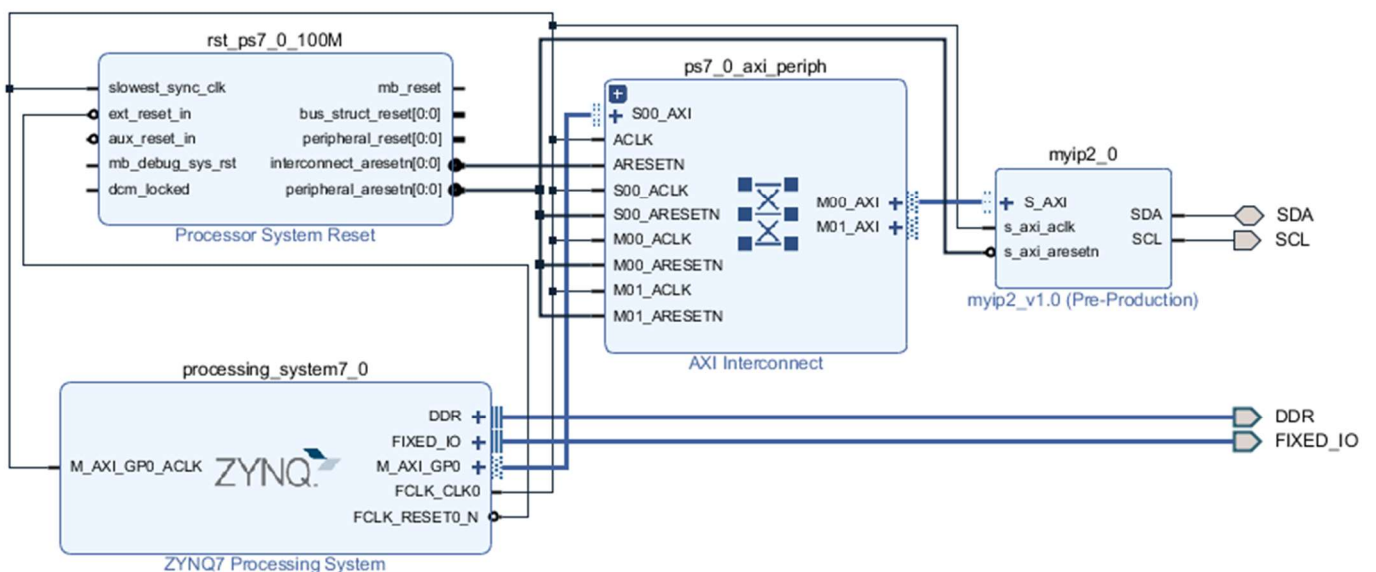
12/12/2023

Este proyecto se enfocó en desarrollar una interfaz I2C desde cero, adaptándola específicamente para ser utilizada con la placa XUP PYNQ-Z2 a través del software Vivado. Para lograrlo, se escribió el código en VHDL, un lenguaje que permitió configurar y diseñar el IP core necesario para esta interfaz (Se adjunta el código resultante).

Esta interfaz no opera de manera aislada; más bien, establece una conexión vital con un componente fundamental en el sistema: el microcontrolador embebido, también conocido como PS (Processing System). Este microcontrolador, programado en lenguaje C, desempeña un papel central. Se encarga de establecer la comunicación y controlar un LCD mediante el módulo PCF8574. Este último convierte las señales provenientes del protocolo I2C en un formato que el LCD puede interpretar y mostrar de manera legible.

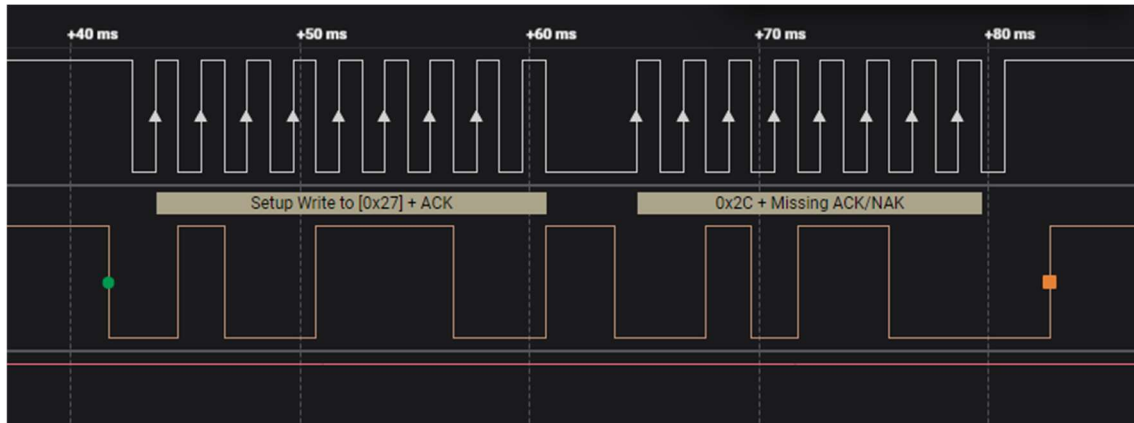
El código desarrollado para este microcontrolador permite inicializar y gestionar de manera efectiva la interacción entre el microcontrolador y el módulo, asegurando así una comunicación fluida y eficiente con el LCD.

A continuación, se muestra el diagrama de la implementación:

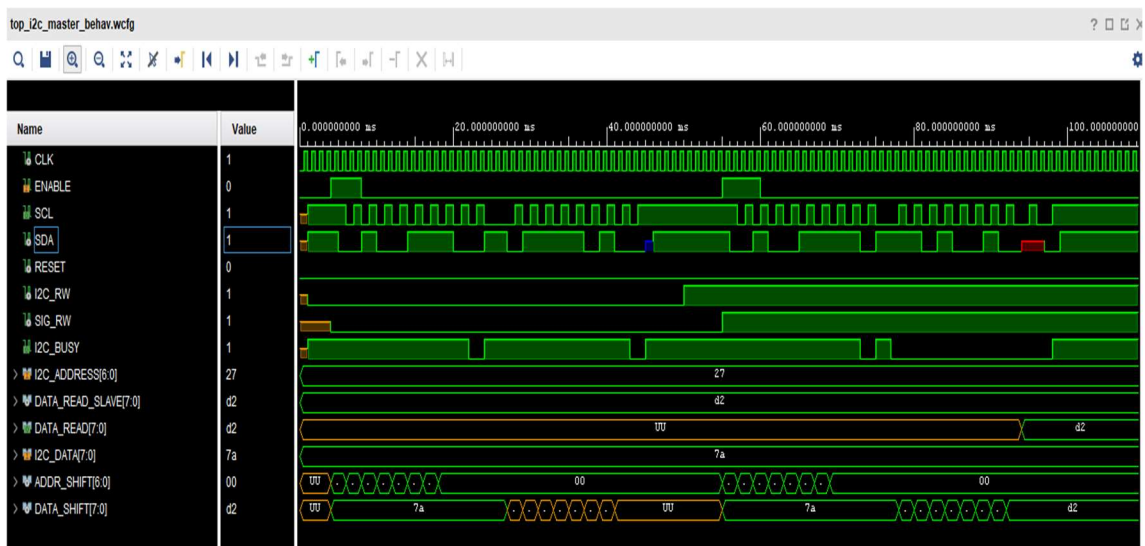


Simulaciones:

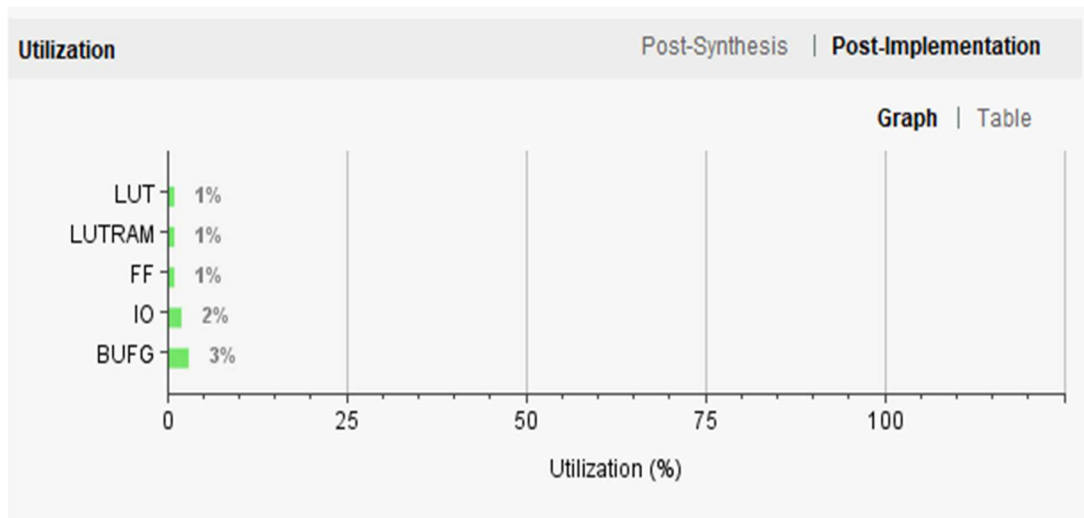
Trama capturada con un analizador lógico:



Simulaciones previas del código en VHDL:



Resumen de utilización de recursos del HW:



Timing

Worst Negative Slack (WNS):	3.594 ns
Total Negative Slack (TNS):	0 ns
Number of Failing Endpoints:	0
Total Number of Endpoints:	2058

[Implemented Timing Report](#)

Power

Total On-Chip Power:	1.394 W
Junction Temperature:	41,1 °C
Thermal Margin:	43,9 °C (3,7 W)
Effective θ_{JA} :	11,5 °C/W
Power supplied to off-chip devices:	0 W
Confidence level:	Medium

[Implemented Power Report](#)

Trabajo Final

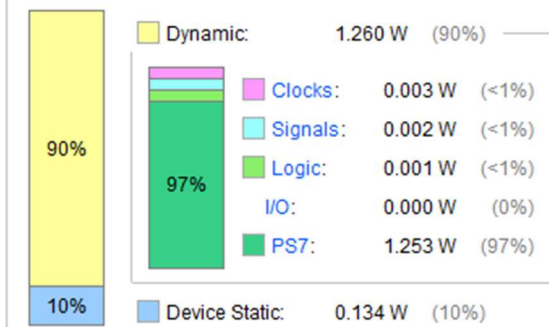
Microarquitectura y Softcore

Power analysis from Implemented netlist. Activity derived from constraints files, simulation files or vectorless analysis.

Total On-Chip Power: 1.394 W
Design Power Budget: Not Specified
Power Budget Margin: N/A
Junction Temperature: 41,1°C
Thermal Margin: 43,9°C (3,7 W)
Effective θ_{JA} : 11,5°C/W
Power supplied to off-chip devices: 0 W
Confidence level: Medium

[Launch Power Constraint Advisor](#) to find and fix invalid switching activity

On-Chip Power



Setup

Worst Negative Slack (WNS): 3,594 ns
 Total Negative Slack (TNS): 0,000 ns
 Number of Failing Endpoints: 0
 Total Number of Endpoints: 2058

Hold

Worst Hold Slack (WHS): 0,055 ns
 Total Hold Slack (THS): 0,000 ns
 Number of Failing Endpoints: 0
 Total Number of Endpoints: 2058

Pulse Width

Worst Pulse Width Slack (WPWS): 4,020 ns
 Total Pulse Width Negative Slack (TPWS): 0,000 ns
 Number of Failing Endpoints: 0
 Total Number of Endpoints: 951

All user specified timing constraints are met.