

Exámenes

UT1 Prueba de Seguimiento (Castellano)

[Volver a la Lista de Exámenes](#)

Parte 1 de 3 - Teoría / 4.0 Puntos

Preguntas 1 de 10

0.67 Puntos

Sea **F** la fracción de tiempo de una determinada tarea en un proceso. Sea **S** la aceleración/mejora obtenida en dicha tarea tras su optimización. Sea **S'** la aceleración/mejora global obtenida en el proceso tras dicha optimización. ¿Cuáles de los siguientes enunciados son **CIERTOS**? (marca todas las respuestas correctas)

- ✓ A. La ley de Amdahl nos permite relacionar los tres valores.
- B. Nos falta conocer el número de instrucciones ejecutadas y el número medio de ciclos por instrucción para poder emplear Amdahl.
- C. Nos deben indicar la fracción de tiempo del resto de tareas para poder utilizar la ley de Amdahl.
- ✓ D. Si desconocemos uno de los valores podemos calcularlo empleando la ley de Amdahl, da igual cuál de los tres desconozcamos.

Respuesta correcta: A, D

Preguntas 2 de 10

0.67 Puntos

En relación a las medidas de prestaciones:

Los ✓ MIPS indican los millones de instrucciones por segundo. Esta medida tiene como inconveniente el no considerar el número de ✓ instrucciones ejecutadas. Por otra parte los ✓ MFLOPS indican los millones de operaciones de coma flotante por segundo.

Respuesta correcta: MIPS, instrucciones|instruccions|instructions, MFLOPS

Preguntas 3 de 10

0.67 Puntos

Cuando hablamos de medir prestaciones, la inversa del tiempo de ejecución, es la medida que interesa a los administradores de sistemas y se denomina ✓ productividad .

Respuesta correcta: productividad|productivitat|throughput

Preguntas 4 de 10

0.67 Puntos. Puntos descontados por fallo: 0.22222222222222

¿Qué modo de direccionamiento usa el MIPS64 para acceder a la memoria?

- ✓ A. Desplazamiento.
- ✓ B. Registro indirecto.
- ✓ C. Indexado.
- ✓ D. Inmediato.

Respuesta correcta: A

Preguntas 5 de 10

0.67 Puntos

Completa la fórmula del tiempo de ejecución en un procesador: $T_e = I \times \text{CPI} \times I$

Respuesta correcta: CPI, T

Preguntas 6 de 10

0.67 Puntos

En los procesadores tipo load/store, las instrucciones aritméticas pueden tener un máximo de $\times 3$ operandos en memoria.

Respuesta correcta: 0 | cero | zero

Parte 2 de 3 - Ejercicios / 3.0 Puntos

Preguntas 7 de 10

1.5 Puntos

Un computador ejecuta dos programas, P1 y P2. P1 se ejecuta durante el 55% del tiempo de ejecución, mientras que P2 lo hace durante el resto del tiempo. Además, se sabe que P2 es un programa cuya ejecución se reparte equitativamente entre los núcleos de procesamiento existentes en el computador. Si el número de núcleos disponibles se multiplica por 2 y la frecuencia del computador se incrementa en un 27%, la ejecución conjunta de ambos programas se mejoraría \checkmark 1.6387 veces con respecto a lo que se obtendría con la configuración original del computador.

Respuesta correcta: 1.64

Preguntas 8 de 10

1.5 Puntos

Tras cambiar el disco duro de un computador, una determinada tarea que antes empleaba 12 segundos, emplea ahora 7 segundos. El nuevo disco duro instalado es 2.2 veces más rápido que el original. La fracción de tiempo que el programa hacía uso del disco en la máquina original es: \checkmark 0.7639.

Respuesta correcta: 0.764

Parte 3 de 3 / 3.0 Puntos

Preguntas 9 de 10

1.5 Puntos

Se dispone de un procesador de la familia MIPS con una frecuencia de reloj de 3 GHz. Este procesador ejecuta un programa P con la siguiente distribución de instrucciones.

Tipo	%	CPI
load	5	2
store	28	2
add	21	1
mult	12	2
branch	5	1
otras	29	1

Si el procesador ejecuta n instrucciones, el tiempo de ejecución será $\checkmark 0.483 \times n$ nanosegundos.

Respuesta correcta: 0.48

Preguntas 10 de 10

1.5 Puntos

Para un procesador de la familia MIPS se está estudiando la posibilidad de implementar una nueva instrucción aritmética que multiplique y acumule. Esto permitiría sustituir con una sola instrucción código como el que se muestra a continuación,

mult \$4,\$2,\$3

add \$1,\$1,\$4

que se podrían sustituir por,

multadd \$1,\$2,\$3

la nueva instrucción emplearía 1 ciclo más que las instrucciones de multiplicación convencionales y la complejidad introducida al rediseñar la unidad de control obligaría reducir un 5% la frecuencia de reloj que actualmente es de 355 Mhz.

La distribución de instrucciones de la arquitectura original es la siguiente,

Tipo	Porcentaje	CPI
mem	17	3
add	35	2
mult	8	4
branch	16	1.6

Tipo	Porcentaje	CPI
otras	24	2
Total	100	

Analizando el código se ha observado que el 13% de las instrucciones de suma acumulan el resultado de una multiplicación previa y por lo tanto se pueden sustituir junto con ésta por la nueva instrucción.

El porcentaje de instrucciones mult en la nueva arquitectura será de $\times 3.45$ %.

Respuesta correcta: 3.6