

Estructura del computador (ETC)



Grado: Ingeniero en informática (GII)

Indice

- A. Multiplicación sin Signo
- B. Multiplicación con signo: Algoritmo de Booth
- C. Multiplicación con signo: Recodificación por parejas de bits
- D. División

A. Multiplicación sin signo:

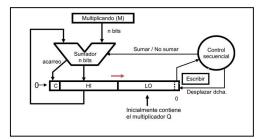
ALGORITMO DE MULTIPLICACIÓN:

PROBLEMA 15 del boletín "Tema 3. Problemas de artimética entera.pdf" para practicar el algoritmo de multiplicación sin signo. Tiene varios ejemplos de multiplicación.

CALCULO DE PRODUCTIVIDAD DEL OPERADOR

Se dispone de un circuito multiplicador secuencial para números enteros sin signo de 32 bits tal y como se muestra en la siguiente figura. Supóngase que el retardo de las diferentes operaciones involucradas en la multiplicación es el que se indica en la tabla posterior:

4 ns
1 ns
10 ns
1 ns
1 ns
1 ns



 a) Indíquese cuál sería el periodo mínimo de la señal de reloj y cuántos ciclos son necesarios para realizar una operación de multiplicación. Asuma que la inicialización del operador se hace en un ciclo completo.

Periodo mínimo = 1 + 10 + 1 + 1 + 1 = 14 ns (excluimos el tiempo de inicializar registros ya que se dice en el enunciado que se hace en un ciclo completo aparte)

Ciclos necesarios = 1 + 32 = 33 ciclos (número de bits + inicialización)

b) ¿Cuál sería la productividad que podría alcanzar dicho multiplicador?

$$T_{op} = 33 \text{ ciclos * } 14 \text{ ns} = 462 \text{ ns}$$

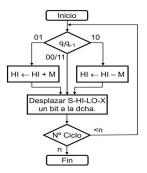
$$\chi = \chi = \frac{1}{t_{op}} = \frac{1000}{462} = 2.2 MOPS$$

B. Multiplicación con signo: Algoritmo de Booth

EXAMEN FEBRERO 2013 CURSO 2012/13

1. Se dispone de un multiplicador secuencial para números con signo de 8 bits cuyo control, mostrado a continuación, implementa el algoritmo de Booth:

Inicializar registros y circuito de control	1 ns
Inspeccionar qi y qi-1	5 ns
Sumar	18 ns
Restar	20 ns
Desplazamiento	3 ns
Escribir registro HI	2 ns
Evaluar el número de ciclo actual	5 ns



a) Se desea realizar la multiplicación mediante el correspondiente operador hardware de los números M=-27 y Q=-5, donde M representa el multiplicando y Q el multiplicador ¿Cuál sería la inicialización de los registros HI y LO en el circuito de multiplicación?

HI	LO
00000000	11111011

b) Rellene la tabla adjunta con los ciclos y acciones requeridas para realizar la anterior multiplicación de M y Q

Ciclo	Acción	
1	HI = HI – M	
1	Desplazar S-HI-LO	
2	No hacer nada	
2	Desplazar S-HI-LO	
3	HI = HI + M	
3	Desplazar S-HI-LO	
1	HI = HI – M	
4	Desplazar S-HI-LO	

Ciclo	Acción
5	No hacer nada
3	Desplazar S-HI-LO
6	No hacer nada
0	Desplazar S-HI-LO
7	No hacer nada
/	Desplazar S-HI-LO
0	No hacer nada
8	Desplazar S-HI-LO

Aunque no se pide es necesario para resolver el ejercicio hacer la tabla completa, por tanto se adjunta a continuación:

```
M = -27 = Ca2(0-0001\ 1011_2) = 1-1110\ 0111_{Ca2}

-M = +27 = 0-0001\ 1011_2

Q = -5 = Ca2(0000\ 0101_2) = 1111\ 1011_{Ca2}
```

Ciclo	S- HI	LO+Extra	Acción
0	0- 0000 0000	1111 1011-0	Inicialización
1	0- 0001 1011	1111 1011-0	HI = HI - M (0-1 = -1)
1	0- 0000 1101	1111 1101-1	Desplazar S-HI-LO
2			No hacer nada(1-1=0)
2	0- 0000 0110	1111 1110-1	Desplazar S-HI-LO
3	1- 1110 1011	1111 1110-1	HI = HI + M (1-0=+1)
3	1- 1111 0101	1111 1111-0	Desplazar S-HI-LO
4	0- 0001 0000	1111 1111-0	HI = HI – M (0-1=-1)
4	0- 0000 1000	0111 1111-1	Desplazar S-HI-LO
5			No hacer nada (1-1 = 0)
3	0- 0000 0100	0011 1111-1	Desplazar S-HI-LO
6			No hacer nada (1-1=0)
U	0- 0000 0010	0001 1111-1	Desplazar S-HI-LO
7			No hacer nada (1-1=0)
/	0- 0000 0001	0000 1111-1	Desplazar S-HI-LO
8			No hacer nada (1-1)
δ	0- 0000 0000	1000 0111-1	Desplazar S-HI-LO

$$-27 \times -5 = 135 = 1000 \ 0111_2$$

c) Calcule la productividad del operador teniendo en cuenta los retardos de las operaciones. Se asume que en un ciclo de reloj se completa una iteración y la inicialización en un ciclo aparte.

```
El tiempo de ciclo corresponde al tiempo en realizar una iteración: t_{\text{ciclo}} = t_{\text{insp}} + \text{max}(t_{\text{suma}}, t_{\text{resta}}) + t_{\text{escrit}} + t_{\text{desp}} + t_{\text{eval}} = 5 \text{ ns} + 20 \text{ ns} + 2 \text{ ns} + 3 \text{ ns} + 5 \text{ ns} = 35 \text{ ns}
Para n=8 bits necesitamos 9 ciclos (1 + 8) por lo tanto: T_{\text{operador}} = 9 * t_{\text{ciclo}} = 9 * 35 \text{ ns} = 315 \text{ ns}
La productividad será de: X_{\text{operador}} = 1 / T_{\text{operador}} = 1 / 315 \text{ ns} = 3.17 \text{ MOPS}
```

d) A fin de mejorar la productividad, se rediseña el operador anterior para que emplee el algoritmo de recodificación por parejas de bits, conservando todas las unidades del viejo operador a excepción de dos etapas: la etapa de inicialización, donde se calcula y almacena previamente 2M y -2M, con un coste total de 4 ns, y la etapa de inspección de bits. ¿Cuál será el coste de esta última etapa si la productividad alcanzada por el nuevo operador es de 5 MOPS?

```
X_{operador} = 5 MOPS, por lo tanto T_{operador} = 1/5 MOPS = 200 ns
Como el operador es de recodificación, utilizará 5 ciclos (1+4) cada uno con: t_{ciclo} = T_{operador}/5 = 200 ns/5 = 40 ns
Tenemos entonces que una iteración durará 40 ns y por lo tanto: t_{ciclo} = t_{insp} + t_{resta} + t_{escrit} + (t_{desp} * 2 veces) + t_{eval} = t_{insp} + 20 ns + 2 ns + (3 ns * 2) + 5 ns = 40 ns, de donde t_{insp} = 40 ns - 33 ns = 7 ns
```

e) Indíquese cuál sería la codificación de Booth a aplicar para realizar la multiplicación de los números M=-27 y Q=-5

M = 1 1 1 0 0 1 0 1 Q = 0 0 0 - 1 1 0 - 1

Otros ejercicios relacionados del boletín "Tema 3. Problemas de artimética entera.pdf" PROBLEMAS 16, 17 y 20 Codificación por Booth PROBLEMA 19 Utilización del operador para multiplicar PROBLEMA 18 Cálculo del tiempo y productividad del operador

C. Multiplicación con signo: Recodificación por parejas de bits:

EXAMEN DICIEMBRE 2014 CURSO 2014/15

2. Considere los siguientes números enteros de 6 bits expresados en complemento a dos:

$$M = 101100 \text{ y } Q = 011001$$

a) Realice "a mano" la multiplicación de M*Q tanto mediante el algoritmo de Booth como por recodificación por parejas. En ambos casos muestre claramente cuál es la recodificación correspondiente del multiplicador.

Cálculos previos: M es -20

M = 1- 101100 y 2M = 1 - 011000 (ambos números negativos, el signo está separado por un guión en la parte superior, para hacerse notar)

-M= 0 - 010100 y -2M = 0 - 101000 (positivos, también separado el signo con un guión)

Algoritmo de Booth	(0. 5 puntos)	Recodificación por parejas (0. 5 puntos)
Recodificación del Multiplicado +1 0 -1 0 +1 -1	r	Recodificación del Multiplicador +2 -2 +1
Multiplicación:		Multiplicación:
	101100	101100
x +	+1 0 -1 0 +1 -1	x +2 - 2 +1
0 0 0 0 0 0	0 1 0 1 0 0	1 1 1 1 1 1 1 0 1 1 0 0
1 1 1 1 1 1	0 1 1 0 0	0000101000
0 0 0 0 0 0	0 0 0 0	1 1 0 1 1 0 0 0
000010	1 0 0	
0 0 0 0 0 0	0 0	1 1 1 0 0 0 0 0 1 1 0 0
1 1 0 1 1 0	0	
1 1 1 0 0 0	0 0 1 1 0 0	

 En caso de utilizar para la multiplicación un circuito secuencial como el visto en clase, indique: (0. 25 puntos)

	Algoritmo de Booth	Alg. Recodificación por parejas
Número de iteraciones necesarias para realizar el producto	6	3
Valor del registro HI en la inicialización	0	0
Valor de registro LO en la inicialización	011001	011001
Valor del registro HI al final de la operación	111000	111000
Valor del registro LO al final de la operación	001100	001100
Valor del bit de signo después de la operación (N)	1	1

Aunque no es necesaria se muestra la tabla de la multiplicación por el algoritmo de pares de bits.

2M = 1-011000 (Consiste en desplazar un bit a la izquierda, M)

M = 1-101100

-M = Ca2(1-101100) = 0-010100

-2M = 0-101000 (Desplazar 1 bit a la izquierda –M)

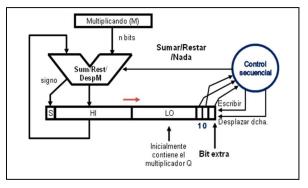
Q= 011001

Ciclo	S- HI	LO+Extra	Acción
0	0-00000	011001-0	Inicializar
1	1-101100	011001-0	Booth: +1 -1 Pares: +1 Sumar +M
1	1-111011	000110-0	Desplazar dos veces a la derecha, realimentando signo
2	0-100011	000110-0	Booth: -1 0 Pares: -2 Sumar -2M
2	0-001000	110001-1	Desplazar dos veces a la derecha, realimentando signo
3	1-100000	110001-1	Booth: +1 0 Pares: +2 Sumar +2M
3	1-111000	001100-0	Desplazar dos veces a la derecha, realimentando signo

EXAMEN DICIEMBRE 2013 CURSO 2013/14

Se dispone de un circuito multiplicador secuencial con recodificación por parejas de bits para números enteros de 32 bits tal y como se muestra en la siguiente figura. Supóngase que el retardo de las diferentes operaciones involucradas en la multiplicación es el que se indica en la tabla posterior:

Inicializar registros y circuito de control	4 ns
Inspeccionar qi+1 qi y qi-1	1 ns
Sumar	10 ns
Restar	12 ns
Desplazar M 1bit	2 ns
Desplazar S-HI-LO-X 2 bits	4 ns
Escribir registro HI	2 ns
Evaluar el número de ciclo actual	4 ns



a) Indíquese cuál sería el periodo mínimo de la señal de reloj y cuántos ciclos son necesarios para realizar una operación de multiplicación

$$T = 1 + 12 + 4 + 2 + 2 + 4 = 25$$
 ns y (32 bits/2) + 1 inicializar = 17 ciclos
T operación = 17 * 25 ns = 425 ns

b) ¿Cuál sería la productividad que podría alcanzar dicho multiplicador?

$$\chi = 1000 / 425 = 2.356 \text{ MOPS}$$

c) ¿Para el siguiente multiplicador de 16 bits indique cuál sería la recodificación correspondiente 1000110001110101?

```
Q = 1000110001110101

Q' = -1 0 0 +1 0 -1 0 0 +1 0 0 -1 +1 -1 +1 -1
```

$$Q'' = -2 + 1 - 1 + 0 + 2 - 1 + 1 + 1$$

EXAMEN ENERO 2015 CURSO 2014/15 RECUPERACIÓN

3. Se dispone de un circuito multiplicador secuencial para números enteros de 32 bits que admite tanto el algoritmo de Booth como el de recodificación por parejas de bits tal y como se muestra en la figura 2. Supóngase que el retardo de las diferentes operaciones involucradas en la multiplicación es el que se indica en la tabla adjunta.

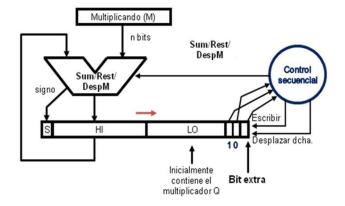


Figura 2

Inicializar registros y circuito de control	4 ns
Inspeccionar bits de q	1 ns
Sumar	10
	ns
Restar	12
	ns
Desplazar M 1bit	2 ns
Desplazar S-HI-LO-X 1 bits	2ns
Escribir registro HI	2 ns
Evaluar el número de ciclo actual	4 ns

a) (0,75 puntos) Indique cuál sería el periodo mínimo de la señal de reloj y cuántos ciclos son necesarios para realizar una operación de multiplicación con cada uno de los algoritmos propuestos. Asuma que la inicialización de los registros se hace en un ciclo. Justifique las respuestas.

Multiplicación por Booth	τ = 21 ns	Nº de ciclos = 32 +1 = 33
	1+12+2+2+4	
Multiplicación por recodificación por parejas	τ = 25 ns	Nº de ciclos = 16 + 1 = 17
	1+12+2+2+4+2+2	

b) (0,75 puntos) ¿Cuál sería la productividad que podría alcanzar dicho multiplicador? Justifíquelo

Multiplicación por Booth	Productividad = 1000/(33*21)=1443 MOPS
Multiplicación por recodificación por parejas	Productividad = 1000/(17*25)=2353 MOPS

Otros ejercicios relacionados del boletín "Tema 3. Problemas de aritmética entera.pdf"

PROBLEMA 21 Codificación por parejas de bits

PROBLEMA 22 Utilización del operador para multiplicar

PROBLEMA 23 Cálculo del tiempo y productividad del operador

D. División

EXAMEN DICIEMBRE 2013 CURSO 2013/14

d) Escriba en el ensamblador del MIPS la parte correspondiente al código de una rutina para realizar la división A/B, dejando el cociente y el resto en las posiciones de memoria al efecto. Incluya en la rutina la detección de una división por 0. Asuma las siguientes declaraciones de variables:

.data 0x10000000
Dividendo: .word A
Divisor: .word B
Cociente: .space 4
Resto: .space 4

```
lw $t0, B  # $t0 ← B
beqz $t0, division_cero
lw $t1, A  # $t1 ← A
div $t1, $t0  # LO = A div B, HI= A mod B
mflo $t0
sw $t0, Cociente  # Almacena la división entera A/B en Cociente
mfhi $t0
sw $t0, Resto  # Almacena el resto de la división entera A/B en
Resto
```