ĐẠI HỌC QUỐC GIA THÀNH PHỐ HỒ CHÍ MINH



Nguyễn Lê Quỳnh Hương – 21520255 IT012.N11.CNCL

BÁO CÁO: Lab 1

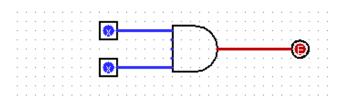
GVHD: Nguyễn Văn Tín

Hồ Chí Minh, 2022

- 1. Lý thuyết
- 2.Tìm hiểu và mô phỏng các cổng luận lý sau:

2.1

• AND

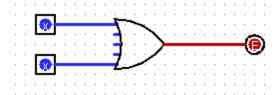


A	В	F
0	0	0
0	1	0
1	0	0
1	1	1

Cách thức hoạt động:

- Hoạt động dựa trên các quy tắc nhân logic, nếu một trong hai đầu vào thấp (0), thì đầu ra cũng thấp. Nếu tất cả các đầu vào đều cao (1), thì đầu ra cũng sẽ cao. Một cổng AND có thể có bất kỳ số lượng đầu vào nào, 2 đầu vào và 3 đầu vào là phổ biến nhất.

• OR

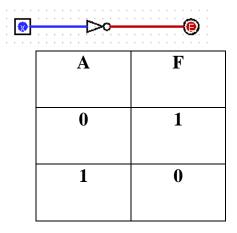


A	В	F
0	0	0
0	1	1
1	0	1
1	1	1

Cách thức hoạt động:

Cổng OR là cổng có đầu ra cao (1) nếu một hoặc cả hai đầu vào cổng cao (1). Nếu đầu vào không cao, kết quả đầu ra thấp (0). Tương tự cổng AND, cổng OR có thể có bất kỳ số lượng đầu dò đầu vào nào nhưng chỉ có một đầu dò đầu ra.

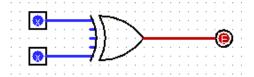
• NOT



Cách thức hoạt động:

- Cổng NOT là cổng logic đảo ngược tín hiệu đầu vào kỹ thuật số, cổng NOT luôn có đầu ra cao (logic 1) khi đầu vào của nó thấp (logic 0). Và ngược lại, cổng NOT logic luôn có đầu ra thấp (logic 0) khi đầu vào cao (logic 1).

• XOR

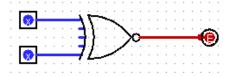


A	В	F
0	0	0
0	1	1
1	0	1
1	1	0

Cách thức hoạt động:

Cổng XOR (Cổng OR độc quyền) là cổng logic kỹ thuật số có hai hoặc nhiều đầu vào và một đầu ra thực hiện kết nối độc quyền. Đầu ra của cổng XOR chỉ đúng khi chính xác một trong các đầu vào của nó là đúng. Nếu cả hai đầu vào của cổng XOR là sai hoặc nếu cả hai đầu vào của nó đều đúng, thì đầu ra của cổng XOR là sai.

• XNOR



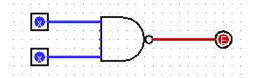
A	В	F
0	0	1

0	1	0
1	0	0
1	1	1

Cách thức hoạt động:

Cổng XNOR (Cổng NOR độc quyền) là cổng logic kỹ thuật số có hai hoặc nhiều đầu vào và một đầu ra thực hiện bình đẳng logic. Đầu ra của cổng XNOR là true khi tất cả các đầu vào của nó là đúng hoặc khi tất cả các đầu vào của nó là sai.

NAND



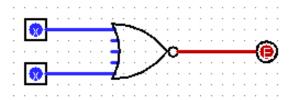
A	В	F
0	0	1
0	1	1
1	0	1
1	1	0

Cách thức hoạt động:

- Cổng NAND là cổng logic tạo ra đầu ra thấp (0) chỉ khi tất cả các đầu vào của nó là đúng, còn muốn tạo ra đầu ra cao (1) thì ngược lại. Do đó cổng NAND là nghịch đảo của cổng AND và mạch của nó được tạo ra bằng cách

kết nối cổng AND với cổng NOT. Tương tự cổng AND, cổng NAND có thể có bất kỳ số lượng đầu dò đầu vào nào nhưng chỉ có một đầu dò đầu ra.

NOR



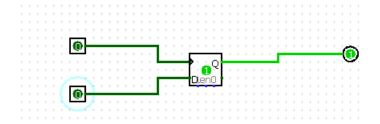
A	В	F
0	0	1
0	1	0
1	0	0
1	1	0

Cách thức hoạt động:

Cổng NOR là cổng logic tạo ra đầu ra cao (1) chỉ khi tất cả các đầu vào của nó là sai và ngược lại đầu ra thấp (0). Do đó cổng NOR là nghịch đảo của cổng OR và mạch của nó được tạo ra bằng cách kết nối cổng OR với cổng NOT. Tương tự như cổng OR, cổng NOR có thể có bất kỳ số lượng đầu dò đầu vào nào nhưng chỉ có một đầu dò đầu ra.

2.2

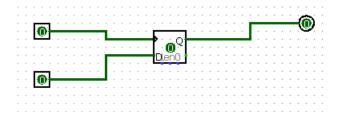
• D latch



Cách thức hoạt động:

Là một thiết bị điện tử có thể được sử dụng để lưu trữ một bit thông tin. Chốt D được sử dụng để nắm bắt hoặc 'chốt' mức logic có trên dòng Dữ liệu khi đầu vào xung nhịp ở mức cao. Nếu dữ liệu trên dòng D thay đổi trạng thái trong khi xung đồng hồ cao, thì đầu ra, Q, theo đầu vào D. Khi đầu vào CLK giảm xuống mức logic 0, trạng thái cuối cùng của đầu vào D sẽ bị giữ lai.

• D flipflop



Cách thức hoạt động:

Hoạt động của D flipflop tương tự như chốt D ngoại trừ đầu ra của D Flip Flop có trạng thái của đầu vào D tại thời điểm của cạnh dương tại chân đồng hồ (hoặc cạnh âm nếu đầu vào xung nhịp hoạt động ở mức thấp) và trì hoãn nó theo một chu kỳ đồng hồ. D FlipFlop có thể được hiểu là một đường trễ hoặc giữ lệnh bằng không. Ưu điểm của flip-flop D so với "chốt trong suốt" loại D là tín hiệu trên chân đầu vào D được ghi lại tại thời điểm flip-flop được xung nhịp và những thay đổi tiếp theo trên đầu vào D sẽ bị bỏ qua cho đến lần tiếp theo sự kiện đồng hồ.

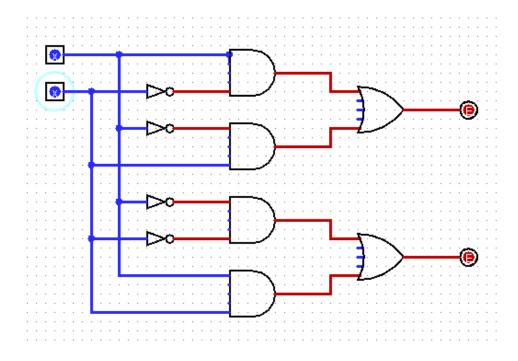
• Register

Cách thức hoạt động:

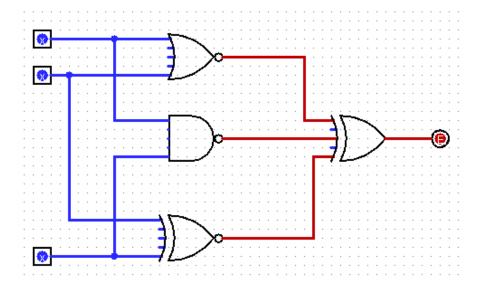
- Thanh ghi là một tập hợp các flipflop. Một flip flop được sử dụng để lưu trữ dữ liệu kỹ thuật số bit đơn. Để lưu trữ một số lượng lớn các bit, dung lượng lưu trữ được tăng lên bằng cách nhóm nhiều hơn một flip flops. Nếu chúng ta muốn lưu trữ một từ n-bit, chúng ta phải sử dụng một thanh ghi n-bit chứa n số lần lật.

3. Bài Tập

3.1



A	В	С	D
0	0	0	1
0	1	1	0
1	0	1	0
1	1	0	1



A	В	С	F
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

