

**ĐẠI HỌC QUỐC GIA THÀNH PHỐ HỒ CHÍ MINH**



**UIT**  
Trường Đại học  
Công nghệ Thông tin

**Khoa Khoa học  
và Kỹ thuật Thông tin**

**Nguyễn Lê Quỳnh Hương – 21520255**

IT012.N11.CNCL

# **BÁO CÁO: Lab 2**

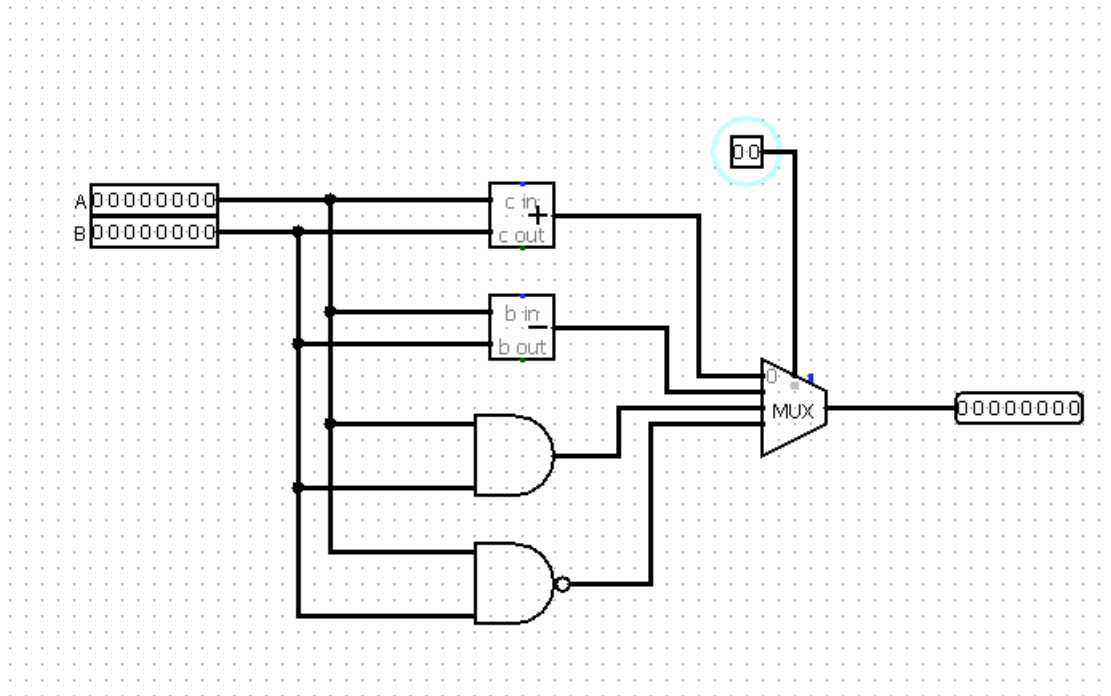
**GVHD: Nguyễn Văn Tín**

**Hồ Chí Minh, 2022**

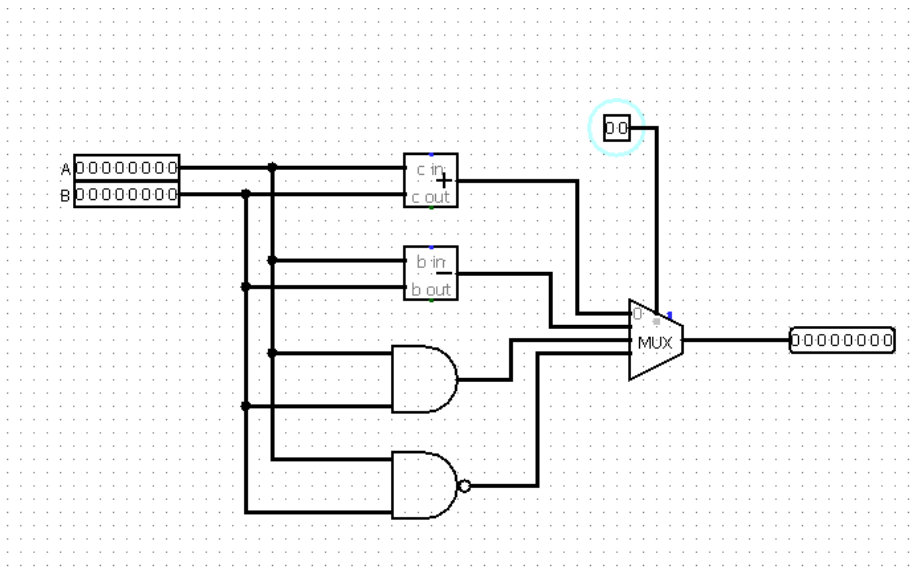
## 1. Lý thuyết

## 2. Thực hành :

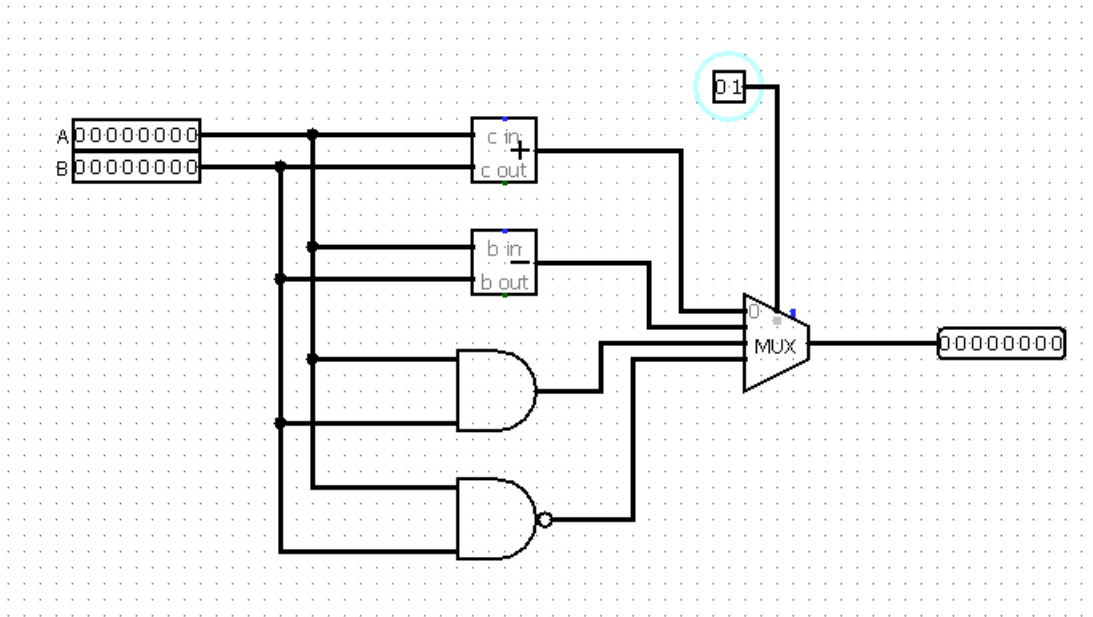
### 2.1 Mô tả ALU:



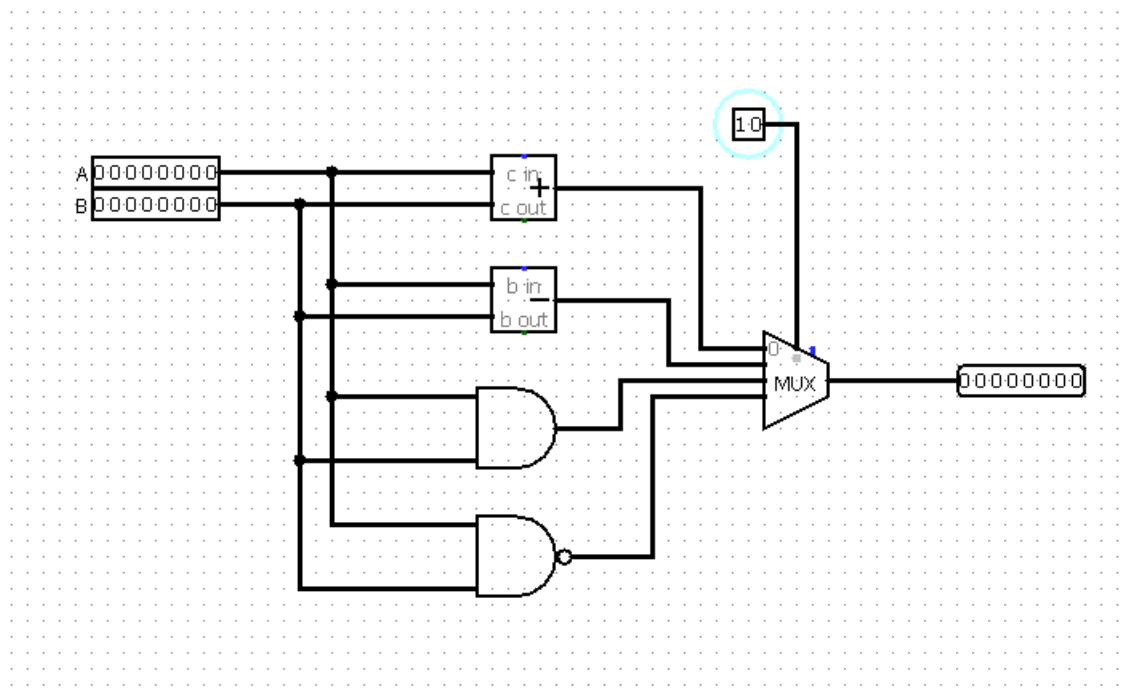
*Các ngõ vào lần lượt :*



*Hình 2.1-1: Mô phỏng ALU với ngõ vào điều khiển là 0 0*



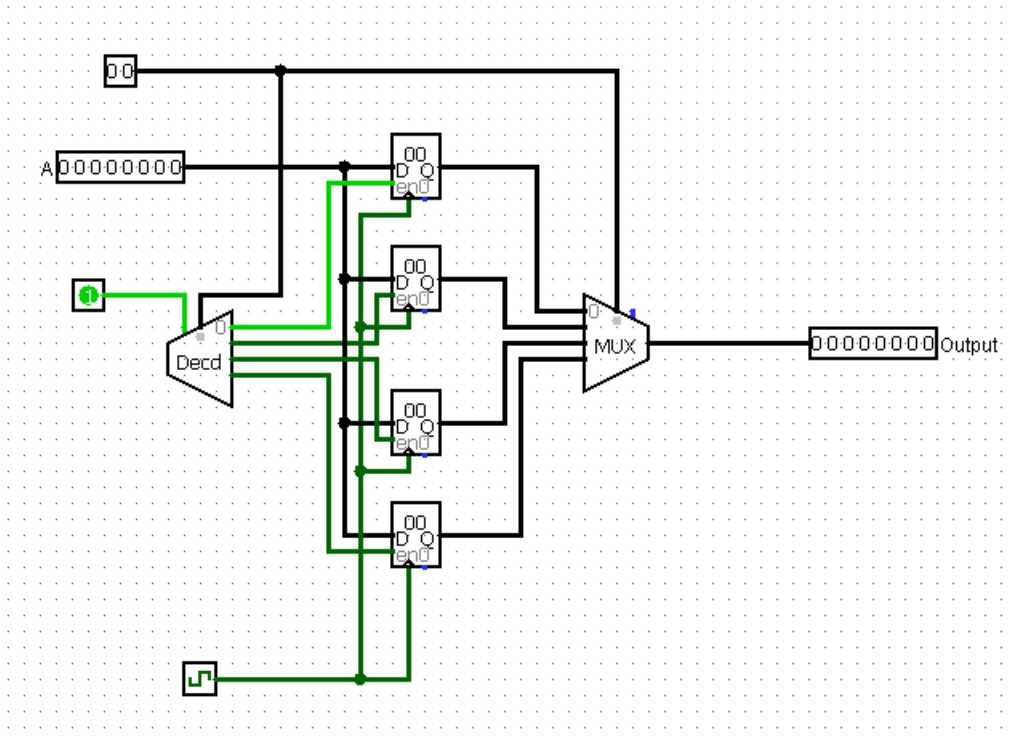
Hình 2.1-2: Mô phỏng ALU với ngõ vào điều khiển là 0 1



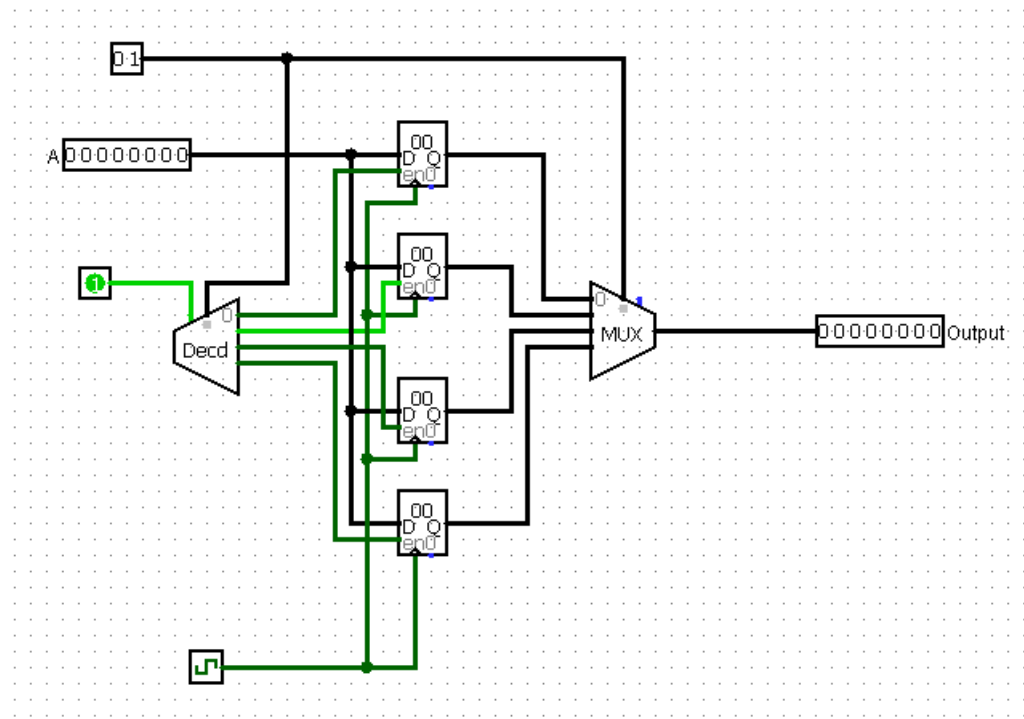
Hình 2.1-3: Mô phỏng ALU với ngõ vào điều khiển là 1 0



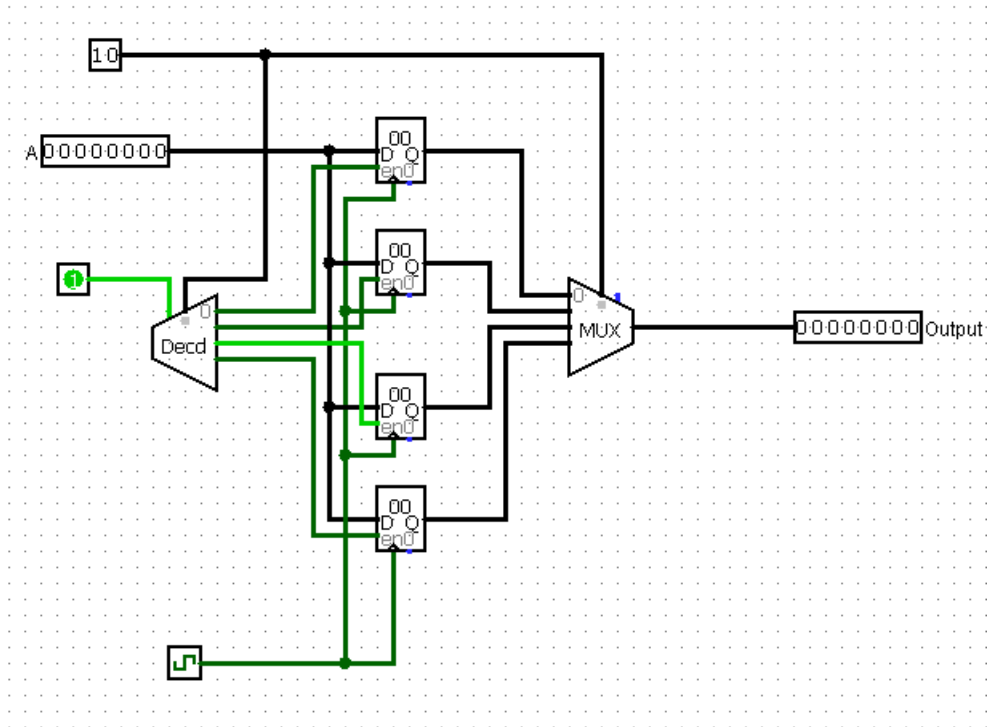
Ngõ vào điều khiển lần lượt là:



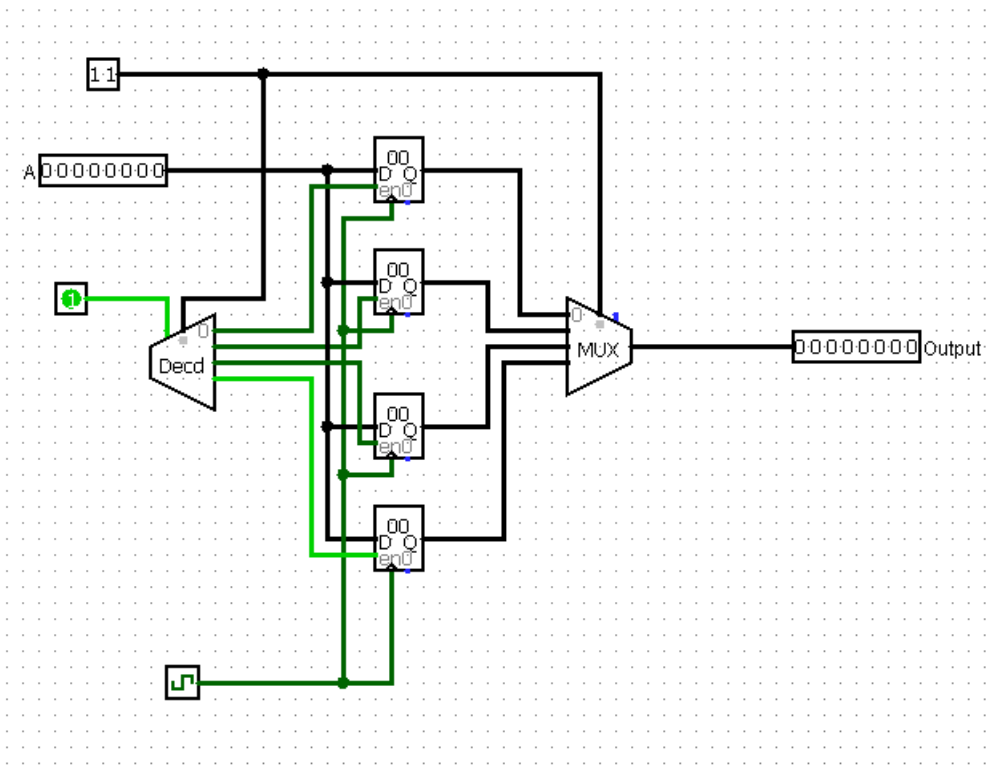
Hình 2.2-1: Mô phỏng Register File với ngõ vào điều khiển là 0 0



Hình 2.2-2: Mô phỏng Register File với ngõ vào điều khiển là 0 1



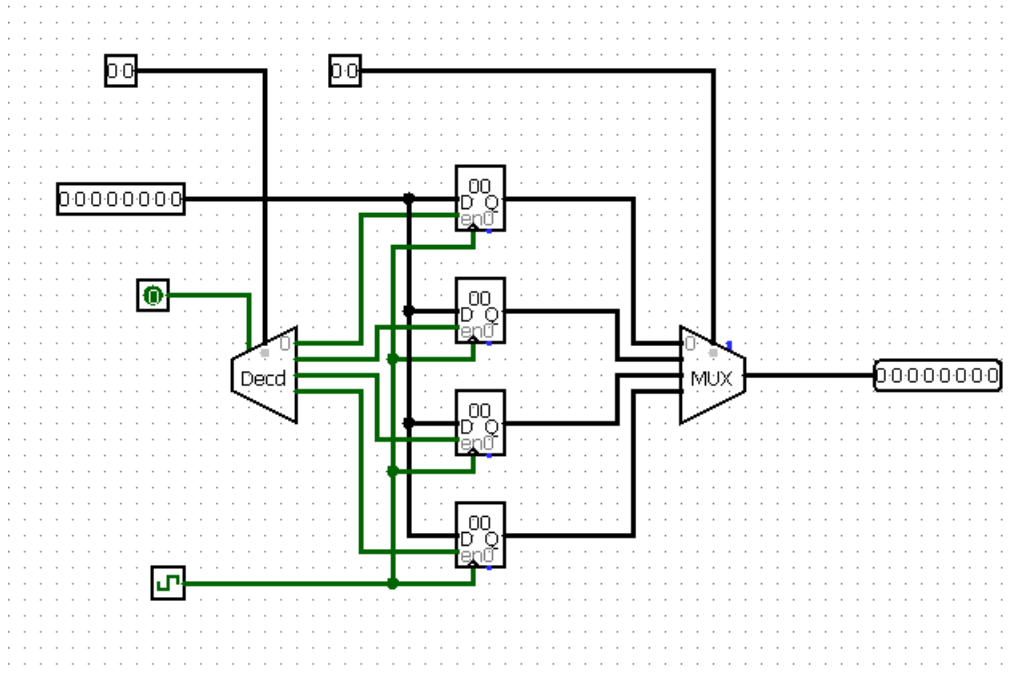
Hình 2.2-3: Mô phỏng Register File với ngõ vào điều khiển là 1 0



**Chức năng của Register File:** chứa các thông tin phục vụ hoạt động của CPU

### 3.1 Cải tiến ALU với các phép toán: $A + B$ , $A + 1$ , $A - B$ , $A - 1$ , $A \text{ AND } B$ , $A \text{ OR } B$ , $A \text{ XOR } B$ , $A \text{ XNOR } B$ .





3.3 Thiết kế mạch tổ hợp có chức năng chuyển đổi số thành MSSV như bảng bên dưới?

Input	Output
0	2
1	1
2	5
3	2
4	0
5	2
6	5
7	5



- Chuyển MSSV từ hệ thập phân sang nhị phân:

2	010
1	001
5	101
2	010
0	000
2	010
5	101
5	101

**Bảng chân trị**

	A	B	C	x	y	z
0	0	0	0	0	1	0
1	0	0	1	0	0	1
2	0	1	0	1	0	1
3	0	1	1	0	1	0
4	1	0	0	0	0	0
5	1	0	1	0	1	0
6	1	1	0	1	0	1
7	1	1	1	1	0	1

**Bìa K-map :**

$f$  BC

A \ 00 01 11 10

0				1
1			1	1

$B\bar{C} + AB$

$f$  BC

A \ 00 01 11 10

0	1		1	
1		1		

$\bar{A}\bar{B}\bar{C} + \bar{A}BC + A\bar{B}C$

$f$  BC

A \ 00 01 11 10

0		1		1
1			1	1

$B\bar{C} + AB + \bar{A}\bar{B}C$

**Vẽ mạch :**

