

Instituto Tecnológico de Buenos Aires

22.13 ELECTRÓNICA III

Trabajo práctico N°1

Grupo 3

MECHOULAM, Alan	58438
LAMBERTUCCI, Guido Enrique	58009
MARTOREL, Ariel	Legajo
LONDERO BONAPARTE, Tomás Guillermo	58150

Profesor

DEWALD, Kevin

Presentado: /19

$$\begin{aligned} \bar{e}\bar{b}\bar{a} &= c\bar{e}\bar{b}\bar{a} + \bar{c}\bar{e}\bar{b}\bar{a} + c\bar{e}\bar{b}\bar{a} \\ &\underbrace{\bar{e}\bar{b}\bar{a} + c\bar{e}\bar{b}\bar{a}}_{\bar{b}\bar{a}} \underbrace{\bar{c}\bar{b}\bar{a} + c\bar{e}\bar{b}\bar{a}}_{\bar{b}\bar{a}} \\ &\underbrace{\hspace{1.5cm}}_{\bar{b}\bar{a}} \end{aligned}$$

se llega a la expresión

$$f(e, d, c, b, a) = bac\bar{d} + ed\bar{c} + \bar{c}\bar{a} + \bar{b}\bar{a} \quad (3)$$

Por otro lado, utilizando mapas de Karnaugh se consigue el siguiente gráfico:

		ba			
		00	01	11	10
dc	00	1	0	0	1
	01	1	0	1	0
	11	1	0	0	0
	10	1	0	0	1

$$e = 0$$

		ba			
		00	01	11	10
dc	00	1	0	0	1
	01	1	0	1	0
	11	1	0	0	0
	10	1	1	1	1

$$e = 1$$

Tabla 1: Mapa de Karnaugh de la expresión (1).

En este se pueden observar 4 grupos distintos:

1. Compuesto por los casilleros 0, 4, 8, 12, 16, 20, 24 y 28, obteniéndose la expresión $bac\bar{d}$;
2. Compuesto por los casilleros 7 y 23, obteniéndose la expresión $ed\bar{c}$;

3. Compuesto por los casilleros 0, 2, 8, 10, 16, 18, 24 y 26, obteniéndose la expresión $\bar{c}\bar{a}$;
4. Compuesto por los casilleros 24, 25, 26 y 27, obteniéndose la expresión $\bar{b}\bar{a}$ de esta forma se llega a la expresión:

$$f(e, d, c, b, a) = b\bar{a}\bar{d}c + ed\bar{c} + \bar{c}\bar{a} + \bar{b}\bar{a}$$

la cual coincide con la ecuación (3). De esta forma se representa, mediante un circuito de compuertas lógicas, la formula hallada.

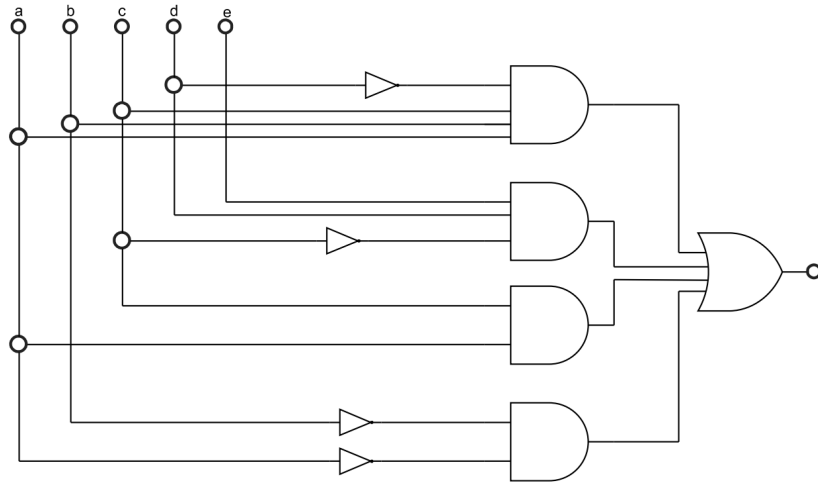


Figura 1: Circuito resultante de simplificar la expresión (1).

Luego se dedujo una expresion para escribirlo con compuertas **NOR**

$$f(e, d, c, b, a) = \bar{\bar{\bar{b}\bar{a}\bar{d}c}} + \bar{\bar{\bar{e}d\bar{c}}} + \bar{\bar{\bar{c}\bar{a}}} + \bar{\bar{\bar{b}\bar{a}}}$$

$$f(e, d, c, b, a) = \bar{\bar{\bar{b} + \bar{a} + d + \bar{c} + \bar{e} + \bar{d} + c + \bar{c} + a + \bar{b} + a}}$$

A la cual le corresponde el siguiente circuito:

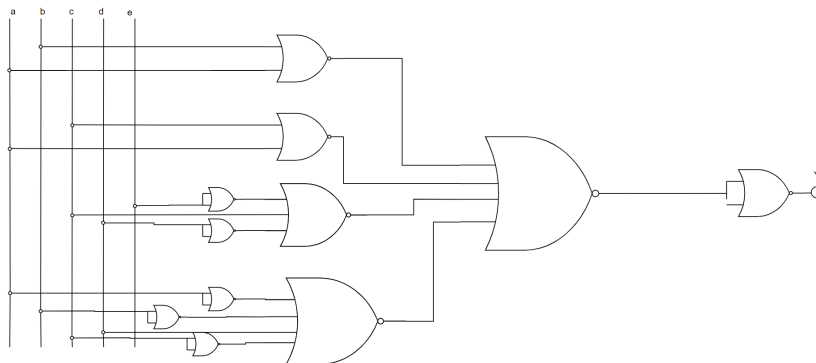


Figura 2: Circuito unicamente con NOR.

Por otro lado, la expresión (2) se escribe en forma de maxterminos:

$$f(d, c, b, a) = (a + b + c + d) \cdot (a + \bar{b} + c + d) \cdot (a + b + \bar{c} + d) \cdot (\bar{a} + \bar{b} + \bar{c} + d) \cdot \\ (a + b + c + \bar{d}) \cdot (a + \bar{b} + c + \bar{d}) \cdot (a + b + \bar{c} + \bar{d})$$

Su desarrollo utilizando álgebra booleana es el siguiente:

$$f(d, c, b, a) = \underbrace{(a + b + c + d) \cdot (a + b + \bar{c} + \bar{d})}_{a+b} \cdot (\bar{a} + \bar{b} + \bar{c} + d) \cdot \\ (a + b + \bar{c} + d) \cdot (a + b + c + \bar{d}) \cdot (a + \bar{b} + c + d) \cdot (a + \bar{b} + c + \bar{d}) \\ f(d, c, b, a) = (a + b) \cdot (\bar{a} + \bar{b} + \bar{c} + d) \cdot (a + \bar{b} + c + d) \cdot (a + b + \bar{c} + d) \cdot \\ (a + b + c + \bar{d}) \cdot \underbrace{(a + \bar{b} + c + \bar{d}) \cdot (a + b + c + d)}_{a+c}$$

$$f(d, c, b, a) = (a + b) \cdot (\bar{a} + \bar{b} + \bar{c} + d) \cdot (a + c) \cdot \\ \underbrace{(a + \bar{b} + c + d) \cdot (a + b + c + \bar{d})}_{\alpha} \cdot \underbrace{(a + b + \bar{c} + d) \cdot (a + b + c + \bar{d})}_{\beta}$$

CÁLCULO AUXILIAR

$$\alpha = [(a + c + d) + \bar{b}] \cdot [(a + c + \bar{d}) + b] \\ \alpha = \underbrace{(a + c + d) \cdot (a + c + \bar{d})}_{a+c} + (a + c + d) \cdot b + (a + c + \bar{d}) \cdot \bar{b} + \underbrace{d\bar{d}}_0 \\ \alpha = a + c + \underbrace{(a + c) \cdot b + (a + c) \cdot \bar{b}}_{a+c} + \underbrace{db + d\bar{b}}_1 = a + c + 1$$

De forma análoga se puede llegar a que

$$\beta = a + b + 1$$

Por lo tanto,

$$\alpha \cdot \beta = (a + c + 1) \cdot (a + b + 1)$$

$$\alpha \cdot \beta = a + b + c + ab + ac + cb + 1 = 1$$

Luego,

$$f(d, c, b, a) = (a + b) \cdot (\bar{a} + \bar{b} + \bar{c} + d) \cdot (a + c) \quad (4)$$

A su vez, usando mapas de Karnaugh, se obtiene lo siguiente:

dc \ ba	00	01	11	10
00	0	1	1	0
01	0	1	0	1
11	0	1	1	1
10	0	1	1	0

Tabla 2: Mapa de Karnaugh de la expresión (2).

En esta se pueden observar 3 grupos:

1. Compuesto por los casilleros 0, 4, 8 y 12, obteniéndose la expresión $b + a$;
2. Compuesto por el casillero 7, obteniéndose la expresión $\bar{a} + \bar{b} + \bar{c} + d$;
3. Compuesto por los casilleros 0, 2, 8 y 10, obteniéndose la expresión $c + a$ obteniendo finalmente la expresión:

$$f(d, c, b, a) = (b + a) \cdot (c + a) \cdot (\bar{a} + \bar{b} + \bar{c} + d) \quad (5)$$

coincidente con la ecuación (4). Por último, se utiliza dicha formula dicha para elaborar un circuito de compuertas lógicas que la represente.

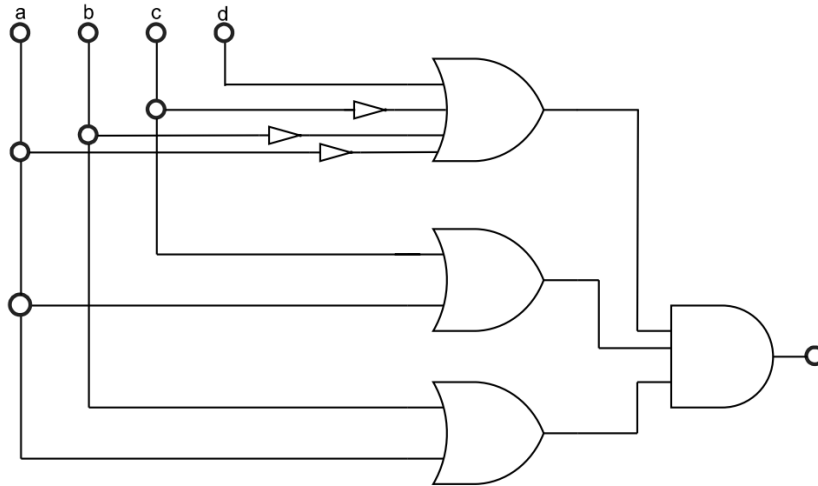


Figura 3: Circuito resultante de simplificar la expresión (2).

Luego se dedujo una expresion para escribirlo con compuertas **NOR**

$$f(d, c, b, a) = \overline{\overline{(b + a)} \cdot \overline{(c + a)} \cdot \overline{(\bar{a} + \bar{b} + \bar{c} + d)}}$$

$$f(d, c, b, a) = \overline{\overline{(b + a)} + \overline{(c + a)} + \overline{(\bar{a} + \bar{b} + \bar{c} + d)}}$$

a la cual le corresponde el siguiente circuito.

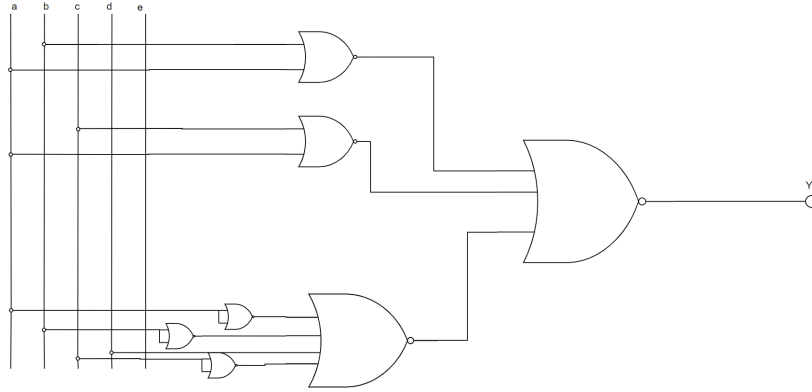


Figura 4: Circuito únicamente con compuertas NOR.

Ejercicio 3

Ejercicio 4

En este punto se pidió armar un circuito que dados 4 bits de entrada en binario lo transforme a código de Gray se armó la tabla de verdad

d	c	b	a	m_{ij}	y_4	y_3	y_2	y_1
0	0	0	0	m_{i0}	0	0	0	0
0	0	0	1	m_{i1}	0	0	0	1
0	0	1	0	m_{i2}	0	0	1	1
0	0	1	1	m_{i3}	0	0	1	0
0	1	0	0	m_{i4}	0	1	1	0
0	1	0	1	m_{i5}	0	1	1	1
0	1	1	0	m_{i6}	0	1	0	1
0	1	1	1	m_{i7}	0	1	0	0
1	0	0	0	m_{i8}	1	1	0	0
1	0	0	1	m_{i9}	1	1	0	1
1	0	1	0	m_{iA}	1	1	1	1
1	0	1	1	m_{iB}	1	1	1	0
1	1	0	0	m_{iC}	1	0	1	0
1	1	0	1	m_{iD}	1	0	1	1
1	1	1	0	m_{iE}	1	0	0	1
1	1	1	1	m_{iF}	1	0	0	0

Se procede a escribir cada bit de salida en función de los minterminos:

$$y_4 = \sum_{j=8}^F m_{4j} ; y_3 = \sum_{j=4}^B m_{3j} ; y_2 = \sum_{j=2}^5 m_{2j} + \sum_{j=A}^D m_{2j} ; y_1 = m_{11} + m_{12} + m_{15} + m_{16} + m_{19} + m_{1A} + m_{1D} + m_{1E}$$

luego para llegar a la forma simplificada se hizo el mapa de Karnaugh de cada salida:

		ba			
		00	01	11	10
dc	00	0	0	0	0
	01	0	0	0	0
	11	1	1	1	1
	10	1	1	1	1

Tabla 3: Mapa de Karnaugh del bit y_4 de salida.

Se puede ver que

$$y_4 = d$$

del segundo bit:

		ba			
		00	01	11	10
dc	00	0	0	0	0
	01	1	1	1	1
	11	0	0	0	0
	10	1	1	1	1

Tabla 4: Mapa de Karnaugh del bit y_3 de salida.

De aquí

$$y_3 = \bar{d}c + d\bar{c}$$

continuando para la siguiente salida:

		ba			
		00	01	11	10
dc	00	0	0	1	1
	01	1	1	0	0
	11	1	1	0	0
	10	0	0	1	1

Tabla 5: Mapa de Karnaugh del bit y2 de salida.

De aqui

$$y_2 = \bar{c}b + c\bar{b}$$

continuando para la ultima salida:

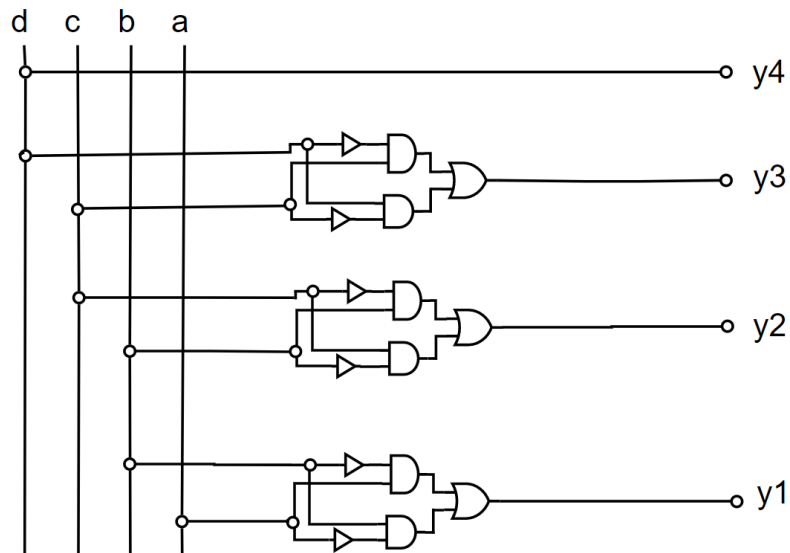
dc \ ba	00	01	11	10
	0	1	0	1
00	0	1	0	1
01	0	1	0	1
11	0	1	0	1
10	0	1	0	1

Tabla 6: Mapa de Karnaugh del bit y1 de salida.

Finalmente se obtiene:

$$y_1 = \bar{b}a + \bar{a}b$$

Luego se armo el circuito únicamente utilizando compuertas **OR AND** y **NOT**



Conclusión

Hablar algo del codigo de verilog

Ejercicio 5