

1. Ejercicio 5

El objetivo de esta sección es implementar un programa en Verilog que multiplique dos números de un dígito en formato BCD y expresarlos a la salida como un número de dos dígitos en formato BCD. Como se trata de dos números de un dígito en BCD, ambos números serán de 4 bits con un rango de representación de 0 a 9. En cuanto a al producto, como son dos dígitos en BCD, serán dos "partes" de 4 bits cada una.

El primer problema a resolver es el de la multiplicación de dos números de 4 bits. Para estudiar el problema se desarrolla dicha operación. La misma se puede ver en la Figura 1.

				x_3	x_2	x_1	x_0
			\times	y_3	y_2	y_1	y_0
				x_3y_0	x_2y_0	x_1y_0	x_0y_0
		x_3y_1	x_2y_1	x_1y_1	x_0y_1		
	x_3y_2	x_2y_2	x_1y_2	x_0y_2			
x_3y_3	x_2y_3	x_1y_3	x_0y_3				
p_6	p_5	p_4	p_3	p_2	p_1	p_0	

Figura 1: Multiplicación de dos números de 4 bits

Como se puede observar se descompuso el producto en $P_0, P_1, P_2, P_3, P_4, P_5, P_6$ y P_7 . Cada uno de estos bits, que son parte del producto, están compuestos por sumas de operaciones ands y carrys. Por ejemplo: $P_2 = X_1Y_1 + X_0Y_2 + X_2Y_0 + C_i n$. Para poder resolver este tipo de operaciones se utilizan circuitos lógicos llamados Half Adder y Full Adder (ver Figura2). Ambos circuitos lógicos son de gran utilidad. El Half Adder permite hacer sumas de dos bits y devolver su carry. En cuanto al Full Adder, puede sumar (además de dos bits) un carry entrante y devolver su respectivo carry de salida. Además es posible combinar estos circuitos lógicos para obtener distintos resultados. Volviendo al problema en cuestión, el circuito lógico que devuelve el producto de dos números con dos bits es el que se ve en la Figura 3.

Como se puede observar el circuito lógico está compuesto de Half y Full adders. Al tener el diagrama del circuito lógico completo es posible plasmarlo en un script de Verilog.

Habiendo sobrepasado el inconveniente de obtener el producto de dos números de cuatro bits, surge el problema de convertir dicho número a BCD. Esto se resuelve

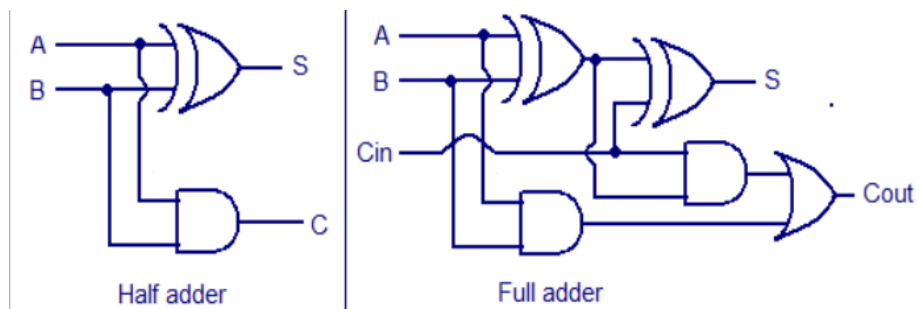


Figura 2: Half Adder y Full Adder

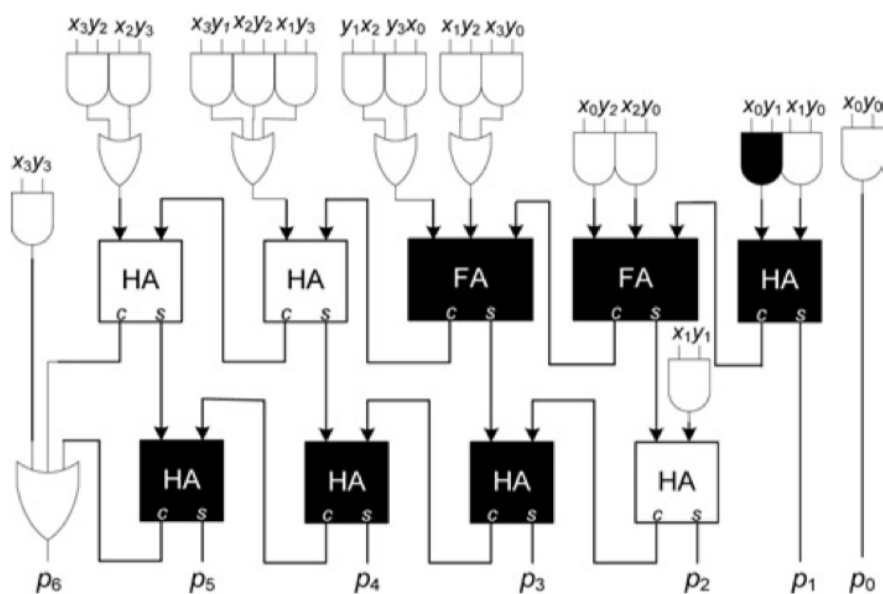


Figura 3: Circuito lógico para multiplicar dos números de 4 bits

fácilmente mediante un algoritmo llamado Double Dabble. Mediante varias iteraciones del mismo es posible convertir un número binario en BCD.