

INSTITUTO TECNOLÓGICO DE BUENOS AIRES

Trabajo Práctico N°2

Electrónica III - 2019

Grupo 1:

Farall, Facundo David
Gaytan, Joaquín Oscar
Kammann, Lucas Agustín
Maselli, Carlos Javier

Profesores:

Dewald, Kevin
Wundes, Pablo
Aguirre, Miguel

22 de septiembre de 2019

Índice

Tecnologías TTL, RTL, NMOS y CMOS	3
Análisis teórico	3
Resultados	4
Conclusiones	4
Ejercicio 2: Comparación de compuertas discretas con tecnología TTL y CMOS	5
Ejercicio 3: Implementación de una tabla de verdad	6
Ejercicio 4: Tiempos de propagación en compuerta CMOS	7
Ejercicio 5: Comparación TTL y CMOS de compuertas con entradas desconectadas	8
Ejercicio 6: Diseño e implementación multivibradores	9
Ejercicio 7: Diseño de contadores sincrónicos y asincrónicos de 3 bits	10
Ejercicio 8: Diseño de controlador para un Joystick Analógico	11

Tecnologías TTL, RTL, NMOS y CMOS

La electrónica digital en sus bases diseña circuitos cuyo funcionamiento reproduce el sistema binario y el álgebra booleana que define las operaciones matemáticas entre las entidades que son los bits. Es de interés estudiar los parámetros que establecen los límites físicos al modelo conceptual de las compuertas lógicas para diferentes tecnologías y topologías. Para esto, se diseña con diferentes tecnologías una compuerta NOT y se asume que el lector tiene un conocimiento del funcionamiento de los dispositivos empleados en este estudio.

Análisis teórico

En los análisis realizados para reproducir los circuitos ilustrados en la Fig. 1, se emplean transistores NPN *BC547* con un $hFE_{min} = 110$, una $V_{CE_{SAT}} \approx 0,2V$. Luego para los MOSFET se emplea un par complementario *IRFZ44N* y *IRF9530*. Se alimenta con $V_{CC} = V_{DD} = 5V$.

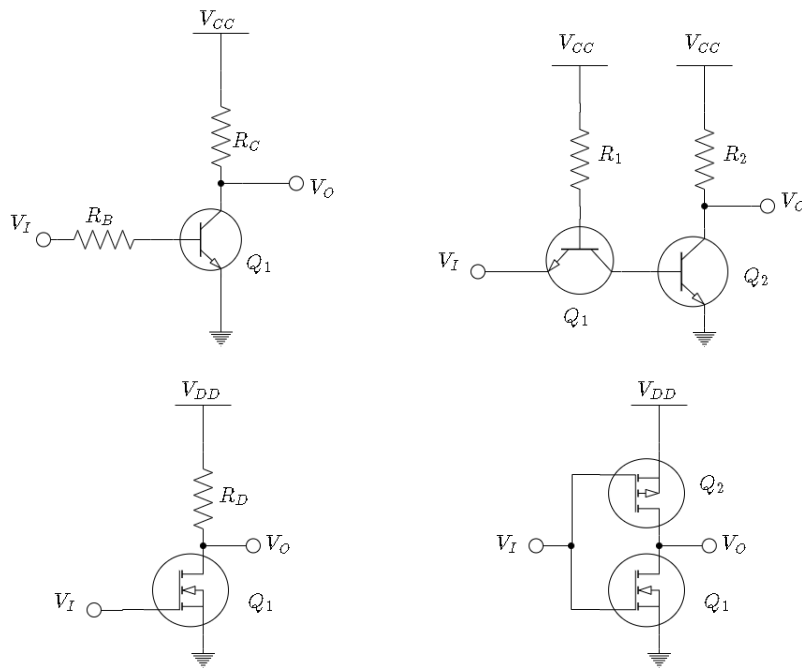


Figura 1: Implementación en diversas tecnologías y topologías de Compuerta NOT

Tecnología RTL: Se opera un transistor Q_1 en conmutación con modos de saturación y corte, para ello se define arbitrariamente una resistencia $R_C = 10k\Omega$, se asume Q_1 en saturación y luego la corriente de colector se establece como $I_{C_{SAT}} = \frac{V_{CC} - V_{CE_{SAT}}}{R_C} \approx 480\mu A$, con lo cual con una resistencia de base $R_B = 470k\Omega$ se cumple la condición de saturación.

Tecnología TTL: Opera de igual forma que el caso RTL, en principio se asumen valores de resistencias iguales donde $R_1 = 470k\Omega$ y $R_2 = 10k\Omega$. La diferencia principal es que la corriente de base del transistor de salida Q_2 es controlada por la de colector del transistor de entrada Q_1 , con lo cual los tiempos de recuperación se ven reducidos ya que se enciende y apaga con mucha más corriente que antes, debiéndose esperar menor tiempo de propagación o transición.

Tecnología MOS: Se opera un MOSFET de canal N en conmutación en modo de corte y lineal, para ello se garantiza que la resistencia R_D sea lo suficientemente grande para no saturar el canal. Se propone una $R_D = 10k\Omega$. Se tiene en cuenta que el $V_{TH_{MAX}} = 4V < 5V$.

Tecnología CMOS: Se evita usar una resistencia en el Drain usando redes de pull-up y pull-down con transistores MOS complementarios cuya $|V_{TH}| = 4V$.

Resultados

Conclusiones

Ejercicio 2: Comparación de compuertas discretas con tecnología TTL y CMOS

Ejercicio 3: Implementación de una tabla de verdad

Ejercicio 4: Tiempos de propagación en compuerta CMOS

Ejercicio 5: Comparación TTL y CMOS de compuertas con entradas desconectadas

Ejercicio 6: Diseño e implementación multivibradores

Ejercicio 7: Diseño de contadores síncronos y asíncronos de 3 bits

Ejercicio 8: Diseño de controlador para un Joystick Analógico