**Análisis Previo**

**¿Qué componentes usar?**

Para la implementación de los dos primeros circuitos puedo usar placa ya perforada, tengo que elegir un modelo de AND y OR de cada tecnología, revisar la hoja de datos para ver qué hacer con aquellas entradas que vayan a quedar al aire y no sean exclusivamente porque el circuito lo pide.

* 1. Compuerta AND -> **Integrados Digitales-74LS11 LS AND 3:** Todas las demás entradas a GND, las salidas no importan, conectar 2 de las 3 entradas a VCC y luego dejar una al aire.
  2. Compuerta OR -> **Integrados Digitales-74HC32 CMOS OR 2:** Todas las demás entradas a GND, las salidas no importan, acá no hay problema porque efectivamente es una OR de dos entradas.

**¿Cómo implementar en un PCB? ¿Consideraciones?**

* Utilizar **Testpoints** en cada señal del circuito para poder medirla de forma aislada.
* Utilizar un **Jumper** para conectar la salida de uno de los circuitos a la entrada del otro, así medir la otra parte del ejercicio.
* Estaría copado pensar la placa para poder agregarle luego algo externamente cuando tenga que corregir problemas de niveles de tensión o el defecto que sea. Así como ensayos de algún tipo.

**¿Qué problemas se puede observar que va a presentar? ¿Qué cosas puedo ir analizando?**

***1° Circuito***

La AND de tecnología TTL tiene unos niveles lógicos VIH = 2V y VIL = 0.8V. En principio como la entrada no está definido, su valor podría ser cualquiera y sobre todo podría estar sufriendo la influencia del ruido de interferencia, entonces la salida puede ser cualquier cosa.

¿La salida oscila? ¿La salida cambia si acerco la mano o cambio alguna condición externa no eléctrica? ¿Cómo define el estado de la entrada? ¿Tiene algún pull-down o pull-up interno?

En la OR de tecnología CMOS, sus niveles lógicos son VIH = 3.15V y VIL = 2.1V. Acá aplica lo mismo que en el caso anterior, y si bien son distintos tipos de compuertas lógicas, cabe realizar las siguientes preguntas:

¿Hay diferencia entre ambas tecnologías? ¿Definen distinto el estado de entrada? ¿La diferencia de sus niveles de tensión provocan un resultado notoriamente diferente? ¿Hay diferencia a razón de los diferentes procesos de polarización?

Recordar que en todos estos circuitos se está usando una alimentación de 5V.

Es importante que, al analizar el estado de la salida, se tenga en cuenta el estado de la entrada. Medir ambos, no sé si está completamente bien, pero una posibilidad sería asumir que lo que influye es el ruido provocado por una entrada que se comporta como antena por tener esa alta impedancia, con lo cual podría medirse el valor RMS de la señal de entrada y tomar conclusiones a partir de eso.

***2° Circuito***

En el segundo circuito se interconectan las compuertas para implementar una función lógica, pero la consigna parece advertir que el funcionamiento no es el esperado. ¿Cómo puedo contrastar esto?

La compuerta AND de tecnología TTL tiene una salida con niveles VOH = 2.5V y VOL = 0.5V. Esto ya de por sí implica un problema, digamos que si la salida por alguna razón toma mucha corriente o incluso en alguna transición (probar con señal cuadrada) puede entregar un estado alto la TTL que no es detectado por la CMOS. Otra cosa interesante es, qué pasa si la entrada se deja al aire, o si se pide corriente en alguna de las salidas.

También habría que analizar el consumo de las corrientes, por ser CMOS debería no haber problema. Está en el orden de algún micro Ampere, y la TTL entrega algo más que eso, digamos que el fan out es superior a uno.