

TRABAJO PRÁCTICO N°2: Ej 8

Grupo II

AUTORES:

Pablo Martín SCHEINFELD (59065),
Santiago Agustín ARRIBERE (59169),
Matías Santiago FRANCOIS (59828),
Rafael Nicolás TROZZO (59434),
Gonzalo Joaquín DAVIDOV (59117)

PROFESORES:

Kevin DEWALD,
Pablo Enrique WUNDES,
Miguel AGUIRRE

Contenido

1. Introducción	2
2. Modularización del circuito	3
2.1. Conversión de analógico a digital	3
2.2. Visualización en display 7 segmentos	4
3. Generación de señales	5
3.1. Señal triangular	5
3.2. Señal de clock con NE555	6
4. Implementación	9
4.1. Componentes utilizados	9
4.2. Inconvenientes solucionados	9
5. Conclusión	11

1. Introducción

El objetivo del presente trabajo es leer la posición de un *joystick* y mostrarla en un *display* representada por numero entre 0 y 99, con una tasa de refresco de entre 1 y 20 veces por segundo. El *joystick* está compuesto por un potenciómetro en cada eje y es alimentado con 5V por lo tanto a la salida se tendrán tensiones entre 0V y 5V. Se busca mostrar esa señal en un *display* 7 segmentos de forma que si la tensión es mínima, se muestre un 0, con el aumento de la tensión crezca linealmente el número y si se tiene tensión máxima se muestre un 99.

2. Modularización del circuito

A continuación se explican los dos módulos en los que separó el trabajo, uno encargado de la conversión de analógico a digital y el otro encargado de mostrar el número.

2.1. Conversión de analógico a digital

Como la señal de entrada es analógica, y se la quiere representar de manera digital, se requiere realizar una conversión de la señal analógica a valores digitales. Para su realización, se genera una señal triangular con *duty-cycle* del 50 %, de la cuál se utiliza únicamente la parte creciente. Se tiene al mismo tiempo un contador contando a una frecuencia 200 veces mayor que la de la triangular para lograr que cuente de 0 a 99 durante la subida. Mientras la triangular baja, el contador se reinicia, para volver a contar al comenzar nuevamente la subida de la señal.

En cuanto a la frecuencia, como la tasa de refresco será de hasta 20Hz , la triangular se hace de 50Hz para asegurarse que en cada refresco haya un nuevo valor de la posición. Por lo tanto, la frecuencia del *clock* del contador debe ser de 10kHz .

La tensión de la triangular va de 0 a 5V y se la compara con la del *joystick*, de modo que cuando la triangular supera al joystick, se deshabilita el contador, y queda guardado un número que representa la posición del *joystick*. Si la tensión de entrada fuera de 0V, la triangular siempre sería mayor, y el valor de la cuenta sería siempre 0. Por otro lado, si la tensión de entrada fuera 5V, la triangular nunca la superaría y la cuenta sería 99.

Como el contador solo tiene valores válidos de la posición del *joystick* desde el momento en que la triangular supera la tensión de entrada, hasta que la triangular comienza a bajar, se debe guardar en ese intervalo de tiempo el valor para luego mostrarlo en el display. Para almacenar el valor se usa un registro formado por Flip-Flops D, es decir, un registro sincrónico. Para ello, con un comparador se compara la tensión de entrada con la de la triangular, de modo que cuando la segunda supera a la primera, la salida del comparador pasa de 5V a 0V, y se utiliza dicho flanco para almacenar el valor, conectando la salida del comparador negada al *clock* del registro. Además, la salida del comparador se conecta al *enable* del contador.

En la Figura 1 se muestra un diagrama temporal de la situación descrita. Se puede apreciar que el contador va cambiando de valor durante la subida de la triangular, que en este caso se representa con 'clkTriang' en estado alto, mientras que el registro siempre tiene un valor válido de la posición del *joystick*.

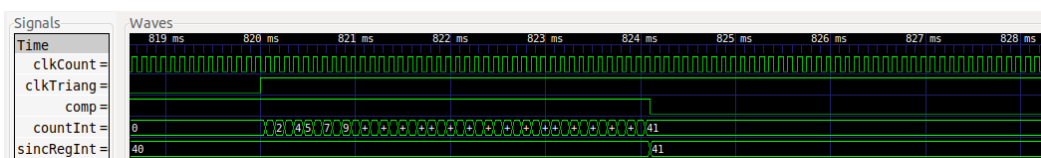


FIGURA 1: Diagrama temporal de la conversión de analógico a digital.

2.2. Visualización en display 7 segmentos

Para mostrar los valores se utiliza un modulo que recibe los valores válidos de la posición del joystick obtenidos por el contador y se encarga de mostrarlos con una tasa de refresco variable entre 1 y 20Hz. Para ello se tiene un registro asincrónico, un conversor de BCD a 7 segmentos y un clock de frecuencia variable.

El registro asincrónico se utiliza ya que, si bien el registro síncrono siempre tiene valores válidos, podría ocurrir que en el momento en que haya que refrescar el display cambie el valor del registro, lo cual conduciría muy probablemente a errores en la muestra. Para evitar éste problema, se agrega un registro más, que siempre tiene a la salida el valor que provee el registro síncrono, excepto mientras se refresca el display, intervalo durante el cual no cambia su valor. Ésto se logra con un registro hecho con Latch D, que tiene su entrada conectada al registro síncrono y su enable conectado al clock de la tasa de refresco. Mientras el clock de la tasa de refresco está en estado bajo, el latch se deshabilita, imposibilitando que cambie su valor.

El esquema explicado anteriormente funciona con un *clock* con muy poco tiempo en estado bajo, con lo que no hace falta un *edge detector*, y durante ese corto tiempo se deshabilita el registro asincrónico y se habilita la escritura del display, conectando el *clock* al *Latch Enable* del conversor de BCD a 7 segmentos.

En la Figura 2 se muestra un diagrama temporal del funcionamiento de todo el circuito con la tasa de refresco fija en 20Hz, en un punto en el que un cambio en el registro síncrono por un flanco descendente del comparador cae en el mismo momento que se está actualizando el display ya que 'clkDisp' está en estado bajo. Se puede apreciar que el registro asincrónico siempre copia el valor del registro síncrono excepto cuando el clock de la tasa de refresco está en estado bajo, que a su vez es el único intervalo de tiempo durante el cual el display cambia su valor. De no estar el registro asincrónico, en éste caso la salida del display hubiera cambiado de 96 a 97 durante la actualización, y si estos cambios no respetaran los tiempos de set-up y de hold del conversor de BCD a 7 segmentos el comportamiento estaría indefinido.

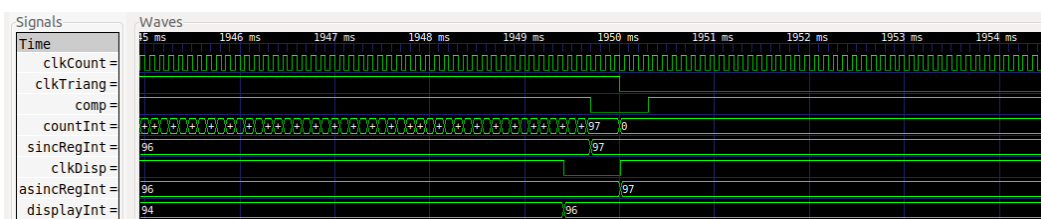


FIGURA 2: Diagrama temporal de todo el diseño.

3. Generación de señales

Los módulos ya explicados precisan generar tanto señales de clock como la señal triangular utilizada para comparar con el *joystick*. A continuación se explican los circuitos necesarios para generar dichas señales.

3.1. Señal triangular

3.1.1. Circuito

Para la generación de la señal triangular se optó por generar una onda cuadrada con un amplificador operacional utilizándolo con realimentación positiva y causando su saturación en V_{CC} y $-V_{CC}$, para luego integrar dicha onda cuadrada y así obtener una triangular, utilizando para ello el circuito de la Figura 3. El circuito de arriba a la izquierda genera la onda cuadrada y el de abajo a la izquierda es el integrador. El circuito de arriba a la derecha ajusta la cuadrada, y el de abajo a la derecha ajusta la triangular.

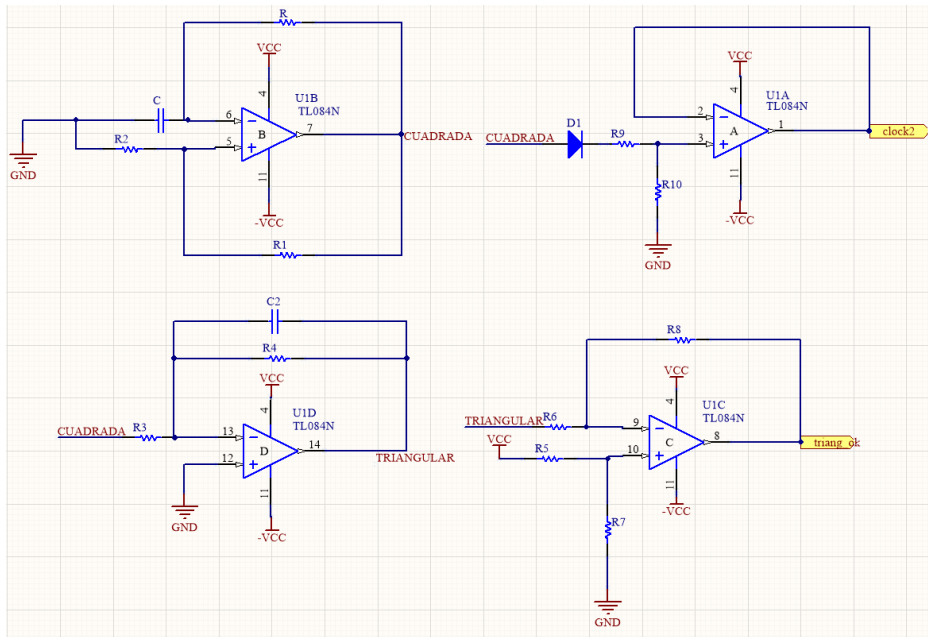


FIGURA 3: Generador de onda cuadrada y triangular.

Para la onda cuadrada, el período viene dado por:

$$T = 2RC \ln \left(\frac{1 + \beta}{1 - \beta} \right) \quad (1)$$

Con $\beta = \frac{R_2}{R_1 + R_2}$. Tomando $R_1 = R_2$, se tiene:

$$T = 2RC \ln(3) \quad (2)$$

Luego, la cuadrada pasa por el integrador compensado, cuya transferencia viene dada por:

$$H(s) = \frac{-\frac{R_4}{R_3}}{1 + sC_2R_4} \quad (3)$$

Se observa que la frecuencia de corte, a partir de la cual comienza a integrar, es:

$$f_c = \frac{1}{2\pi R_4 C_2} \quad (4)$$

Para asegurarse una correcta integración se busca que:

$$f_c < 10f$$

Siendo f la frecuencia de la señal a integrar.

Por último, para ajustar los valores de ambas señales a las necesidades del circuito, se utilizan los circuitos restantes de la figura. Para llevar la cuadrada de 0 a 5V, se agregan un diodo y un divisor resistivo, y se coloca un buffer a la salida para mantener constante dicha tensión. La tensión a la salida del buffer es de:

$$V_{cuad} = V_{sat} \frac{R_{10}}{R_9 + R_{10}} \quad (5)$$

Como la triangular no arranca desde 0V, se coloca el circuito sumador inversor con el cuarto amplificador operacional, para poder sumarle la tensión necesaria para que arranque de 0V. En caso de también querer ajustar la tensión pico a pico de la triangular, se puede hacer con las resistencias R_6 y R_8 . La tensión a la salida del sumador inversor se obtiene mediante:

$$V_o = -\Lambda(t) \cdot \frac{R_8}{R_6} + V_{cc} \cdot \frac{R_7}{R_5 + R_7} \frac{R_6 + R_8}{R_6} \quad (6)$$

3.1.2. Selección de valores de componentes

Para la obtención de la señal cuadrada de 50Hz, utilizando la Ecuación 2 se fija el valor del capacitor $C=470nF$ y las resistencias $R_1 = R_2 = 100k\Omega$ para tener corrientes bajas pero sin llegar a $M\Omega$ para no introducir ruido. Con estos valores se obtiene $R = 19366\Omega$. Como el valor de ésta frecuencia debe ser muy preciso, se coloca un preset de 50k Ω en el lugar de R para ajustarla.

Luego, para el circuito integrador,

3.2. Señal de clock con NE555

3.2.1. Circuito

Para generar dos de las señales de *clock* del circuito se utiliza el circuito de la Figura 4.

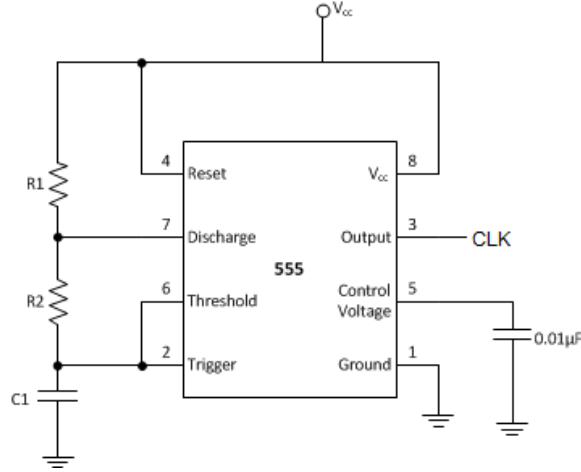


FIGURA 4: Generador de clock con NE555.

Resolviendo la carga y descarga del capacitor C , se tiene que los tiempos en estado alto y en estado bajo vienen dados por:

$$t_H = \ln(2) \cdot C_1 \cdot (R_1 + R_2) \quad (7)$$

$$t_L = \ln(2) \cdot C_1 \cdot R_2 \quad (8)$$

Siendo la señal en estado alto aproximadamente V_{cc} , y en estado bajo aproximadamente $0V$. Sumando ambos tiempos se obtiene el periodo e invirtiendo se obtiene la frecuencia:

$$f = \frac{1}{\ln(2) \cdot C \cdot (R_1 + 2R_2)} \quad (9)$$

Para el caso en el que se necesita una frecuencia variable, se coloca un potenciómetro de resistencia R_{pot} en serie a una resistencia R en el lugar de R_1 . Por lo tanto, se tienen las siguientes ecuaciones para las frecuencias:

$$\begin{cases} f_{min} = \frac{1}{\ln(2)C_1(R+R_{pot}+2R_2)} \\ f_{max} = \frac{1}{\ln(2)C_1(R+2R_2)} \end{cases} \quad (10)$$

Resolviendo para las resistencias que forman R_1 , y con $\Delta f = f_{max} - f_{min}$, se tiene que:

$$\begin{cases} R = \frac{1}{f_{max}\ln(2)C} - 2R_2 \\ R_{pot} = \frac{\Delta f}{f_{min}f_{max}\ln(2)C} \end{cases} \quad (11)$$

3.2.2. Selección de valores para el contador

Para el *clock* del contador, se busca una frecuencia de $10kHz$, que viene dada por la Ecuación 9. Se elige un capacitor de $180nF$ y R_2 de 100Ω , con lo que se precisa R_1 de $601,5\Omega$. Dado que la frecuencia de éste *clock* es determinante para el correcto funcionamiento del circuito, en el lugar de R_1 se coloca un *preset* de $1k\Omega$ para poder ajustarla.

3.2.3. Selección de valores para la tasa de refresco

Para el *clock* variable de la tasa de refresco, como se explicó en la subsección 3.2.1 se coloca en el lugar de R_1 una resistencia R en serie con un potenciómetro de valor R_{pot} . Se dispone de los valores de potenciómetros de la Tabla 1.

Valor [Ω]	1 k	10 k	100 k	250 k	500 k	50 k	500 k
--------------------	-----	------	-------	-------	-------	------	-------

TABLA 1: Valores disponibles de potenciómetros.

Se buscan valores de C entre $1\mu F$ y $10\mu F$, porque valores más pequeños exigen valores de R_{pot} del orden de los $M\Omega$ y mayores sólo pueden ser alcanzados con capacitores electrolíticos de muy mala tolerancia y gran tamaño. Teniendo ésto en cuenta, con los valores buscados de f_{min} y f_{max} , y con los valores comerciales disponibles de C , el valor de R_{pot} más cercano a los disponibles es de $290k\Omega$, con $C = 4,7\mu F$. Para lograr este valor, se utiliza un potenciómetro de $500k\Omega$ en paralelo con una resistencia de $680k\Omega$, obteniendo así $R_{pot} = 288k\Omega$. Con R_{pot} y C definidas, variando R_2 se obtiene que para $R_2 = 180\Omega$, R debe ser $14,99k\Omega$, con lo que se utiliza $R=15k\Omega$.

Los valores finales de los componentes se muestran en la Tabla 2.

Parámetro	Valor
R	$15 k\Omega$
$R_{//}$	$680 k\Omega$
Pot	$500 k\Omega$
R_2	180Ω
C	$4,7 \mu F$

TABLA 2: Valores de los componentes para el clock de la tasa de refresco.

Para los valores elegidos, la frecuencia varía entre $1,011Hz$ y $19,98 Hz$, sin tener en cuenta las tolerancias de los componentes. Si bien las tolerancias causan que cambien éstas frecuencias, a diferencia de los otros *clocks*, en éste no se busca tanta precisión como para colocar un preset para ajustar los valores, dado que su frecuencia no determina el correcto funcionamiento del circuito sino que solamente cambia cómo se ven las actualizaciones del display. Como los errores en los valores límite de las frecuencias son pequeños, el ojo humano no los apreciará y se considera innecesario ajustarlos con mayor precisión.

Los tiempos en alto y en bajo del *clock* vienen dados por la Ecuación 8:

$$\begin{cases} t_{H20Hz} = 4,9453ms \\ t_{H1Hz} = 987,69ms \\ t_L = 586,4\mu s \end{cases} \quad (12)$$

Como se explicó en la sección 2.2, durante el tiempo en bajo es que se actualiza el display, por eso es tan pequeño.

4. Implementación

4.1. Componentes utilizados

Se alimenta el circuito con $\pm 15V$ ya que el método utilizado para generar una señal triangular de 0 a 5V así lo requiere. Por otra parte, algunos de los modelos utilizados mencionados en la Tabla 3 soportan una alimentación máxima de 6V, por lo que se decidió utilizar un regulador de tensión de 15V a 5V para alimentar a la parte digital del circuito.

En cuanto a las tecnologías de compuertas, se utilizó CMOS en todos los componentes para evitar problemas de compatibilidad, los modelos utilizados para cada componente se muestran en la Tabla 3.

Función	Modelo utilizado
Timer	LM555
Contador BCD	CD4518BE
Comparador	LM339
Flip Flop D	HC175
Latch D	CD4508
Amplificador Operacional	TL084
Inversor	74HC14
Regulador de tensión	LM7805
7 segmentos	Cátodo Común

TABLA 3: Modelos utilizados

4.2. Inconvenientes solucionados

A la hora de poner en práctica el circuito propuesto, se encontraron dos problemas que pudieron ser solucionados.

Primero, al probar el *clock* utilizado para el contador, es decir, el que se utiliza a frecuencias de 10kHz, se observó un pico de 7,5V causado por un subamortiguamiento al momento de pasar del estado bajo al estado alto que no aparecía en las simulaciones, por lo que se agregó un diodo zener de 5,1V entre la salida del *clock* y masa para regular la tensión.

El otro problema que se afrontó fue en la salida del comparador, al pasar de estado bajo a estado alto, es decir, cuando la triangular pasa a ser superior que la tensión del *joystick*. En lugar de haber solo un cambio de 0 a 5V se daban las oscilaciones mostradas en la Figura 5. Como la señal de salida del comparador negada es utilizada como *clock* para los flip flop, la oscilación entre 0 y 1 hacía que los valores mostrados en el *display* no sean los esperados dado que había más de un flanco en cada comparación. Ésto se le atribuye en parte a que a la hora de diseñar los circuitos, no se tuvo en cuenta una correcta separación entre la masa digital, DGND, y la masa analógica, AGND, incrementando el ruido. La solución para éste problema fue cambiar la compuerta inversora que se tenía originalmente por una inversora schmitt trigger, que es menos sensible al ruido, y además se

agregó un filtro pasa bajos con una resistencia $R = 1k\Omega$, y un capacitor $C = 2.7nF$ para atenuar las oscilaciones indeseadas.

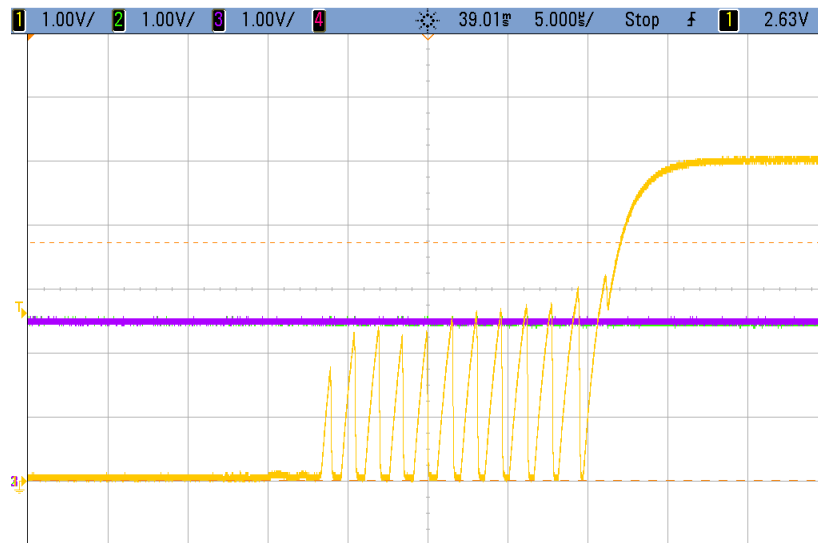


FIGURA 5: Salida del comparador (amarillo), cuando la tensión del joystick (violeta) es superada por la señal triangular (verde).

5. Conclusión