

0.1. Análisis de tecnologías

En esta instancia del informe, se procede a comparar compuertas lógicas del tipo NOR de diversas tecnologías. Para ello se vale de las hojas de datos de las compuertas **74HC02**, **74HCT02** y **74LS02**. Previo a dicho análisis, cabe detallar cada una de las tecnologías. Primero, se encuentra el **74HC02**, siendo este, como su nombre lo indica, del tipo HC, cuyas siglas significan “High-speed CMOS”, tecnología caracterizada por ser de baja potencia y alta velocidad. Luego se encuentra el **74HCT02**, siendo HCT una variación de la tecnología HC. Esta denominación proviene de las mismas siglas que HC, solo que además posee lo que se conoce como “logica transistor–transistor” (TTL). En otras palabras, este tipo de compuertas puede operar bajo dicho estándar de tensiones, tanto de alimentación como de input.¹ Finalmente se encuentra el **74LS02**, cuyas siglas provienen de “Low-power Schottky”. Los integrados de esta familia se caracterizan por estar hechos con tecnología TTL.² Se destaca que este último, a diferencia de los dos primeros, se caracteriza por ser fabricado mediante el uso de tecnología BJT.

Analizando las respectivas hojas de dato, se recopila información sobre los valores aceptables de señal, tanto de entrada como de salida. Es así que se realiza la siguiente tabla:

	V_{CC} [V]	74HC02		74HCT02		74LS02	
		Min. [V]	Max. [V]	Min. [V]	Max. [V]	Min. [V]	Max. [V]
V_{OH}	2	1.9	-	-	-	-	-
	4.5	4.4	-	3.84	-	2.7	-
	6	5.9	-	-	-	-	-
V_{OL}	2	-	0.1	-	-	-	-
	4.5	-	0.1	-	0.33	-	0.5
	6	-	0.1	-	-	-	-
V_{IH}	2	1.5	-	-	-	-	-
	4.5	3.15	-	2	-	2	-
	6	4.2	-	-	-	-	-
V_{IL}	2	-	0.5	-	-	-	-
	4.5	-	1.35	-	0.8	-	0.8
	6	-	1.8	-	-	-	-

Tabla 1: Tabla de valores de entrada y salida.

Con la información que se ha detallado, se procede a analizar el margen de ruido, tanto para los niveles altos (high), como para los bajos (low), al combinar tecnologías HC y LS, siendo este calculado de la forma

$$\begin{cases} NM_{High} = V_{OH} - V_{IH} \\ NM_{Low} = V_{IL} - V_{OL} \end{cases}$$

Nuevamente se decide plasmar los resultados en una tabla:

In	Out	V_{CC} [V]	NM_{High} [V]	NM_{Low} [V]
74LS02	74HC02	4.5	2.4	0.7
74HC02	74LS02	4.5	-0.45	0.85

Tabla 2: Margen de ruido para combinaciones de tecnologías HC y LS.

Además, se busca plasmar de una forma más clara los datos obtenidos en la Tabla (1). Esto se logra mediante los siguientes gráficos.

¹“Logic family”, En.wikipedia.org, 2019. [Online]. Available: https://en.wikipedia.org/wiki/Logic_family#HC_logic. [Accessed: 21-Sep- 2019].

²“Serie 7400”, Es.wikipedia.org, 2019. [Online]. Available: https://es.wikipedia.org/wiki/Serie_7400. [Accessed: 21-Sep- 2019].

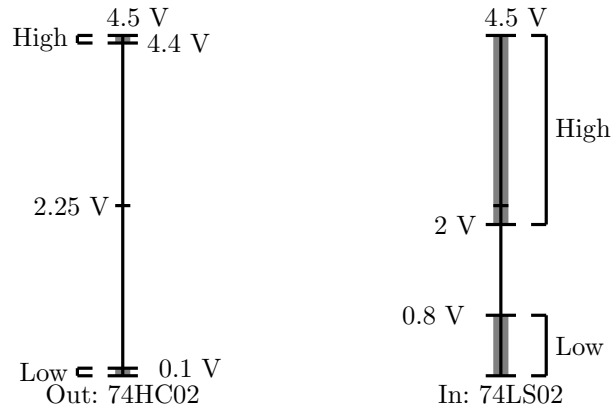


Figura 1: Comparación de tecnologías con HC a la salida y LS a la entrada.

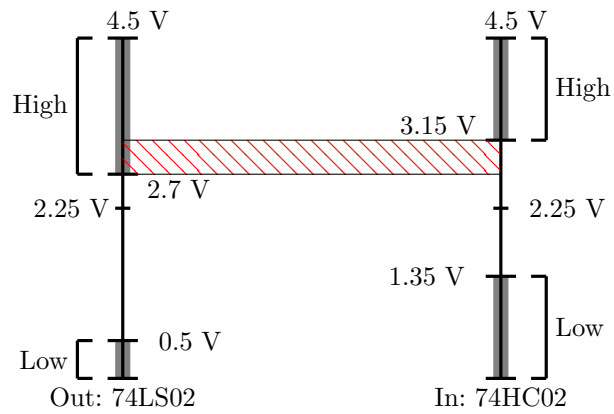


Figura 2: Comparación de tecnologías con LS a la salida y HC a la entrada.

A la hora de conectar una compuerta con otra, es deseable que los rangos de valores validos de salida sean menores que los de entrada, ya que de esta forma se garantiza que cualquier salida sea interpretada adecuadamente por la siguiente etapa. Por consiguiente, de la Tabla (2) se destaca el valor negativo de NM_{High} al colocar las compuertas de tecnología HC a la salida de una LS, detalle que se vuelve a observar en la Figura (2). Al conectar los dispositivos como se mencionó anteriormente, se pone en evidencia que existe la posibilidad de que tensiones de salida que se consideran altas caigan en un margen en el cual la siguiente compuerta las considera como valores imprecisos, es decir, que no actúa frente a estos. Particularmente, tensiones de salida desde $2,7\text{ V}$ hasta $3,15\text{ V}$ sin incluir, que son considerados como activos altos para la tecnología LS, no lo son para la HC. Por lo tanto, no es conveniente realizar dicha conexión, ya que se podría generar pérdida de datos.

0.2. Desarrollo del circuito

0.3. Mediciones