

title

subtitle

group

AUTORES: author

PROFESORES: profesor

CIUDAD AUTÓNOMA DE BUENOS AIRES
date

Contenido

1. Ejercicio 1	2
2. Ejercicio 2	7
3. Ejercicio 3	10

1. Ejercicio 1

En la presente sección se tratará el diseño, construcción y medición de un circuito que controla un sistema de dos bombas de agua en base a las señales enviadas por dos sensores, uno ubicado en la parte superior de un tanque de agua, y el otro ubicado en la parte inferior del mismo. Así las señales de los sensores dominan los ciclos de trabajos de las bombas, de tal forma que las bombas alternen sus ciclos de trabajo.

De esta manera se procedió a realizar una FSM que permita analizar la lógica detrás del circuito a realizar, así, la FSM que controla al sistema se puede ver en la figura 1, el mismo está realizado con una maquina de Moore.

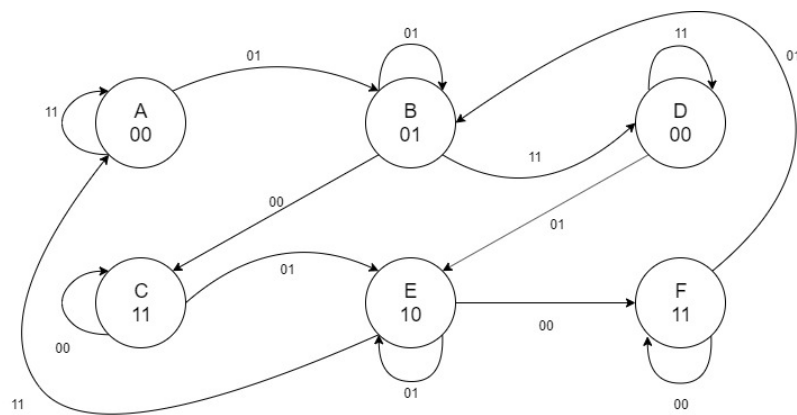


FIGURA 1: Diagrama de estados de la FSM

De esta manera podemos ver como el diagrama de estados que controla ambas bombas presenta 6 estados, por lo tanto necesitará de al menos 3 flip flop además de los componentes lógicos que permitan diseñar la lógica necesaria del sistema. Se consideró por lo tanto que esta solución era ineficiente y por lo tanto se procedió a implementar una FSM de menor tamaño que controle una parte del sistema en cuestión en lugar de todo el sistema como en el caso anterior.

Así lo que se realizó fue una FSM que según las entradas de las señales de los sensores de agua del tanque, entrega 2 salidas posibles, una indica que ambos motores se encuentran encendidos y la otra indica que sólo un motor debe ser encendido. De esta manera luego con ayuda de lógica externa mediante un flip flop T se implementa la lógica correspondiente a la alternancia de los ciclos de trabajo de las bombas.

Por lo tanto el diagrama de estados correspondiente a este nuevo enfoque del problema se puede ver en la figura 2

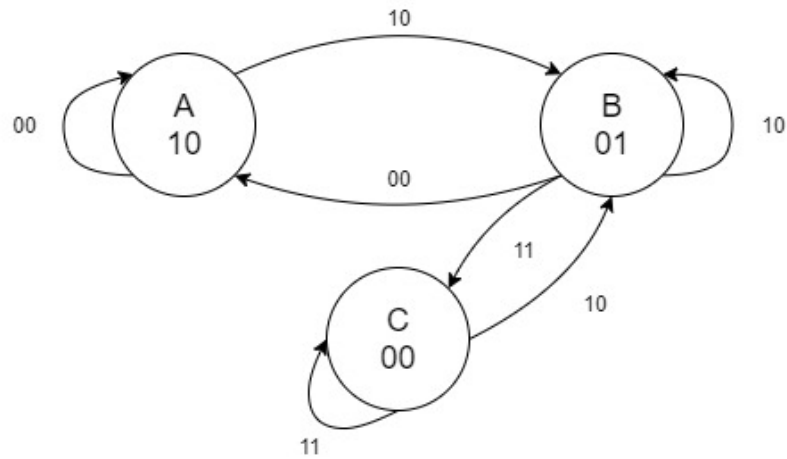


FIGURA 2: Dígrama de estados de la FSM utilizada.

Así, la tabla de estados del diagrama se puede ver en la tabla 1.

TABLA 1: Tabla de estados.

Estado Actual		Estado Siguiente				Salida
Nombre	y1y2	l=0,S=0	l=0,S=1	l=1,S=0	l=1,S=1	Ambas, Solo Una
		Y1Y2	Y1Y2	Y1Y2	Y1Y2	
A	00	00	XX	10	XX	10
B	10	00	XX	10	11	01
C	11	XX	XX	10	11	00
X	01	XX	XX	XX	XX	XX

Así los mapas de karnaugh resultantes se pueden ver a continuación, donde a y b corresponden a y1 e y2 mientras que c y d corresponden a l y S es decir los sensores inferior y superior respectivamente. Y1:

cd \ ab	ab			
	00	01	11	10
00	0	X	X	0
01	X	X	X	X
11	X	X	1	1
10	1	X	1	1

Y2:

cd \ ab	00	01	11	10
	0	X	X	0
01	X	X	X	X
11	X	X	1	1
10	0	X	0	0

Ambas:

b \ a	0	1
	1	0
1	X	0

Solo una:

b \ a	0	1
	0	1
1	X	0

De esta manera las expresiones lógicas resultantes se pueden ver en las ecuaciones 1.

$$Y1 = I$$

$$Y2 = S$$

$$Ambos = \overline{y1}$$

$$Solo\ uno = y1\overline{y2}$$

(1)

Por lo que el diagrama del circuito a realizar se puede ver en la figura 3

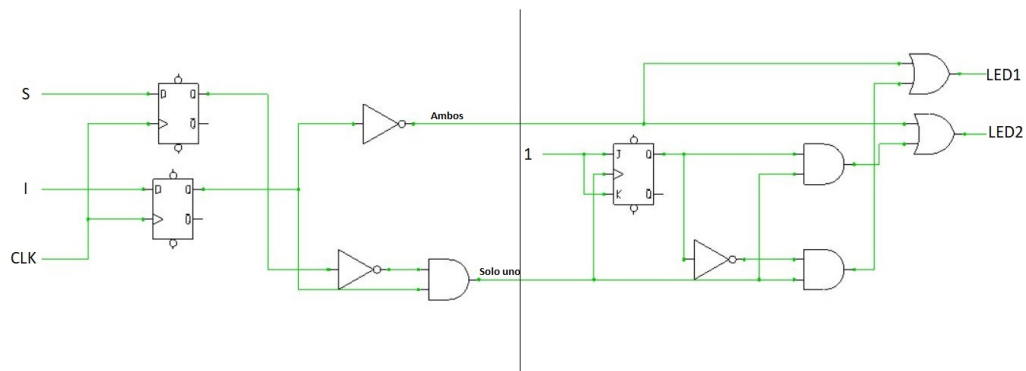


FIGURA 3: Circuito realizado mediante las simplificaciones del mapa de Karnaugh

un integrado para el flip flop jk necesario, para las entradas se utilizaron 2 jummpers conectados mediante una resistencia pull down al sistema y a la salida se dispuso de un LED conectado a tierra y al sistema mediante una resistencia que controla la corriente que circula por dicho LED. Los resultados encotrados fueron los esperados, el sistema se comporta fielmente con lo esperado para el mismo.

Se anexa en la carpeta de este trabajo un video mostrando el funcionamiento de la placa PCB en cuestión.

2. Ejercicio 2

En la presente sección se planea diseñar e implementar una maquina de estados que analice la secuencia de bits en forma sincrónica de tal forma que encienda una salida cuando reconozca la secuencia de numeros 1-1-0-1 en su entrada.

Para ello se utilizará una Máquina de Mealy, de esta manera, se muestra a continuación el diagrama de estados correspondiente a dicha situación en la figura 6

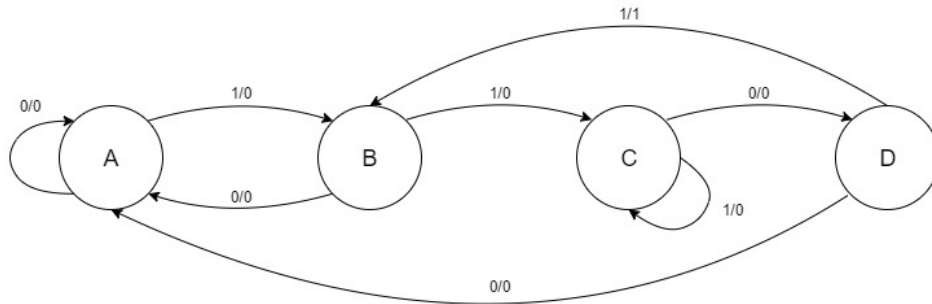


FIGURA 6: Diagrama de estados del circuito a realizar.

De esta manera, la tabla de transiciones queda de la forma de la tabla 2.

TABLA 2: Tabla de Estados.

Estado Actual		Estado Siguiente		Salida	
Nombre	y2y1	W=0	W=1	W=0	W=1
		Y2Y1	Y2Y1		
A	00	00	01	0	0
B	01	00	11	0	0
C	11	10	11	0	0
D	10	00	01	0	1

Así, los mapas de Karnaugh a realizar se pueden ver a continuación, donde A,B,C son y2, y1, W respectivamente.

Y1:

C	AB			
	00	01	11	10
0	0	0	0	0
1	1	1	1	1

Y2:

C \ AB	00	01	11	10
	0	0	1	0
1	0	1	1	0

Z:

C \ AB	00	01	11	10
	0	0	0	0
1	0	0	0	1

Así de esta forma las ecuaciones que se encuentran a partir de los mapas de karnaugh mostrados se pueden ver en las ecuaciones 2.

$$Y1 = W$$

$$Y2 = y1 \cdot W + y1 \cdot y2 = y1(W + y2) \quad (2)$$

$$Z = y2 \cdot \overline{y1} \cdot W$$

Así se puede llegar al circuito de la figura 7.

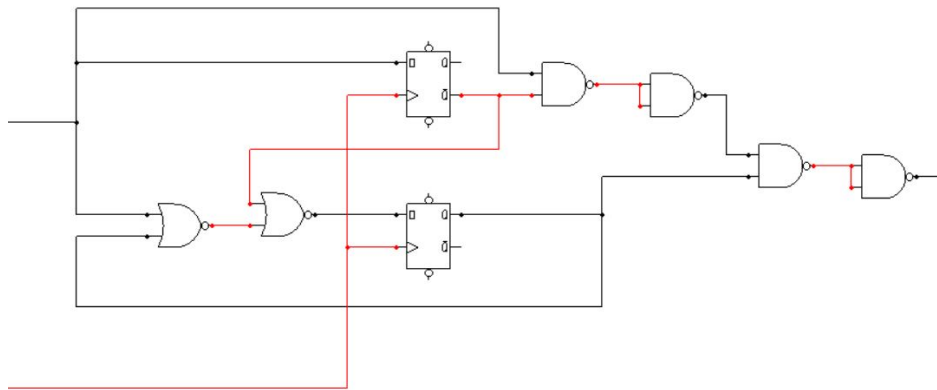


FIGURA 7: Imagen esquemática del circuito realizado.

Luego se pasó a medir el circuito, para ello se comprobó que todas las secuencias lógicas funcionen de forma correcta al ser testeadas las mismas.

De esta manera se procede a mostrar los resultados de las mediciones tomadas para el circuito en cuestión.

Para comenzar se muestran en la figura 8 cómo la salida se activa al detectar el circuito la secuencia de numeros deseado.

En verse se puede ver el clock, en violeta la entrada del sistema y en amarillo la salida del mismo.

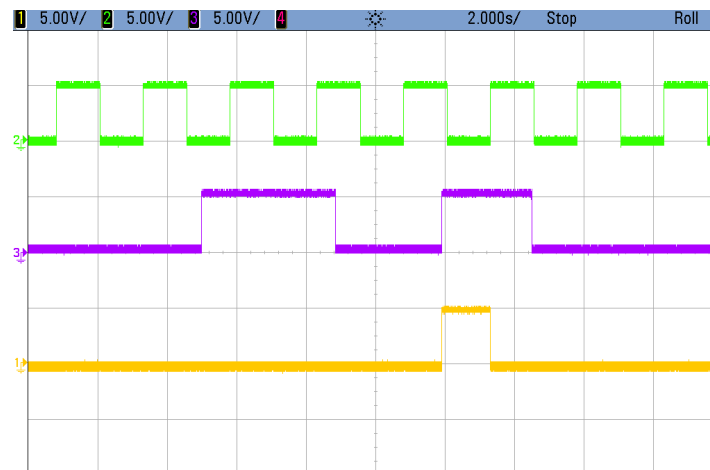


FIGURA 8: Mediciones tomadas del circuito, donde se ve como la salida se activa al entrar la secuencia buscada, 1-1-0-1.

Luego en la imagen 9 se puede ver como el sistema responde de acuerdo a lo esperado al entrar con 1-1-0-1-1-0-1.

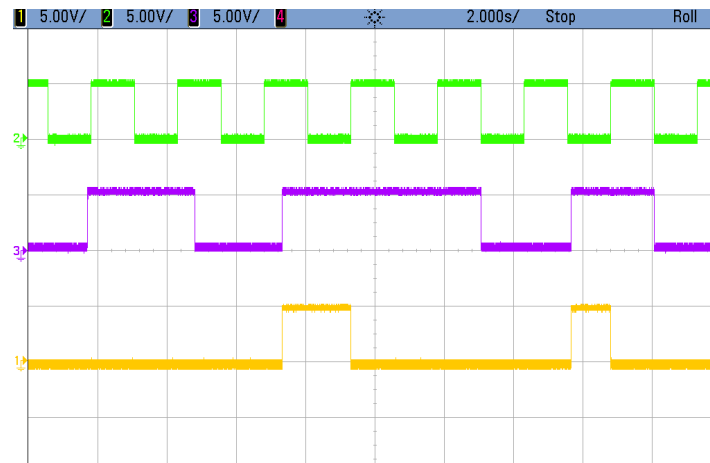


FIGURA 9: Mediciones tomadas del circuito, donde se ve como la salida se activa 2 veces con la entrada 1-1-0-1-1-0-1

De esta manera podemos concluir que el circuito funciona de acuerdo a lo esperado, obteniéndose los resultados deseados con el mismo.

3. Ejercicio 3

En esta sección del presente informe se realizará la implementación física de la máquina de Moore que se puede ver en la figura 10. Para ello se trabajará con entradas de señales de 5V y con lógica interna trabajando con tensiones de 3.3V.

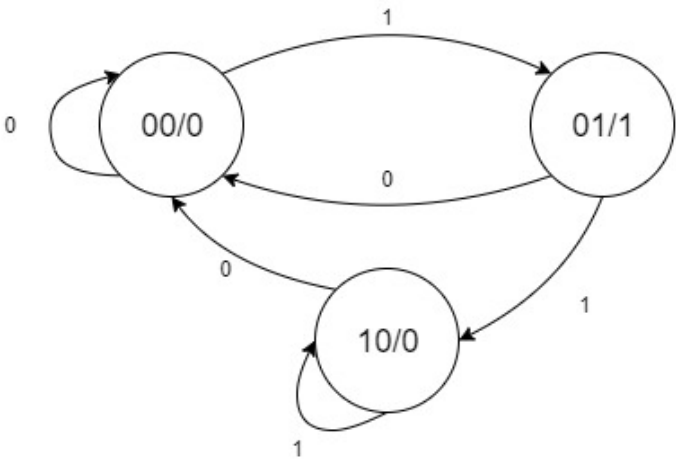


FIGURA 10: Diagrama de estados de Moore a realizar.

Así la tabla de estados correspondiente a la situación planteada se puede ver en la tabla 3.

TABLA 3: Tabla de Estados.

Estado actual y1y2	Estado Siguiete		Salida Z
	l=0 Y2Y1	l=1 Y2Y1	
00	00	01	0
01	00	10	1
10	00	10	0
11	XX	XX	X

De esta manera los diagramas de Karnaugh del sistema quedan de la siguiente forma, tomando como ABC a y2, y1, l respectivamente.
Y1:

C	AB			
	00	01	11	10
0	0	0	X	0
1	1	0	X	0

Y2:

C \ AB	00	01	11	10
	0	0	X	0
1	0	1	X	1

Z:

b \ a	0	1
	0	0
1	1	X

Así, las ecuaciones que se ajustan a los karnaught mostrados se pueden ver en las ecuaciones 3.

$$Y1 = I \cdot \overline{y1} \cdot \overline{y2}$$

$$Y2 = y1 \cdot I + y2 \cdot I = (y1 + y2)I \quad (3)$$

$$Z = y1$$

De esta manera el circuito que cumple con estas ecuaciones se puede ver en la figura 11, en el mismo se decidió por utilizar solo compuertas nand y nor para evitar el uso excesivo de integrados.

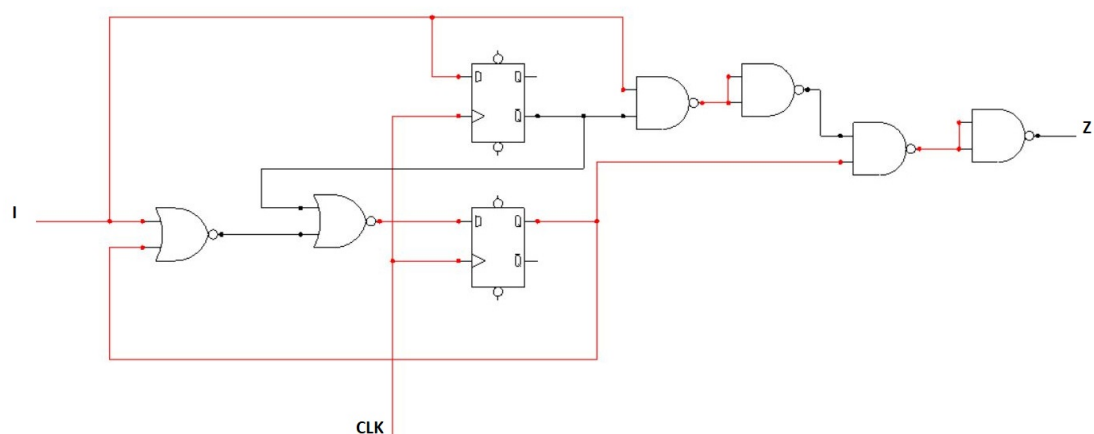


FIGURA 11: Esquemático del circuito a realizar.

De esta manera se implementó el circuito en una placa PCB y se procedió a medir los resultados obtenidos, los mismos se pueden ver en las imágenes 12 y 13.

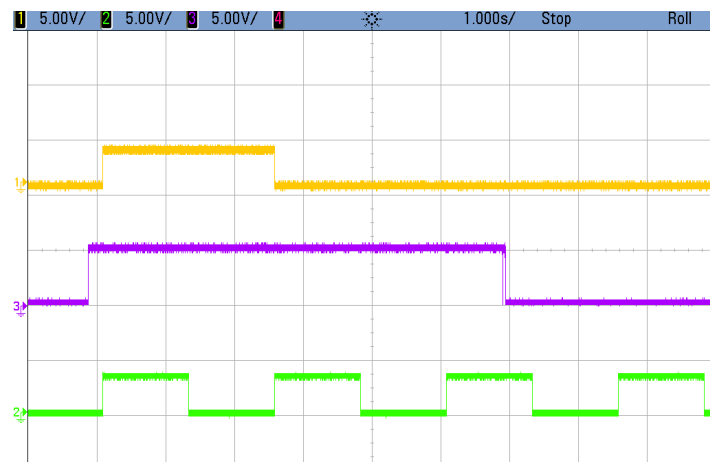


FIGURA 12: Respuesta del circuito al entrar con un 1 por mas de un tiempo de clock

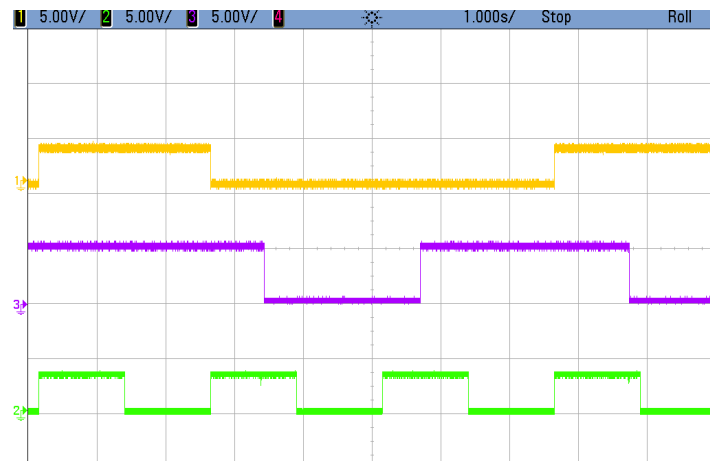


FIGURA 13: Respuesta del circuito al entrar dos veces con un uno

Se puede concluir a partir de las mediciones realizadas que el circuito funciona correctamente y por lo tanto el circuito se comporta como era esperado.