# IGNACIO TOMÁS DE PEDRO MERMIER

# INFORMACIÓN PERSONAL

Nombre: Ignacio Tomás de Pedro Mermier <u>Nacionalidad</u>: Argentina

Fecha de nacimiento: 14/01/1995 Edad: 29 años

Correo electrónico: idepedro@fi.uba.ar

#### **EXPERIENCIA LABORAL**

2023 - Actualidad — Allegro Microsystems — Analog Design Engineer

Diseño de circuitos analógicos a nivel de bloque y top para circuitos integrados orientados a sensores magnéticos e inductivos. Verificación por medio de simulaciones por medio de herramientas específicas tales como ADE, SDE and AMS-DE. Desarrollo de scripts de python para analizar resultados y realizar verificaciones a nivel de wafer.

**2021 - 2023** — Allegro Microsystems — Layout Design Engineer

Responsable del diseño, floorplaning e implementación de layout de circuitos de señales mixtas, dentro del sector dedicado a sensores magnéticos (MPSBU). Desarrollo de script para mejorar el funcionamiento del PDK.

2018 - 2023 — Facultad de Ingeniería, Universidad de Buenos Aires — Ayudante de primera

Ayudante de primera dentro de la asignatura "86.03 Dispositivos Semiconductores". Curso orientado a la explicación del funcionamiento físico, electrónico y circuito de distintos dispositivos tales como diodo PN, TBJ, MOSFET y dispositivos optoelectrónicos.

**2020 - 2021 — Mirgor —** *Ingeniero de sistemas embebidos* 

Desarrollo de software embebido para la fabricación de cámaras IP con el objetivo de filmar y transmitir en vivo, utilizando el protocolo RTSP hacia un servidor web. Activación de transmisión ante la detección de eventos. Aplicaciones desarrolladas en C, C++ y Linux Embebido.

- 2019 Actualidad Instituto Nacional de Semillas (INASE) Full Stack Developer Desarrollo de la plataforma web del INASE, incluyendo manejo de FrontEnd, BackEnd y administración de la Base de Datos, utilizando Django (Python), CakePHP y Flutter SDK.
- 2019 2020 Facultad de Ingeniería, Universidad de Buenos Aires *Pasante LABCATyP*

Pasante dentro del laboratorio de Control, Automatización, Tracción y Potencia dentro del marco del desarrollo de la tesis de grado para ingeniería electrónica.

**2017 - 2018** — Holters Schule — Profesor Suplente

Profesor suplente en las asignaturas "Aplicaciones Electrónicas II y III" y "Aplicaciones Industriales"

#### **2014** — Key Digital S.R.L — Soporte Técnico

Mantenimiento y soporte de los equipos electrónicos y redes locales de las estaciones de servicio de YPF.

# **EDUCACIÓN**

#### Facultad de Ingeniería Universidad de Buenos Aires — 2024 - Actualidad

<u>Título</u>: Master en Inteligencia Artificial Embebida.

#### Facultad de Ingeniería Universidad de Buenos Aires — 2014 - 2019

<u>Título</u>: Ingeniero Electrónico. Especialización en microelectrónica y sistemas embebidos. Promedio: 9.06

#### IMT Atlantique, Francia — 2018-2019

Estudiante de segundo año en IMT Atlantique, Brest, para la carrera de ingeniero generalista bajo la beca del programa ARFITEC

#### University of Central Arkansas, Estados Unidos — 2017

Estudiante de intercambio año en University of Central Arkansas, dentro del marco de la beca "Friends of Fulbright"

### ACTIVIDADES DE INVESTIGACIÓN

# Tesis de Ingeniería, Facultad de Ingeniería Universidad de Buenos Aires — Marzo 2019 - Diciembre 2019

<u>Título</u>: "Estudio de arreglos serie de transistores de potencia basados en SiC y diseño de un circuito CMOS de mando en cascada con salida de GaN"

<u>Lugar de trabajo</u>: Laboratorio de Microelectrónica - Laboratorio de Control de Accionamientos, Tracción y Potencia

#### Proyecto UBACyT -2019 - 2020

<u>Título</u>: "Nuevas estructuras y técnicas de simulación y control para convertidores estáticos y generadores de pulsos." (código 20020170100386BA)

<u>Lugar de trabajo</u>: Laboratorio de Control de Accionamientos, Tracción y Potencia

#### FORMACIÓN COMPLEMENTARIA

#### Escuela Argentina de Micro y Nano Tecnología y Aplicaciones (EAMTA)

- Machine Learning en VLSI Presentador: Dr. Ing. Pedro Julian
- Track básico VLSI 2017 Presentador: Dr. Ing. Pedro Julián
- Diseño de circuitos integrados para aplicaciones implacables 2020 -

## Presentador: Dr. Ing. Joel Gak

#### Nanoelectronics Workshop (UTN FRBA)

- 2017 - Presentador: Dr. Lic. Felix Palumbo

#### Advanced Analog Layout Course - IC Mask Design

#### PREMIOS Y DISTINCIONES

Ganador de las Olimpiadas Internacionales de Microelectrónica — 2022 — Ereván, Armenia

Primer premio en las olimpiadas Internacionales de Microelectrónica, organizadas por Synospys, Viva MTS y UNICOMP.

Beca Fulbright— 2017 — Comisión Fulbright, Embajada de Estados Unidos en Argentina.

Beca de grado para estudiar en "University of Central Arkansas", Arkansas, Estados Unidos. Bajo el programa Friends of Fulbright

Beca ARFITEC — 2018 — *Ministerio de Educación*Beca de grado para estudiar en "IMT Atlantique", Brest, Francia.

Beca Estímulo UBA — 2019 — Universidad de Buenos Aires

Beca obtenida para el desarrollo de la tesis de grado dentro de los laboratorios de Microelectrónica (uELAB) y Laboratorio de Control, Automatización, Tracción y Potencia, dentro del Facultad de Ingeniería Universidad de Buenos Aires (FIUBA).

Estudiante destacado— 2017 y 2019 - Universidad de Buenos Aires.

#### **PROYECTOS**

Diseño de un sistema de posicionamiento en tiempo real por medio de la tecnología Ultra Wide Band (UWB) utilizando el módulo DWM1000 — 2020  $Proyecto\ personal$ 

Diseño de un sistema de posicionamiento en tiempo real para lugares cerrados (IPS) utilizando los módulos DWM1000 bajo la tecnología Ultra Wide Band (UWB). Programado en C++ sobre un ATMEGA 328P. Resultados enviados mediante UDP a servidor local por medio de módulo ESP8266 y presentados en python.

UWB; C++; Indoor Position System; WiFi; UDP; ESP8266l; Python;

Diseño y Layout de referencia Bandgap sin resistores de bajo consumo entre o°C y 150°C en la tecnología XH018 — 2020

Proyecto personal - Universidad de Buenos Aires

Diseño digital y layout de un circuito Bandgap Reference (B.G.R) sin resistores, con una tension central de 920 mV y una variación máxima de 20 mV entre o°C y 150°C, consumo de potencia 3,6 uW.

Synopsys; HSpice; Python; Diseño de circuitos integrados; Microelectrónica

Diseño y Layout de circuito PLL digital en tecnología ONC5 — 2018 Universidad de Buenos Aires - 86.46 Microelectrónica Diseño digital y layout de un circuito Phase-Lock Loop (PLL) con una frecuencia central de 72,5 MHz, pull-in range de 5.87 MHz y un lock range de 40MHz. Diseño realizado bajo la tecnología ONC5.

Synopsys; LTSpice; MATLAB; Diseño de circuitos integrados; Microelectrónica

Diseño y prototipado de un sistema de control de estabilidad — 2017 Universidad de Buenos Aires - 86.06 Laboratorio de Microprocesadores

Sistema de control de estabilidad programado en Assembler para ATMEL Atmega328P o similar, utilizando módulo IMU MPU6050.

Assembler; Programación de microcontroladores; IMU; Sistemas de control

Diseño de un motor de rotación gráfico 3D basado en el algoritmo CORDIC implementado en VHDL para Nexys 2-2017

*Universidad de Buenos Aires - 86.41 Sistemas Digitales* 

Diseño de una arquitectura de rotación de objetos en 3 dimensiones por medio del algoritmo CORDIC (Coordinate Rotation Digital Computer), implementado en lenguaje VHDL para FPGA Nexys Spartan 3E.

VHDL; FPGA;

#### **IDIOMAS**

#### Inglés (C1)

- First Certificate of English (B2), Cambridge English
- Intensive English Program en University of Central Arkansas, Arkansas, Estados Unidos.

#### Francés (B2)

- IMT Atlantique curso B2 en Nantes, France.