

به نام حق



پروژه‌ی درس مدارهای منطقی ترم ۹۹۱

۱ شرح پروژه

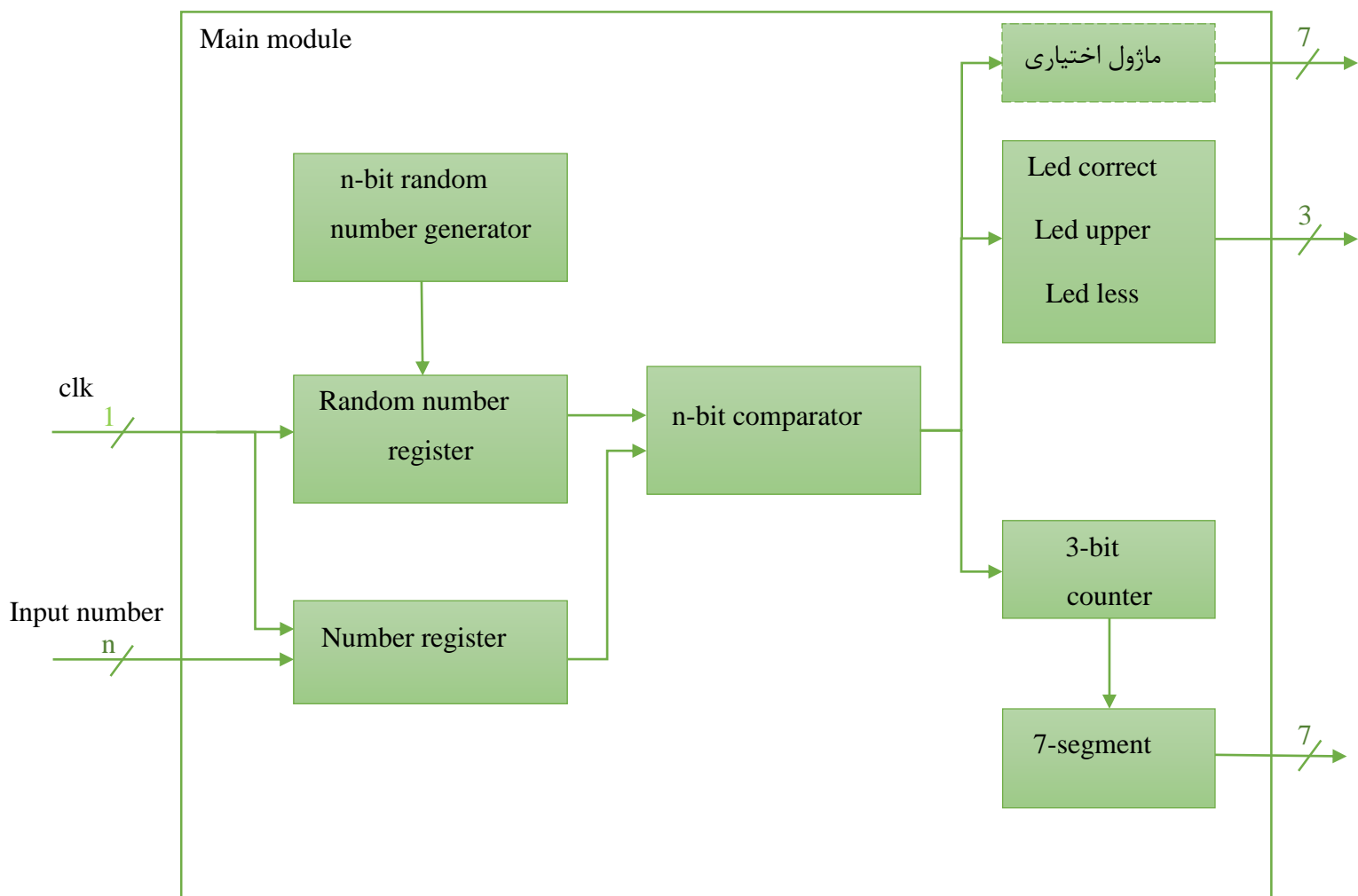
در این پروژه قصد داریم مداری را با VHDL پیاده سازی کنیم که این مدار یک بازی حدس عدد را شبیه سازی میکند. کاربر باید عددی را که توسط واحد تولید عدد تصادفی تولید میشود را حدس زده و از طریق تست بنچ وارد به ماژول کند. این عدد در رجیستر ذخیره میشود. سپس دو عدد توسط یک مقایسه کننده که به صورت ساختاری در VHDL طراحی شده است، با هم مقایسه شده و نتیجه مشخص می گردد. با توجه به این که عدد ورودی از عدد تصادفی کوچکتر یا بزرگتر و یا با آن برابر باشد چراغ LED مربوط آن حالت روشن میگردد. عدد ورودی و عدد تصادفی که توسط واحد تولید عدد تصادفی تولید میشود، n بیتی هستند. (n تعداد بیت های عددی است که کاربر وارد میکند).

کاربر میتواند ۷ عدد حدس خود را به ماژول بدهد و ماژول یک شمارنده دارد که تعداد حدس های کاربر را میشمارد و توسط یک ماژول BCD-to-7segment decoder به خروجی قابل پردازش برای یک 7 segment تبدیل خواهد شد (یک عدد باینری ۷ بیتی).

۲ ماژول ها

۱-۲ ماژول main :

شامل تمامی ماژول های سازنده ی سیستم و ارتباط این ماژول ها با هم است.



۲-۲ ماژول Number register

یک رجیستر آسنکرون است که در هر کلاک مقدار حدس کاربر را از test bench گرفته و ذخیره می‌کند.

۳-۲ Random number register

یک رجیستر آسنکرون است که در هر کلاک عدد تولید شده توسط واحد تولید اعداد تصادفی را گرفته و ذخیره می-کند.

۴-۲ n-bit random number generator

این ماژول با توجه به کلاک سیستم و با هر روشی که منطقی باشد عدد تصادفی تولید می نماید. میتوان از روش های تولید اعداد شبه تصادفی^۱ نیز استفاده کرد مانند LFSR^۲ که از یک شیفت رجیستر و یک گیت xor تشکیل میشود. لازم به ذکر است که برای شیفت استفاده از دستور شیفت در vhdl مجاز نیست و ماژول باید به صورت رفتاری پیاده شود.

۵-۲ n-bit comparator

این ماژول یک مقایسه کننده ی n بیتی است که تعداد بیت آن از روی اعداد ورودی تعیین میشود. این مقایسه کننده به صورت ساختاری پیاده شود و از n تا مقایسه کننده ۱ بیتی تشکیل شده است.

۶-۲ Leds

این ماژول دارای ۴ خروجی Led correct ، Led upper و Led less است که هر کدام یک پورت بیتی هستند. ۱ شدن مقدار هر کدام به منزله ی روشن بودن led است و خروجی مقایسه کننده تعیین کننده ی روشن یا خاموش بودن هر کدام از led هاست. به این صورت که اگر عدد کاربر از عدد رندوم کوچکتر باشد، Led less و اگر بزرگ تر باشد Led upper و اگر مساوی باشد Led correct روشن خواهد شد. Led lock زمانی روشن خواهد شد که کاربر به تعداد مجاز عدد حدسی خود را وارد کرده و در این صورت سیستم قفل میشود و عدد جدید دیگری را نمیپذیرد.

^۱ pseudo random number

^۲ Linear Feedback Shift Register

۷-۲ 3-bit counter

این ماژول تعداد حدس های کاربر به صورت باینری را می‌شمارد. که اگر بیشتر از ۵ شد، سیستم حدس عدد غیر فعال شود (عدد جدید وارد رجیستر نمیشود و Led lock روشن میشود).

۸-۲ 7-segment

این ماژول ۳ بیت ورودی باینری دارد و آن را به خروجی قابل‌پردازش برای یک 7-segment تبدیل میکند.

۹-۲ ماژول تست بنچ

با استفاده از فایل تست بنچ متناسب با مدار به ماژول اصلی مقدار میدهیم و صحت مدار را از طریق شبیه سازی تست میکنیم.

۱۰-۲ ماژول اختیاری

یک حافظه استک یا پشته را به این مدار اضافه کنید تا توالی صحیح یا غلط بودن حدس های کاربر در آن push شود. سیاست ذخیره و بازیابی در ساختار پشته به صورت LIFO (Last In First Out) است. این ماژول حافظه‌ای با ظرفیت ۷ داده‌ی یک بیتی شامل پورت های ورودی data_in و push و pop و کلاک و پورت های خروجی این ماژول data_out ، empty ، full است. مدار طراحی شده باید در هر لبه بالا رونده کلاک با توجه به ورودی ها و شرایط حافظه عملی را انجام دهد که در جدول مقابل آمده است.

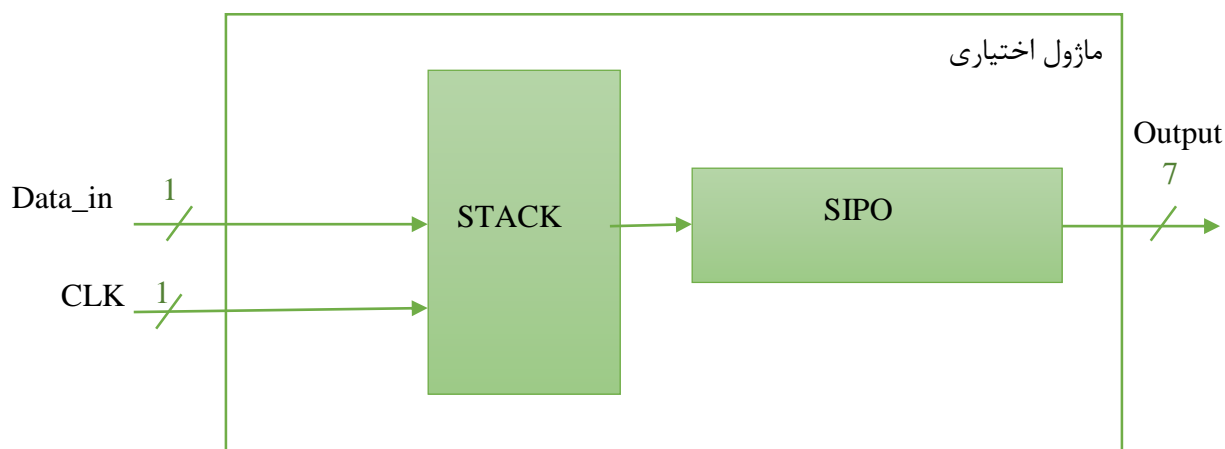
عملیات	pop	push
–	0	0
pop	1	0
push	0	1

به ازای صحیح بودن حدس کاربر مقدار یک (data_in = '1') در حافظه ذخیره میشود و در صورت غلط بودن مقدار صفر.

یک بودن empty به معنای خالی بودن پشته و یک بودن full به معنای پر بودن پشته است. Replace یعنی داده قبلی pop و داده‌ی جدید push شود. درواقع یعنی داده جایگزین شود.

1	1	replace
---	---	---------

و پس از اینکه پشته پر شد؛ تمامی ورودی ها در هر کلاک یکی یکی pop شوند و در یک شیفت رجیستر SIPO قرار بگیرند و خروجی این شیفت رجیستر نمایش داده شود.



۳ نکات قابل توجه

- پیاده سازی ماژول اختیاری نمره اضافی دارد.
- پروژه به صورت یک نفره یا گروه دو نفره قابل انجام است. همه اعضای تیم مسئول کلیه وظایف پروژه هستند و برای دستیابی به یک پروژه موفق باید همکاری کنند. شما ملزم به درک کلیه کارهایی که در پروژه انجام می شود هستید، بخشی که انجام می دهید و بخشی که توسط اعضای تیم دیگر انجام شده است. دانشجویان باید کاملاً به پروژه مسلط باشند بطوریکه قادر باشند تا تغییرات جزئی که از آنان خواسته می شود را بلافاصله در کد پروژه اعمال کنند.
- پروژه به صورت آنلاین تحویل گرفته میشود. حضور آنلاین اعضای گروه در موقع تحویل الزامی است.

- در صورت برون سپاری و کپی بودن پروژه، کل نمره تکلیف و پروژه صفر در نظر گرفته میشود.
- قبل از تحویل پروژه و در زمان مشخص شده، فایل‌های مربوط به پروژه باید ارسال شده باشد.
- زمان تحویل پروژه یک هفته پس از پایان امتحانات خواهد بود.
- ارائه‌ی گزارش کار الزامی‌ست. به طور واضح فرضیات خود را بیان کنید و طرح خود را به خوبی مستند کنید.
یک گزارش حرفه ای بنویسید که حاوی تمام مراحل طراحی، مدل سازی و آزمایش هر جزء و طراحی نهایی باشد.

- خروجی های مورد انتظار (برای تهیه گزارش کار):

۱. توضیح یک به یک تمامی ماژول ها به همراه کد و روش پیاده سازی

۲. اسکرین شات از محیط شبیه سازی و تست مدار

معیارهای نمره‌دهی		۱۰۰٪
پیاده‌سازی صحیح ماژول‌ها		۳۰٪
نمایش عملکرد صحیح کل پروژه توسط تست بنچ		۳۰٪
مستندات و گزارش پروژه		۲۰٪
تسلط به کد نوشته شده		۲۰٪

موفق و مؤید باشید