Практикум из основа рачунарске технике – домаћи задатак 2019/2020

- друга лабораторијска вежба -

Прилог (упутство за проверу исправности шеме)

Од шеме која је дата за домаћи потребно је направити модул **PRandom07**. На располагању су још два типа модула **RsisingEdge** и **7SegmentInterfaceDEC**. Модул **RisingEdge** представља секвенцијалну мрежу која као излаз има један бит који се активира једну периоду такта сваки пут када се улаз промени из неактивног у активно стање. Модул **7SegmentInterfaceDEC** рачуна који сегменти седмосегментног дисплеја треба активирати на основу четири улазна сигнала $x_{3...0}$ који представљају четвробитни бинарни број мањи од 10_{10} . Модул има и улазне сигнале **dp** и **en**. Сигналом **dp** се може контролисати паљење сегмента који представља тачку поред седмосегментног дисплеја. Довођењем логичке нуле на улаз **en** седмосегментни дисплеј се гаси, док довођењем логичке нуле на седмосегментном дисплеју се приказује одговарајућа вредност задата осталим улазним сигналима.

Излаз модула PRandom07 треба повезати на модул 7SegmentInterfaceDEC, како би се приказивала вредност генератора на седмосегментном дисплеју. Обзиром да 7SegmentInterfaceDEC као улаз прима четворобитни број, а модул PRandom07 као излаз има тробитни број, највиши бит модула **7SegmentInterfaceDEC** би требало повезати на логичку нулу. Стандардна компонента која као излаз има константу логичку нулу зове се gnd. Нема потребе за паљењем тачке иза цифре, па се онда улаз **dp** повезује такође на **gnd**. Обзиром да је потребно да се увек приказује цифра, на улаз *en* је доведена константна логичка јединица уз помоћ стандардне компоненте **vcc**. Све секвенцијалне мреже шеме треба повезати на периферију која генерише такт (погледати упутство за плочицу). На плочици се налази генератор такта од 50 MHz. Овим повезивањем се остварује прелазак из стања у стање свих секвенцијалних мрежа на такт од 50MHz (0.02 µs). Дугмићи на плочици дају логичку нулу када су у притиснутом стању, а када су у отпуштеном стању дају логичку јединицу. Како је активна вредност управљачких сигнала генератора (rst/next) логичка јединица, између дугмића и остатка шеме постављени су инвертори. Директним повезивањем излаза инвертора на управљачке сигнале генератора довело бих до следећег проблема. У случају да се дугме држи притиснуто неко време (дуже од неколико периода такта), за то протекло време би се мењало стање (на сваких 0.02 µs), што је доста брзо, па би се тешко приметило да ли је генератор добро реализован. Из тог разлога су постављени модули RisingEdge између инвертора и генератора који као задатак имају да у случају дугог притиска дугмета (дуже од 0.02 μs) на излазу дају логичку јединицу само један такт. Овим поступком би се на сваки притисак дугмета стање генератора променило само једанпут. За потребе тестирања ресетовања генератора када су оба дугмета притиснута, довољно је да се без модула RisingEdge излази инвертора логички помноже (логичко коло И) и да се доведу на управљачке улазе генератора. Обзиром да су већ раније постављени управљачки сигнали генератора, логичким сабирањем излаза модула **RisingEdge** и претходно описаног И кола остварујемо могућност тестирања свих функционалности генератора коришћењем два дугмића.

