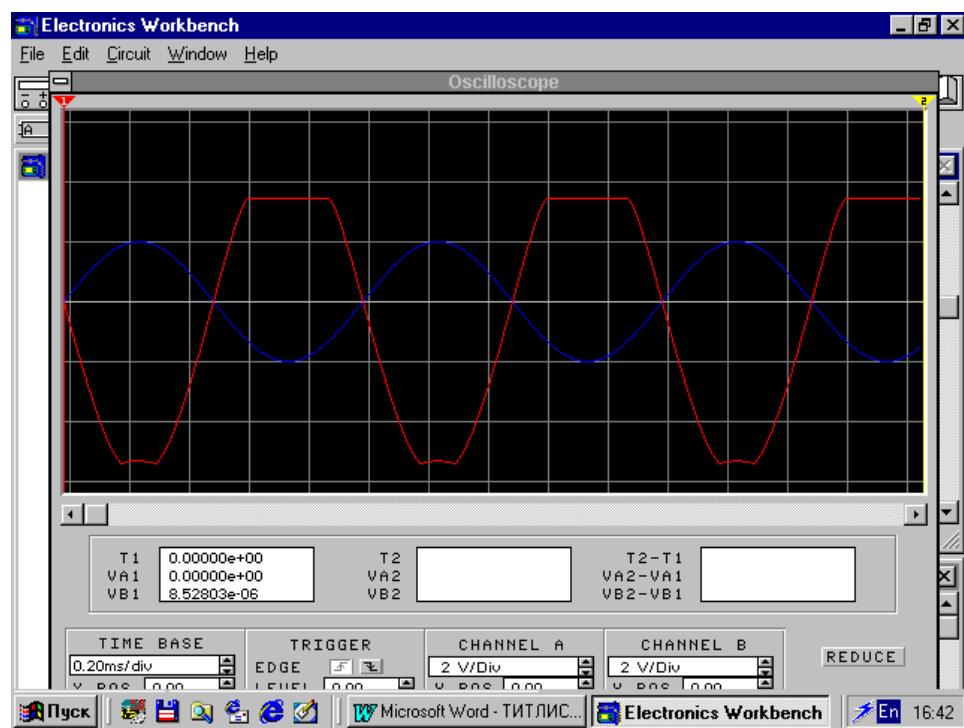


Н.М. ВЕРБОВА

«Изучение элементов и узлов ЭВМ»

Сборник описаний лабораторных работ по курсу
«Архитектура ЭВМ»



САНКТ-ПЕТЕРБУРГСКИЙ ГОСУДАРСТВЕННЫЙ
ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ

Кафедра «КОМПЬЮТЕРНЫЕ И ИНТЕЛЛЕКТУАЛЬНЫЕ
ТЕХНОЛОГИИ В ПРОЕКТИРОВАНИИ»

Н.М. ВЕРБОВА

«Изучение элементов и узлов ЭВМ»

Сборник описаний лабораторных работ по курсу
«Архитектура ЭВМ»

Санкт-Петербург - 2011

УДК 681.31-181.48

Вербова Н.М. Изучение элементов и узлов ЭВМ: Сборник описаний лабораторных работ по курсу «Архитектура ЭВМ».

Санкт-Петербург, СПбГПУ, 2011, 58 с.

Сборник описаний лабораторных работ по курсу «Архитектура ЭВМ» включает пять лабораторных работ, выполняемых на персональном компьютере с использованием пакета прикладных программ “Electronics Workbench”.

Для каждой работы имеются методические указания и теоретический материал, позволяющие получить основные сведения для выполнения работы.

Для студентов изучающих курс «Архитектура ЭВМ», а также для профессионалов, интересующихся принципами построения и функционирования элементов и узлов ЭВМ.

Ил.31, табл 14, библ. 6 назв.

Научный редактор зав каф. .

Утверждено научно-издательской секцией методического совета университета.

© Н.М. Вербова, 2011
© СПбГПУ, 2011

Содержание:

стр.

1. Указание мер безопасности	4
2. Общие сведения о “Electronics Workbench”	4
3. Знакомство с “Electronics Workbench” (практическое занятие)	20
4. Лабораторная работа № 1	22
5. Лабораторная работа № 2	28
6. Лабораторная работа № 3	34
7. Лабораторная работа № 4	48
8. Лабораторная работа № 5	53
Литература	58

1. Указание мер безопасности.

К работе допускаются лица, изучившие настоящее описание, инструкцию по технике безопасности при работе с персональным компьютером, а также прошедшие инструктаж по безопасности труда на рабочем месте.

Прежде чем приступить к работе, внешним осмотром оборудования убедитесь в отсутствии механических повреждений его элементов, отсутствии торчащих и оборванных проводов, следов горения электрооборудования. О выявленных недостатках сообщите преподавателю.

Приступайте к работе только после разрешения и в присутствии преподавателя.

2. Общие сведения о “Electronics Workbench”

Система схемотехнического проектирования и анализа электронных схем и устройств “Electronics Workbench” позволяет выполнять графический ввод проектируемой схемы и анализ характеристик аналоговых, цифровых и аналого - цифровых устройств. В отличие от других программ схемотехнического моделирования в системе “Electronics Workbench” на экране изображаются измерительные приборы с органами управления, максимально приближенными к реальности. Пользователь освобождается от изучения довольно абстрактных правил составления заданий на моделирование исследуемой схемы. Достаточно в схеме подключить двухканальный осциллограф и генератор сигналов и программа сама определит, какие процессы надо подвергнуть анализу. Чтобы начать процесс моделирования, достаточно нажать выключатель и на устройствах индикации будут зафиксированы исследуемые режимы.

2.1. Установка и использование системы

Версия системы “Electronics Workbench” поставляется на двух дискетках по 1,44 Mb. Устанавливаются они обычным образом из среды Windows по команде Setup.

В системе используется многооконный интерфейс с ниспадающими и разворачивающимися меню. Функции и назначения отдельных элементов, окон и опций аналогичны их назначению в Windows, а в иных случаях они будут понятны из изложения.

Формирование и проверка схем осуществляется при помощи мыши. С ее помощью вы можете перетащить компоненты или приборы из библиотеки на экран. Для этого необходимо поставить указатель мыши на выбранный компонент и, нажав и не опуская левую кнопку мыши, перетащить его на нужное место рабочего поля. Чтобы перетащить группу выбранных объектов можно воспользоваться двумя способами:

1. После выбора первого объекта при помощи левой кнопки мыши, выберите дополнительные объекты, щелкнув правой кнопкой. Поставив указатель на любой из выбранных компонентов, переместите его (вместе со всей группой) на нужное место рабочего поля.

2. Поместите указатель выше и левее крайнего объекта в группе. Нажав левую кнопку и не опуская ее, перемещайте указатель, заключая группу объектов в прямоугольник. Опустите кнопку тогда, когда указатель окажется ниже и правее крайнего справа объекта. Далее действуйте, как описано выше.

Выбор нескольких компонентов сразу, ускоряет операции типа копирования, вращения и создания подсхем.

Примечание.

Вы можете:

- Перемещать выбранные компоненты или приборы при помощи стрелок клавиатуры. Для этого необходимо выбрать перемещаемый объект и стрелками переместить его в нужное место. Этот способ можно использовать для точной установки компонентов на рабочем поле.

- Выбрать компонент, прибор или другой объект, указывая на них и щелкая левой кнопкой мыши. Форма указателя мыши изменяется в зависимости от Ваших действий. Например, когда Вы указываете на компонент, указатель становится рукой, когда компьютер обрабатывает информацию, указатель становится песочными часами.

- Выбирать более одного объекта одновременно.
- Изменять параметры элементов, дважды щелкнув на них левой кнопкой мыши.

Использование клавиатуры необходимо только для текстового ввода информации (определение меток, значений или моделей компонента; описание схемы; ввод значений в используемом приборе) или при использовании горячих клавиш. Допускается вставка текста набранного в другом приложении Windows и наоборот.

2.2. Инструментальные средства

Инструментальные средства "Electronics Workbench" очень похожи на реальные инструментальные средства электроники. Все, что необходимо для формирования и проверки схем, располагается на экране (Рис 1, Рис.2).

Большая центральная область - рабочее поле, в котором Вы формируете и проверяете схему.

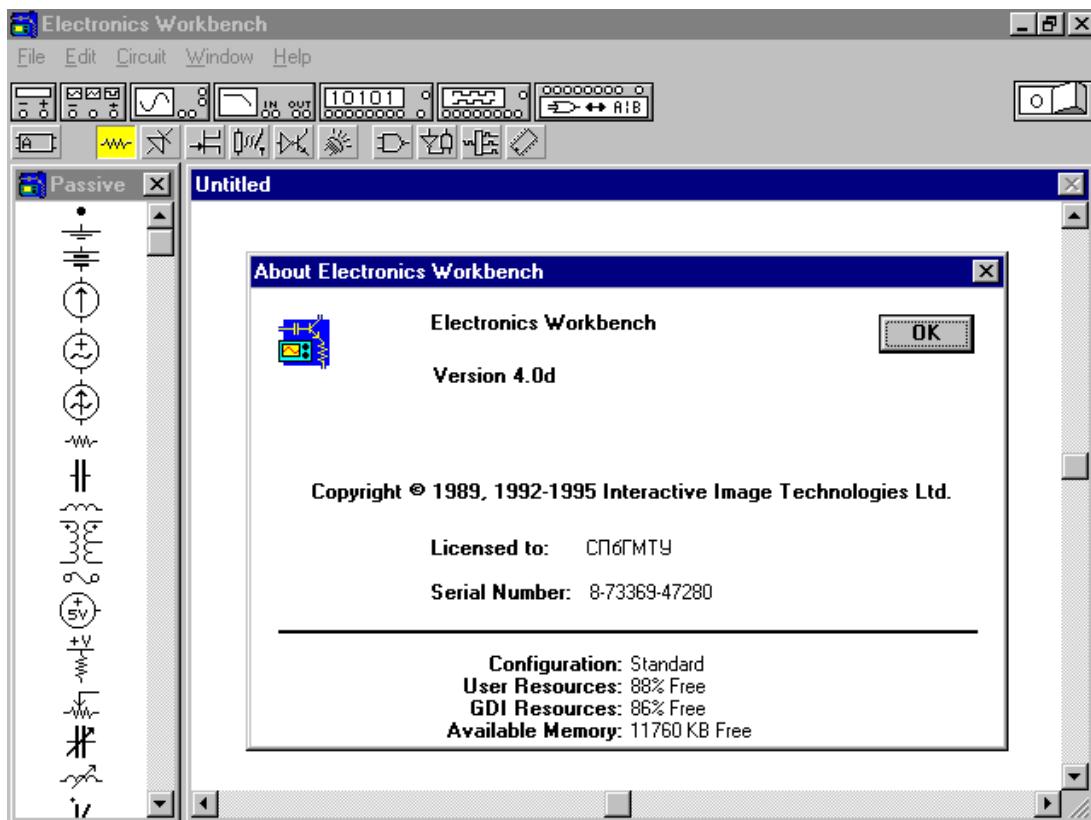


Рис. 1 Окно программы “Electronics Workbench”

Слева рабочего поля находится панель компонентов. Тип панели компонентов осуществляется выбором пиктограмм, находящихся во втором ряду над рабочим полем. Чтобы использовать компонент, перетащите его из выбранной панели компонентов в рабочую область. Чтобы удалить компонент из рабочей области, перетащите его обратно на панель компонентов, или во всплывающем меню *EDIT* выберите команду *CUT*, или воспользуйтесь горячей клавишей *ALT+X*.

В первой строчке над рабочей областью находится инструментальная панель приборов, которые можно использовать.

Использование приборов:

1. Перетащите пиктограмму выбранного прибора в рабочую область.

2. Подключите пиктограмму к схеме. Для этого укажите на клемму на пиктограмме, чтобы она высветилась, и, перетащив наружу провод, подсоедините его к необходимому месту в схеме.

3. Откройте прибор двумя щелчками левой кнопки мыши по пиктограмме.

4. Скорректируйте значения параметров управления прибором.

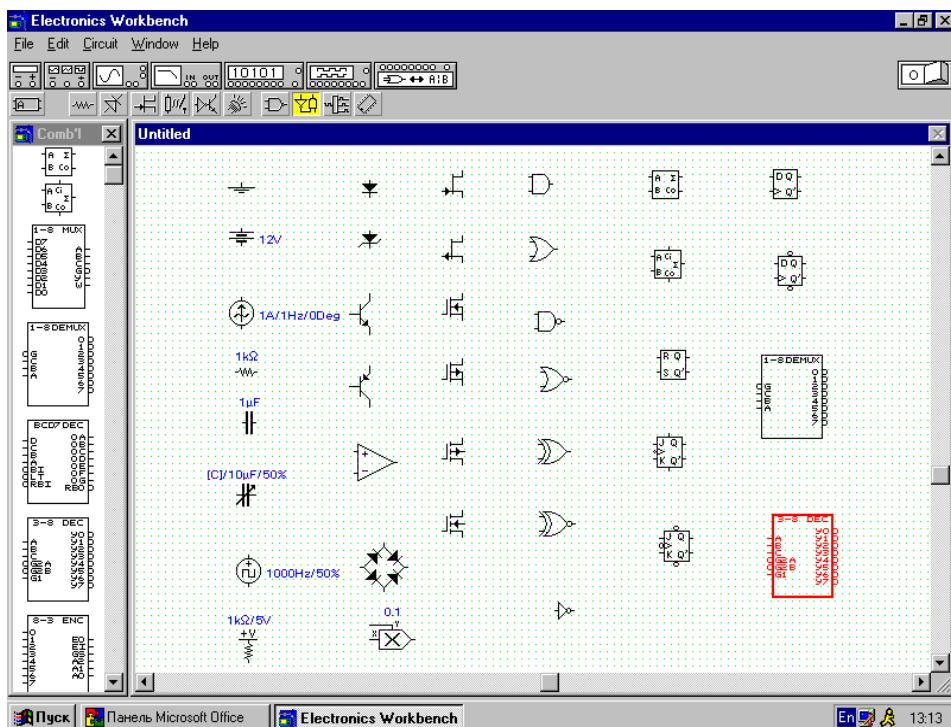


Рис. 2 Окно ППП “Electronics Workbench”. Элементы и компоненты

Чтобы удалить прибор, перетащите пиктограмму прибора обратно к инструментальной панели. Любые соединения, связанные с ним разъединяются.

2.3.Меню пользователя.

Вы можете выбирать команды из следующих меню "Electronics Workbench" (EWB)

Файл (FILE)

1. *Новый... (New)*
2. *Открыть... (Open)*
3. *Сохранить (Save)*
4. *Сохранить как... (Save As)*

5. Возвратиться к сохраненному...(Revert to Saved)

6. Печать...(Print)

7. Установки принтера...(Print Setup)

8. Выход (Exit)

9. Импорт из SPICE (Import from SPICE)

10. Экспорт в SPICE (Export to SPICE)

11 Экспорт в PSB (Export to PSB)

Редактирование (EDIT)

Меню EDIT содержит команды, которые могут использоваться, чтобы удалять или дублировать информацию в схемах:

1. Вырезать (Cut CTRL +X). Выбранная информация будет помещена в буфер обмена, и ее можно вставить в другом месте.

2. Копирование (Copy CTRL+C).

3. Вставка, склейка (Paste CTRL+V).

4. Удалить (Delete DEL).

5. Выбрать (пометить) все (Select All CTRL+A).

6. Скопировать в буфер (Copybits). Буфер обмена - место для временного хранения в памяти компонентов или текста, которые Вы вырезали или скопировали. Вы можете вставлять информацию из буфера обмена в любую схему. Буфер обмена можно использовать для передачи схемных решений из EWB в другие приложения Windows.

7. Показать буфер (Show Clipboard). При выборе команды SHOW CLIPBOARD Вы увидите на экране содержимое буфера обмена.

Схема (CIRCUIT)

Меню CIRCUIT содержит команды, которые используются для формирования и тестирования схем:

1. Активизация (Activate CTRL+G). По этой команде происходит "подключение" собранной Вами схемы к питанию. Инструментальные средства EWB начнут моделировать поведение схемы, используя параметры, определенные в диалоговом окне Параметры анализа (ANALYSIS OPTIONS). Вы также можете активизировать схему, щелкнув переключатель питания в верхнем правом угле или щелкнув кнопку STEP, BURST или CYCLE в генераторе слов.

2. Остановка (Stop CTRL+T). Анализ работы схемы останавливается автоматически, если достигнуто устойчивое состояние. Если в схеме происходит какой-либо колебательный процесс или она работает в импульсном режиме, устойчивое состояние может не быть достигнуто никогда. Поэтому можно воспользоваться этой командой или переключателем.

3. Пауза (Pause F9). Команда PAUSE используется для того, чтобы временно прервать моделирование. Для восстановления работы воспользуйтесь командой Активация либо выключите и включите схему.

4. Метка, этикетка (Label CTRL+L). Эта команда используется для маркировки выбранного компонента. Например, резистор - R1, конденсатор - C4 или транзистор – VT3. Добавляя пробелы перед меткой, Вы можете смещать маркировку компонентов относительно их номиналов.

Если метка не видна в рабочей области окна, необходимо выбрать из меню Схема команду Предпочтения и включить опцию "Показать метки".

5. Значение параметров (Value CTRL+U). Чтобы устанавливать значение или номинал выбранного компонента, воспользуйтесь этой командой и в появившемся диалоговом окне установите требуемое значение. Если дважды щелкнуть по выбранному компоненту, то также появится это диалоговое окно.

6. Модель (Model CTRL+M). Простые компоненты типа резисторов имеют широкий диапазон значений, которые Вы определяете непосредственно. Более сложные компоненты типа транзисторов имеют ряд значений, которые вместе формируют модель. Такие компоненты предварительно установлены как идеальная модель, которая является

близким приближением реального компонента с большинством параметров модели в нуле или бесконечности. Вы можете также выбрать модель уже существующего реального объекта из прилагаемых к EWB модельных библиотек.

7. *Масштаб приборов* (*Zoom CTRL+Z*). Эта команда позволяет увеличивать масштаб изображения выбранного прибора в окне EWB.

8. *Вращение* (*Rotate CTRL+R*). Команда используется для вращения компонентов. Большинство компонентов поворачиваются по часовой стрелке на 90 градусов. Транзисторы и операционные усилители отображаются зеркально или симметрично. Амперметры, вольтметры и полусумматоры не вращаются, но у них изменяется положение выводов.

9. *Неисправность* (*Fault*). Команда позволяет имитировать неисправности компонентов схемы.

10. *Подсхема* (*Subcircuit CTRL+B*)

- Копирование из схемы
- Передвижение из схемы
- Помещение в схему

При помощи этой команды Вы можете создать собственную интегральную схему и, свернув ее в небольшой компонент, многократно использовать в виде части другой большой схемы.

Создание подсхемы.

• В рабочей области создается и осуществляется выборка всех участвующих в ней элементов. При помощи команды *Подсхема* из меню *Схема* открывается диалоговое окно создания подсхемы.

- Дайте имя подсхеме.

• Копируйте выбранные компоненты в подсхему, если Вы хотите, чтобы созданная схема осталась и в первоначальном варианте. Или переместите компоненты, если хотите, чтобы созданная схема существовала только в варианте подсхемы.

• Поставив указатель мыши на один из выходных проводов схемы и нажав левую кнопку мыши, перетащите провод к краю подсхемы с любой стороны и соедините его с появившейся точкой. Аналогичную операцию проделайте с другими выходами и входами схемы.

11. *Цвет провода* (*Wire Color*). Эта команда используется для изменения цвета проводов, соединяющих собранную схему с диагностирующими приборами, что улучшает читабельность снимаемой с них информации, т.к. формы сигналов на осциллографе и логическом анализаторе имеют тот же самый цвет, что и их выводы подключенные к схеме.

12. *Предпочтения* (*Preferences CTRL+E*). При выборе этой команды Вы можете влиять на вывод той или иной информации на рабочее поле.

Параметры команды:

- Показать сетку (*Show grid*)
- Использовать сетку (*Use grid*). Когда используется сетка, выводы компонентов выравниваются по точкам сетки, что позволяет легче размещать компоненты на рабочем поле относительно друг друга и соединять их.

- Показывать наименование метки (*Show labels*)
- Показывать значения (номиналы) элементов (*Show values*)
- Показывать модели (*Show models*)

13. *Параметры анализа* (*Analysis Options*). Происходит включение окна с вариантами моделирования и показа на экранах приборов различных режимов анализа.

Тип анализа (*Analysis Type*).

а) Анализ переходных процессов (*Transient*). Анализ работы схемы происходит при включении схемы, результат работы схемы в виде осцилограмм отображается на экране осциллографа.

б) Установившийся режим (Steady-state). Используется для анализа реакции линейной схемы на единичное воздействие. Переключатель осциллографа должен быть установлен в положении DC.

Моделирование активных компонентов (Active Component Simulation).

Добавление линейных операций (Assume linear operation). Включение этой опции сокращает время при анализе установившихся процессов, но использование ее допускается только в линейных схемах, в которых используются только синусоидальные или постоянные источники, линейные компоненты типа резисторов и нелинейные компоненты, которые могут функционировать внутри выбранного линейного диапазона.

Экран осциллографа (Oscilloscope display).

а) Пауза после показа всего экрана (Pause after each screen). Моделирование будет прекращено, после заполнения всего экрана осциллографа осциллограммой исследуемого процесса. Чтобы продолжить моделирование, выберите *Activate* из меню Схема (или F9).

б) Сохранить результаты анализа для всех узлов (Store results for all nodes). По умолчанию эта опция заблокирована, и результаты сохраняются только для узлов, к которым подключен осциллограф при активизации схемы. Это ускоряет моделирование и требует меньшего количества памяти. Однако в процессе работы схемы иногда требуется знать форму сигнала в различных узлах, что и достигается включением этой опции, однако это требует больших затрат памяти и уменьшает скорость анализа.

Допуск., Погрешность (Tolerance). Установка допуска в диалоговом окне управляет точностью результатов моделирования. Настройка по умолчанию - 1%. Это самая большая скорость моделирования, но и самый низкий уровень точности.

Примечание: если при активизации схемы EWB выдал сообщение, что не может достигнуть решения, увеличьте допуск до 10% и активизируйте схему снова.

Число точек на временной период (Time domain points per cycle). Цикл, используемый для анализа, определен частотой функционального генератора или частотой используемого источника напряжения. По умолчанию в каждом цикле анализируется 100 точек. Если необходимо более точное решение необходимо увеличить число точек в цикле, например до 1000.

Примечание: увеличение числа точек в цикле позволяет получить более точный вид кривых, но замедляет скорость анализа. Если возникла ситуация, что решение не может быть достигнуто, уменьшите число точек в цикле и активизируйте схему снова.

Количество точек на период для характеристографа (Bode Analysis point per cycle). По умолчанию схема анализируется на 100 частотах. Если необходимо, можно увеличить этот диапазон, чтобы получить более точный вид кривой.

Максимальный размер файла для моделирования (Temporary file size for simulation).

Заданный по умолчанию на период моделирования размер файла - 10 МБ. Когда файл достигнет максимального размера, Вы можете:

- остановить моделирование;
- потерять уже полученные данные и продолжить анализ;
- использовать большее количество дискового пространства.

Примечание: если Вы хотите проанализировать схему с большим числом узлов, целесообразно перед анализом заранее увеличить размер временного файла.

Окно (Windows)

Аранжировка, Приведение в порядок (Arrange)

Схема (Circuit)

Описание (Description)

Подсхема (Custom Subcircuit)

Пассивные элементы (Passive)

Активные элементы (Active)

Полевые транзисторы (Field Effect Transistors)
Контрольные элементы (Control)
Гибридные элементы (Hybrid)
Индикаторы (Indicators)
Логические устройства (Gates)
Комбинационные схемы (Combinational)
Последовательностные схемы (Sequential)
Интегральные микросхемы (Integrated circuits)

Справка – Help

Помощь (по выделенному элементу или прибору) (Help)

Помощь по ключевым словам (Help index)

Помощь по EWB (About Electronics Workbench)

2.4. Пиктограммы приборов

1. Мультиметр (multimeter) (рис. 3)

Используется для измерения напряжения, тока, сопротивления или падения напряжения между двумя точками схемы.

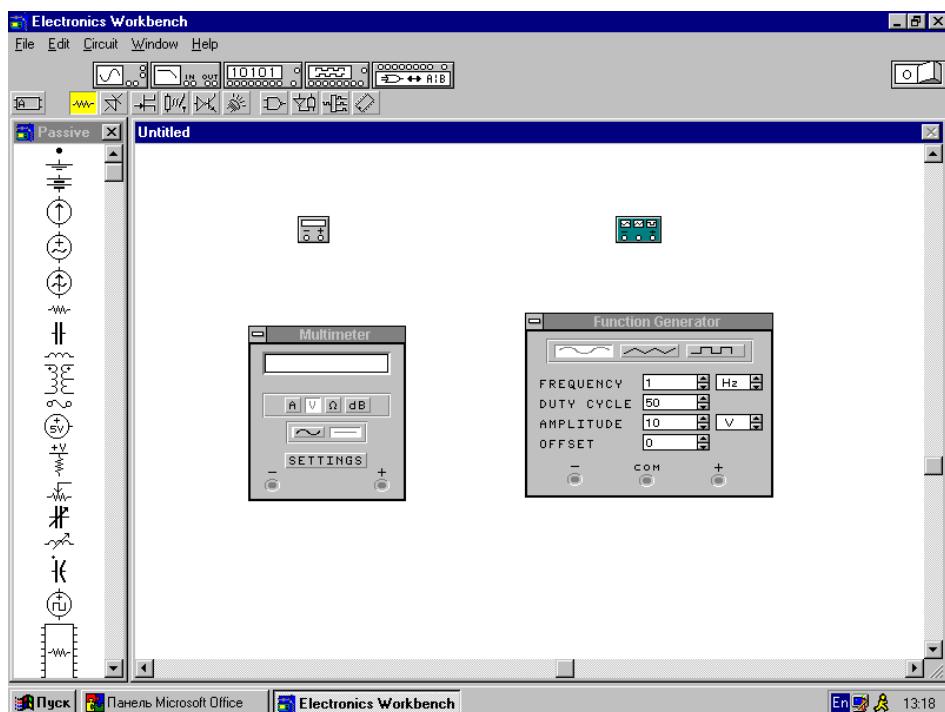


Рис. 3 Мультиметр и Функциональный генератор

Параметры:

- А, В, Ом или падение напряжения в Дб.
- Постоянный или переменный сигнал.
- Параметры настройки: корректируются внутреннее сопротивление вольтметра или амперметра, омметра и стандарт децибела.

Примечание: избегайте использовать вольтметр с высоким сопротивлением в низкоомной схеме и амперметр с низким сопротивлением в схеме с высоким сопротивлением. Это может привести к математическим ошибкам округления в процессе моделирования.

2. Функциональный генератор (*Function generator*) (рис. 3)

Функциональный генератор генерирует синусоидальные, прямоугольные и треугольные импульсы.

Можно корректировать частоту (frequency), скважность (duty cycle), амплитуду (amplitude) и смещение постоянного уровня (offset). По умолчанию скважность равна двум. Прибор имеет общий, положительный и отрицательный выводы.

3. Осциллограф (*Oscilloscope*) (рис. 4, рис. 5)

Двухканальный осциллограф. На передней панели прибора (рис. 4) имеется

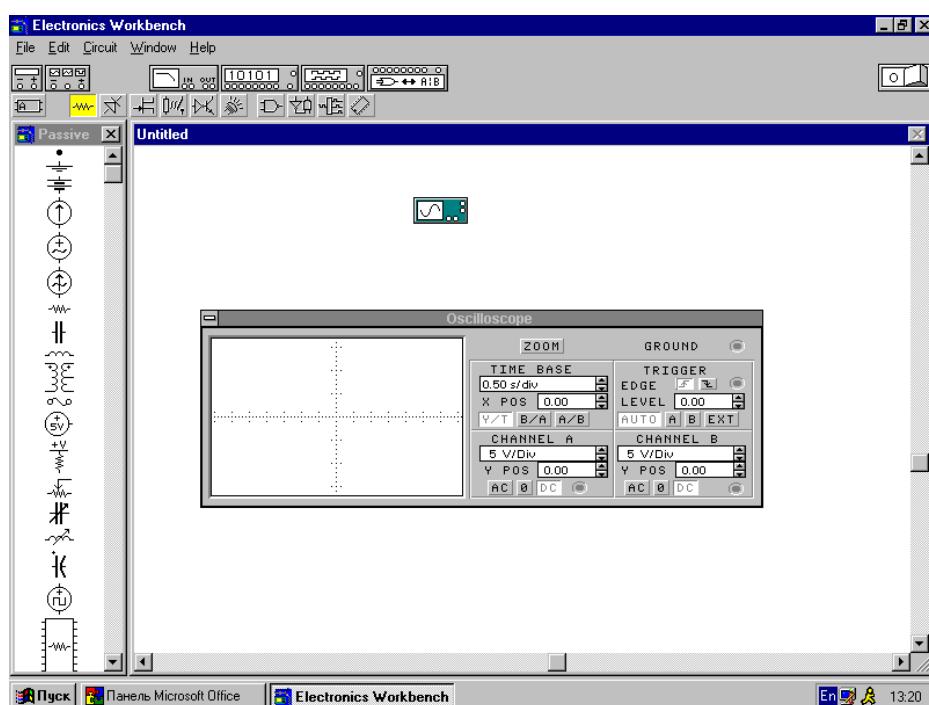


Рис. 4 Осциллограф. Изображение и приборный щиток

заземление (ground) и кнопка увеличения экрана (zoom). Увеличение экрана осциллографа позволяет расширить экран осциллографа с одновременным управлением двумя вертикальными линиями 1 и 2 для более точного отсчета значения амплитуд в т.т. A1, B1 и т.т. A2, B2 и разности их значений (VA2-VA1, VB2-VB1) (Рис. 5). В правой части прибора имеется:

- панель синхронизации (trigger) по переднему или заднему фронту (edge);
- уровень (level);
- синхронизация внутренняя (auto), по лучу A, по лучу B, внешняя (EXT).

В левой части панели управления находятся развертка (time base):

- установка масштаба по оси времени и амплитуде сигнала;
- определение осей:

У/Т ----- по оси X - время; У – напряжение;

А/В ----- оси X и Y показывают напряжение канала А и В.

Масштаб X-- V/деление, установленное на канале В.

В/А -- оси X и Y показывают напряжение канала В и А.

Масштаб X - V/деление, установленное на канале А.

- определение начала координат оси X (X POS).

В нижней части панели управления даны регулировки по каналам А и В:

- установка масштаба по оси Y;
- смещение графика по оси Y (вниз или вверх), что позволяет разнести график канала А и В и анализировать их одновременно;
- проведение измерения по переменному току (AC);
- проведение измерения по постоянному току (DC);
- отключение канала (А или В, или обоих --(0))

Можно корректировать средства управления прибором, перемещать измерительные клеммы в другие точки на схеме и тогда, когда схема активизирована.

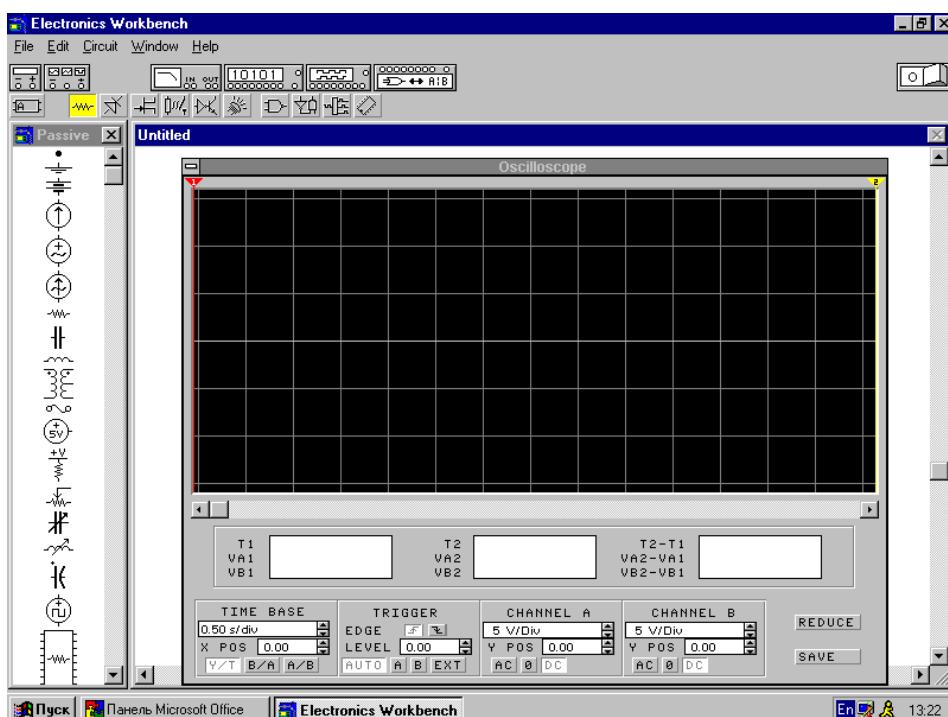


Рис. 5 Осциллограф. Расширенный экран

Если необходимо время для анализа полученного сигнала после каждого экрана, необходимо включить опцию *Пауза* в меню *Параметры Анализа*.

4. Характериограф (Bode Plotter) (рис. 6)

Панель управления позволяет устанавливать:

- измерение АЧХ (Magnitude), ФЧХ (Phase), либо сохранение графика экрана (Save);
 - логарифмический (log) или линейный (lin) масштабы;
 - регулировать вертикальный (vertical) (I - начальное усиление (по вертикали), F - конечное усиление (по вертикали)) и горизонтальный (horizontal) (I - начальная частота (по горизонтали), F - конечная частота (по горизонтали)) масштабы:

←, → - перемещать линии отсчета для автоматического снятия величины частоты и значений амплитуды фазы.

Прибор подключается к двум точкам схемы: 1- входной (IN) сигнал, 2-выходной (OUT) сигнал.

5. Генератор слов (Word generator) (рис. 7)

Используется для генерации восьмиразрядных двоичных чисел. Набор каждого числа осуществляется в отдельности. После набора всех восьмиразрядных двоичных чисел (от 0 до 15) генератор с заданной частотой (frequency) посылает набранные числа в схему. Генератор имеет тактовый выход (clk), который может использоваться для синхронизации внешних схем. Синхронизация самого генератора может устанавливаться по переднему или заднему фронту (trigger), внутренняя (internal), либо внешняя (external).

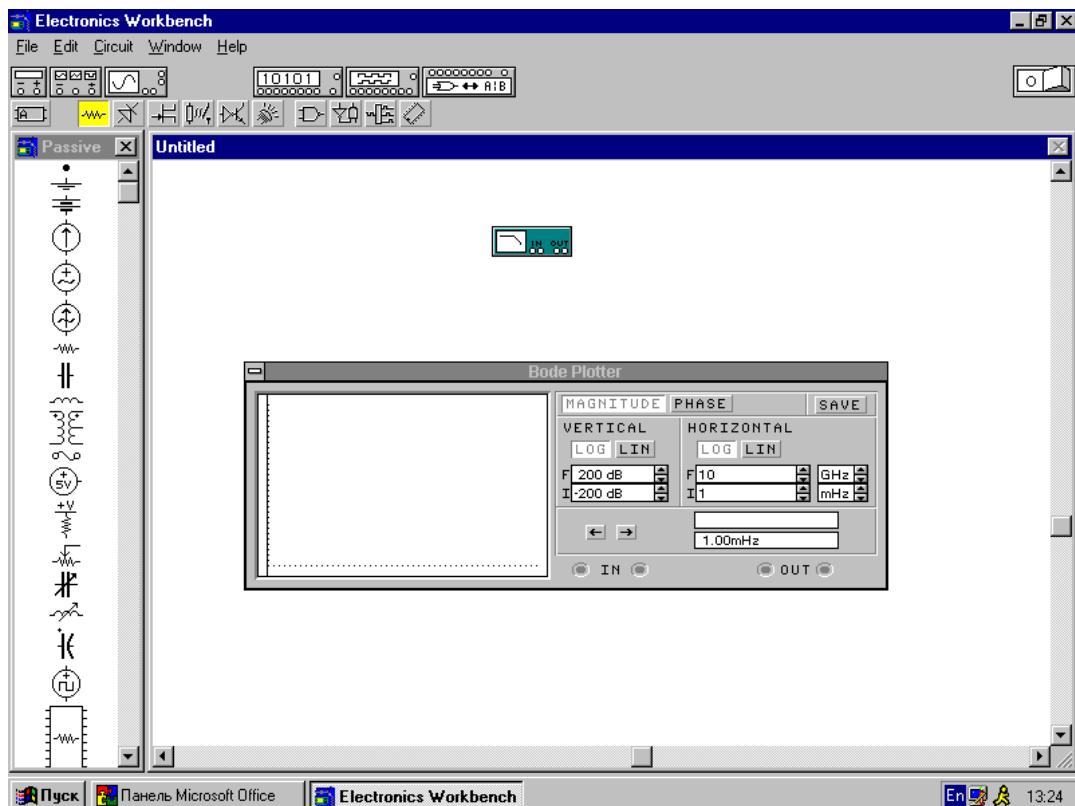


Рис. 6 Характериограф. Изображение и приборный щиток

Панель управления позволяет производить:

- очистку экрана (сброс всех набранных чисел) (clear);
- загрузку экрана из файла (load);
- сохранение экрана в файл (save);
- пошаговую выдачу чисел в схему (step);
- выдачу всех чисел за один цикл (burst);
- циклически передавать в схему наборы чисел (cycle);

В правом нижнем углу прибора показано 16-тиричное изображение набора (HEX), передаваемого в схему с 8 выходов.

Частота тактового генератора задается в Гц, кГц, МГц. Каждое слово выдается на протяжении одного такта цикла.

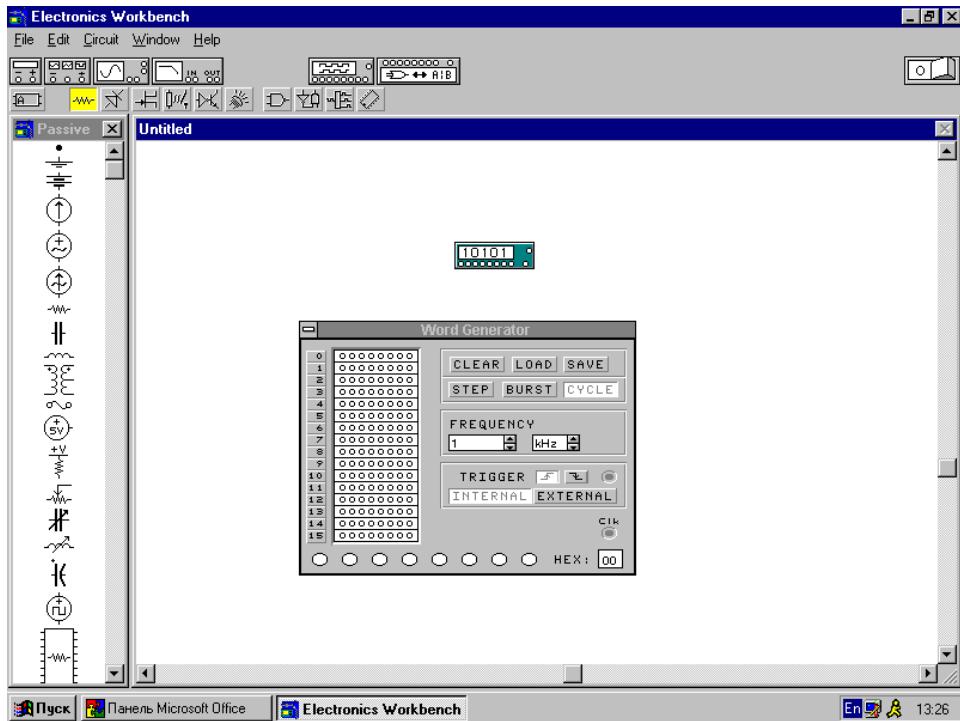


Рис. 7 Генератор слов

6. Логический анализатор (*Logic analyzer*) (рис. 8)

Логический анализатор восьми входов отображает каждый вход на отдельной оси в виде прямоугольных импульсов, синхронизированных относительно друг друга по времени. Даются также двоичные и шестнадцатеричные изображения представленных сигналов.

Слева на экране изображается состояние каждого входа. В правой части прибора расположена панель управления:

- очистка содержания экрана (clear);
- синхронизация (trigger) по переднему и заднему фронту;
- внешняя синхронизация (external);
- сигнализация по циклу (burst), наиболее удобная для анализа;
- запуск анализатора только при поступлении сигнала на входе, эквивалентного набранной в окне комбинации (pattern);
- двоичное изображение входного сигнала;
- развертка (время / деление) (time base);

7. Логический преобразователь (*Logic Converter*) (рис. 9)

Логический преобразователь осуществляет преобразование таблицы истинности в логическое выражение, логического выражения в таблицу истинности, по заданной схеме строит таблицу истинности, минимизирует логическое выражение, по заданному логическому выражению строит логическую схему. Логический преобразователь может создавать таблицу истинности для схем с количеством входов до 8 и одним выходом.

В случае если минимизация логического выражения требует свободной памяти, которой Вы не располагаете, процесс минимизации может быть не завершен.

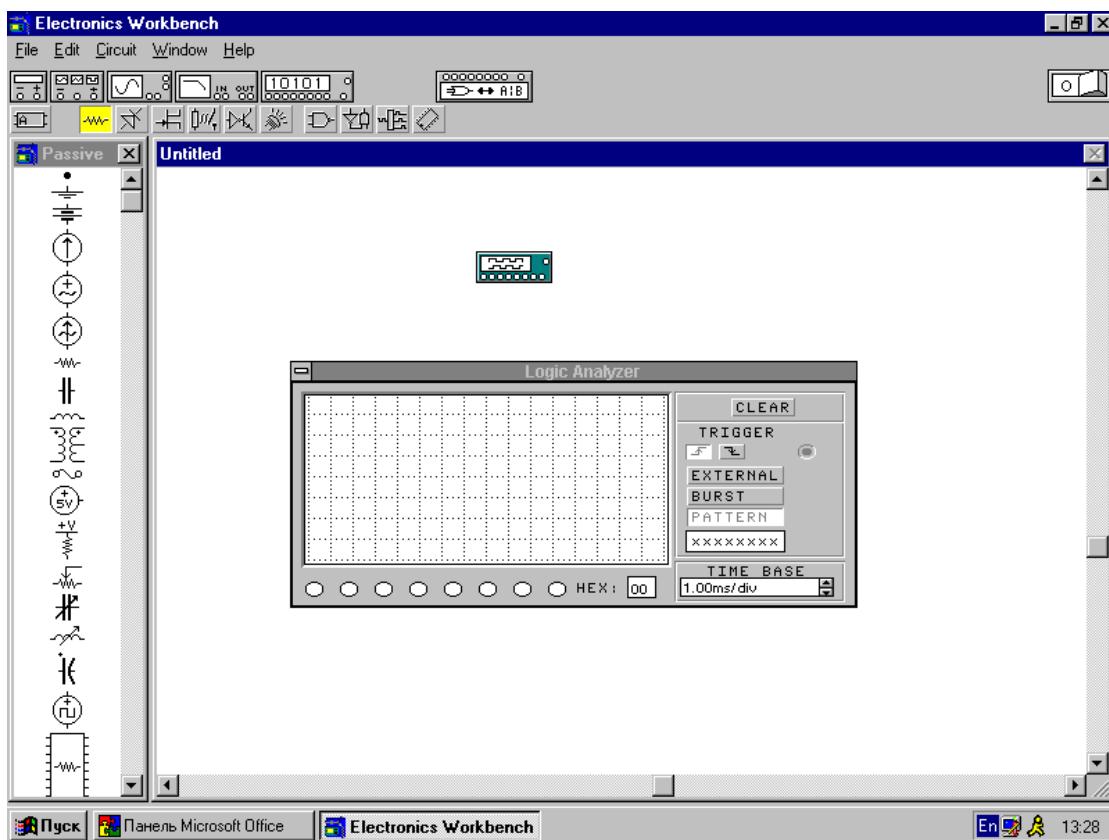


Рис. 8 Логический анализатор

2.5. Основные сведения о панелях и моделях элементов электронных схем

Панель пассивных элементов

1. Соединительная точка
2. Земля
3. Батарея гальванических элементов
4. Источник постоянного тока
5. Источник переменного напряжения
6. Источник переменного тока
7. Резистор
8. Конденсатор
9. Индуктивность
10. Трансформатор
 - Коэффициент трансформации (w_1/w_2)
 - Индуктивность рассеяния
 - Индуктивность намагничивания
 - Сопротивление первичной обмотки
 - Сопротивление вторичной обмотки
11. Предохранитель
12. Источник постоянного напряжения

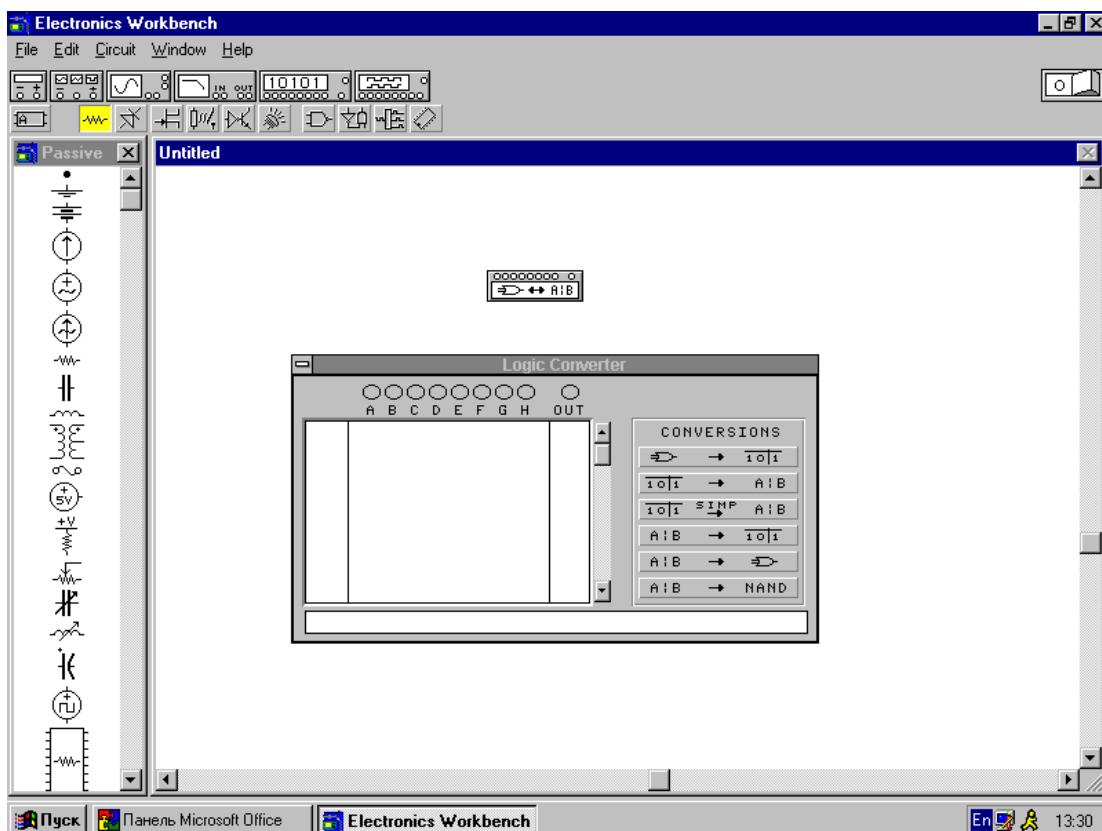


Рис. 9 Логический преобразователь

13. Частично связанный резистор
14. Переменный резистор
15. Переменный конденсатор
16. Переменная индуктивность
17. Полярный (электролитический) конденсатор
18. Генератор прямоугольных импульсов
19. Резистивная сборка

Панель активных элементов

Характеристики приборов

Диод

Ток насыщения

Омическое сопротивление

Емкость перехода при нулевом смещении

Потенциал перехода

Время пролета

Степенной коэффициент перехода

Обратное напряжение пробоя

Транзистор

Ток насыщения

Коэффициент усиления по току в прямом включении

Коэффициент усиления по току в обратном включении

Омическое сопротивление базы

Омическое сопротивление эмиттера

Омическое сопротивление коллектора
Емкость подложки
Емкость перехода Б-Э при нулевом смещении перехода
Емкость перехода Б-К при нулевом смещении перехода
Потенциал перехода Б-Э
Потенциал перехода Б-К
Время пролета в прямом направлении
Время пролета в обратном направлении
Степенной коэффициент перехода Б-Э
Степенной коэффициент перехода Б-К
Напряжение Эрли
Обратный ток эмиттера
Постоянный ток коллектора
Коэффициент утечки перехода Б-Э

ОУ (с 3-мя выводами)

Коэффициент усиления
Входное сопротивление
Выходное сопротивление
Размах положительного напряжения питания
Размах отрицательного напряжения питания
Входное компенсационное напряжение
Входной ток смещения
Входной компенсационный ток
Скорость нарастания выходного напряжения
Частота первого излома логарифмической АЧХ
Частота второго излома логарифмической АЧХ
Компенсирующая емкость

Тиристор

Максимальный ток в закрытом состоянии
Прямое напряжение в закрытом состоянии
Максимальное падение напряжения в открытом состоянии
Прямой ток, при котором измерено максимальное падение напряжения в открытом состоянии
Время выключения
Критическая скорость нарастания напряжения в закрытом состоянии
Ток удержания
Отпирающее напряжение управления
Отпирающий ток управления
Напряжение, при котором измерен отпирающий ток управления

Стабилитрон

Ток насыщения
Омическое сопротивление
Емкость перехода при нулевом смещении
Потенциал перехода
Время пролета
Степенной коэффициент перехода
Напряжение стабилизации приnomинальном токе стабилизации
Номинальный ток стабилизации

Светоизлучающий диод

Ток насыщения

Омическое сопротивление

Емкость перехода при нулевом смещении

Потенциал перехода

Время пролета

Степенной коэффициент перехода

Номинальный ток во включенном состоянии

Динистор

Ток насыщения

Переключающее напряжение

Максимальное падение напряжения в открытом состоянии

Прямой ток, при котором измерено максимальное падение напряжения в открытом состоянии

Время выключения

Ток удержания

Емкость перехода при нулевом смещении

Перемножитель

Перемножитель умножает два входных напряжения:

$U_{out} = k * U_x * U_y$, где k - константа, которая задается в диалоговом окне.

Панель полевых транзисторов

1. Полевой транзистор с каналом n -типа
2. Полевой транзистор с каналом p -типа
3. Полевой транзистор с изолированным затвором обедненного типа с n каналом и с внутренним соединением подложки и истока
4. Полевой транзистор с изолированным затвором обедненного типа с p каналом и с внутренним соединением подложки и истока
5. Полевой транзистор с изолированным затвором обедненного типа с n каналом и с выводом от подложки
6. Полевой транзистор с изолированным затвором обедненного типа с p каналом и с выводом от подложки
7. Полевой транзистор с изолированным затвором обогащенного типа с n каналом и с внутренним соединением подложки и истока
8. Полевой транзистор с изолированным затвором обогащенного типа с p каналом и с внутренним соединением подложки и истока
9. Полевой транзистор с изолированным затвором с выводом от подложки обогащенного типа с n каналом
10. Полевой транзистор с изолированным затвором с выводом от подложки обогащенного типа с p каналом

Панель элементов управления

1. Переключатель
2. Переключатель, управляемый временем
3. Переключатель, управляемый напряжением
4. Переключатель, управляемый током
5. Электромагнитное реле

6. Источник напряжения, управляемый напряжением
7. Источник тока, управляемый током
8. Источник напряжения, управляемый током
9. Источник тока, управляемый напряжением

Панель гибридных элементов

1. АЦП
2. ЦАП с токовым выходом
3. ЦАП
4. Ждущий мультивибратор
5. Таймер

Панель индикаторов

1. Вольтметр
2. Амперметр
3. Лампа накаливания
4. Пробник индикатор
5. Семисегментный индикатор
6. Семисегментный индикатор со встроенным дешифратором
7. Таблица сохранения ASCII-кодов
8. Зуммер

Панели логических элементов

Ячейки

1. Элемент И
2. Элемент ИЛИ
3. Инвертор (элемент НЕ)
4. Элемент И-НЕ
5. Элемент ИЛИ-НЕ
6. Исключающее ИЛИ
7. Исключающее ИЛИ - НЕ
8. Буфер с тремя состояниями
9. Буфер

Комбинационные

1. Полусумматор
2. Сумматор
3. Мультиплексор
4. Демультиплексор
5. Двоично-десятичный дешифратор для семисегментного индикатора
6. Дешифратор три на восемь
7. Шифратор восемь на три

Последовательностные

1. RS- триггер
2. JK- триггер с прямыми асинхронными входами
3. JK- триггер с инверсными асинхронными входами
4. D- триггер
5. D-триггер с инверсными асинхронными входами
6. 4-х разрядный двоичный счетчик
7. 4-х разрядный универсальный регистр сдвига

3. Знакомство с “Electronics Workbench” (практическое занятие)

3.1. Цель занятия:

1. Освоение приемов работы с системой схемотехнического моделирования “Electronics Workbench.”.

3.2. Программа работы.

3.2.1. Запустить ППП "Electronics Workbench".

3.2.2. Освоить работу с опциями *File, Edit, Circuit, Window, Help*.

3.2.3. Изучить порядок вызова элементной базы, выделение элементов, выбор параметров и наименований элементов.

3.2.4. Изучить и освоить элементную и приборную библиотеки, необходимые для создания и анализа аналоговых электронных цепей и устройств.

3.2.5. Изучить и освоить элементную и приборную библиотеки, необходимые для создания и анализа цифровых схем и устройств.

3.2.6. Изучить методы ввода элементов схем электрических принципиальных и вывода схем на печать.

3.2.7. Ввести схему, показанную на рис. 10, и исследовать ее работу. Сохранить результаты работы в файле на диске. Вывести схему на печать.

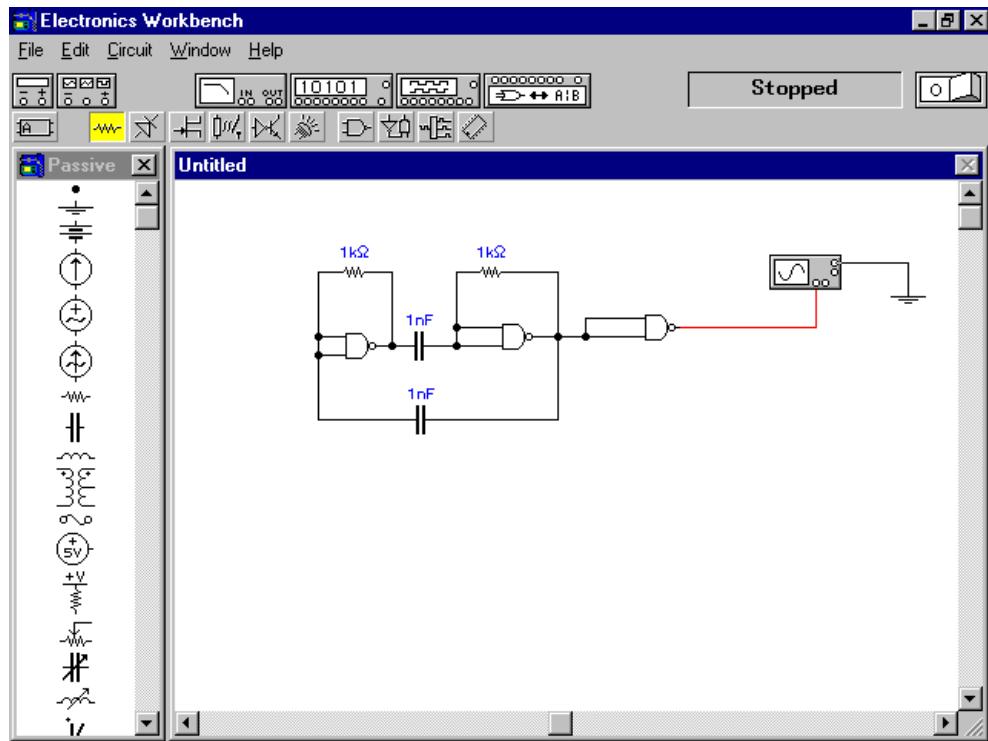


Рис. 10 Исследуемая схема.

Лабораторная работа № 1.

Тема: Анализ и синтез комбинационных узлов ЭВМ. Дешифратор.

1. Цель работы:

Изучить принципы построения и функционирования дешифратора.

2. Программа работы.

- 2.1. Изучить приемы работы с “Electronic Workbench”, назначение и принцип действия используемых логических элементов.
- 2.2. Синтезировать и начертить схему дешифратора 3-разрядного числа.
- 2.3. Ввести схему дешифратора и проверить его работу.
- 2.4. Изучить принцип работы дешифратора К155ИД4 (SN74155).
- 2.5. Начертить схему исследования дешифратора.
- 2.6. Исследовать работу дешифратора К155ИД4.

3. Краткие теоретические сведения.

Логические схемы, входящие в состав любого цифрового устройства, строятся из логических элементов. Одним из основных требований к набору логических элементов является требование функциональной полноты. В алгебре логики показывается, что функционально полной системой являются наборы из элементов И, ИЛИ и НЕ (см рис. 1).

Задача построения схемы из такого набора логических элементов сводится прежде всего к её представлению в виде выражения алгебры логики.

Двоичная переменная (y), значения которой зависят от значений других двоичных переменных (x_1, x_2, \dots, x_n), именуемых аргументами, называется переключательной (двоичной, булевой) функцией.

Задание двоичной функции означает, что каждому из возможных сочетаний (наборов) аргументов x_1, x_2, \dots, x_p поставлено в соответствие определенное значение y .

При составлении выражений, описывающих произвольную переключательную функцию, важное значение имеют две простейшие переключательные функции: конституенты единицы и нуля.

Конституентой единицы (минитермом) называется переключательная функция n переменных, равная единице только на одном наборе значений аргументов.

Конституентой нуля (макситермом) называется переключательная функция n переменных, равная нулю только на одном наборе значений переменных.

Рассмотрим способ выражения переключательной функции в аналитической форме.

Пусть имеется функция y , заданная своими значениями для всех наборов (см. табл.1)

Изображение логических элементов

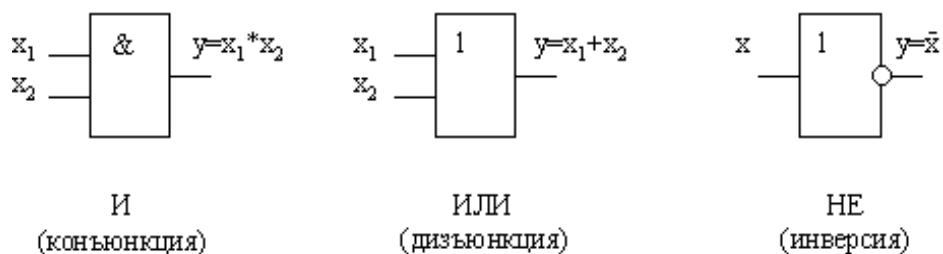


Рис.1.

Реализация функции

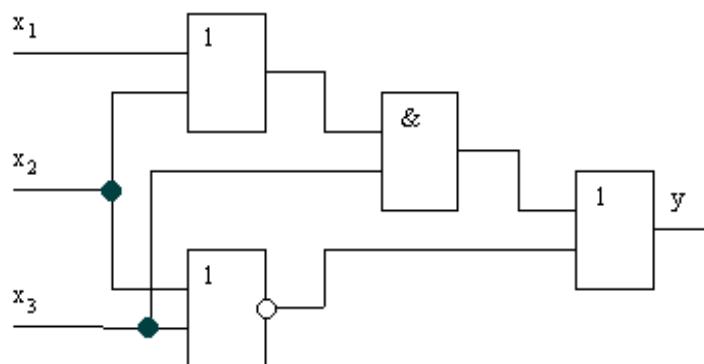


Рис.2.

Функциональная схема дешифратора

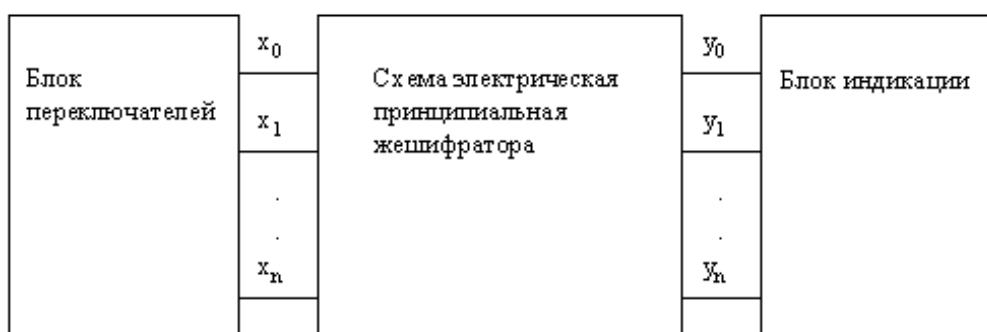


Рис.3.

Таблица 1.

№ набора	x_1	x_2	x_3	y
0	0	0	0	1
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	1
5	1	0	1	1
6	1	1	0	0
7	1	1	1	1

Для представления данной переключательной функции в аналитической форме необходимо:

1. Записать сумму произведений всех аргументов, причем число таких произведений равно числу наборов, на которых данная функция равна единице.

2. Над аргументами, принимающими значения нуля в данном наборе аргументов, ставятся знаки инверсии.

Для переключательной функции, соответствующей табл. 1, получим:

$$y = \bar{x}_1 \cdot \bar{x}_2 \cdot \bar{x}_3 + \bar{x}_1 \cdot x_2 \cdot x_3 + x_1 \cdot \bar{x}_2 \cdot \bar{x}_3 + x_1 \cdot \bar{x}_2 \cdot x_3 + x_1 \cdot x_2 \cdot \bar{x}_3$$

Такое представление функций называется совершенной дизъюнктивной нормальной формой (СДНФ).

Переключательную функцию можно представить также в совершенной конъюнктивной нормальной форме (СКНФ):

$$f(x) = \text{conj}(j \in \sigma_\phi) M_j(x)$$

где j - совокупность номеров наборов, на которых функция равна нулю. Такое представление целесообразно применять, если число наборов, на которых функция равна нулю, меньше числа наборов, на которых функция равна единице.

Полученное аналитическое выражение служит основой для построения логической схемы.

Прежде чем строить логическую схему, реализующую требуемую переключательную функцию, целесообразно упростить выражение этой функции. Ниже приводится ряд возможных приемов упрощения:

1. Склейивание

$$\begin{aligned} Ax + A\bar{x} &= A; \\ (A + x) \cdot (A + \bar{x}) &= A. \end{aligned}$$

2. Поглощение

$$\begin{aligned} Ax + A &= A; \\ (A + x) \cdot A &= A. \end{aligned}$$

3. Вынесение за скобки

$$\begin{aligned} Ax_1 + Ax_2 &= A(x_1 + x_2); \\ (A + x_1)(A + x_2) &= A + (x_1 x_2). \end{aligned}$$

4. Внесение за скобки

$$x + \bar{x}A = x + A;$$

$$x(\bar{x} + A) = A \cdot x.$$

Применив указанные приемы, получим:

$$y = \overline{x_2} \cdot \overline{x_3} + x_2 \cdot x_3 + x_1 \cdot \overline{x_2} \cdot x_3 = \overline{x_2} \cdot \overline{x_3} + x_3(x_2 + x_1 \cdot \overline{x_2}) = \overline{x_2} \cdot \overline{x_3} + x_3(x_2 + x_1)$$

Применив к первому минитерму закон де Моргана, согласно которому $\overline{A \cdot B} = \overline{A} + \overline{B}$; $\overline{A + B} = \overline{A} \cdot \overline{B}$, получим:

$$y = (\overline{x_2} + x_3) + x_3(x_2 + x_1)$$

На рис. 2 приведена логическая схема, реализующая эту функцию.

4. Методические указания по выполнению работы.

- 4.1. Синтезировать дешифратор 3-х разрядного числа в соответствии с переключательной функцией, приведенной в табл. 2.

Дешифратором называется логическая схема, преобразующая поступающий на ее входы код числа в управляющий сигнал, формируемый только на том ее выходе, номер которого соответствует поступившему на входы коду сигнала.

Таблица 2.

Nº	x_2	x_1	x_0	y_0	y_1	y_2	y_3	y_4	y_5	y_6	y_7
0	0	0	0	1	0	0	0	0	0	0	0
1	0	0	1	0	1	0	0	0	0	0	0
2	0	1	0	0	0	1	0	0	0	0	0
3	0	1	1	0	0	0	1	0	0	0	0
4	1	0	0	0	0	0	0	1	0	0	0
5	1	0	1	0	0	0	0	0	1	0	0
6	1	1	0	0	0	0	0	0	0	1	0
7	1	1	1	0	0	0	0	0	0	0	1

- 4.1.1. Зарисовать в отчет схему электрическую принципиальную, в соответствии с полученным аналитическим выражением, по примеру функциональной схемы на рис. 3.

- 4.1.2. Ввести схему дешифратора и проверить его работу.

- 4.1.3. Продемонстрировать преподавателю правильность функционирования дешифратора.

4.2. Изучить принцип работы дешифратора К155ИД4 (SN74155). Дешифратор на микросхеме имеет следующее графическое представление (рис. 4.)

В этом представлении обозначение «DC» указывает на дешифратор. Кружочки на выводах $A_0 - A_3$ и $B_0 - B_3$ говорят о том, что этот дешифратор с инверсными выходами (активный уровень низкий).

Названная микросхема может выполнять следующие функции:

- двойного дешифратора 2 на 4, то есть в микросхеме содержится два дешифратора, каждый из которых имеет два входа и четыре выхода;
- дешифратор 3 на 8;
- двойного демультиплексора 1 на 4;
- демультиплексора 1 на 8;

Демультиплексор – это коммутатор, осуществляющий передачу информации из одного входного канала в тот выходной канал, номер которого задан на входе демультиплексора.

Микросхема К155ИД4 имеет два адресных входа с весами $2^0=1$ и $2^1=2$ (выводы 3 и 13), осуществляющими выбор одного из выходов группы A и B . Например, если на входы 2^0 и 2^1 поданы две единицы, то это означает, что будут выбраны выходы с номером 3, так как $2^0+2^1=1+2=3$. В дешифраторе с выходами группы A используется отдельный стробирующий вход EA (вывод 14), в дешифраторе с выводами B – вход EB (вывод 2). Для демультиплексирования на выходы A используется информационный вход DA (вывод 15), для демультиплексирования на выходы B – вход DB (вывод 1).

Если объединить входы DA (вывод 15) и DB (вывод 1), то микросхема будет работать как дешифратор 3 на 8, при этом объединенные входы будут рассматриваться как адресный вход с весом $2^2=4$.

4.2.1. Схему на рис. 5 занести в отчет.

4.2.2. Ввести схему дешифратора и проверить его работу для всех режимов (при проверке дешифратора 3 на 8 видоизменить схему, видоизменение отразить в отчете).

4.2.3. Продемонстрировать преподавателю знание работы микросхемы.

5. Содержание отчета.

- 5.1. Описание процедуры синтеза схемы.
- 5.2. Схема синтезируемого устройства.
- 5.3. Схема дешифратора на ИС К155ИД4.
- 5.4. Видоизмененная схема дешифратора (дешифратор 3 на 8).
- 5.5. Выводы.

6. Контрольные вопросы.

- 6.1. К чему сводится задача построения комбинационной схемы ?
- 6.2. Какими приемами упрощения вы пользовались при синтезе ?
- 6.3. Что такое дешифратор ?
- 6.4. Что такое демультиплексор ?

Условное обозначение ИС К155ИД4

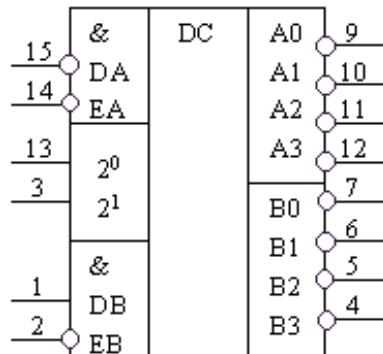


Рис.4.

Схема для исследования ИС К155ИД4

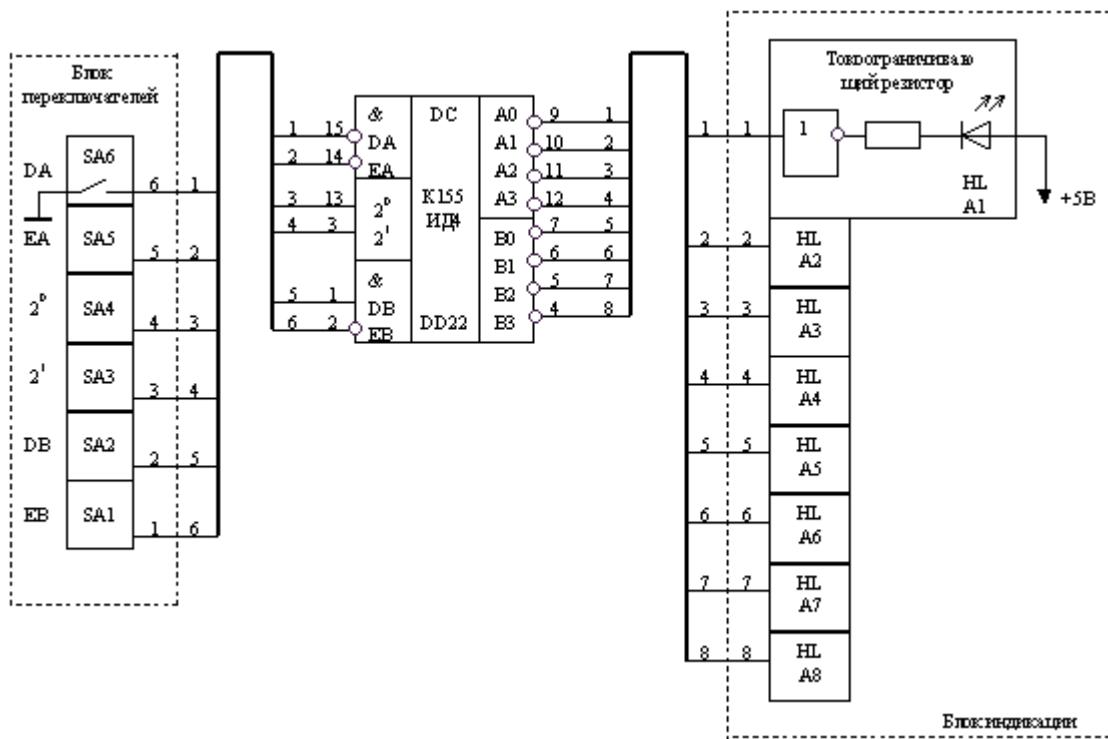


Рис.5.

Лабораторная работа № 2.

Тема: Синтез комбинационных суммирующих устройств. АЛУ.

1. Цель работы:

Изучить принципы работы суммирующих устройств.

2. Программа работы.

- 2.1. Синтезировать и начертить схему полусумматора и одноразрядного сумматора.
- 2.2. Ввести схему полусумматора и проверить его работу.
- 2.3. Ввести схему одноразрядного сумматора и проверить его работу.
- 2.4. Изучить принцип работы 4-х разрядного АЛУ K155ИПЗ (SN74181).
- 2.5. Начертить и ввести схему исследования АЛУ.
- 2.6. Исследовать работу АЛУ K155ИПЗ.

3. Краткие теоретические сведения.

Сумматор – схема, осуществляющая получение арифметической суммы двух одноразрядных двоичных чисел. Числа в двоичной системе складываются по тем же правилам, что и в десятичной системе счисления:

Например:

$$\begin{array}{r}
 21 \\
 + 22 \\
 \hline
 43
 \end{array}
 \quad
 \begin{array}{r}
 & 1 & 1 & 1 & \text{Перенос} \\
 & \swarrow & \searrow & \downarrow & \\
 1 & 0 & 1 & 1 \\
 + & 1 & 0 & 0 & 1 \\
 \hline
 1 & 0 & 1 & 0 & 0
 \end{array}$$

Основу сумматоров составляют либо элементарные одноразрядные комбинационные сумматоры, либо элементарные автоматы с памятью. Соответственно принято делить сумматоры на комбинационные и накапливающие.

Одноразрядные комбинационные сумматоры, осуществляют сложение двух двоичных разрядов X , Y и значения переноса Z из младшего разряда и осуществляют выработку значения суммы S и переноса P в старший разряд.

Одноразрядный сумматор с тремя входами строится в соответствии с таблицей 1 двоичного сложения.

Таблица. 1.

X	Y	Z	S	P
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Полусумматор осуществляет функцию неравнозначности или суммы по модулю два (исключающее ИЛИ) и реализуется в соответствии с таблицей 2

Таблица 2.

<i>X</i>	<i>Y</i>	<i>S</i>	<i>P</i>
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

4. Методические указания по выполнению работы.

4.1. Синтезировать полусумматор в соответствии с переключательной функцией приведённой в таблице 2. Отразить процедуру синтеза в отчёте.

4.1.1. Зарисовать в отчет схему электрическую принципиальную, в соответствии с полученным аналитическим выражением, по примеру функциональной схемы на рис. 1.

4.1.2. Ввести схему полусумматора.

4.1.3. Продемонстрировать преподавателю правильность функционирования полусумматора.

4.2. Синтезировать одноразрядный комбинационный сумматор в соответствии с переключательной функцией приведенной в таблице 1. Отразить процедуру синтеза в отчёте.

4.2.1. Зарисовать в отчёт схему электрическую принципиальную, в соответствии с полученным аналитическим выражением, по примеру функциональной схемы на рис.2.

4.2.2. Ввести схему сумматора.

4.2.3. Продемонстрировать преподавателю правильность функционирования сумматора.

4.3. Изучить принцип работы АЛУ К155ИП3 (SN74181).

Арифметико-логическое устройство кроме арифметических операций позволяет выполнять и логические операции. Примером АЛУ является микросхема К155ИП3 графическое обозначение которой приведено на рис.3.

В соответствии с графическим обозначением:

-A1÷A4 - информационные входы первого 4-х разрядного операнда (*A*);

-B1÷B4 - информационные входы второго 4-х разрядного операнда (*B*);

-F0÷F3 - входы по которым осуществляется задание выполняемой функции;

- \bar{Z} - вход переноса, он используется в тех случаях, когда производятся операции над числами с разрядностью больше четырёх;

-M - вход задания режима работы АЛУ, при

M=0 - режим арифметических операций, при

M=1 - режим логических операций;

-S1÷S4 - информационные выходы, на которых фиксируется результат выполнения операции;

- \bar{P} - выход переноса.

Данная ИС имеет выходы, предназначенные для ускоренного распространения переносов. Описание этих выводов здесь опускается.

В табл. 3 приведена таблица истинности ИС К155ИП3 в режиме арифметических операций. В табл.4 приведена таблица истинности ИС К155ИП3 в режиме логических операций. Знак X в таблицах обозначает любое значение: 0 или 1 (безразличное значение); знак \oplus обозначает суммирование по модулю два.

Таблица 3.

Z	F3	F2	F1	F0	Операции
0	0	0	0	0	A+1
1	0	0	0	0	A
0	0	0	1	1	0000
1	0	0	1	1	1111
0	0	1	1	0	A-B
1	0	1	1	0	A-B-1
0	1	0	0	1	A+B+1
1	1	0	0	1	A+B
0	1	1	0	0	A+A+1
1	1	1	0	0	A+A
0	1	1	1	1	A
1	1	1	1	1	A-1

На базе данной ИС можно строить и многоразрядные АЛУ разрядности кратной четырём.

Данная ИС имеет большие возможности арифметической и логической обработки информации.

4.3.1. Занести в отчёт схему на рис.4.

4.3.2. Ввести схему.

4.3.3. Проверить работу схемы, и продемонстрировать преподавателю, в режиме выполнения логических функций:

Таблица 4.

Z	F3	F2	F1	F0	Операц ии
X	0	0	0	0	\bar{A}
X	0	0	0	1	\overline{AVB}
X	0	0	1	0	$\bar{A}B$
X	0	0	1	1	0
X	0	1	0	0	\overline{AB}
X	0	1	0	1	\bar{B}
X	0	1	1	0	A\oplusB
X	0	1	1	1	$A\bar{B}$
X	1	0	0	0	\overline{AVB}
X	1	0	0	1	$\overline{A} \oplus B$
X	1	0	1	0	B
X	1	0	1	1	AB
X	1	1	0	0	1
X	1	1	0	1	$AV\bar{B}$
X	1	1	1	0	AVB
X	1	1	1	1	A

- поразрядной конъюнкции (**AB**) двух операндов A и B , для $A=0110$, $B=1101$;
- поразрядной дизъюнкции (**AVB**), для $A=1010$, $B=0111$;
- суммирования по модулю два (**A⊕B**), для $A=0011$, $B=0101$

4.3.4. Проверить работу схемы, и продемонстрировать преподавателю, в режиме выполнения арифметических операций:

- вычитания (**A-B**), для $A=1110$, $B=0101$;
- сложения (**A+B**), для $A=0110$, $B=0101$;

5. Содержание отчёта.

5.1 Описание процедуры синтеза схем.

5.2 Схемы синтезированных устройств.

5.3 Схема ALU на ИС K155ИПЗ.

5.4 Выводы

6. Контрольные вопросы.

6.1. Нарисовать две модификации схемы одноразрядного полусумматора.

6.2. Начертить таблицу истинности для одноразрядного полусумматора.

Функциональная схема полусумматора.



Рис. 1

Функциональная схема одноразрядного комбинационного сумматора.

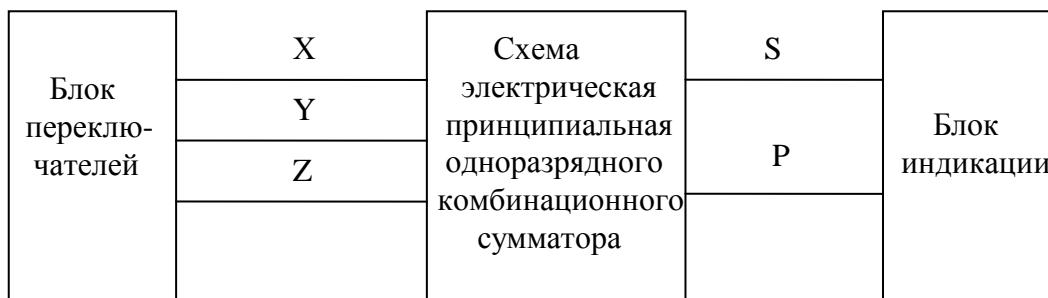


Рис.2 .

Условное обозначение ИС К155ИПЗ.

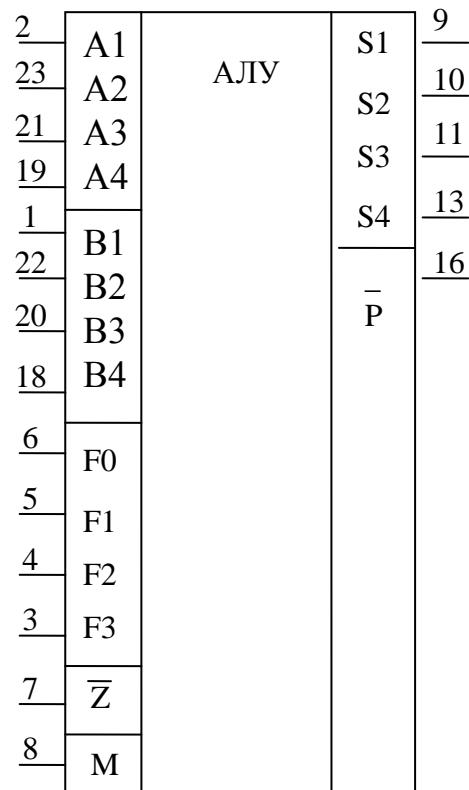


Рис.3.

Схема для исследования ИС К155ИПЗ.

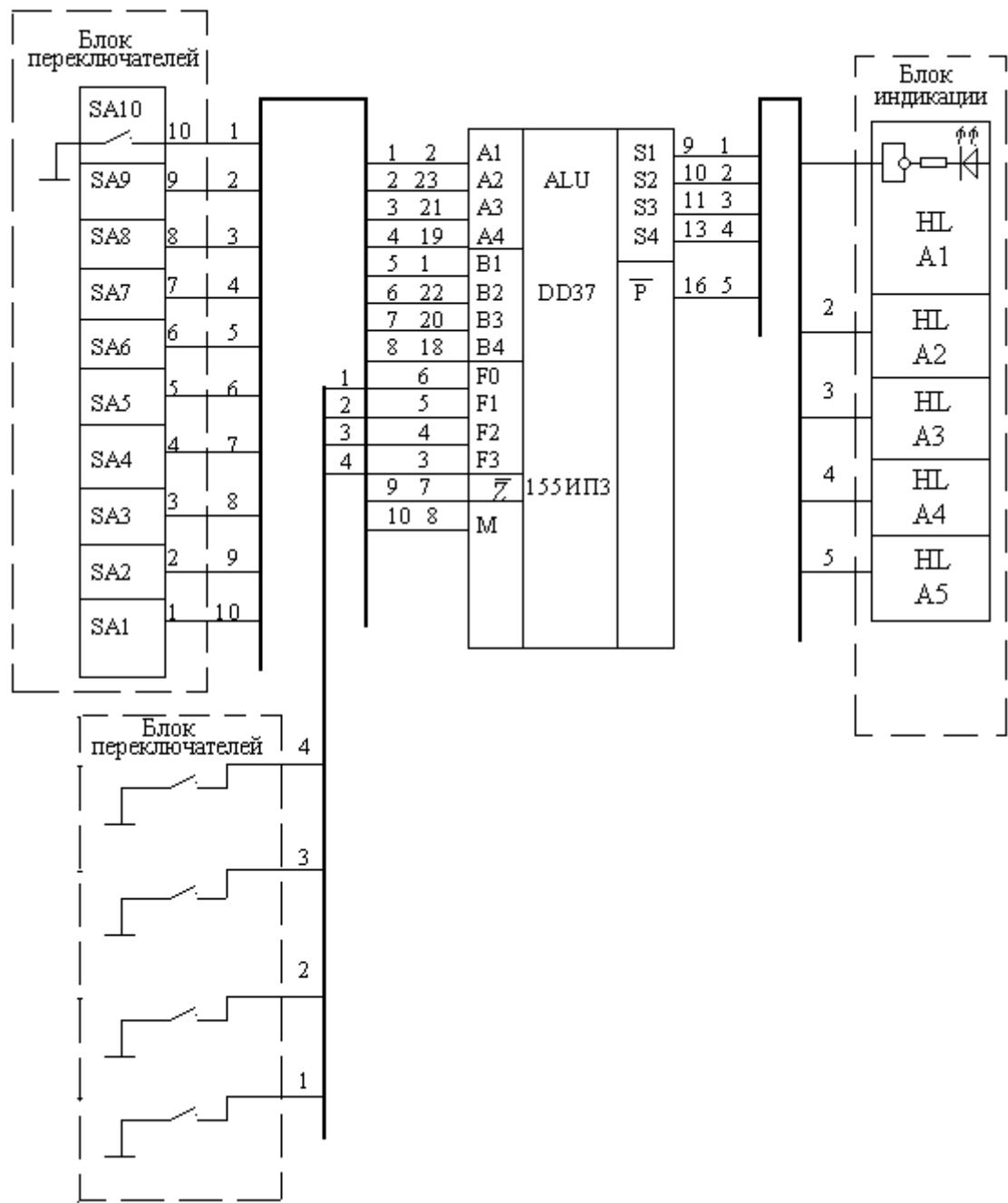


Рис.4.

Лабораторная работа № 3.

Тема: Синтез последовательностных схем. Счетчики.

1. Цель работы:

Изучить принципы синтеза последовательных схем на примере синтеза недвоичного счётчика.

2. Программа работы.

- 2.1. Синтезировать недвоичный вычитающий счётчик с коэффициентом пересчёта, равным 5 и начертить его схему.
- 2.2. Ввести схему счётчика и проверить ее работу.
- 2.3. Изучить принцип работы счётчика на ИС К155ИЕ6 (SN74192).
- 2.4. Начертить схему исследования счётчика.
- 2.5. Исследовать работу счётчика.
- 2.6. На базе данного счётчика синтезировать счётчик с коэффициентом пересчёта, равным 6.
- 2.7. Исследовать работу синтезированного счётчика.

3. Краткие теоретические сведения.

Последовательностные устройства обладают свойством запоминания информации, поскольку строятся на элементарных автоматах с памятью (триггерах). Количество элементарных автоматов m с памятью, необходимое для кодирования всех состояний M последовательностного автомата, определяется соотношением:

$$m \geq \lceil \log_2 M \rceil$$

Значение m называют объёмом памяти последовательностного автомата.

Элементарными автоматами с памятью или триггерами принято называть автоматы, которые характеризуются свойствами:

- число входных переменных – не более трёх (входные переменные принято обозначать специальными символами в соответствии с функциями, выполняемыми триггерами); в это число не входит тактовый вход, на который подаются синхронизирующие импульсы, фиксирующие смену тактов работы устройства;
- число внутренних состояний равно двум, чему соответствует одна внутренняя переменная (последнюю принято обозначать символом Q);
- число выходных переменных – одна (y), причём значение y совпадает со значением Q (т.е. функция выхода $y=Q$); обычно в триггерах имеется возможность наряду со значением Q получать инверсную переменную \bar{Q} ;
- функции переходов, называемые характеристическими уравнениями $Q^{t+1}=Q(x^t, Q^t)$, являются полными.

Далее рассматриваются наиболее употребляемые из триггеров.

Триггер R-S типа представляет собой элементарный последовательностный автомат с двумя входами R и S , функционирующий в соответствии с таблицей 1.

Таблица 1.

Такт t		Q^{t+1}	
R^t	S^t	Q^t	
0	0	0	0
0	1	0	1
1	0	0	0
1	1	0	x
0	0	1	1
0	1	1	1
1	0	1	0
1	1	1	x

В триггерах $R-S$ типа одновременная подача единичных значений входных переменных R и S недопустима (ведёт к появлению критических состояний). В строчках таблицы переходов триггера (таблица 1), соответствующих $R^t = S^t = 1$ содержится знак неопределённости значения Q^{t+1} .

Характеристическое уравнение $R-S$ триггера представляется в следующей минимальной форме:

$$Q^{t+1} = S^t + \overline{R}^t \cdot Q^t$$

или, с учётом закона инверсии (де Моргана):

$$Q^{t+1} = \overline{\overline{S}^t \cdot \overline{\overline{R}^t Q^t}}$$

Графическое обозначение такого триггера приведено на рис. 1а, такой триггер называют асинхронным $R-S$ триггером.

Тактируемый $R-S$ триггер описывается уравнениями:

$$Q^{t+1} = S^t C^t + Q^t (\overline{R}^t + \overline{C}^t);$$

или

$$Q^{t+1} = \overline{\overline{\overline{S}^t C^t} \cdot \overline{\overline{Q^t R^t C^t}}}.$$

Графическое обозначение тактируемого триггера приведено на рис. 1б.

В большинстве случаев на практике требуется определить комбинацию входных сигналов при заданном переходе триггера из одного состояния в другое. Такая задача возникает, например, при синтезе счётчиков, регистров и т.п.

Для решения этой задачи необходима характеристическая таблица триггера (табл.2).

Таблица 2.

$Q^t \rightarrow Q^{t+1}$	R^t	S^t
00	*	0
01	0	1
10	1	0
11	0	*

Триггер *D*-типа относится к одновходовым триггерам. Характеристическое уравнение триггера, согласно таблице переходов (табл. 3), определяется соотношением:

$$Q^{t+1} = D^t Q^t + D^t \bar{Q}^t = D^t$$

Из уравнения следует, что триггер в момент времени $t+1$ принимает состояние, соответствующее значению переменной на *D*-входе в момент времени t . Таблица 4 является характеристической таблицей для *D*-триггера.

Таблица 3.

Такт t		Q^{t+1}
D^t	Q^t	
0	0	0
1	0	1
0	1	0
1	1	1

Таблица 4.

$Q^t \rightarrow Q^{t+1}$	D^t
00	0
01	1
10	0
11	1

Характеристическое уравнение тактируемого *D*-триггера записывается в виде:

$$Q^{t+1} = \bar{C}^t Q^t + C^t D^t$$

Из уравнения следует, что при наличии тактирующего сигнала ($C=1$) триггер переходит в состояние $Q^{t+1} = D^t$, а при отсутствии тактирующего сигнала ($C=0$) триггер сохраняет предыдущее состояние. Графическое обозначение тактируемого *D*-триггера приведено на рис.2.

Триггер *J-K* типа относится к двухходовым устройствам, функционирующими в соответствии с таблицей 5.

Таблица 5.

Такт t		Q^{t+1}	
J^t	K^t	Q^t	
0	0	0	0
0	1	0	0
1	0	0	1
1	1	0	1
0	0	1	1
0	1	1	0
1	0	1	1
1	1	1	0

Из таблицы 5 следует, что при комбинации сигналов J и K , соответствующей конъюнкции $J \cdot K = 1$, триггер инвертирует предыдущее состояние (т.е. при $J \cdot K = 1$, $Q^{t+1} = \bar{Q}^t$). В остальных случаях J - K триггер функционирует как R - S -триггер. При этом вход J эквивалентен входу S , а вход K – входу R . Функционирование J - K триггера описывается характеристическим уравнением:

$$Q^{t+1} = J^t \bar{Q}^t + \bar{K}^t Q^t$$

Таблица 6 является характеристической таблицей для J - K -триггера.

Таблица 6.

$Q^t \rightarrow Q^{t+1}$	J^t	K^t
00	0	*
01	1	*
10	*	1
11	*	0

В схемотехнике наибольшее распространение получили тактируемые J - K триггеры. Эти триггеры являются универсальными, поскольку коммутацией внешних выводов J - K триггер можно превратить в триггер, выполняющий функции других триггеров. Так, например, если в характеристическом уравнении для J - K триггера принять $J^t = D^t$ и $K^t = \bar{D}^t$, то в результате получим $Q^{t+1} = D^t$. Это выражение полностью совпадает с характеристическим уравнением для D -триггера. Условное обозначение тактируемого J - K триггера приведено на рис.3.

Синтез синхронных последовательностных устройств выполняется исходя из заданной (таблично или алгебраически) системы функций выходов и переходов, в предположении, что элементная база определена (заданы разновидности применяемых триггеров и комбинационных элементов). Составление уравнений выходов и переходов предполагает предварительное установление (на основании содержательного описания автомата) числа его внутренних состояний и кодирование последних наборами внутренних переменных.

При синтезе последовательностных автоматов принципиально новой задачей, в сравнении с синтезом комбинационных схем, является обеспечение переходов каждого

триггера в соответствии с выполняемыми ими функциями в автомате. Такие переходы описываются уравнениями, получившими название прикладных уравнений триггеров.

С другой стороны, переходы каждого триггера определяются его характеристическим уравнением.

Совместное решение прикладных и характеристических уравнений можно осуществить алгебраически или с помощью таблиц переходов и соответствующих им карт Карно (диаграмм Вейча).

Метод карт Карно основан на представлении переключательных функций в виде прямоугольных таблиц с числом клеток, равным числу всевозможных наборов, т.е. 2^n . Каждая клетка диаграммы Вейча соответствует определённому набору и в неё вписывается значение функции (0 или 1), которая она принимает на данном наборе. В тоже время каждой клетке диаграммы соответствует конституента единицы. Специальная разметка столбцов и строк диаграммы и, следовательно, нумерация клеток, производится таким образом, что конституенты, соответствующие двум соседним клеткам, обязательно склеиваются по одной из переменных. Для переключательных функций двух, трёх и четырёх переменных разметка диаграммы показана на рис.4. Отметим, что в диаграмме для функции от трёх переменных соседними следует считать также крайние клетки каждой строки, а в диаграмме для функции от четырёх переменных соседними являются крайние клетки каждой строки и столбца. При большем числе переменных разметка диаграммы и правила склеивания несколько усложняются.

Минимизация переключательных функций начинается с заполнения диаграммы Вейча. Если на данном наборе функция равна единице, то в клетке, соответствующей данному набору, ставится единица; остальные клетки отмечаются нулями (что необязательно). В заполненной диаграмме обводят прямоугольными контурами все единицы. Число клеток в контуре должно равняться целой степени числа 2. Говорят, что контур покрывает 1, 2, 4, 8 и т.д. клеток. Указанными контурами необходимо покрыть все единицы диаграммы; некоторые контуры могут содержать только одну клетку.

Каждому контуру соответствует логическое произведение. Изолированной единице (контуру, состоящему из одной клетки) соответствует произведение n переменных. Контуру из двух клеток соответствует произведение $n-1$ переменных, причём исключается та переменная, которая входит в данный контур, как с инверсией, так и без неё. Если контур состоит из четырёх единиц, то ему будет соответствовать произведение $n-2$ переменных. В общем случае наличие единиц в 2^m соседних клетках позволяет исключить из соответствующего произведения m переменных. Следовательно, при образовании контуров надо стремиться к тому, чтобы количество контуров было возможно меньшим. При этом одни и те же клетки, заполненные единицами, могут входить в несколько контуров.

Рассмотрим последовательность синтеза автомата с помощью карт Карно на следующем примере.

Пусть требуется построить недвоичный счётчик с коэффициентом пересчёта, равным $K_{сч}=3$. Такой счётчик строится на основе двух триггеров, т.к.:

$$m \geq |\log_2 K_{сч}| = |\log_2 3| = 1.58$$

примем $m=2$.

Число избыточных состояний счётчика:

$$N = 2^m - K_{\tilde{n}} = 2^2 - 3 = 1$$

Из возможных состояний счётчика исключим, например, состояние Q_1Q_2 . Тогда порядок изменения состояний счётчика будет следующим:

$$\bar{Q}_1\bar{Q}_2; Q_1\bar{Q}_2; \bar{Q}_1Q_2; \bar{Q}_1\bar{Q}_2; Q_1\bar{Q}_2 \text{ и т.д.}$$

Составим таблицу функционирования счётчика (см. табл.7), на основании которой составляем прикладные таблицы для каждого триггера счётчика (см. рис.5).

Таблица 7.

№ сост.	Q_1^t	Q_2^t	Q_1^{t+1}	Q_2^{t+1}
0	0	0	1	0
1	1	0	0	1
2	0	1	0	0

Прикладные таблицы отражают переход данного триггера из предыдущего состояния Q_i^t в последующее Q_i^{t+1} . Для составления прикладных таблиц в клетки карты, соответствующие номерам предыдущих состояний автомата, вписываются 2-разрядные двоичные числа, выражающие переход триггера $Q_i^t \rightarrow Q_i^{t+1}$ при изменении состояния автомата. В этих таблицах прочёркнутая клетка соответствует исключённому состоянию счётчика Q_1Q_2 .

В качестве элементной базы выберем триггеры *J-K* типа [K155TB1 (SN7472)]. На основании полученных прикладных таблиц и характеристической таблицы *J-K* триггера (табл.6) составляем карты Карно соответственно для *J*- (см. рис.6) и *K*- (см. рис.7) входов каждого триггера. Для этого 2-разрядные двоичные числа в прикладных таблицах заменяют соответствующими обобщёнными значениями из клеток характеристической таблицы для каждого входа триггера. В результате получается набор карт Карно, отражающих значения логических функций на всех входах каждого триггера в зависимости от состояний счётчика. Из полученного набора карт Карно составляем логические уравнения входов триггеров, которые связывают между собой входы и выходы всех триггеров счётчика.

Учитывая, что в прочёркнутых клетках, как и в клетках со звёздочками, функция неопределена, при проведении контуров в картах Карно данные клетки можно доопределить по своему усмотрению.

Логические уравнения для *J* и *K* входов счётчика будут следующими:

$$\begin{aligned} J_1^t &= \bar{Q}_2^t; & K_1 &= 1 \\ J_2^t &= Q_1^t; & K_2 &= 1. \end{aligned}$$

Таким образом, для построения недвоичного синхронного счётчика с $K_{cy}=3$ необходимо *J*-ход первого триггера соединить с инверсным выходом второго триггера, а *J*-ход последнего соединить с прямым выходом первого триггера. На *K* - входы обоих триггеров необходимо подать постоянный потенциал соответствующий логической единице. Схема счётчика приведена на рис.8.

4. Методические указания по выполнению работы.

4.1. Синтезировать недвоичный вычитающий счётчик с коэффициентом пересчёта $K_{cu}=5$. В таком счётчике номер последующего состояния должен быть на единицу меньше номера предыдущего состояния. Отразить процедуру синтеза в отчёте.

4.1.1. Зарисовать в отчёт схему электрическую принципиальную по примеру рис.9.

4.1.2. Ввести схему счётчика и проверить ее работу.

4.1.3. Продемонстрировать правильность работы счётчика преподавателю.

4.2. Изучить принцип работы счётчика на ИС K155ИЕ6 (SN74192).

Счётчик на ИС K155ИЕ6 является синхронным, т.е. у него все триггеры переключаются одновременно от одного счётного импульса. Счётный разряд построен на основе типового J-K триггера. Направление счёта определяется тем, на какой из счётных входов («+1» или «-1») будет подан импульс с активным низким уровнем. По положительному перепаду этого импульса ($0 \rightarrow 1$) выполняется счёт. В это время на другом счётном входе должен быть высокий уровень напряжения, т.е. лог. «1».

Условное обозначение K155ИЕ6 приведено на рис.10.

Входы $D1-D8$ являются информационными и служат для параллельного ввода в счётчик по стробу \bar{C} предварительной установочной информации.

Вход R предназначен для установки счётчика в «0» (исходное состояние). Установка в «0» выполняется при подаче на R -вход высокого уровня (лог. «1») независимо от состояний входов $D1-D8$ и \bar{C} .

Выходы « CR » и « BR » являются выходами прямого и обратного переноса соответственно. Они используются для построения счётчиков с разрядностью, большей четырёх. При этом вход « CR » подключается ко входу прямого счёта «+1» следующего каскада, а выход « BR » – ко входу обратного счёта «-1» этого каскада.

4.2.1. Зарисовать в отчёт схему показанную на рис.11.

4.2.2. Ввести схему и проверить ее работу, для чего:

- по R -входу установить счётчик в «0»;
- по \bar{C} - и D -входам записать в счётчик число «5»;
- подавая на входы «+1» и «-1» счётные импульсы, убедиться в правильности функционирования счётчика.

4.2.3. Исследовать работу счётчика при суммировании в динамике, т.е. подключить его вход «+1» к выходу функционального генератора.

Подключить входы логического анализатора к выходам триггеров первого (1), второго (2), третьего (4) и четвёртого (8) разрядов счётчика. Зарисовать осциллограммы сигналов на выходах счётчика в последовательности, показанной на рис.12.

4.3. На базе ИС K155ИЕ6 сконструировать суммирующий счётчик с $K_{cu}=6$. Для этого необходимо синтезировать дешифратор, распознающий на счётчике число 6, представляемое в двоичной системе кодом «0110».

4.3.1. Синтезировать дешифратор состояния «0110». Отразить процедуру синтеза в отчёте.

4.3.2. Зарисовать в отчёт схему электрическую принципиальную сконструированного счётчика.

4.3.3. Видоизменить схему рис.11.

4.3.4. Продемонстрировать преподавателю правильность работы сконструированного счётчика.

5. Содержание отчёта.

- 5.1. Описание процедур синтеза схем.
- 5.2. Схемы синтезированных устройств.
- 5.3. Осциллографмы.
- 5.4. Выводы.

6. Контрольные вопросы.

- 6.1. Перечислите типы триггеров, которые вы знаете. Нарисуйте их условное обозначение.
- 6.2. Сколько клеток может покрывать контур в диаграмме Вейча?
- 6.3. Сколько триггеров необходимо использовать для построения счётчика с $K_{cu}=7$?
- 6.4. Что такое недвоичный счётчик?
- 6.5. Что такое вычитающий счётчик?

Графическое обозначение *R-S* триггера:
а) асинхронного и б) тактируемого

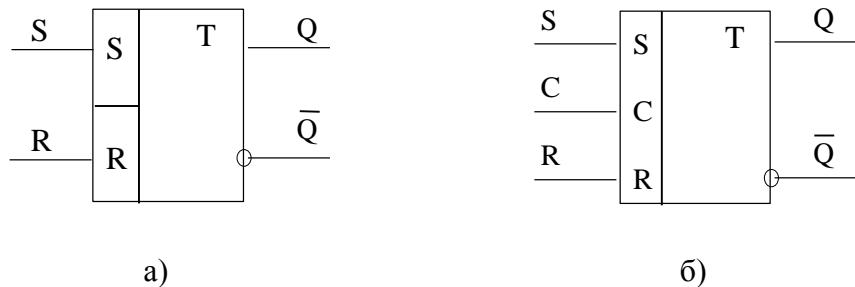


Рис.1.

Графическое изображение тактируемого *D*-триггера.

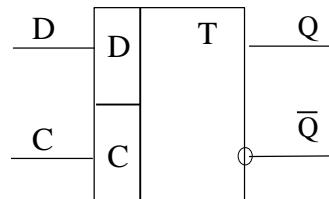


Рис. 2.

Условное обозначение тактируемого *J-K* триггера.

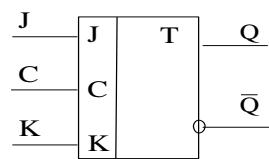


Рис. 3.

Диаграмма Вейча для функций двух, трёх и четырёх переменных.

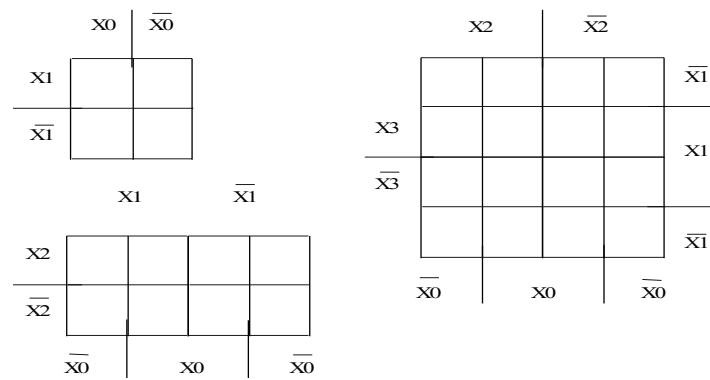


Рис.4.

Прикладные таблицы счётчика.

Die Abbildung zeigt zwei Zustandstafeln (Tabelle 4) für den Übergang von Zustand Q_1^t zu Zustand Q_1^{t+1} :

	Q_2	\bar{Q}_2
Q_1	-	10
\bar{Q}_1	00	01

	Q_2	\bar{Q}_2
Q_1	-	01
\bar{Q}_1	10	00

Рис.5.

Карты Карно для J входов.

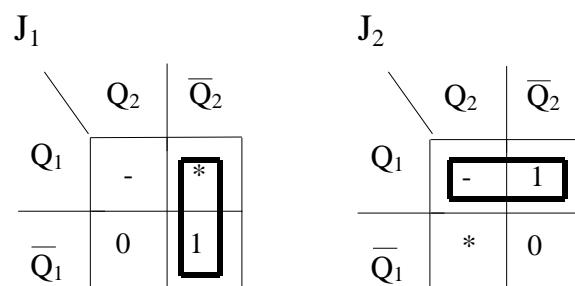


Рис.6.

Карты Карно для K входов.

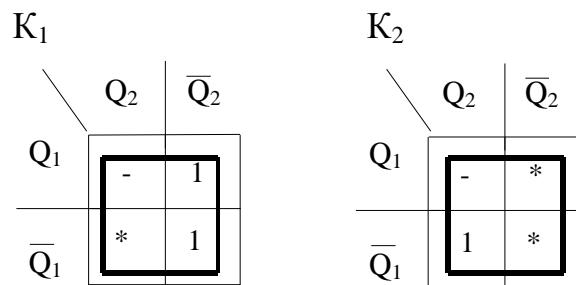


Рис.7.

Недвоичный счётчик с $K_{cy}=3$.

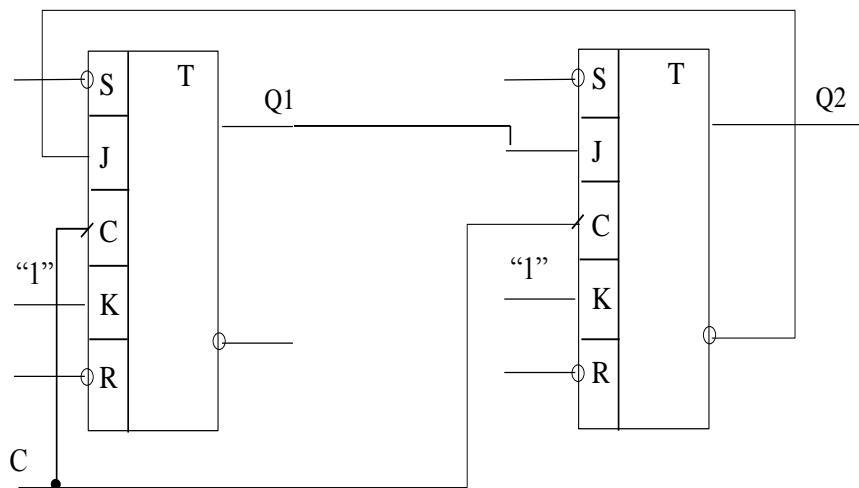


Рис.8.

Функциональная схема счёта.

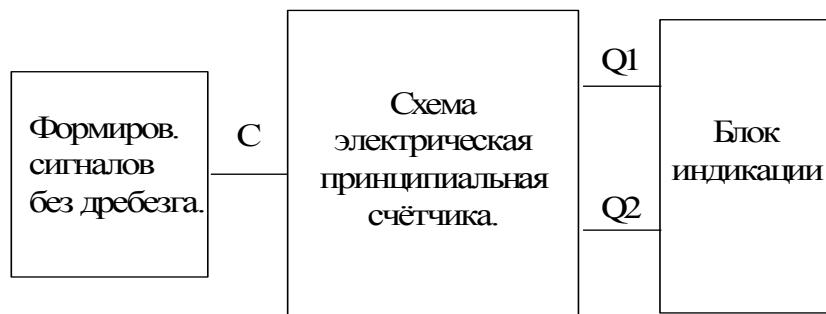
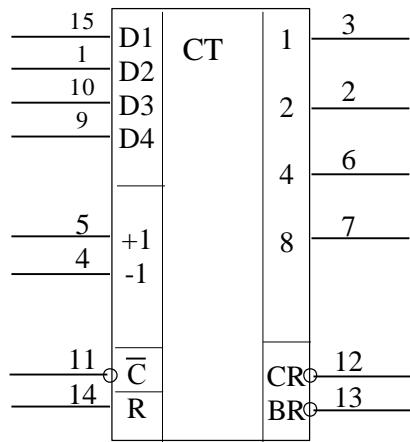


Рис.9.

Условное обозначение ИС К155ИЕ6.



вывод 8 - общий
вывод 16 - +5В

Рис.10.

Схема для исследований ИС К155ИЕ6.

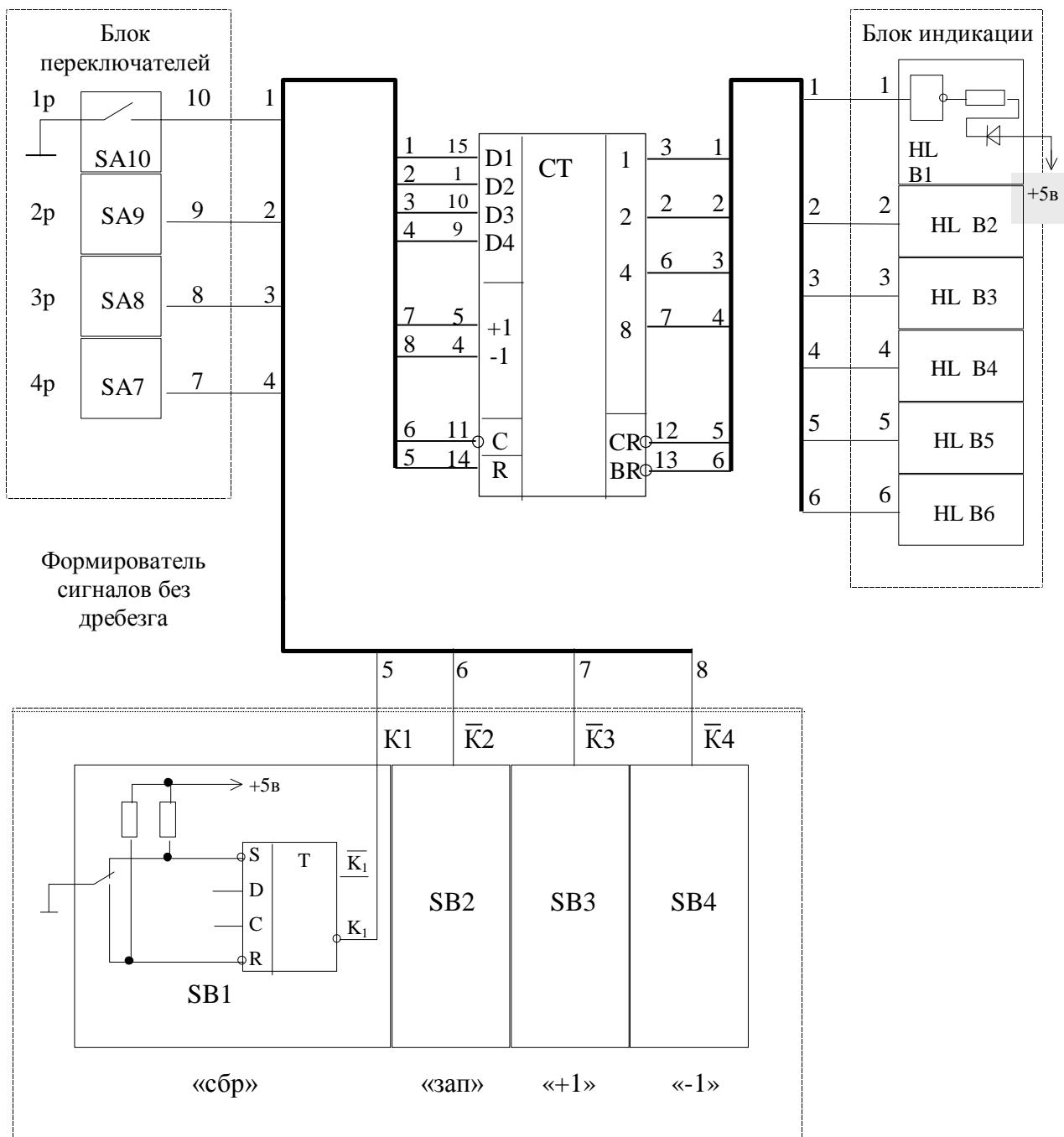


Рис. 11.

Последовательность снятия осциллографм.

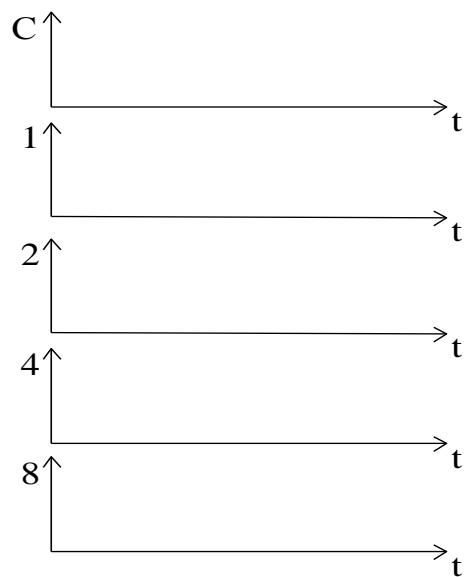


Рис.12.

Лабораторная работа № 4.

Тема: Синтез сдвигающих регистров.

1. Цель работы:

Изучить принцип работы сдвигающих регистров.

2. Программа работы.

- 2.1. Синтезировать и начертить схему последовательного (сдвигающего) 4-х разрядного регистра.
- 2.2. Ввести схему регистра и проверить ее работу.
- 2.3. Изучить принцип работы универсального сдвигающего регистра K155ИР13 (SN74198).
- 2.4. Начертить схему исследования регистра K155ИР13.
- 2.5. Исследовать работу регистра.
- 2.6. На базе ИС K155ИР13 сконструировать кольцевой сдвигающий регистр.
- 2.7. Исследовать работу кольцевого регистра.

3. Краткие теоретические сведения.

Последовательные регистры предназначаются для кратковременного хранения информации, представленной в двоичном коде, и строятся на триггерах разных типов. Кроме того, в последовательных регистрах осуществляется логическая операция сдвига кода хранимого числа на любое число разрядов. Сдвиг кода числа осуществляется с помощью сдвигающих импульсов, которые сдвигают все разряды кода числа с входа (сдвиг вправо) или с выхода регистра (сдвиг влево) к его выходу (входу), последовательно переводя каждый триггер регистра в состояния, соответствующее разряду кода на входе данного триггера в момент поступления очередного сдвигающего импульса.

Рассмотрим принцип работы последовательного регистра в процессе сдвига кода m -разрядного двоичного числа. В общем случае хранимое в регистре число $X = x_m \dots x_i x_{i-1} \dots x_1$ при сдвиге преобразуется в число $Y = y_{m-p} \dots y_n y_{n-1} \dots y_1$, где

$$y_i = \begin{cases} y_{i+p} & \text{при } m \geq (i+p) \geq 1; \\ 0 & \text{при } (i+p) > m; \\ 0 & \text{при } (i+p) < 1; \end{cases}$$

Здесь величина p определяет количество разрядов, на которые производится сдвиг, а его знак – направление сдвига (при сдвиге вправо $p>0$, при сдвиге влево $p<0$). Таким образом, сдвиг кода числа проявляется в изменении положения его разрядов.

Поскольку вес каждого разряда определяется его положением в коде, то сдвиг вправо на p разрядов (в сторону младших разрядов) соответствует операции деления, а влево (в сторону старших разрядов) соответствует операции умножения на величину K^p , где K – основание системы счисления.

В последовательном регистре триггеры связаны между собой, поэтому задача синтеза регистра сводится к определению межтриггерных связей с учетом типа применяемых триггеров. Поскольку при подаче на триггеры регистра сдвигающего импульса происходит переход каждого последующего триггера в состояние, соответствующее состоянию предыдущего, то при синтезе регистра достаточно рассмотреть процесс передачи информации между $i+1$ -м и i -м триггерами регистра.

4. Методические указания по выполнению работы

4.1. Синтезировать сдвиговый регистр. Для этого составить таблицу возможных переходов i -го триггера из состояния Q_i^t в момент времени t (до прихода сдвигающего импульса) в состояние Q_i^{t+1} после прихода сдвигающего импульса в зависимости от его собственного состояния Q_i^t и состояния Q_{i+1}^t предыдущего триггера. Отразить процедуру синтеза в отчете.

4.1.1. Зарисовать в отчет схему электрическую принципиальную по примеру рис.1.

4.1.2. Ввести схему регистра и проверить его работу.

4.1.3. Продемонстрировать правильность работы регистра преподавателю.

4.2. Изучить принцип работы универсального сдвигового регистра на ИС K155ИР13 (SN74198).

Восьмиразрядный универсальный сдвиговый регистр K155ИР13 представлен на рис.2.

Занесение информации в регистр осуществляется в параллельном или последовательном коде. В первом случае используются входы $D1-D8$. Во втором случае используются входы DR и DL . Вход DR последовательного сдвига вправо (от 8-го разряда к 1-му); он используется для последовательной (поразрядной) записи числа, начиная с младших разрядов. Вход DL последовательного сдвига влево (от 1-го разряда к 8-му); он используется для последовательной (поразрядной) записи числа, начиная со старших разрядов. Занесение информации в регистр выполняется по синхроимпульсу (точнее по положительному перепаду); поступающему на вход C . Считывание информации из регистра происходит в параллельном коде. Вход R используется для установки регистра в «0». Входы $S0$ и $S1$ являются управляющими; они задают режим работы регистра в соответствии со следующей таблицей:

Таблица 2.

$S1$	$S0$	Режим работы
0	0	Хранение
0	1	Сдвиг влево
1	0	Сдвиг вправо
1	1	Запись

4.2.1. Занести в отчет схему приведенную на рис. 3.

4.2.2. Ввести схему и проверить ее работу.

4.2.3. Продемонстрировать работу регистра во всех режимах преподавателю.

4.3. На базе ИС K155ИР13 сконструировать универсальный кольцевой регистр.

4.3.1. Зарисовать в отчет схему электрическую принципиальную сконструированного регистра.

4.3.2. Изменить схему.

4.3.3. Продемонстрировать правильность работы сконструированного регистра преподавателю.

5. Содержание отчета.

5.1. Описание процедуры синтеза 4-х разрядного сдвигового регистра.

5.2. Схема синтезированного регистра.

5.3. Схема исследования ИС К155ИР13.

5.4. Схема кольцевого регистра.

5.5. Выводы.

6. Контрольные вопросы.

6.1. Что такое сдвигающий регистр ?

6.2. Каким арифметическим операциям эквивалентен сдвиг числа влево на два разряда и вправо на два разряда ?

6.3. В чем заключается универсальность регистра К155ИР13 ?

6.4. Назовите назначение всех выводов ИС К155ИР13.

Функциональная схема регистра.

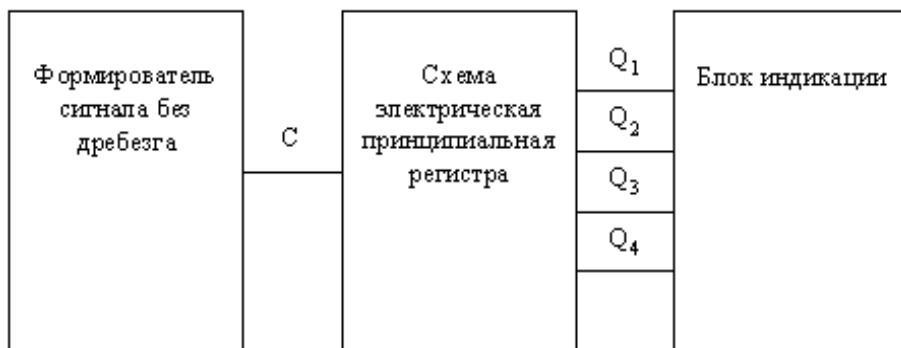


Рис.1.

Условное обозначение ИС K155ИР13.

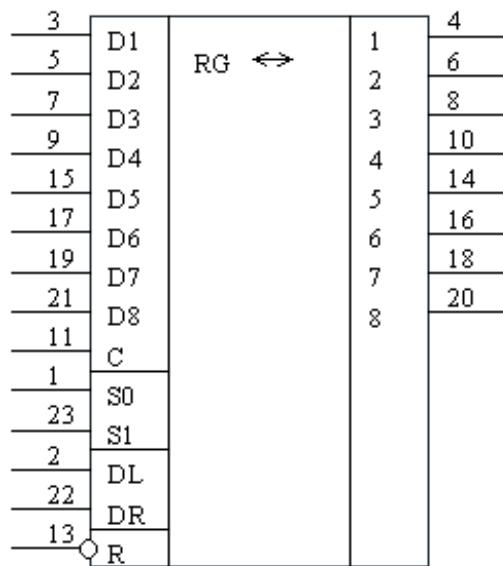


Рис.2.

Схема для исследования ИС К155ИР13.

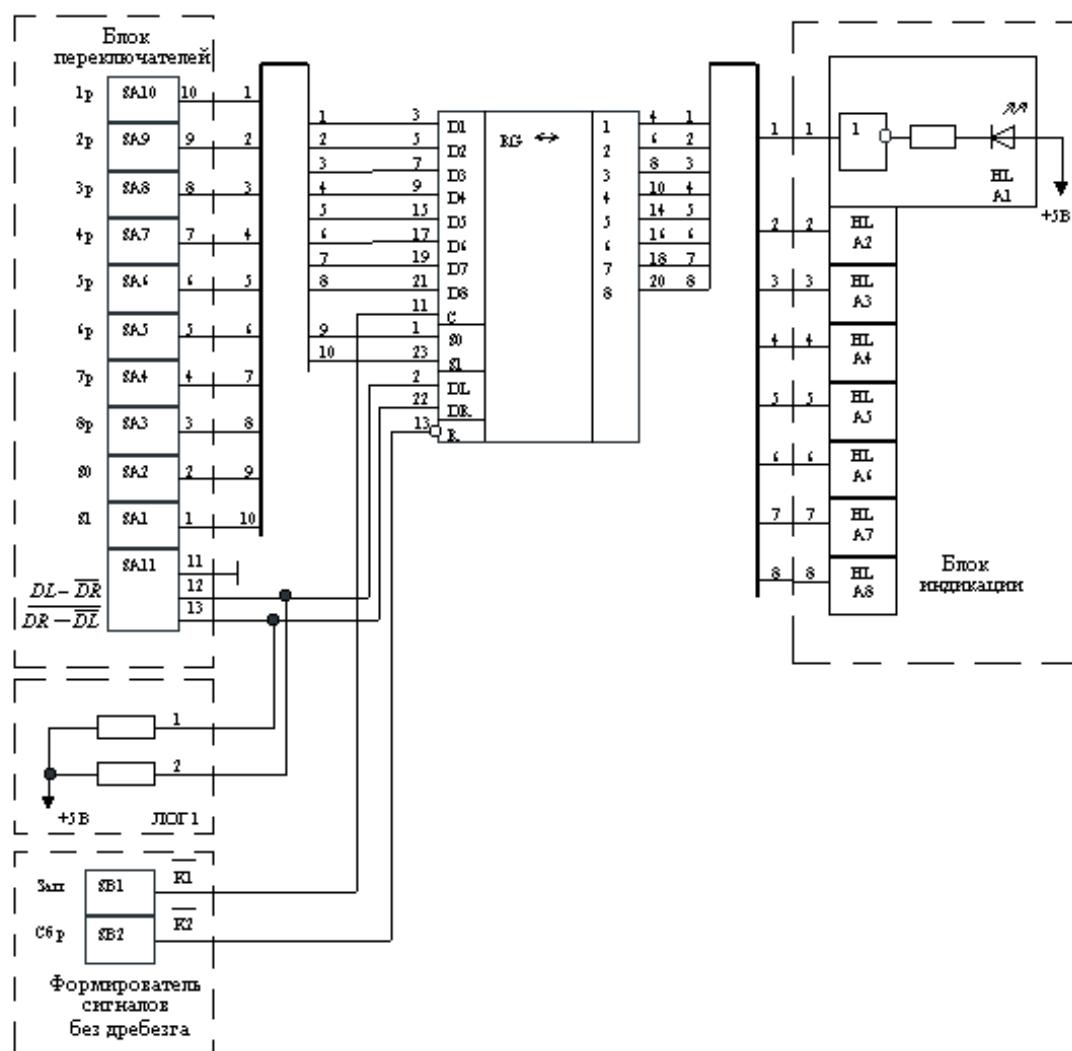


Рис. 3.

Лабораторная работа № 5.

Тема: Кодирующие и декодирующие преобразователи.

1. Цель работы:

Изучение принципов действия цифро-аналоговых и аналого-цифровых преобразователей.

2. Программа работы:

- 2.1 Синтезировать схему АЦП параллельного преобразования.
- 2.2. Ввести схему АЦП и проверить ее работу.
- 2.3. Синтезировать схему АЦП последовательного приближения.
- 2.4. Ввести схему АЦП и проверить ее работу.
- 2.5. Снять осциллограммы напряжений.

3. Краткие теоретические сведения.

При использовании в системах обработки информации ЭВМ возникает необходимость преобразования непрерывных сигналов в двоичный код и обратного преобразования кода в непрерывные сигналы.

Наибольшее распространение получило кодирование информации, при котором, в сущности, производится измерение аналоговых величин, причём результаты измерения выдаются в виде последовательности двоичных кодов.

Задачей декодирующих преобразователей является представление информации, заданной в цифровой форме, её аналогом – напряжением. Дискретный характер информации при этом сохраняется, т.е. выходная величина, как и входная, принимает конечное число значений.

Наиболее широко распространённым способом цифро-аналогового преобразования является использование аттенюатора сопротивлений лестничного типа $R - 2R$.

На рис.3 показана принципиальная схема ЦАП в которой используется так называемая $R-2R$ резисторная матрица лестничного типа. Структура резисторной матрицы такова, что ток, втекающий в неё через какую-либо ветвь, на своём пути к концу «лестницы» в каждом узле делится на два равных тока, уходящих от узла по двум ветвям.

В случае n -разрядного преобразователя значение напряжения e в такой схеме определяется как

$$e = (1/3) \cdot (1/2)^n \cdot E_{ref} \sum_{i=0}^{n-1} X_i \cdot 2^i$$

Аналого-цифровое преобразование является операцией, устанавливающей отношение двух величин – входной аналоговой V_i и эталонной V_r . Цифровой сигнал преобразователя есть кодовое представление этого отношения. Если выходной код преобразователя является n -разрядным, то число дискретных выходных уровней равно 2^n .

На рис.2 приведена передаточная характеристика АЦП (ломаная линия) и линия абсолютной точности (линия проведена через нуль и точку максимального значения выходного сигнала).

Для квантового сигнала характерно наличие скачков на величину шага квантования в моменты времени, когда непрерывный (аналоговый) входной сигнал проходит средние между двумя уровнями значения. Между этими моментами времени значение выходного сигнала не изменяется. При таком способе построения квантованного сигнала максимальная ошибка квантования, определяемая разностью входного и выходного сигналов, нигде не будет превышать $\pm\frac{1}{2}$ шага квантования. Поскольку шаг квантования представляет собой значение аналоговой величины, на которую отличаются уровни входного сигнала, представляемые двумя соседними выходными кодовыми комбинациями, т.е. равен весу младшего значащего разряда, принято говорить, что погрешность не превышает $\pm\frac{1}{2}$ МЗР.

3.1. АЦП параллельного преобразования.

Метод мгновенного, или параллельного, преобразования иллюстрируется на рис.1. Он используется в тех случаях, когда требуется очень высокая скорость преобразования, например в видеотехнике, радиолокации, в цифровых осциллографах. В этом методе входной сигнал сравнивается одновременно со всеми пороговыми уровнями с помощью компараторов, смещённых по уровню опорного сигнала на один младший значащий разряд относительно друг друга. Смещение обеспечивается за счёт использования прецизионного резистивного делителя. При подаче аналогового сигнала на вход АЦП компараторы, смещённые выше уровня входного сигнала, имеют на выходе логический ноль, а смещённые ниже этого уровня – логическую единицу. Сигналы с выходов компараторов через D триггеры подаются на комбинационную схему (приоритетный шифратор см. Табл. 1.), на выходе которой получается цифровой код входного напряжения. Триггеры необходимы для исключения влияния на результат, разброса временной задержки компараторов. Скорость преобразования таких АЦП достигает 100МГц при 8-разрядном разрешении.

3.2. АЦП последовательного приближения.

АЦП последовательного приближения (поразрядного уравновешивания) – наиболее распространённый способ реализации функции аналого-цифрового преобразования в преобразователях со средним и высоким быстродействием. В структуру АЦП последовательного приближения входит ЦАП.

Данный метод (см. рис.4) основан на аппроксимации входного сигнала двоичным кодом и последующей проверке правильности этой аппроксимации для каждого разряда кода, пока не достигается наилучшее приближение к величине входного сигнала. На каждом этапе этого процесса двоичное представление текущего приближения хранится в так называемом регистре последовательного приближения. Преобразование всегда начинается с установки единичного значения старшего значащего разряда в регистре последовательного приближения. Это соответствует первоначальной оценке величины входного сигнала половиной величины полного диапазона (полной шкалы). Компаратор сравнивает выходной сигнал ЦАП с входным напряжением и выдаёт контроллеру команду на сброс СЗР, если это первоначальная оценка превышает величину входного сигнала; в противном случае остаётся установленное значение СЗР. В следующем такте контроллер устанавливает в единичное значение следующий (по старшинству) разряд, и снова, исходя из уровня входного сигнала, компаратор «решает», сбрасывать или оставлять установленным этот разряд. Преобразование продолжается аналогичным образом, пока не будет проверен последний МЗР. В этот момент содержимое регистра последовательных приближений является наилучшим приближением входного сигнала – это и есть выходной цифровой сигнал (слово) АЦП. Таким образом, в АЦП последовательного приближения выходной сигнал получается точно за n тактов для n -

разрядного преобразователя.

4. Методические указания по выполнению работы.

4.1. Синтезировать АЦП параллельного преобразования.

4.1.1 Синтезировать АЦП параллельного преобразования на 2 разряда. Процедуру синтеза отразить в отчете.

4.1.2. Зарисовать в отчет схему АЦП.

4.1.3. Ввести схему АЦП и проверить ее работу.

4.2. Синтезировать АЦП последовательного приближения.

4.2.1. Синтезировать схему АЦП последовательного приближения на два разряда. Процедуру синтеза отразить в отчете.

4.2.2. Зарисовать в отчет схему АЦП.

4.2.3. Ввести схему АЦП и проверить ее работу.

4.2.5. Продемонстрировать работу АЦП преподавателю.

5. Содержание отчета.

5.1. Описание процедур синтеза всех АЦП указанных в задании.

5.2. Схемы заданных АЦП.

5.3. Выводы.

6. Контрольные вопросы.

6.1. Что такое ЦАП ?

6.2. Что такое АЦП ?

6.3. Объясните принцип действия АЦП параллельного преобразования.

6.4. Объясните принцип действия АЦП последовательного приближения.

Схема АЦП параллельного преобразования.

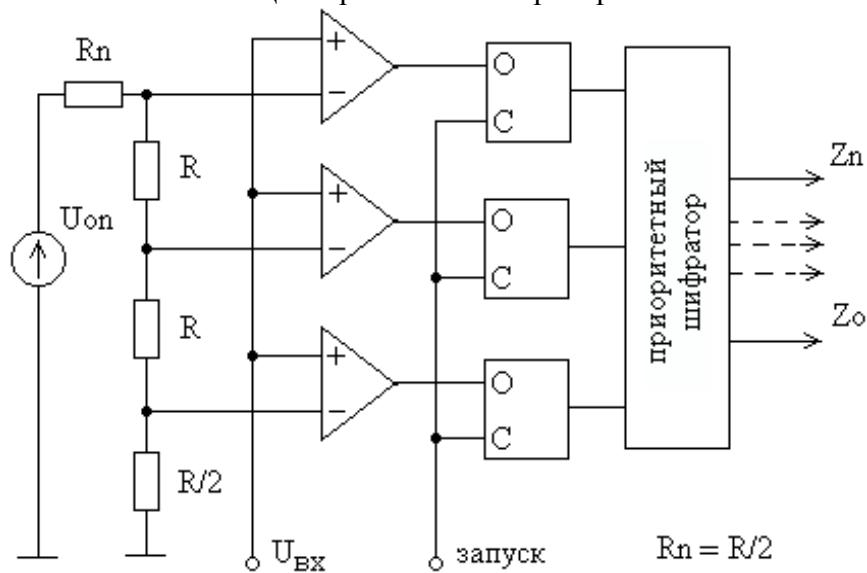


Рис.1.

Передаточная характеристика АЦП.

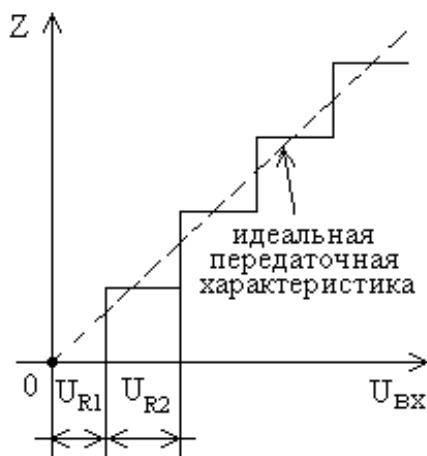


Рис.2.

Таблица 1.

Таблица состояния приоритетного шифратора.

$U_{вх}$	Десятичный эквивалент	Двоичное число	Состояние компараторов
0	0	00	000
1	1	01	001
2	2	10	011
3	3	11	111

ЦАП с матрицей R-2R.

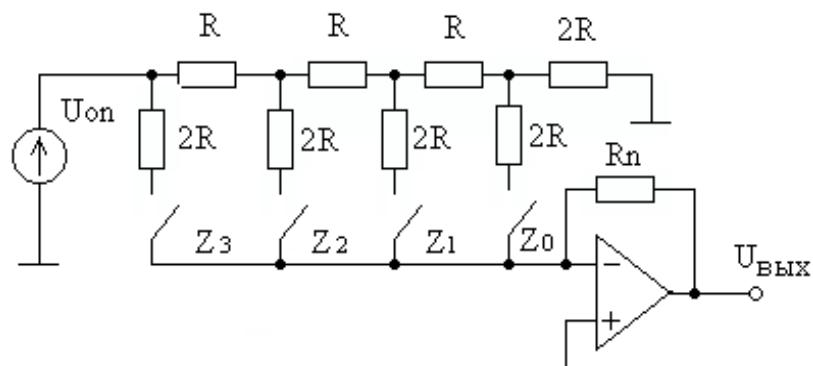


Рис.3.

АЦП последовательного приближения.

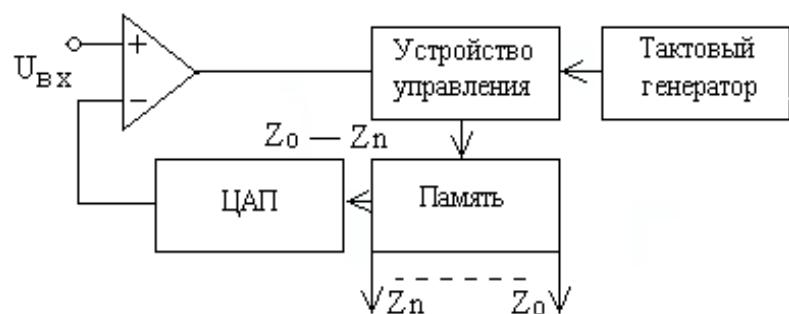


Рис. 4.

Литература.

1. Дроздов Е.А. и др. Электронные цифровые вычислительные машины. М.: Воениздат, 1968, 600 с..
2. Проектирование радиоэлектронных устройств на интегральных микросхемах / Л.Ю. Астатнин и др. М.: Сов. радио, 1976, 312 с.
3. С.В. Якубовский и др. Цифровые и аналоговые микросхемы. Справочник. М.: Радио и связь, 1990, 496 с.
4. Каларащук В.И. Электронная лаборатория на IBM PC. Программа Electronics Workbench и ее применение. М: Слон-Р, 1999, 506 с.
5. Панфилов Д.И. и др. Электроника и электротехника в экспериментах и упражнениях: Практикум на Electronics Workbench: в 2-х т. / т. 1: Электротехника. М: ДОДЭКА, 1999, 304 с.
6. Панфилов Д.И. и др. Электроника и электротехника в экспериментах и упражнениях: Практикум на Electronics Workbench: в 2-х т. / т. 2: Электроника. М: ДОДЭКА, 2000, 288 с.

Вербова Наталья Михайловна

ИЗУЧЕНИЕ ЭЛЕМЕНТОВ И УЗЛОВ ЭВМ

Сборник описаний лабораторных работ по курсу
«Архитектура ЭВМ»

Редактор

ЛР от г. Подписано в печать г.
Формат 60x84/16. Печать оперативная. Усл. п. л. .
Уч. Изд. л. 4,6. Тираж 100 экз. Заказ №

Санкт-Петербургский государственный политехнический университет. Санкт-Петербург,
Политехническая, 21.



ОБ АВТОРЕ

Вербова Наталья Михайловна – кандидат технических наук, доцент, лауреат премии РАН, автор нескольких научных статей, учебного пособия и учебно-методических работ. В последнее время сочетает научно-исследовательскую и преподавательскую деятельность.