

# Einführung in die Rechnerarchitektur Praktikum

## VHDL- PROJEKTLEITERBERICHT

Projekt:

VHDL : AM2901

<b>Projektleiter</b>	Martin Zinnecker
<b>Dokumentation</b>	Sandra Grujovic
<b>Formaler Vortrag</b>	Ivan Chimeno

## 1 Einleitung

Dieses Dokument umfasst den Ablauf des VHDL Projekts AM2901. Es werden der Ablauf des Projekts und die Eindrücke der Teilnehmer aufgezeigt, bestehend aus positiven und negativen Meinungen und was im Nachhinein anders gemacht worden wäre.

## 2 Genereller Ablauf des Projekts

In diesem Abschnitt wird der zeitliche Ablauf des Projekts aufgezeigt und spezieller auf treffen eingegangen. Pro Abschnitt gab es zwei Treffen, in dem ersten wurden Aufgabenstellungen analysiert und daraus resultierende Aufgaben gerecht auf alle Teilnehmer verteilt. Im zweite Treffen Werden die Erkenntnisse in eine erste Fassung des Abschnittes Zusammengeführt. In Heimarbeit wurde dann von jedem Teilnehmer die Fassung auf Richtigkeit überprüft und nach Abschluss dieser Überprüfung ins svn hochgeladen. Für Kommunikation außerhalb der treffen wurde eine WhatsApp gruppe erstellt. Für Austausch von Daten und zwischenständen wurde ein Dropbox Ortner benutzt.

### 2.1 Pflichtenheft

#### Erstes Treffen Pflichtenheft am 29.10.2015

- Festlegung der Meilensteine
- Zeitmanagement Tabellen / Zeitplanung
- Verteilen der Rollen
- Vorstellung des VHDL Projekts und generell Erklärung um was es geht
- VHDL : Aufgabenkurzbeschreibung + Soll / Ist Analyse
- Festlegen der Zeiteinteilung

#### Zweites Treffen Pflichtenheft am 05.11.2015

- Weitere Schritte für Spezifikation bis nächste Woche überlegen
- Bis nächste Woche eventuell nochmal Pflichtenhefte anschauen
- erste Fassung von Pflichtenheft fertig gestellt
- gemeinsame Analyse hinsichtlich Richtigkeit, Formatierung, generelles Konzept
- kurzes Gespräch mit dem Tutor

## 2.2 Spezifikation

### Erstes Treffen Spezifikation am 19.11.2015

- Grundsätzliches Vorgehen bei Spezifikation diskutiert
- Besprechung des Lösungsansatzes A in dem wir die Speicherbank als ein komplettes Modul implementieren + klären von Fragen und generellem Aufbau der Module
- Gemeinsamen Lösungsansatz für Quelloperanden-Auswahl Modul ausgewählt, diskutiert ob sinnvoll
- Ideen für Lösungsansatz B gesammelt

### Zweites Treffen Spezifikation am 26.11.2015

- Vorstellung der Lösungsansätze der zu bearbeitenden Aufgaben untereinander
- Bewertung und Überprüfung der Lösungsansätze
- Auswahl der besten Ansätze
- Erstellung einer ersten Fassung der Spezifikation
- Kontakt zu Tutor um Vollständigkeit und Korrektheit überprüfen zu lassen
- Festlegung der Spezifikation in Heimarbeit und nochmalige Untersuchung auf jedwede Art von Fehlern

## 2.3 Implementierung

### Erstes Treffen Implementierung am 10.12.2015

- Vorgehen der Implementierung diskutiert
- Zu implementierende Bausteine verteilt
- Brainstorming zu möglichen Test Cases
- Zu implementierte Test Cases verteilt
- Termin für nächstes Treffen festgelegt

## Zweites Treffen Implementierung am 07.01.2015

- Bausteine zusammengesaltet und als Ganzes betrachtet und analysiert
- Funktionalität des Programms überprüft mithilfe der gegebenen Test Benches
- Test Cases überprüft, am Ende für die Concurrent-Statement Implementierung des QRegisters entschieden.
- Kontakt zu Tutor wegen allgemeiner Richtigkeit

## 3 Positive Eindrücke und Meinungen

- Sehr interessantes Abwechslungsreiches Projekt da mehrere unterschiedliche Module implementiert werden mussten
- Implementierung hat viel Spaß gemacht
- Tutor war gut erreichbar und hat Unklarheiten beseitigt

## 4 Negative Eindrücke und Kritik

- Schlechte Dokumentation von GHDL
- Schwierige Installation des GHDL Compilers
- Test Files die auf der Lehrstuhl Seite zur Verfügung gestellt wurden haben nicht funktioniert
- Test Files waren weder gut kommentiert noch irgendwie selbsterklärend

## 5 Was hätten wir anders gemacht?

- Andere Compiler oder Entwicklungsumgebung für VHDL benutzt