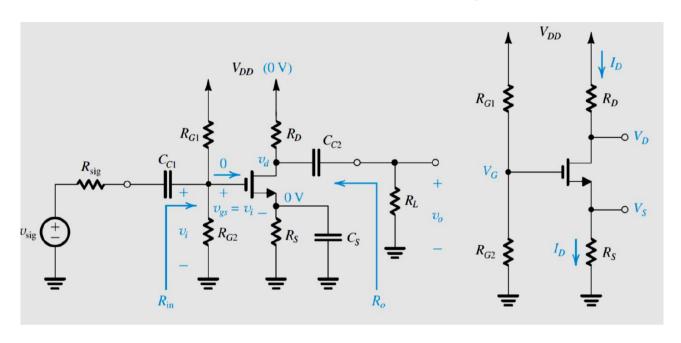
Ivancich Stefano 1114017

Seconda esercitazione Spice



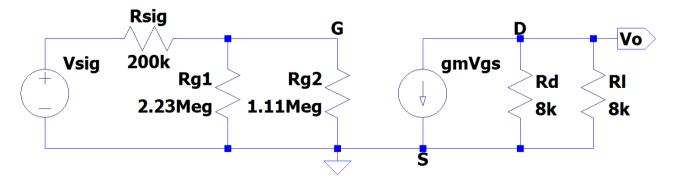
a) Soluzione analitica

 $\textbf{Dati:}\ V_t = 1V, k_n = 4mA/V^2\ , I_{DQ} = 0.5mA, V_S = 3.5V, V_{DD} = 15V, V_D = 11V, R_{G2} = 1114017\Omega$

- $V_S = I_{DQ}R_S \Longrightarrow R_S = 7 \text{ k}\Omega$
- $V_D = V_{DD} R_D I_{DQ} \implies \mathbf{R_D} = \mathbf{8} \ \mathbf{k} \mathbf{\Omega}$
- $I_D = \frac{1}{2}k_n(V_{GS} V_t)^2 \implies V_{GS} = 1.5 V$
- $V_G = V_{GS} + V_S = 5 V$ $V_G = V_{DD} \frac{R_{G2}}{R_{G1} + R_{G2}} \implies R_{G1} = \frac{V_{DD}}{V_G} R_{G2} - R_{G2} = 2.23 M\Omega$

b) Calcolo g_m e modello piccolo segnale

•
$$g_m = k_n(V_{GS} - V_t) = 2 * 10^{-3}$$



c) Calcolo R_{in} , R_o , A_{Vi} , A_{Vo}

- $R_{in} = R_{G1} || R_{G2} = 742 k\Omega$
- $R_o = R_D = 8 k\Omega$
- Senza considerare $R_{sig} e R_L$: $v_{gs} = v_i$

Guadagno intrinseco
$$A_{Vi}=rac{v_o}{v_i}=-rac{g_m v_{gs} R_D}{v_i}=-g_m R_D=-{f 16}~V/V$$

$$\begin{array}{l} \bullet \quad \text{Considerando R_{sig} e R_L: $v_{gs} = v_{sig} \frac{R_{G1} \| R_{G2}}{(R_{G1} \| R_{G2}) + R_{sig}}$ \\ & \quad \text{Guadagno estrinseco $A_{Vo} = -\frac{g_m v_{gs}(R_D \| R_L)}{v_{sig}} = -g_m \frac{R_{G1} \| R_{G2}}{(R_{G1} \| R_{G2}) + R_{sig}} (R_D \| R_L) = -\mathbf{6.3} \ \textit{V/V} } \end{array}$$

d) $v_{sig_{max}}$ per evitare il clipping e condizione piccolo segnale

$$\begin{array}{l} \bullet \quad \text{Per evitare il clipping: } v_{gs} < \frac{v_{DSQ} - (v_{GSQ} - v_t)}{1 + |A_{Vi}|} = 0.41 \ V \\ \qquad \Longrightarrow v_{sig_{max}} = \frac{(R_{G1} \| R_{G2}) + R_{sig}}{R_{G1} \| R_{G2}} \ v_{gs_{max}} = \textbf{0}.\, \textbf{52V} \\ \bullet \quad \text{Condizione piccolo segnale: } v_{gs} \ll 2 \big(V_{GSQ} - V_T \big) \Longrightarrow \ \boldsymbol{v_{gs}} \ll 1 \ V < \textbf{0}.\, \textbf{1V} \\ \end{array}$$

• Condizione piccolo segnale:
$$v_{gs} \ll 2(V_{GSQ} - V_T) \Rightarrow v_{gs} \ll 1 \ V < 0.1 V$$

$$v_{gs} = v_{sig} \frac{R_{G1} \| R_{G2}}{(R_{G1} \| R_{G2}) + R_{sig}} = 0.41 \ V \Rightarrow condizione \ NON \ rispettata$$
Per essere rispettata, si può scegliere $v_{gs} = 0.1 \ V \Rightarrow v_{sig_{max}} = 126 \ mV$

Eliminando il condensatore C_{S}

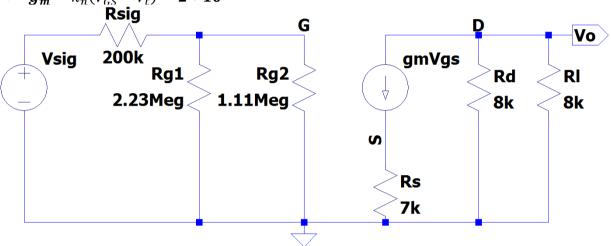
e) Soluzione analitica

I risultati non variano dal punto a. Che sono quindi:

- $R_S = 7 \text{ k}\Omega$
- $R_D = 8 k\Omega$
- $V_{GS} = 1.5 V$
- $R_{G1} = 2.23 M\Omega$

f) Calcolo g_m e modello piccolo segnale

• $g_m = k_n(V_{GS} - V_t) = 2 * 10^{-3}$



g) Calcolo R_{in} , R_o , A_{Vi} , A_{Vo}

- $R_{in} = R_{G1} || R_{G2} = 742 k\Omega$
- $R_0 = R_D = 8 k\Omega$
- Senza considerare R_{sig} e R_L :

$$\begin{cases} v_g = v_i \\ v_s = R_S g_m v_{gs} \implies v_{gs} = v_i - R_S g_m v_{gs} \implies v_{gs} = \frac{v_i}{1 + R_S g_m} \end{cases}$$

$$v_{gs} = v_g - v_s$$

Guadagno intrinseco
$$A_{Vi} = \frac{v_o}{v_i} = -\frac{g_m v_{gs} R_D}{v_i} = -\frac{g_m R_D}{1 + R_S g_m} = -1.07 \ V/V$$

Considerando R_{sig} e R_L :

Considerando
$$R_{sig} \ e \ R_L$$
:
$$\begin{cases} v_g = v_{sig} \frac{R_{G1} \| R_{G2}}{(R_{G1} \| R_{G2}) + R_{sig}} \\ v_s = R_S g_m v_{gs} \\ v_{gs} = v_g - v_s \\ \Rightarrow v_{gs} = v_{sig} \frac{R_{G1} \| R_{G2}}{(R_{G1} \| R_{G2}) + R_{sig}} - R_S g_m v_{gs} \end{cases}$$

Guadagno estrinseco
$$A_{Vo} = -\frac{g_m v_{gs}(R_D \| R_L)}{v_{sig}} = -g_m \frac{R_{G1} \| R_{G2}}{(R_{G1} \| R_{G2}) + R_{sig}} \frac{(R_D \| R_L)}{1 + R_S g_m} = -0.42 \text{ V/V}$$

h) $v_{sig_{max}}$ per evitare il clipping e condizione piccolo segnale

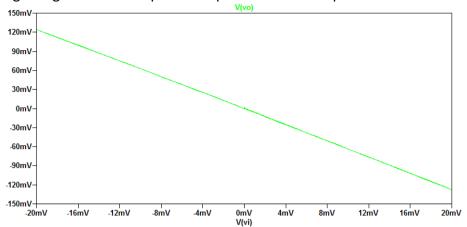
- $\begin{array}{l} \bullet \quad \text{Per evitare il clipping: } v_{gs} < \frac{v_{DSQ} (v_{GSQ} V_t)}{1 + |A_{Vi}|} = 3.38 \ V \\ \\ \Rightarrow \quad v_{sig_{max}} = \frac{(R_{G1} \| R_{G2}) + R_{sig}}{R_{G1} \| R_{G2}} (1 + g_m R_s) v_{gs_{max}} = \textbf{64.36} \ V \\ \end{array}$
- Condizione piccolo segnale: $v_{gs} \ll 2(V_{GS} V_T)(1 + g_m R_S) \implies v_{gs} \ll 15 \ V < 1.5 \ V$ $v_{gs} = v_{sig} \frac{R_{G1} \| R_{G2}}{(R_{G1} \| R_{G2}) + R_{sig}} \frac{1}{1 + R_S g_m} = 3.38 V \implies condizione \ NON \ rispettata$ Per essere rispettata, si può scegliere $v_{gs} = 1.5 \ V \implies v_{sig_{max}} = 28.56 \ V$

i) Verifica risultati tramite SPICE Listato:

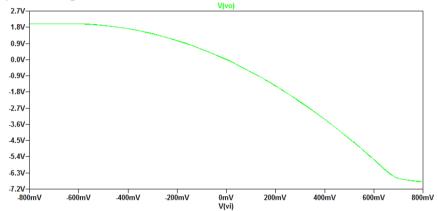
```
$NMOS:
M1 VD vg VS VS NMOS
$Resistenze Drain e Source:
Rd N001 VD 8k
Rs VS 0 7k
$Resistenze Gate:
Rg2 vg 0 1114017
Rg1 N001 vg 2.23Meg
$Resistenza Ingresso:
Rsig N002 vi 200k
$Resistenza Carico:
RL vo 0 8k
$Tensioni ingresso ed Alimentazione:
vi vi 0 DC 0 AC 1 SIN(0 1000mV 10k)
VDD N001 0 15V
$Condensatori:
Cs VS 0 100u
Cc1 N002 vg 100u
Cc2 VD vo 100u
$Analisi:
.model NMOS NMOS VTO=1 Kp=4m LAMBDA=0
.TRAN 1u 250u 0 1u
.backanno
.end
```

Con condensatore C_S :

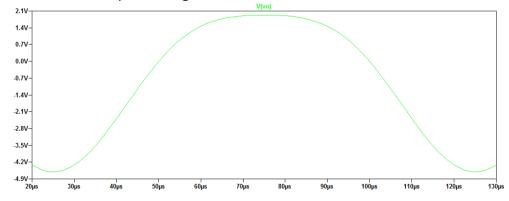
Come si nota il guadagno estrinseco per valori piccoli è lineare e pari a -6.3:



Ma aumentando la tensione di ingresso il guadagno non è più lineare perché non viene soddisfatta la condizione di piccolo segnale:

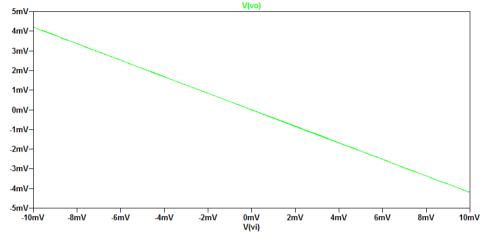


Come si nota con una tensione di ingresso di 0.52V l'uscita viene clippata, in particolare si può notare anche qui che la semionda positiva viene amplificata di meno della negativa appunto perché non è soddisfatta la condizione di piccolo segnale:

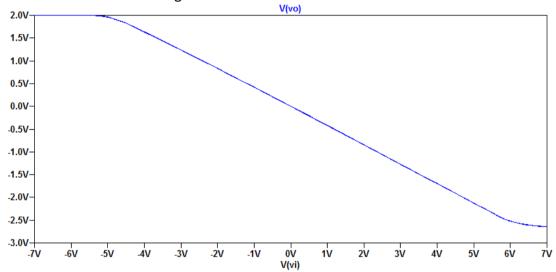


Senza condensatore C_S :

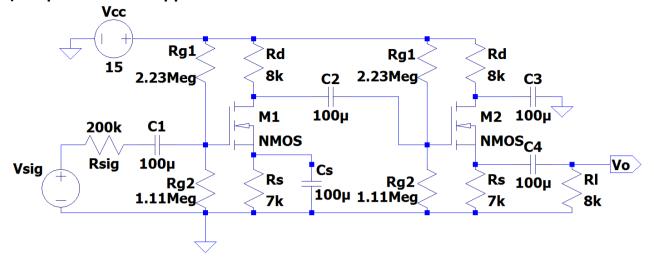
Come si nota il guadagno estrinseco per valori piccoli è lineare e pari a -0.42:



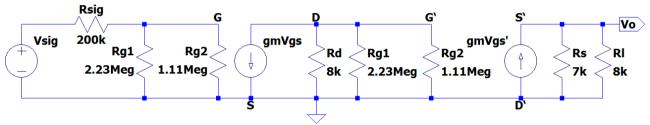
Ma aumentando la tensione di ingresso:



I) Amplificatore a doppio stadio.



Modello a piccolo segnale:



Calcolo del guadagno:

$$\begin{cases} v_{gs} = \frac{R_{G1} \| R_{G2}}{(R_{G1} \| R_{G2}) + R_{sig}} v_{sig} \\ v'_{g} = -g_{m} v_{gs} (R_{D} \| R_{G1} \| R_{G2}) \\ v_{o} = v'_{s} = (R_{s} \| R_{L}) g_{m} v'_{gs} \\ \Rightarrow A_{Vo} = \frac{v_{o}}{v_{sig}} = -g_{m} \frac{R_{G1} \| R_{G2}}{(R_{G1} \| R_{G2}) + R_{sig}} \frac{(R_{D} \| R_{G1} \| R_{G2})}{1 + \frac{1}{(R_{s} \| R_{L}) g_{m}}} = -11.04 \, V/V \end{cases}$$

Listato:

\$\$\$\$\$ COMMON SOURCE \$\$\$\$\$\$\$

\$NMOS:

M1 VD vg VS VS NMOS

\$Resistenze Drain e Source

Rd N001 VD 8k

Rs VS 0 7k

\$Resistenze Gate:

Rg2 vg 0 1114017

Rg1 N001 vg 2.23Meg

\$Resistenza Ingresso:

Rsig N002 vi 200k

\$Tensioni ingresso ed Alimentazione:

vi vi 0 DC 0 AC 1 SIN(0 10mV 10k)

VDD N001 0 15V

\$Condensatori:

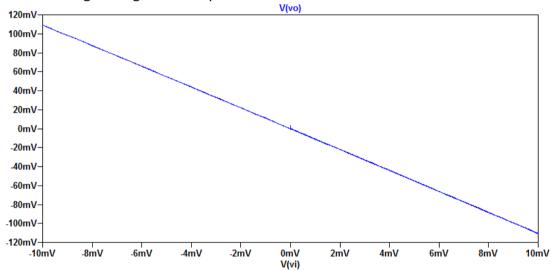
Cs VS 0 100u

Cc1 N002 vg 100u

Cc2 VD vg1 100u

```
$$$$$ COMMON DRAIN $$$$$$$
$NMOS:
M2 VD1 vg1 VS1 VS1 NMOS
$Resistenze Drain e Source
Rd1 N001 VD1 8k
Rs1 VS1 0 7k
$Resistenze Gate:
Rg22 vg1 0 1114017
Rg11 N001 vg1 2.23Meg
$Condensatori:
Cc3 VD1 0 100u
Cc4 VS1 vo 100u
$Resistenza Carico:
RL vo 0 8k
$Analisi:
.model NMOS NMOS VTO=1 Kp=4m
.TRAN 1u 150u 0 1u
.backanno
.end
```

Come si nota dal seguente grafico l'amplificazione è -11.04.



Confrontando con i due modelli precedenti, si può notare che utilizzando il modello a doppio stadio si può ottenere un guadagno più alto.