



PONTIFÍCIA UNIVERSIDADE CATÓLICA DE MINAS GERAIS

Instituto de Ciências Exatas e de Informática

Trabalho 01 de Arquitetura de Computação*

Computer Architecture Work 01

Iyan Lucas Duarte Marques¹
Theldo Cruz Franqueira²

Resumo

Este trabalho tem o objetivo de apresentar para o leitor o conceito de Controladores Lógicos, abordando informações gerais sobre o assunto. Para tanto, introduz brevemente a temática e detalha o funcionamento e estrutura de arrays lógicos e Systems-on-Chips. Após esta introdução, apresenta-se uma série de comparações para definir o dispositivo lógico ótimo para cada situação.

Palavras-chave: Controladores. Eletrônica. Chips. Computação.

* Artigo apresentado ao Instituto de Ciências Exatas e Informática da Pontifícia Universidade Católica de Minas Gerais como pré-requisito para obtenção do título de Bacharel em Ciência da Computação.

¹ Aluno do Programa de Graduação em Ciência da Computação, Brasil – iyanlucasd@gmail.com.

² Professor do Programa de Graduação em Ciência da Computação, Brasil – cruz@sga.pucminas.br.

Abstract

This work aims to introduce the reader to the concept of Logical Controllers, covering general information on the subject. To do so, it briefly introduces the theme and details the operation and structure of logical arrays and Systems-on-Chips. After this introduction, a series of comparisons is presented to define the optimal logical device for each situation.

Keywords: Controllers. Electronics. Chips. Computing.

1 DEFINIR E CATEGORIZAR

1.1 ASIC (Application Specific IC)

Os ASICs são circuitos integrados, analógico ou digital, que são feitos especificamente para algum propósito, desta forma eles são fabricados de forma específica, por isso tem um alto custo de projeto. Por ser produzido de forma específica e ele também precisa de um tempo muito grande de produção e implementação. Porém, por serem específicos, eles tem um desempenho muito alto e um baixo consumo de energia.

1.2 ASSP (Application-Specific Standard Parts)

São circuitos integrados similares aos ASIC, mas com uma função mais abrangente, visto que não são tão específicos por usarem partes padronizadas. Desta forma é usado em diferentes projetos, então o custo é menor, mas o consumo e desempenho são inferiores aos ASIC.

1.3 SPLD (Simple PLD)

São circuitos lógicos baseados em portas OR/AND com um baixo custo e alto desempenho, podendo ter flip-flops na saída. As portas AND podem ser programadas, mas as OR são fixas. Podem ser de dois tipos:

- Programmable Array Logic (PAL): São SPLDs geralmente programáveis somente uma vez
- Generic Array Logic (GAL): São SPLDs que podem ser reprogramáveis.

1.4 CPLD (Dispositivo de Lógica Programável Completa)

Um CPLD é um dispositivo lógico programável introduzido pela Altera Corp. composto por vários SPLDs em um único chip com uma interconexão programável entre eles.

É um PLD que possui alta durabilidade, alta versatilidade com uma reconfiguração de até um milhão de vezes. Além disso, é um PLD com um baixo custo comparado aos outros PLD.

1.5 SOC (System-on-Chips)

Os SOC's são um sistema de chips de silício que contém um ou mais núcleos de microprocessadores, microcontroladores e processadores digitais de sinais. Podem ser incluídos outros "módulos" como memória, aceleradores, periféricos, entre outros. Se um ASIC ou um ASSP possui um ou mais processadores, então eles são um SOC. Ele oferece alto desempenho e baixo custo assim como um ASIC e ASSP.

1.6 FPGA (Field Programmable Gate Array)

Os FPGAs são uma matriz de células configuráveis conectados entre si por uma conexão também programável, podendo prover uma capacidade lógica elevada. Os primeiros foram feitos pela Xilinx Inc. em 1984, com duas linhas, a Spartan e Virtex, e possuía uma arquitetura simples, entretanto versões atuais já são mais complexas e possuem uma grande capacidade de configurações para o hardware desempenhar um grande leque de funções digitais. Possui um tempo de projeto reduzido e um custo mais baixo. Tem a possibilidade de implementar algoritmos paralelos, processando uma quantidade maior de dados de forma mais rápida e eficiente do que as SOC.

2 DIFERENCIAR

2.1 PROM (Programmable Read Only Memory)

É uma memória programável de só leitura, mas só pode ser programada uma vez, por causa do "rebitamento" dos fusíveis. A PROM sai de fábrica com todos os fusíveis saindo 1, depois que ocorre a queima programada, o fusível passa 0. Elas são utilizadas para armazenamento permanente em programas, sendo largamente utilizadas em microcontroladores.

2.2 PLA (Programmable Logic Arrays)

Os Programmable Logic Arrays foi o primeiro dispositivo desenvolvido pra implementar funções lógicas definidas. São feitos por "arrays" de portas AND e OR sendo que as duas são programáveis, fazendo ser muito versátil. Apesar disto o seu custo de projeto é elevado, usado em menor número.

2.3 PAL (Programmable Array Logic)

São SPLDs geralmente programáveis somente uma vez com um "array" de OR fixo. São simples de fabricar, baratos e possuem alto desempenho.

2.4 Comparativo

Quadro 1 - PAL x PLA

	PAL	PLA
Porta AND programável	NÃO	SIM
Porta OR programável	SIM	SIM
Custo	BARATO	CARO
Desempenho	ALTO	ALTO
Versátil	NÃO	SIM
Reprogramável	SIM	NÃO

Fonte: Dados da pesquisa

3 CLPD X FPGA

Ambos os circuitos eletrônicos são usados amplamente na indústria, entretanto pequenos detalhes os diferenciam e tornam cada um melhor em certas situações. Os CPLDs são excelentes escolhas quando o sistema é pequeno, ou precisa de respostas mais rápidas sem muita versatilidade. Entretanto, quando o sistema toma proporções maiores, a escolha boa é o FPGA, visto que ele pode oferecer mais conexões, sendo um *jack of all trades*. Porém, pelo seu custo elevado, dependendo do módulo, pode se utilizar ambos, em um sistema misto, o que seria ótimo, visto que o CLPD pode oferecer rapidez e custo mais baixo, enquanto o FPGA pode desenvolver múltiplas funções específicas, deixando os Trabalhos mais ordinários para os CLPDs. Em suma, utilizar vários CLPDs e situacionais FPGAs traz um balanço de custo benefício e desempenho interessante para o sistema.

Quadro 2 - CLPD x FPGA

	CLPD	FPGA
Módulos Lógicos	PAL, GAL, PLA	CLB, IOB, <i>Switch Matrix</i> ^a
Memória	Não-volátil (Flash ou EEPROM)	Volátil (Baseado em RAM) ^b
Blocos lógicos	Até 10.000	Até 100.000
Delay	Determinístico e Menor ^c	Não determinístico ^d
Idle Power	Baixo	Alto
Reprogramável	Sim ^e	Sim ^f

Fonte: Dados da pesquisa

^aMuito menores que os módulos do CLPD

^bModelos mais recentes já possuem memória não-volátil, apesar de serem bem específicos e caros utilizando EEPROM ou baseados em flash.

^cCLPDs são simples e possuem menos conectores, por isso, possui menor tempo de análise de delay

^dPelo FPGA ter uma natureza complexa, os vários módulos e o tamanho podem tornar a predição do delay praticamente não determinística. Entretanto já possuem módulos caros fornecidos por fabricantes que auxiliam nessa tarefa.

^ePorém tem que rebootar o circuito e reconfigurá-lo

^fPode reconfigurar enquanto o processo está rodando, não necessita de rebootar

REFERÊNCIAS