



Propuesta de Diseño

Sistemas Electrónicos para la Automatización

Docente: Jorge Romero Sánchez

Diseño, Simulación y Síntesis de una FSM en VHDL

Izan Amador Bustos: izan.amador@uma.es

Grado en Ingeniería Electrónica, Robótica y Mecatrónica

1. Enunciado de la Práctica

Diseñar un enunciado, simular y sintetizar una FSM de vuestra elección al estilo Moore ó Mealy con entre 3 y 8 estados y con sólo 2 procesos: uno secuencial y uno combinacional.

Como máximo tendrá 2 entradas y 3 salidas.

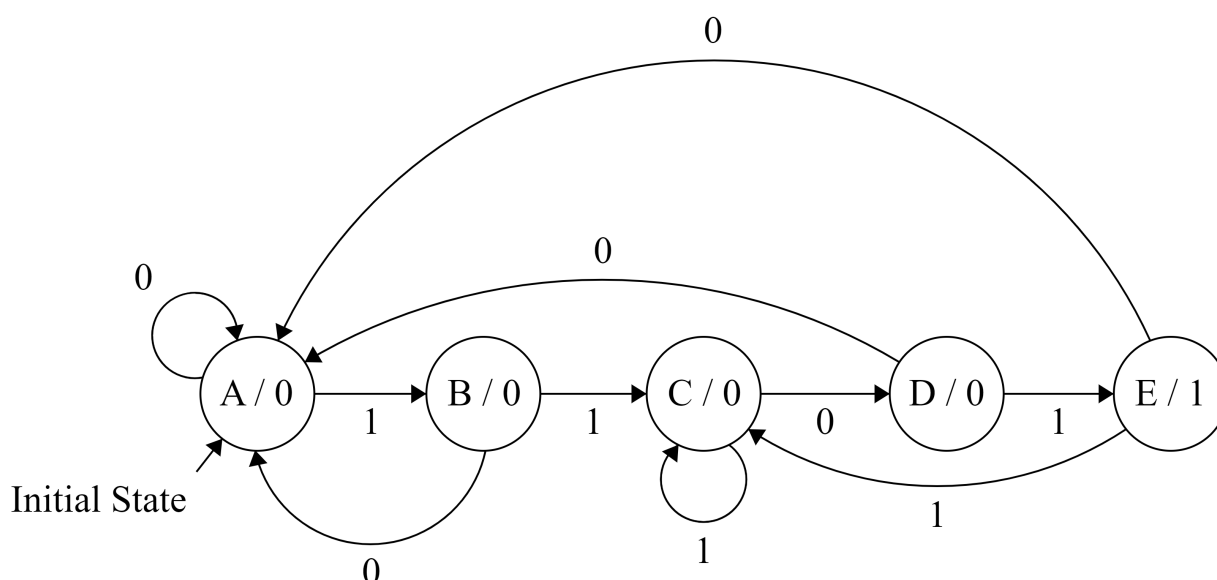
En mi caso he elegido una máquina de 5 estados a través del foro de la asignatura y he acordado con mi compañero de prácticas realizar una máquina tipo Moore. El sistema presentará una entrada y una salida.

2. Propuesta de Enunciado del autómatas

Se pretende diseñar un circuito secuencial capaz de **detectar una secuencia de bits concreta**. El sistema consta de una **entrada X de un bit** en la que se van introduciendo datos en formato binario de manera síncrona a un **reloj CLK**, y una **salida Y, también de un bit de longitud**, que tomará el valor lógico de **1** cuando por la entrada **X** haya llegado la secuencia de bits **1101** en el orden correcto.

Se tendrá en cuenta para el diseño el hecho de que se puedan solapar secuencias sucesivas.

3. Propuesta de máquina de estados



Explicación de los estados:

- **A:** Estado inicial. No hay bit correctos. (Y = 0)
- **B:** Un bit correcto. (Y = 0)



- **C**: Dos bits correctos. ($Y = 0$)
- **D**: Tres bits correctos. ($Y = 0$)
- **E**: Cuatro bits y secuencia correcta. ($Y = 1$)

Cuando se introduce un bit erróneo, se comprueba si la cadena de bits que ha llegado puede ser parte de una nueva secuencia correcta, por lo que no se vuelve directamente al estado inicial.

De esta manera, en los estados **B** y **D** al introducir un **cero**, se vuelve al estado inicial. Sin embargo, en el estado **C**, es posible volver a aprovechar la secuencia de **unos** sucesivos para una nueva secuencia correcta.

Por otra parte, cuando se introduce la secuencia correcta en **E**, es posible usar de nuevo los dos últimos **unos** para la siguiente comprobación de la secuencia, por lo que se vuelve al estado **C**.