Trần Văn Anh - B20DCCN075

TEST 1-5

Câu 1: Các dạng địa chỉ của lệnh

1. Dạng địa chỉ / toán hạng 3 địa chỉ

- chuẩn dạng
  - opcode addr1, addr2, addr3
  - Mỗi địa chỉ addr1, addr2, addr3 tham chiếu đến 1 ô nhớ hoặc 1 thanh ghi

- Ví dụ:

  ADD R_1, R_2, R_3　; $R_1 \leftarrow R_2 + R_3$
  👁 ; R_2 cộng R_3, kết quả lưu vào R_1
  👁 ; R_i là các thanh ghi CPU

2. Toán hạng 2 địa chỉ

- chuẩn dạng
  - opcode addr1, addr2
  - Mỗi địa chỉ addr1, addr2 tham chiếu đến 1 ô nhớ / thanh ghi

- Ví dụ:

  ADD R_1, R_2 ; $R_1 \leftarrow R_1 + R_2$; R_1 cộng R_2, kết quả lưu vào R_1
  ; R_i là thanh ghi CPU

3. Dạng địa chỉ / toán hạng 1 địa chỉ

- chuẩn dạng
  - opcode addr2
  - địa chỉ addr2 tham chiếu đến 1 ô nhớ / thanh ghi
  - Thanh ghi tích lũy R_{acc} được sử dụng và có vai trò như addr1 trong toán hạng 2 địa chỉ

- Ví dụ:

  ADD R_2 ; $R_{acc} \leftarrow R_{acc} + R_2$
  ; R_{acc} cộng với R_2, kết quả lưu vào R_{acc}

4. Dạng địa chỉ / toán hạng 1,5 địa chỉ

- chuẩn dạng
  - opcode addr1, addr2
  - 1 địa chỉ tham chiếu tới 1 ô nhớ, địa chỉ còn lại tham chiếu đến 1 thanh ghi

* Hiện đại

Đơn vị xử lý trung tâm (CPU)	Bộ nhớ chính (Main memory)	Các thiết bị vào ra (I/O)
Đơn vị điều khiển (CU)		
Đơn vị số học - logic (ALU)		
Các thanh ghi		

Bus hệ thống

2. So sánh với kiến trúc Havard

Kiến trúc Von Neumann	Kiến trúc Havard
~~Băng thông của bus nhỏ hơn~~	
Chậm hơn	- Nhanh hơn do băng thông mà bus lớn hơn
— Dữ liệu và lệnh được lưu trong 1 bộ nhớ	- Bộ nhớ chia thành 2 phần ~~Bộ nhớ lưu mã chương trình~~ Bộ nhớ dữ liệu
— Các lệnh của chương trình được chạy lần lượt, lệnh nọ tiếp sau lệnh kia	— Hỗ trợ ~~truy cập~~ nhiều thao tác đọc/ghi bộ nhớ tại 1 thời điểm
	→ giảm xung đột - truy cập bộ nhớ

• Dạng toán hạng 1,5 địa chỉ là dạng hỗn hợp giữa ô nhớ và thanh ghi

– Ví dụ

ADD R_1, B ⟵ ; R_1 ⟵ R_1 + M[B]

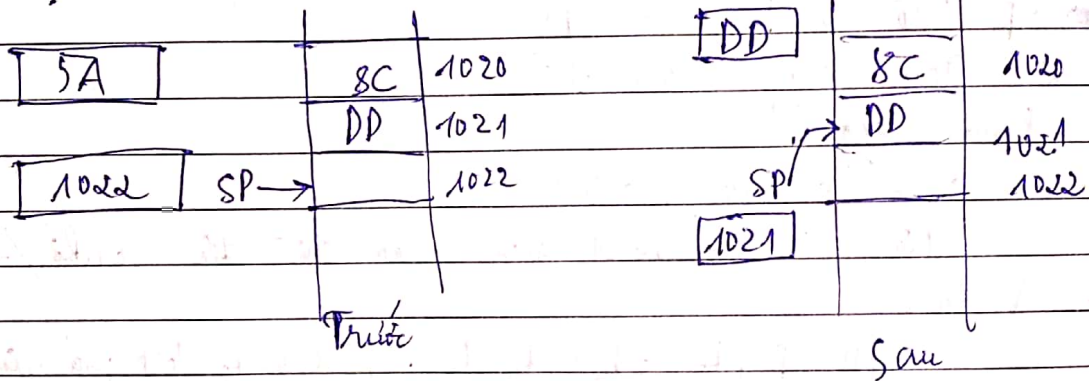; Lấy nội dung của R_1 cộng nội dung của ô nhớ B , kết quả lưu vào R_1

; R_i : thanh ghi CPU

; B địa chỉ ô nhớ

5. Dạng địa chỉ / toán hạng 0 địa chỉ

– thường sử dụng trong các lệnh thao tác với ngăn xếp : PUSH và POP
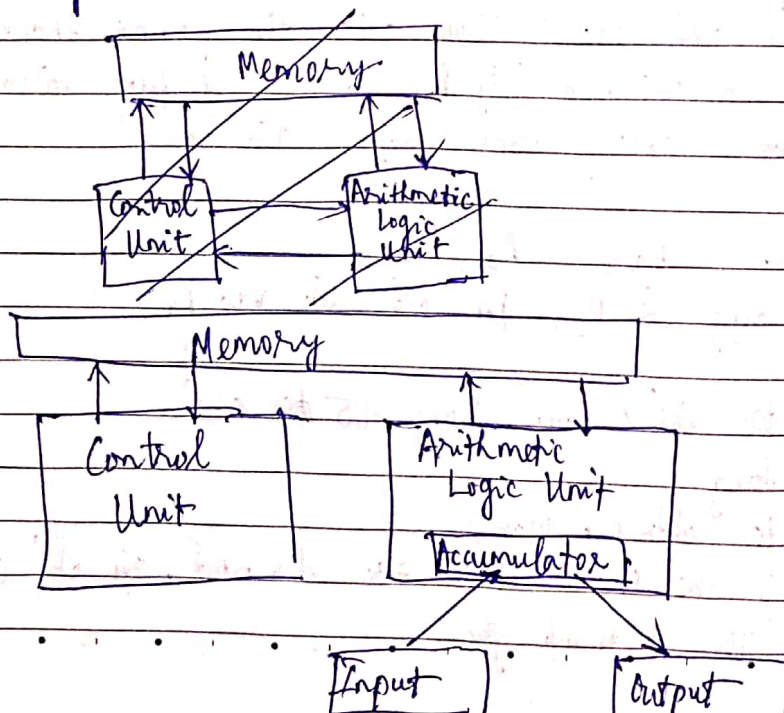
– Ví dụ : POP

5A		8C	1020		DD	8C	1020
		DD	1021			DD	1021
1022	SP→		1022		SP		1022
					1021		

Trước   Sau

Câu 2 : { Cấu tạo Von Neumann

{ So sánh Von Neumann vs Havard

1. Cấu tạo kiến trúc Von Neumann

+ Nguyên thủy

Memory

Control Unit   Arithmetic Logic Unit

Memory

Control Unit   Arithmetic Logic Unit

Accumulator

Input   Output

Câu 3:

a)

```
. model    small
. stack    100h
. data
. code


main   proc
        MOV   SI , [0500]
        MOV   CL , [SI]
        INC   SI
        MOV   CH, 00
        MOV   AL, 00
        MOV   BL, [SI]
        TEST  BL, 01
        JNZ   413
        ADD   AL, BL
        INC   SI
        LOOP  40A
        MOV   [1800], AL
    end main
```

b)

```
. model   small
. stack   100H
. data
. code
main  proc
        MOV   SI, [0500]
        MOV   CL, [SI]
        inc   SI
        MOV   CH, 00
        MOV   AL, 00
        MOV   BL, [SI]
        ADD   AL, BL
        INC   SI
```

loop 40A
mov [1900], AL
end main